



Introducción al Diseño de Circuitos Integrados Analógicos

Amplificador Diferencial

1. El amplificador operacional
2. Amplificador diferencial MOSFET
3. Diferencial a salida single-ended
4. Topologías Cascode
5. Amplificador diferencial de dos etapas
6. Ejemplos de diseño en ONC5
7. Referencias

“DISCLAIMER”

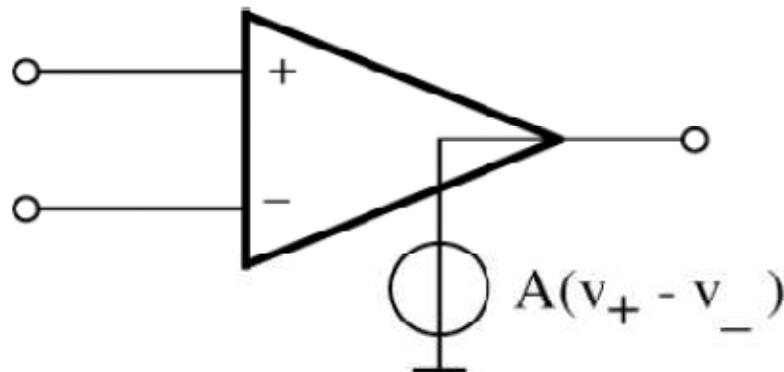
El objetivo de esta clase no es explicar el amplificador diferencial, porque llevaría varias clases y se supone que ya lo vieron en Electrónica Aplicada I y II.

El objetivo es hacer un repaso y presentar algunos conceptos de los MOSFET aprovechando similitudes con los TBJ.

Para mayores detalle ver la bibliografía citada al final de esta presentación.

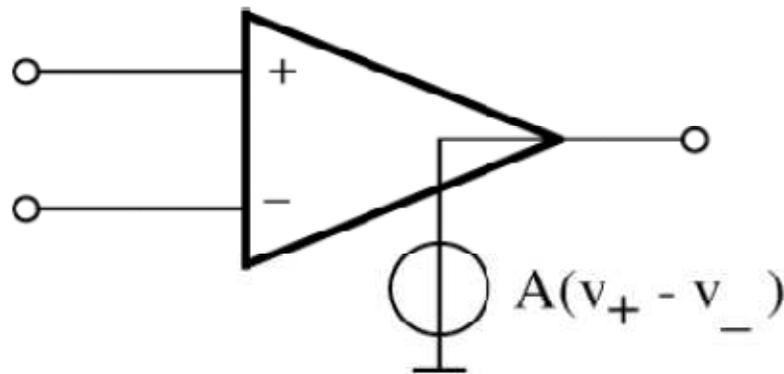
1. El amplificador operacional

- El amplificador operacional ideal tiene:
 - Una fuente de tensión controlada por tensión con ganancia “A” infinita.
 - Impedancia de entrada infinita
 - Impedancia de salida nula (cero)
 - “Respuesta en frecuencia infinita”



1. El amplificador operacional

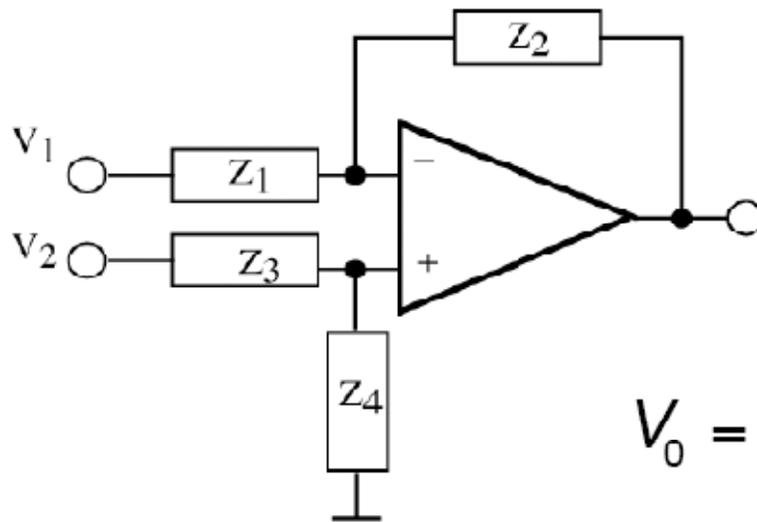
- El amplificador operacional ideal tiene:
 - Una fuente de tensión controlada por tensión con ganancia “A” infinita.
 - Impedancia de entrada infinita
 - Impedancia de salida nula (cero)
 - “Respuesta en frecuencia infinita”



Pero... si tiene ganancia “A” infinita, ¿no debería saturar siempre?

1. El amplificador operacional

- El amplificador operacional se usa SIEMPRE realimentado:

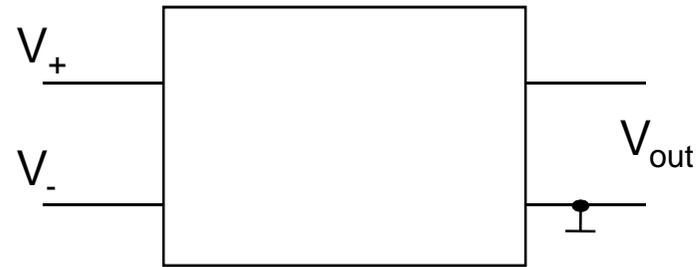
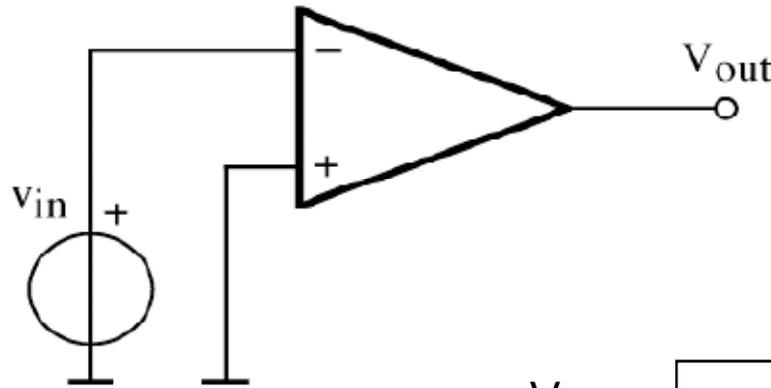


$$V_0 = V_2 \frac{Z_4}{Z_3 + Z_4} \frac{Z_1 + Z_2}{Z_1} - V_1 \frac{Z_2}{Z_1}$$

Esto ustedes lo estudiaron en Electrónica Aplicada I y II.

1. El amplificador operacional

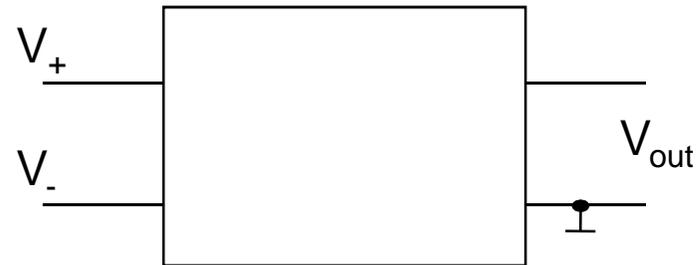
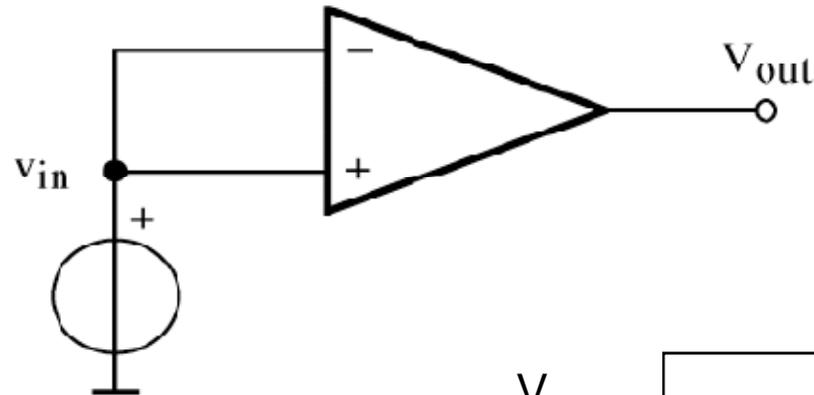
- El amplif. operacional real tiene características no ideales:
 - La ganancia de tensión diferencial “ A_d ” es finita:
 - Típicamente 80-100 dB medido para señal de entrada pequeña y cercana a DC (1Hz).



$$V_{out} = A_d (V_+ - V_-)$$

1. El amplificador operacional

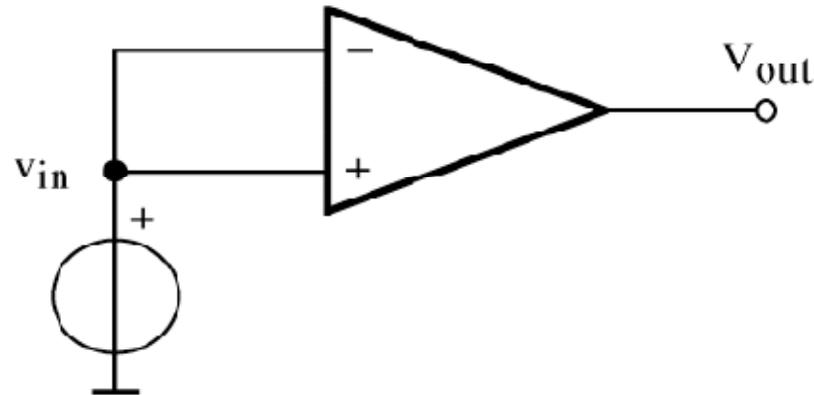
- El amplif. operacional real tiene características no ideales:
 - La ganancia de tensión de modo común “ A_{cm} ” no es cero:
 - Típicamente 20-40 dB medido para señal de entrada pequeña y cercana a DC (1Hz).



$$V_{out} = A_d (V_+ - V_-) + A_{cm} (V_+ + V_-)$$

1. El amplificador operacional

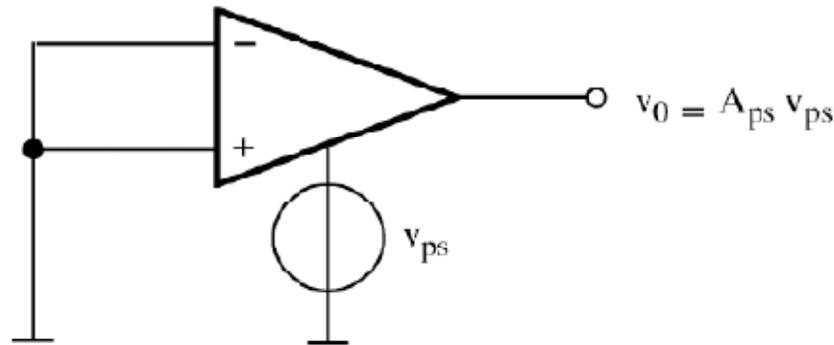
- El amplif. operacional real tiene características no ideales:
 - La ganancia de tensión de modo común “ A_{cm} ” no es cero:
 - Típicamente 20-40 dB medido para señal de entrada pequeña y cercana a DC (1Hz).



- Por lo tanto, la “relación de rechazo de modo común”, $CMRR = A_d/A_{cm}$, es típicamente de 40-80 dB.

1. El amplificador operacional

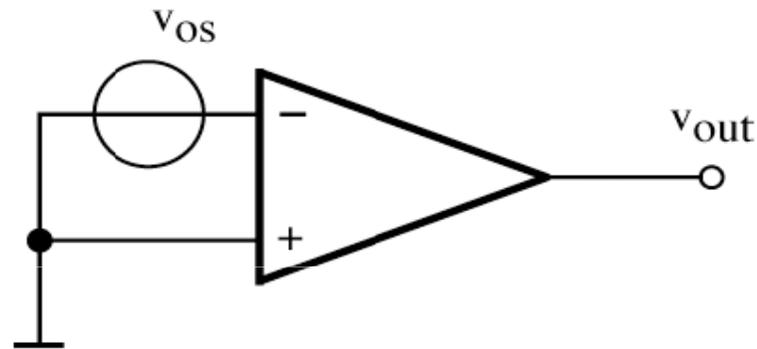
- El amplif. operacional real tiene características no ideales:
 - Variaciones en V_{DD} y V_{SS} afectan a la señal de salida:
 - El cociente entre A_d y $A_{v_{dd}}$ define a $PSRR_+$,
y el cociente entre A_d y $A_{v_{ss}}$ define a $PSRR_-$.



- Valores típicos son:
 - $PSRR = 90 \text{ dB (DC)}$
 - $PSRR = 60 \text{ dB (1 kHz)}$
 - $PSRR = 30 \text{ dB (100 kHz)}$

1. El amplificador operacional

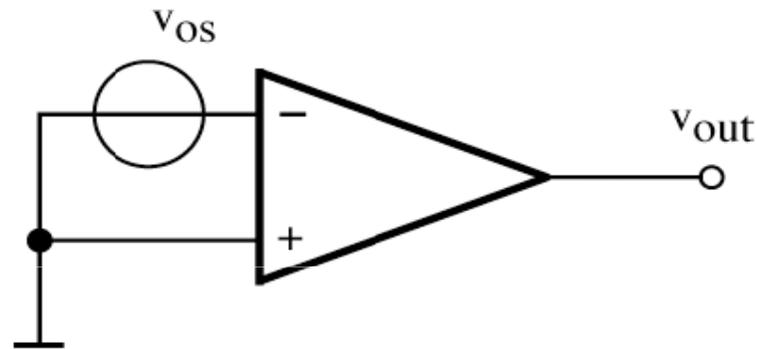
- El amplif. operacional satura si $V_+ = V_- \rightarrow$ “tiene un offset”.
 - El “Input offset voltage” es la tensión que hace $V_{out} = 0$.



- Valores típicos son $|V_{OS}| = 4$ a 6 mV.
- El V_{OS} suele tener dos componentes:
 - 1) Offset sistemático: que viene dado por el diseño.
 - 2) Offset aleatorio: que surge por errores de fabricación.

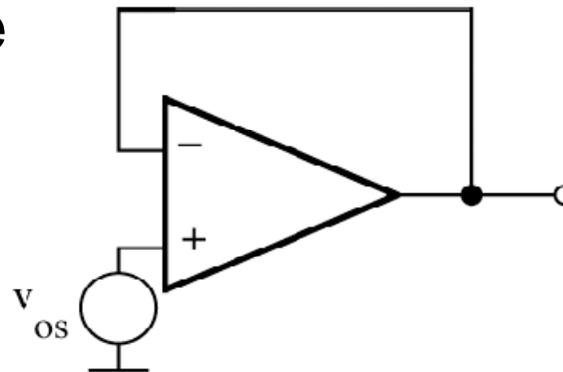
1. El amplificador operacional

- El amplif. operacional satura si $V_+ = V_- \rightarrow$ “tiene un offset”.
 - El “Input offset voltage” es la tensión que hace $V_{out} = 0$.



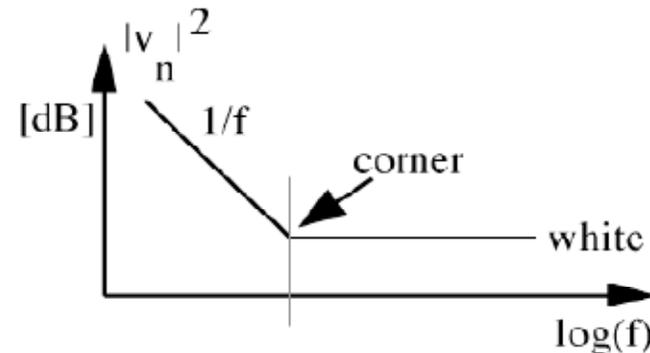
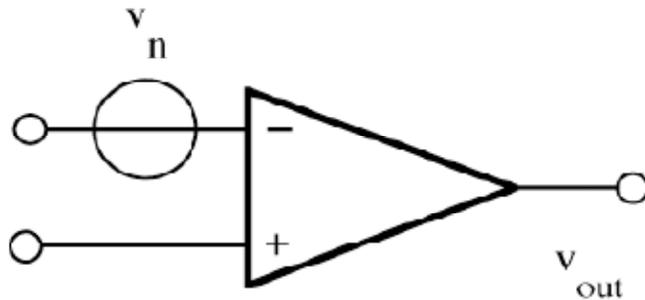
- Valores típicos son $|V_{OS}| = 4$ a 6 mV.

- El V_{OS} también se puede medir a lazo cerrado:



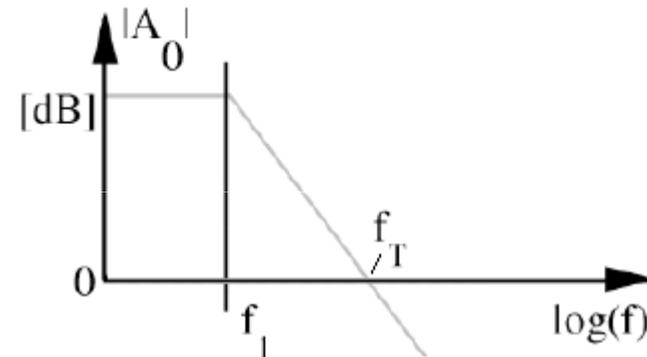
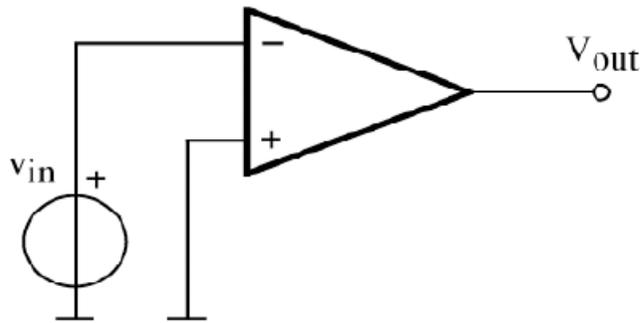
1. El amplificador operacional

- El amplif. operacional tiene un rango acotado para V_+ y V_- .
 - El “Input common mode range” es el rango de tensiones de entrada de modo común para el cual no varía A_d .
- También la tensión de salida V_{out} tiene un rango acotado:
 - El “Output voltage swing” indica este rango.
- Y además genera ruido interno, que se puede especificar a través de un modelo de “Equivalent Input Noise”:

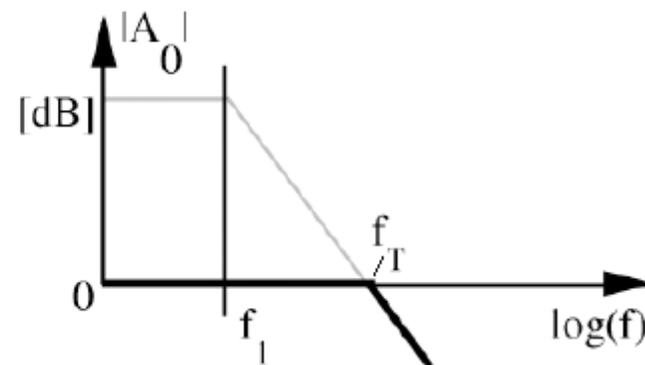
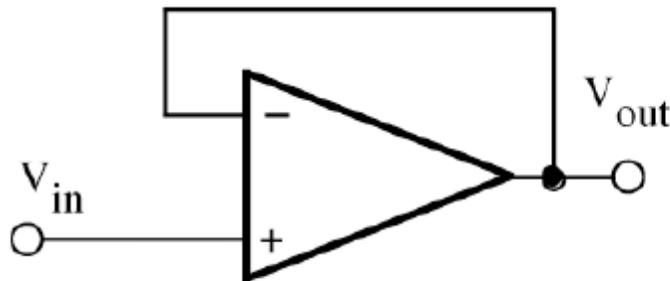


1. El amplificador operacional

- El amplif. operacional tiene limitaciones en frecuencia:
 - La “Unit gain frequency” es la frecuencia para la que a lazo abierto se tiene ganancia unitaria (típico $f_T=200\text{MHz}$).

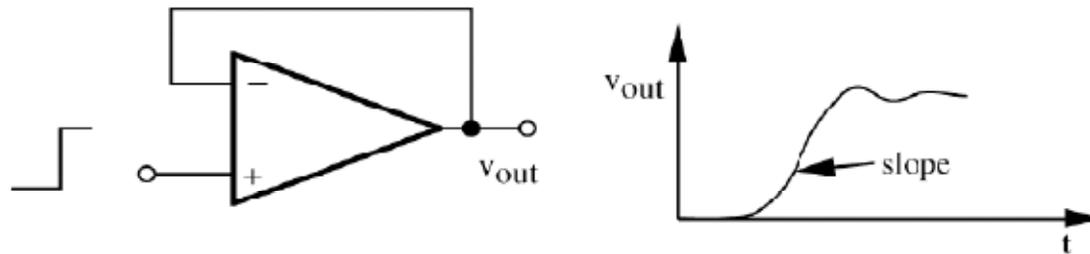


- También se puede medir f_T a lazo cerrado:



1. El amplificador operacional

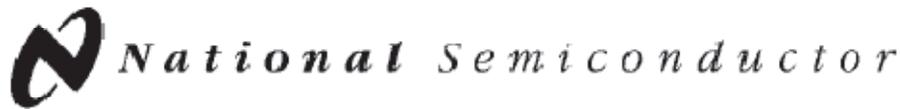
- El amplif. operacional tiene respuesta impulsiva no ideal:
 - El “Slew Rate” es la máxima pendiente de la señal de salida y se suele medir a lazo cerrado (típico 50-200 V/ μ S).



- Se suele especificar el “Settling time” que es el tiempo que tarda V_{out} en alcanzar el $\pm 0.1\%$ de su valor final.

1. El amplificador operacional

- Veamos algunos ejemplos...

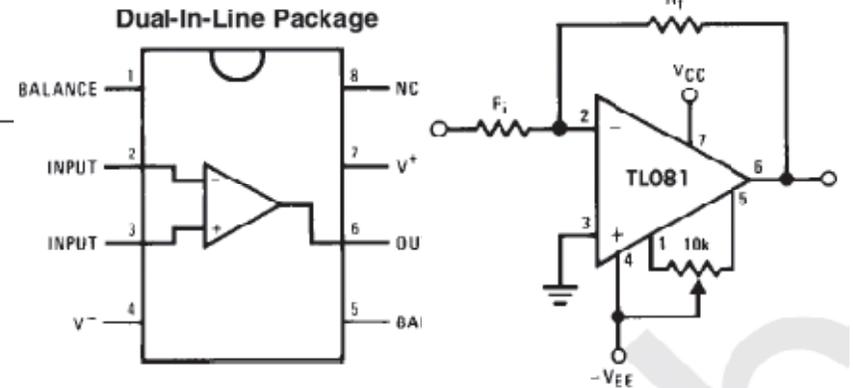


TL081 Wide Bandwidth JFET Input Operational Amplifier

General Description

The TL081 is a low cost high speed JFET input operational amplifier with an internally trimmed input offset voltage (BI-FET II™ technology). The device requires a low supply current and yet maintains a large gain bandwidth product and a fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The TL081 is pin compatible with the standard LM741 and uses the same offset voltage adjustment circuitry. This feature allows designers to immediately upgrade the overall performance of existing LM741 designs.

The TL081 may be used in applications such as high speed integrators, fast D/A converters, sample-and-hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The device has low noise and offset voltage drift, but for applications where these requirements



are critical, the LF356 is recommended. If maximum supply current is important, however, the TL081C is the better choice.

Features

■ Internally trimmed offset voltage	15 mV
■ Low input bias current	50 pA
■ Low input noise voltage	25 nV/√Hz
■ Low input noise current	0.01 pA/√Hz
■ Wide gain bandwidth	4 MHz
■ High slew rate	13 V/μs
■ Low supply current	1.8 mA
■ High input impedance	10 ¹² Ω
■ Low total harmonic distortion $A_v = 10$, $R_L = 10k$, $V_O = 20$ Vp-p, $BW = 20$ Hz–20 kHz	<0.02%
■ Low 1/f noise corner	50 Hz
■ Fast settling time to 0.01%	2 μs

1. El amplificador operacional

- Veamos algunos ejemplos...



LM124/LM224/LM324/LM2902 Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional $\pm 15V$ power supplies.

Unique Characteristics

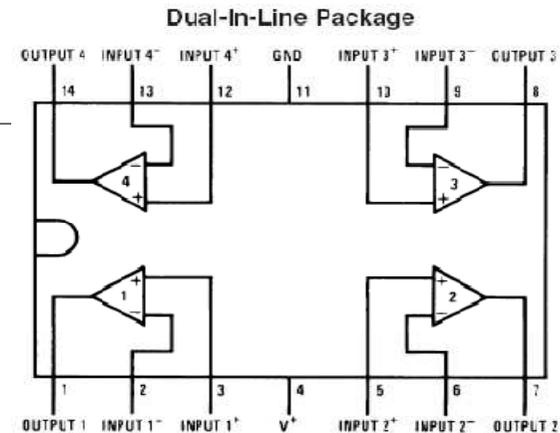
- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage
- The unity gain cross frequency is temperature compensated
- The input bias current is also temperature compensated

Advantages

- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

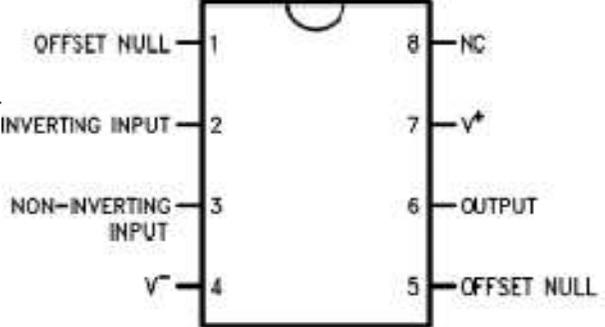
Features

- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz (temperature compensated)
- Wide power supply range:
Single supply 3V to 32V
or dual supplies $\pm 1.5V$ to $\pm 16V$
- Very low supply current drain (700 μA)—essentially independent of supply voltage
- Low input biasing current 45 nA (temperature compensated)
- Low input offset voltage 2 mV and offset current: 5 nA
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0V to $V^+ - 1.5V$



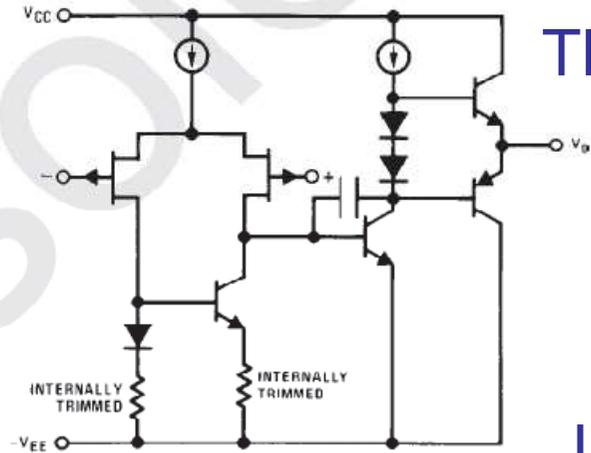
1. El amplificador operacional

- Veamos algunos ejemplos...

												
LM741												
Supply Voltage Rejection Ratio	$T_{AMIN} < T_A < T_{AMAX}$ $V_O = \pm 20V$ to $V_O = \pm 5V$ $R_S \leq 50\Omega$ $R_S \leq 10\text{ k}\Omega$	86	96			77	96		77	96	dB dB	
Transient Response	$T_A = 25^\circ\text{C}$, Unity Gain											
Rise Time			0.25	0.8			0.3			0.3	μs	
Overshoot			6.0	20			5			5	%	
Bandwidth (Note 6)	$T_A = 25^\circ\text{C}$	0.437	1.5								MHz	
Slew Rate	$T_A = 25^\circ\text{C}$, Unity Gain	0.3	0.7				0.5			0.5	V/ μs	
Supply Current	$T_A = 25^\circ\text{C}$						1.7	2.8		1.7	2.8	mA
Power Consumption	$T_A = 25^\circ\text{C}$ $V_S = \pm 20V$ $V_S = \pm 15V$		80	150			50	85		50	85	mW mW
LM741A	$V_S = \pm 20V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$											mW mW
LM741	$V_S = \pm 15V$ $T_A = T_{AMIN}$ $T_A = T_{AMAX}$						60 45	100 75				mW mW

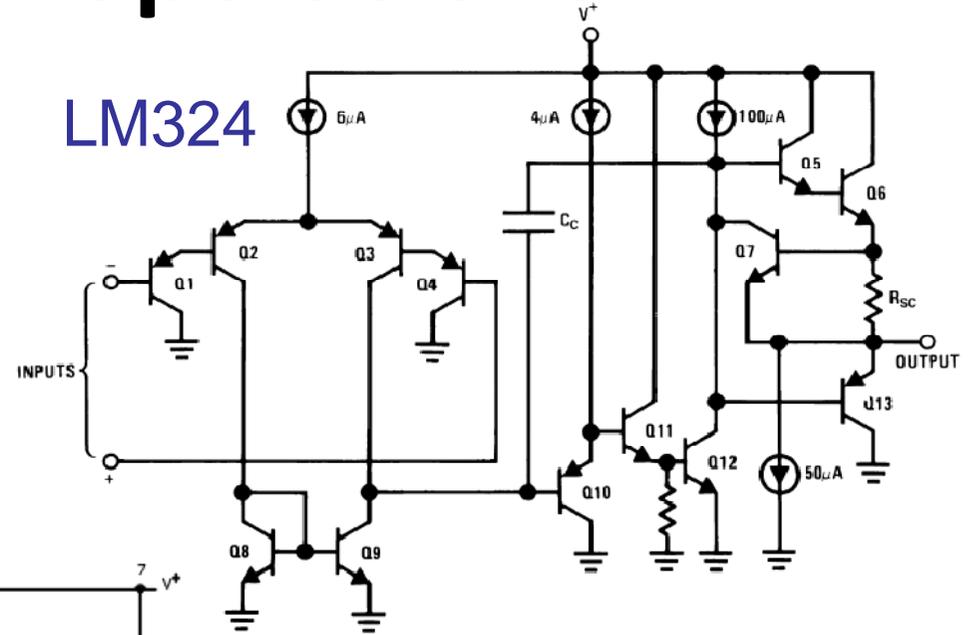
1. El amplificador operacional

Simplified Schematic

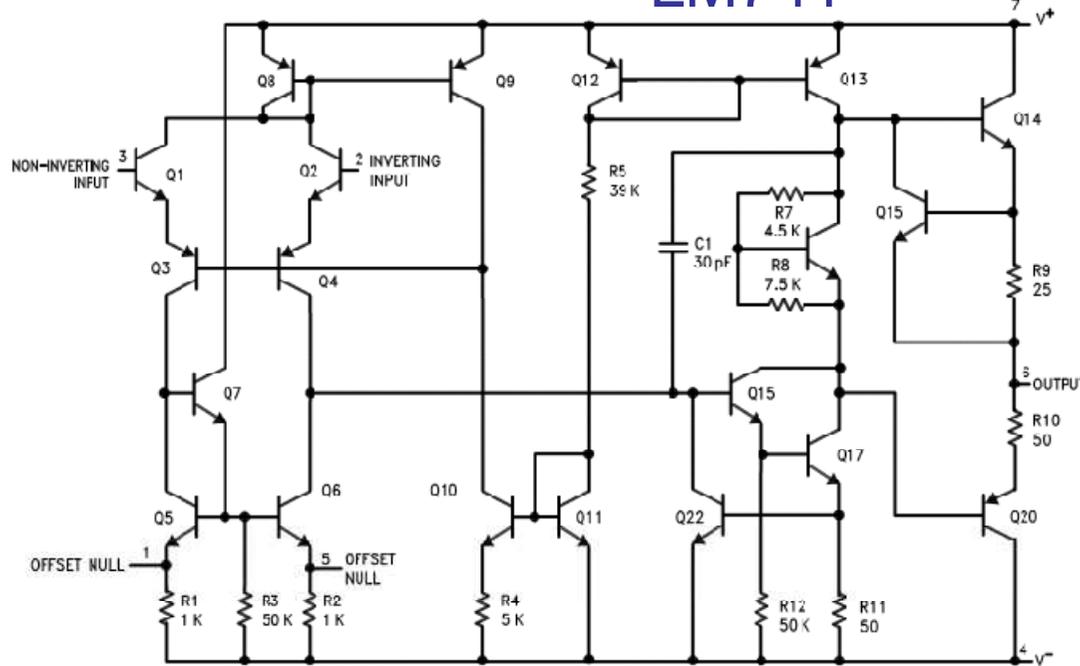


TL081

LM324

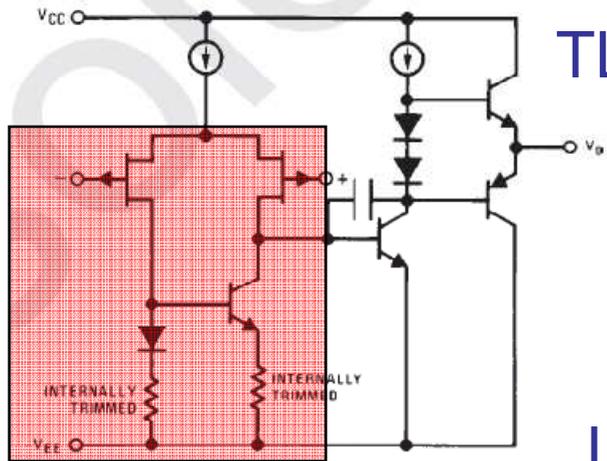


LM741



1. El amplificador operacional

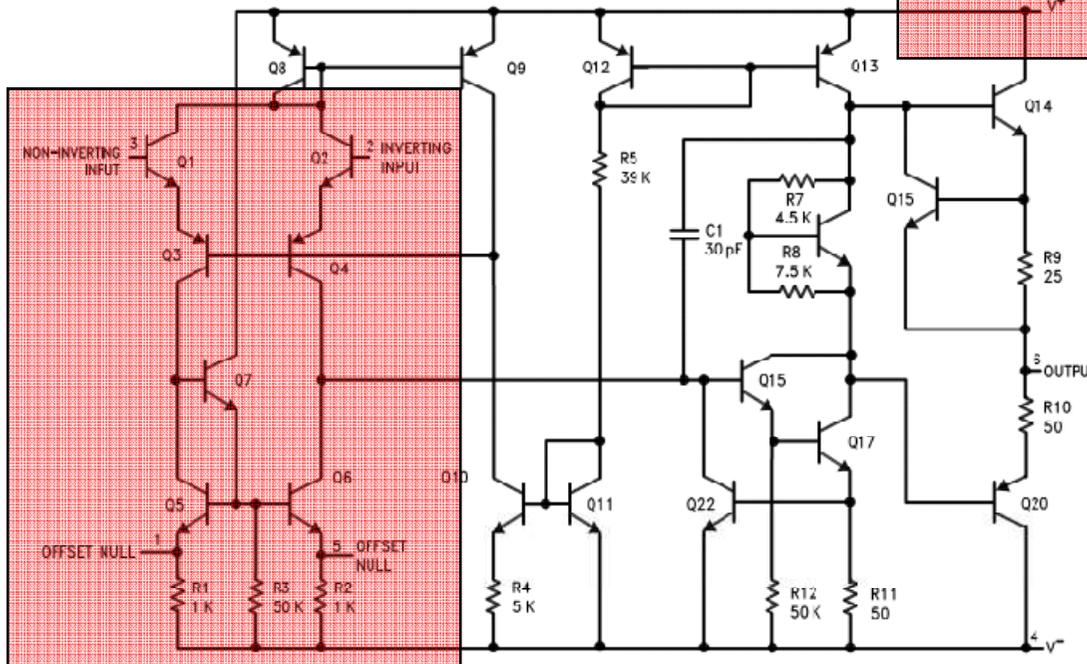
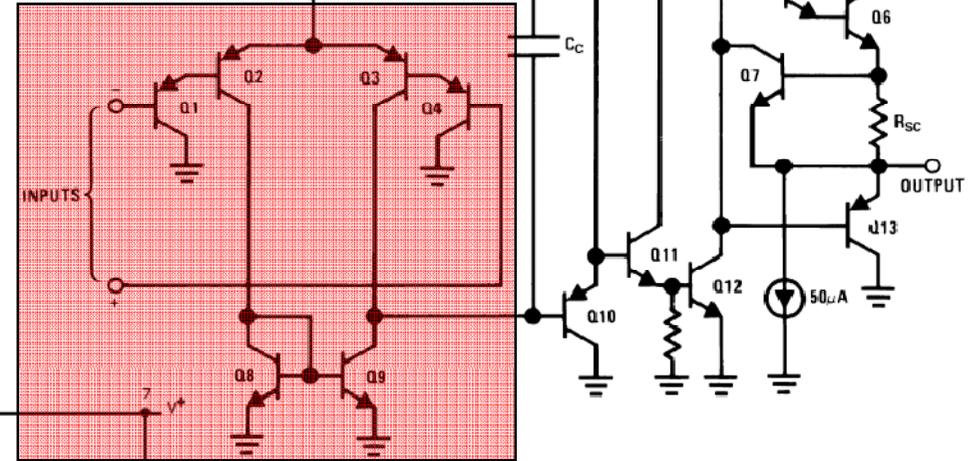
Simplified Schematic



TL081

LM741

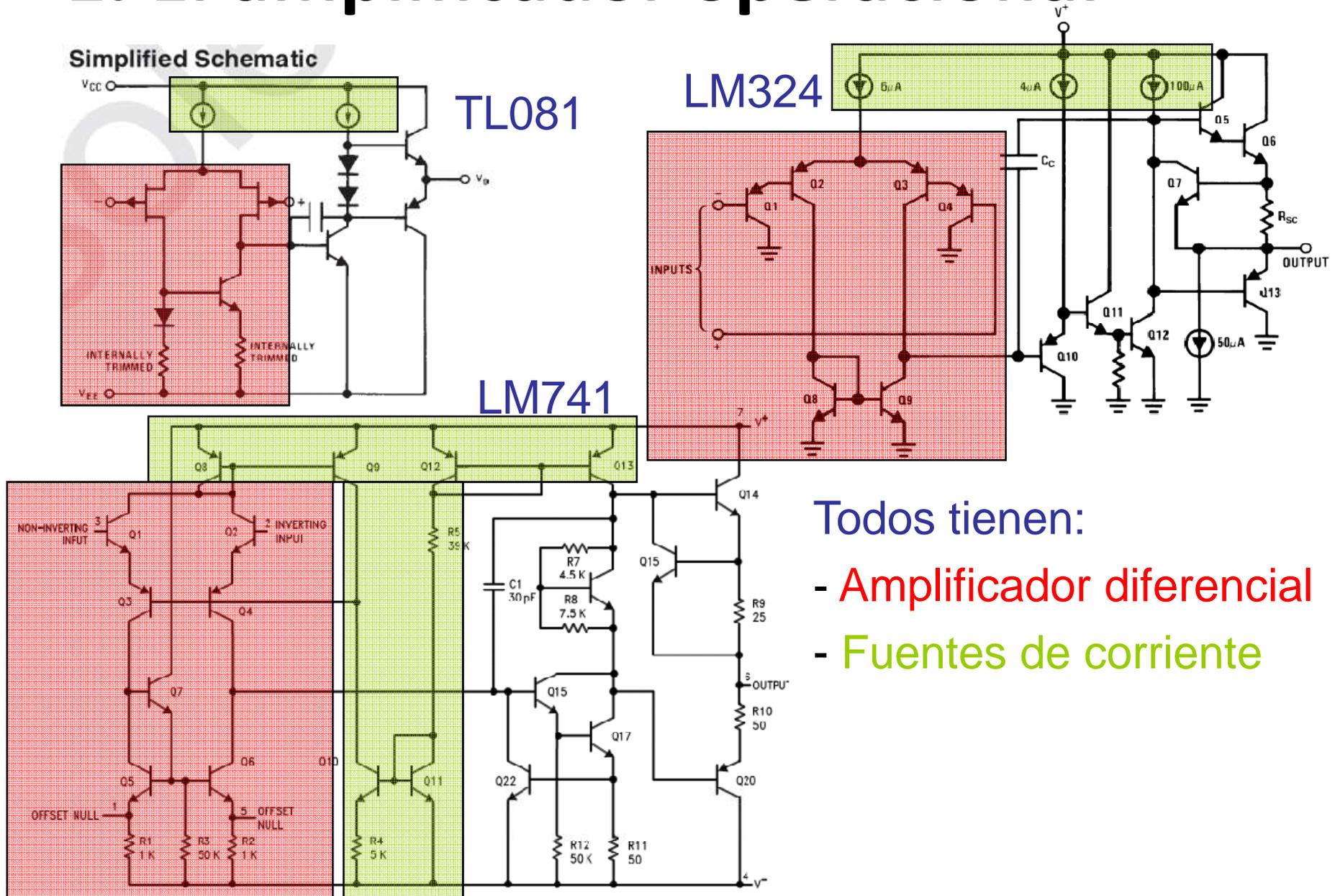
LM324



Todos tienen:

- Amplificador diferencial

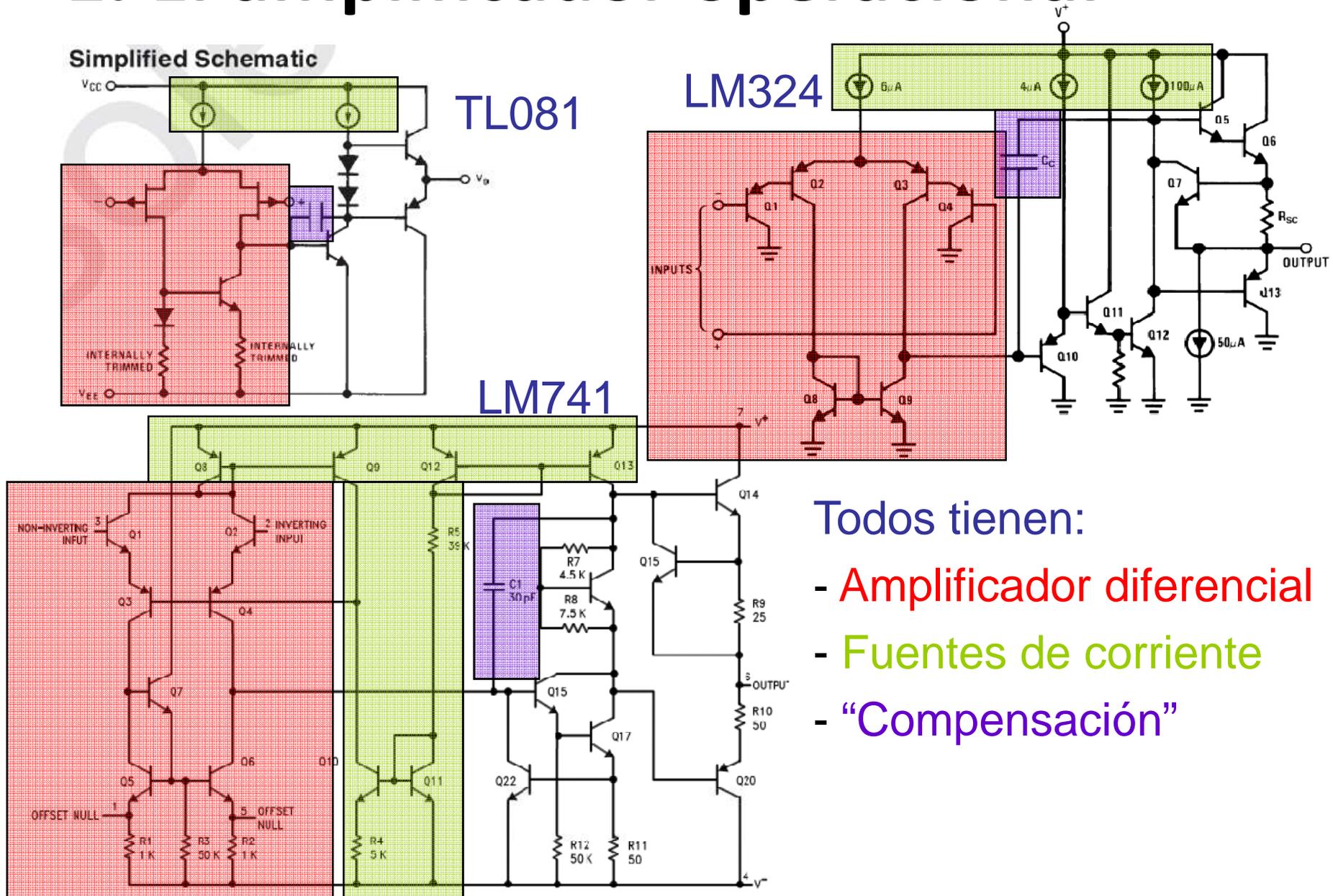
1. El amplificador operacional



Todos tienen:

- Amplificador diferencial
- Fuentes de corriente

1. El amplificador operacional

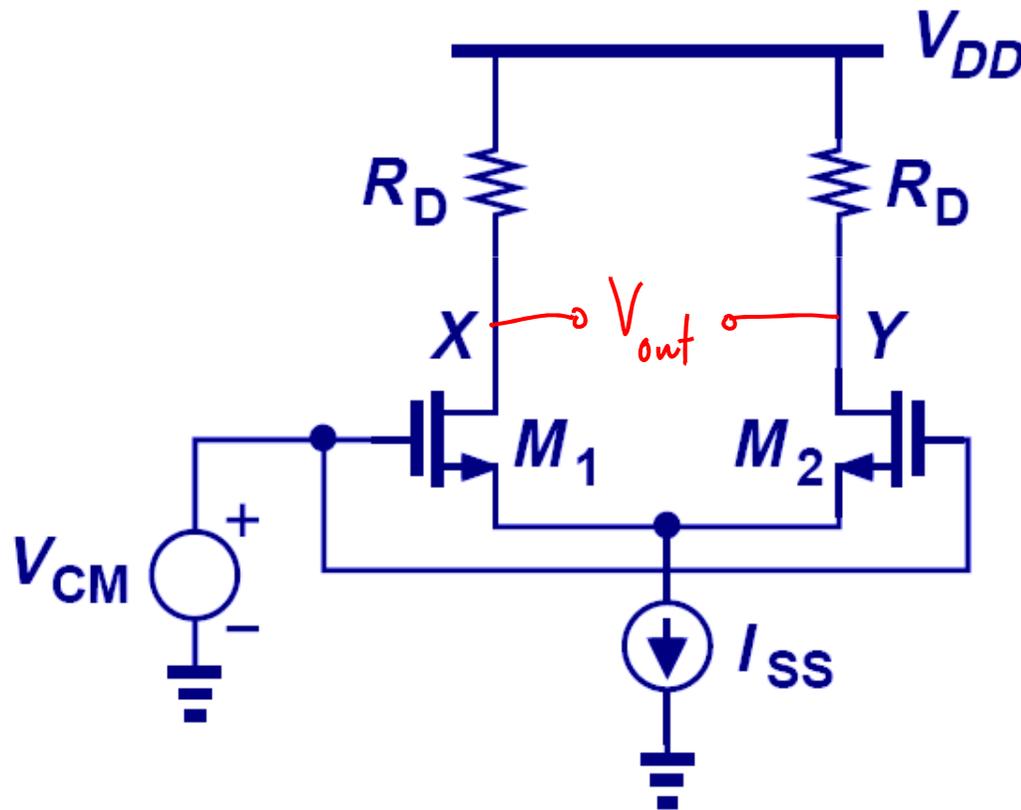


Todos tienen:

- Amplificador diferencial
- Fuentes de corriente
- "Compensación"

2. Amplificador diferencial MOSFET

- También se puede construir un amplificador diferencial utilizando dos MOSFETs idénticos.

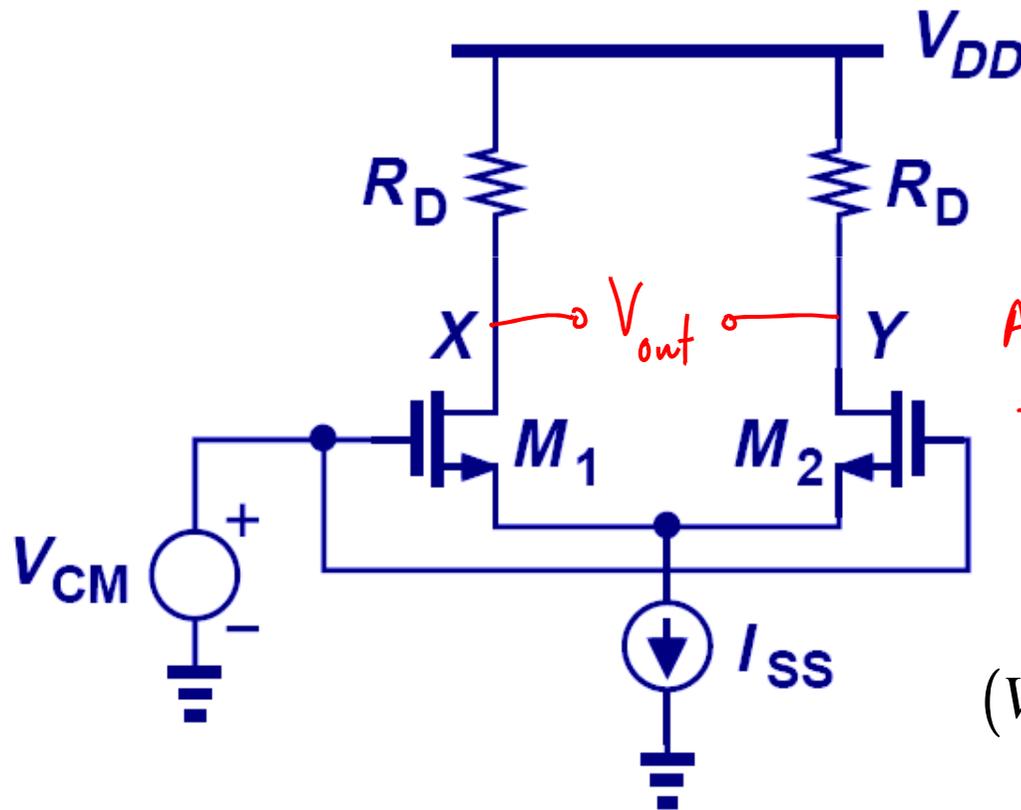


$$\rightarrow I_{D1} = I_{D2} = \frac{I_{SS}}{2}$$

$$V_X = V_Y = V_{DD} - R_D \frac{I_{SS}}{2}$$

2. Amplificador diferencial MOSFET

- En equilibrio, por M_1 y M_2 circula una corriente $I_{SS}/2$.



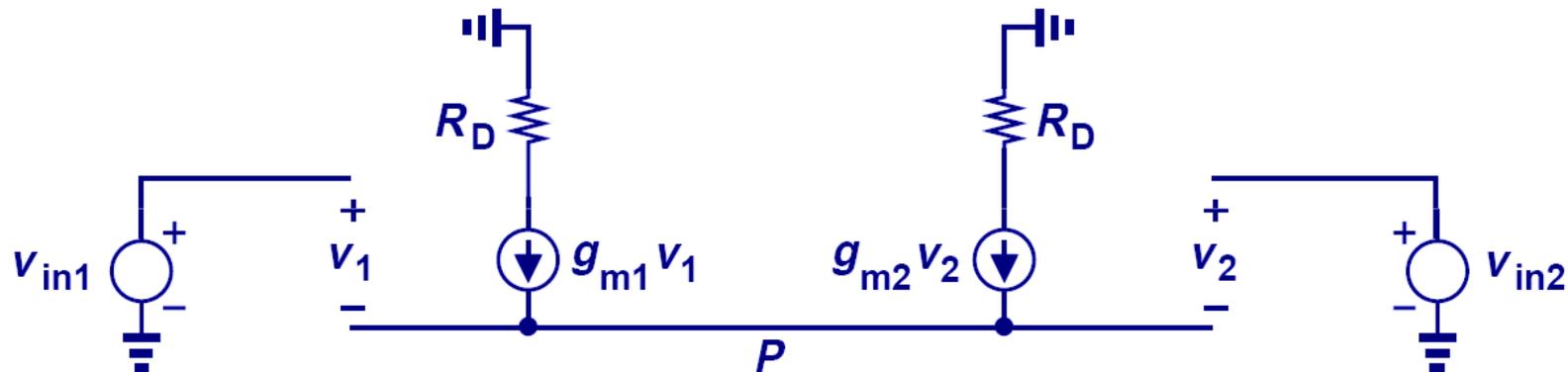
Assuming $\lambda = 0$:

$$I_D = \frac{1}{2} \frac{W}{L} \mu_n C_{ox} (V_{GS} - V_{TH})_{equil}^2 = \frac{I_{SS}}{2}$$

$$(V_{GS} - V_{TH})_{equil} = \sqrt{\frac{I_{SS}}{\mu_n C_{ox} \frac{W}{L}}}$$

2. Amplificador diferencial MOSFET

- Usando el modelo de pequeña señal se puede probar que para entrada diferencial V_P es tierra virtual:



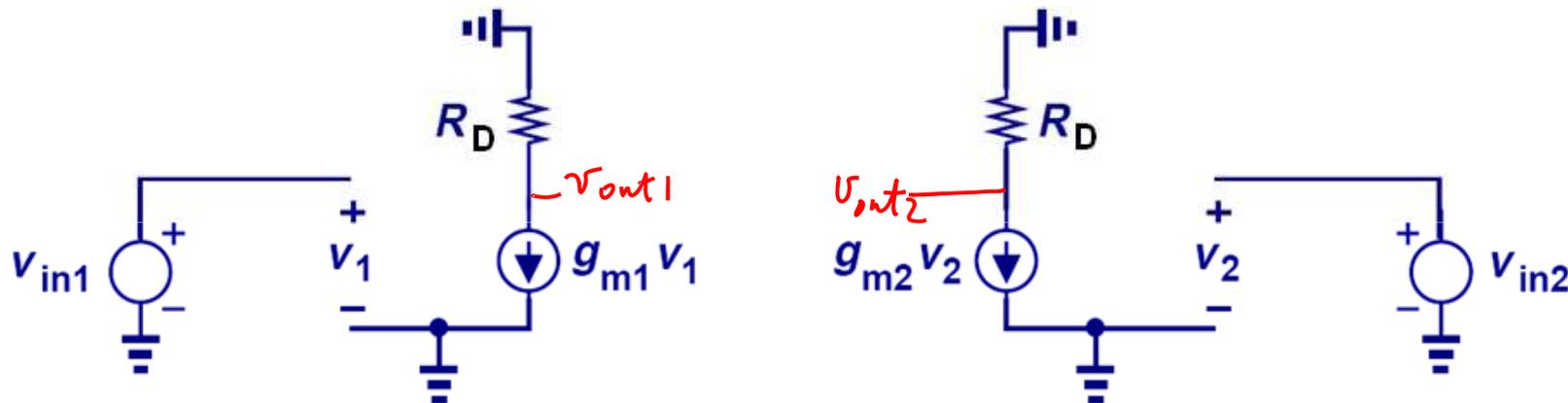
$$v_{in1} = -v_{in2} \Rightarrow v_1 + v_P = -(v_2 + v_P)$$

$$g_{m1}v_1 + g_{m2}v_2 = 0 \Rightarrow v_1 = -v_2$$

$$\Rightarrow v_P = 0$$

2. Amplificador diferencial MOSFET

- Entonces se puede usar hemi-circuitos para calcular la ganancia de tensión:



$$v_{out1} = -g_{m1} R_D v_{in1}$$

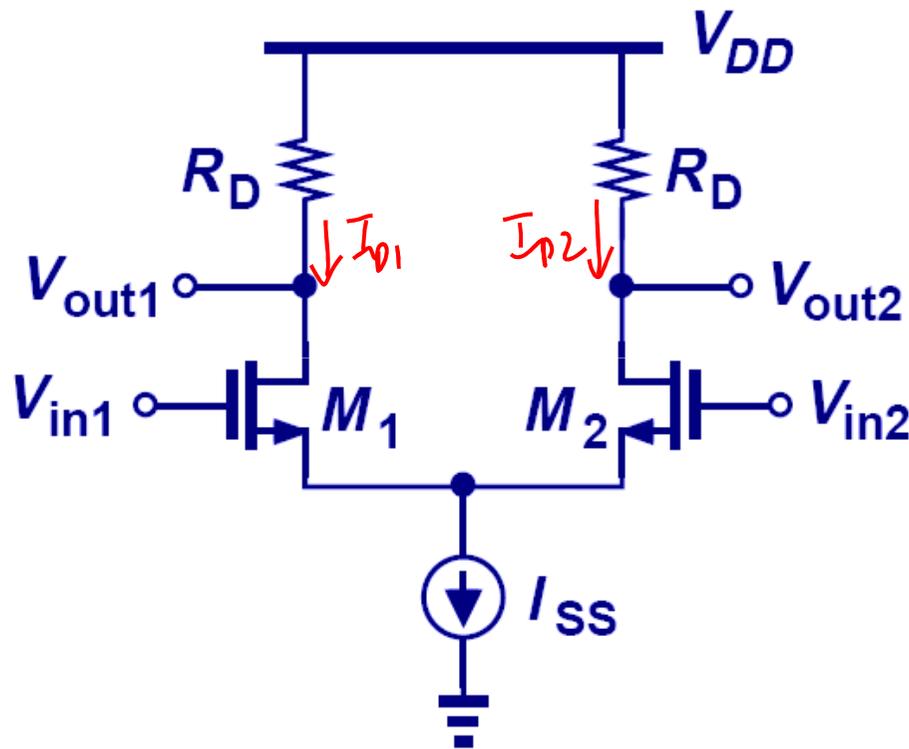
$$v_{out2} = -g_{m2} v_{in2} R_D$$

$$v_{out1} - v_{out2} = -g_{m1} R_D (v_{in1} - v_{in2})$$

$$A_v \equiv \frac{v_{out1} - v_{out2}}{v_{in1} - v_{in2}} = -g_{m1} R_D$$

2. Amplificador diferencial MOSFET

- ¿Cómo es la respuesta a gran señal en la entrada?



$$I_D = \frac{1}{2} \frac{W}{L} \mu_n C_{ox} (V_{GS} - V_{TH})^2$$

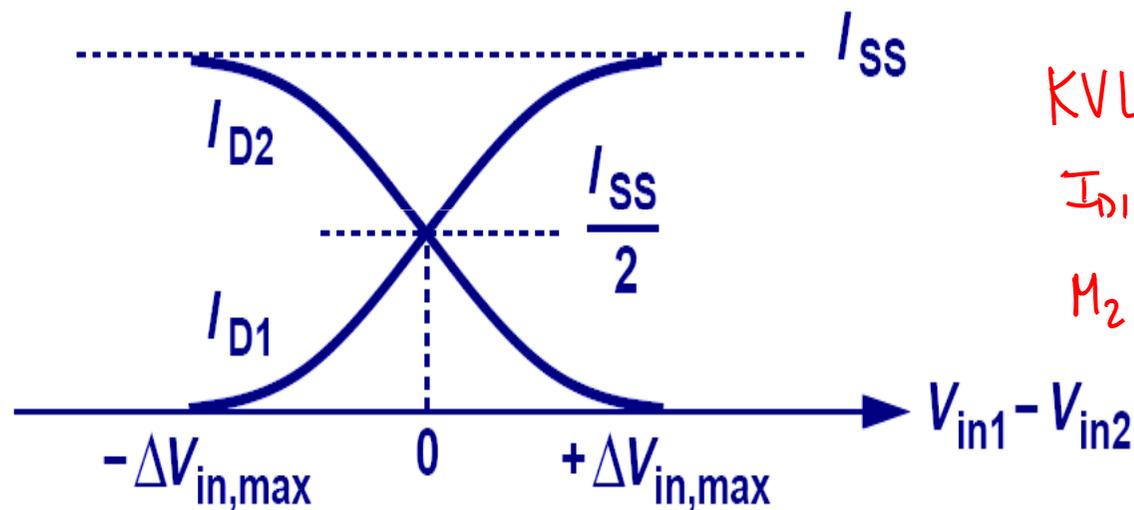
$$\Rightarrow V_{GS} = V_{TH} + \sqrt{\frac{2I_D}{\mu_n C_{ox} \frac{W}{L}}}$$

$$\text{KVL: } V_{in1} - V_{GS1} = V_{in2} - V_{GS2}$$

$$I_{D1} - I_{D2} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in1} - V_{in2}) \sqrt{\frac{4I_{SS}}{\mu_n C_{ox} \frac{W}{L}} - (V_{in1} - V_{in2})^2}$$

2. Amplificador diferencial MOSFET

- Si la tensión diferencial $\Delta V = v_{in1} - v_{in2}$ es muy grande, entonces uno de los MOSFETs se va al corte.



$$\text{KVL: } V_{in1} - V_{GS1} = V_{in2} - V_{GS2}$$

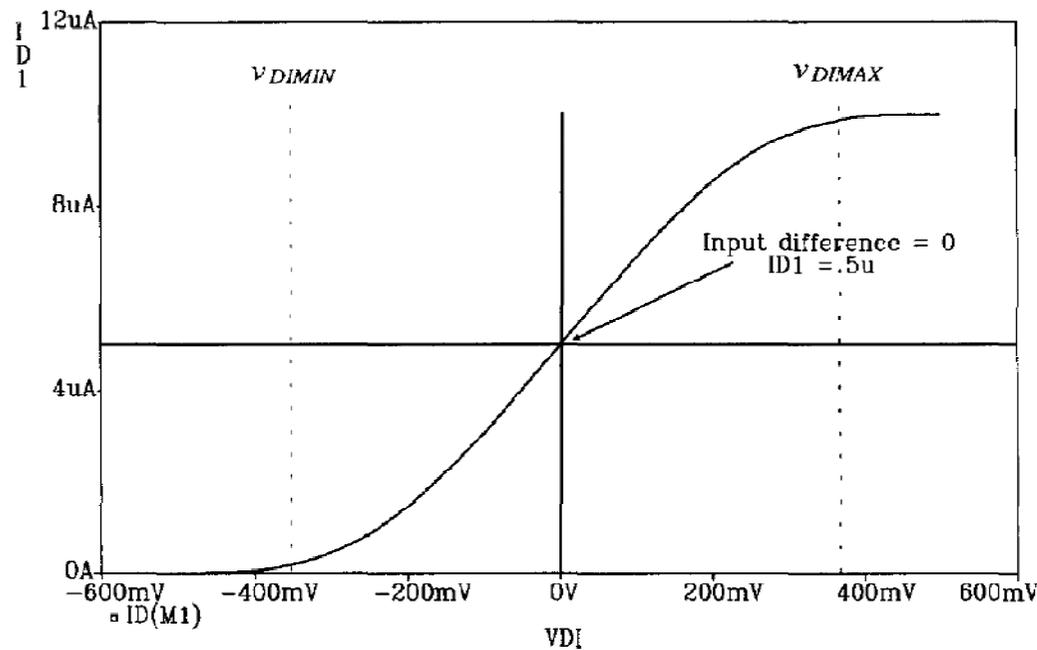
$$I_{D1} \text{ goes to } 0 : V_{GS1} = V_{TH}$$

$$M_2 : V_{GS2} = V_{TH} + \sqrt{\frac{2I_{SS}}{\mu C_{ox} \frac{W}{L}}}$$

$$(V_{in1} - V_{in2})_{max} = \sqrt{2} (V_{GS} - V_{TH})_{equil} = \sqrt{\frac{2I_{SS}}{\mu C_{ox} \frac{W}{L}}}$$

2. Amplificador diferencial MOSFET

Ejemplo: Para $I_{SS} = 10 \mu\text{A}$, $W_1 = W_2 = 15 \mu\text{m}$, $L_1 = L_2 = 5 \mu\text{m}$ y $k' = 50 \mu\text{A}/\text{V}^2$, hallar el $\Delta V_{in_{\max}}$.



$$V_{DIMAX} = \sqrt{\frac{2 \cdot 10 \mu}{50 \frac{\mu\text{A}}{\text{V}^2} \cdot \frac{15}{5}}} = 364 \text{ mV}$$

2. Amplificador diferencial MOSFET

- Si $\Delta V = V_{in1} - V_{in2} \ll 4I_{SS}/\mu_n C_{ox}(W/L)$, la corriente diferencial es casi lineal con ΔV :

$$I_{D1} - I_{D2} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in1} - V_{in2}) \sqrt{\frac{4I_{SS}}{\mu_n C_{ox} \frac{W}{L}} - (V_{in1} - V_{in2})^2}$$

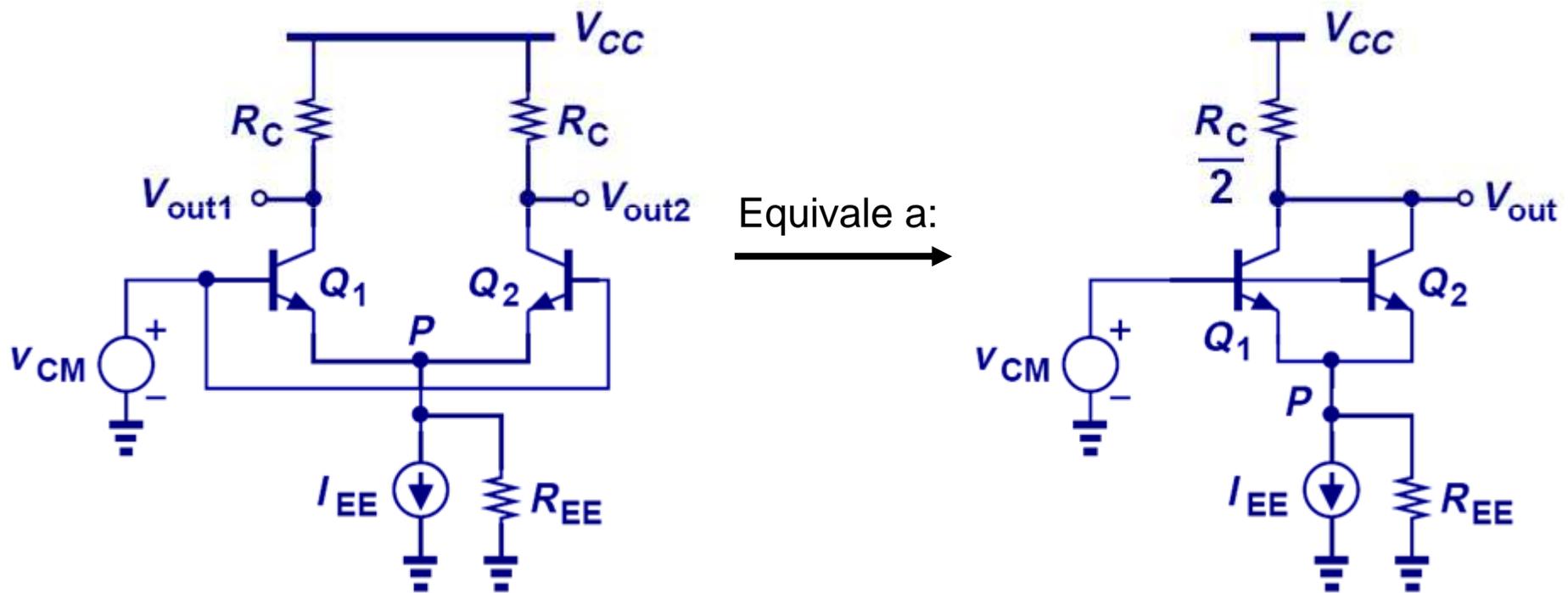
$$I_{D1} - I_{D2} \approx \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in1} - V_{in2}) \sqrt{\frac{4I_{SS}}{\mu_n C_{ox} \frac{W}{L}}} = \sqrt{\mu_n C_{ox} \frac{W}{L}} I_{SS} (V_{in1} - V_{in2})$$

- De acá resulta que para carga resistiva se obtiene:

$$g_m = \frac{di_{D1}}{dv_{ID}}(V_{ID} = 0) = \sqrt{\frac{bI_{SS}}{4}} = \sqrt{\frac{K'1I_{SS}W1}{4L1}}$$

2. Amplificador diferencial MOSFET

- Si la fuente de corriente no es ideal, entonces la tensión V_{CM} va a generar cambios en I_{Q1} , I_{Q2} y V_{OUT} .

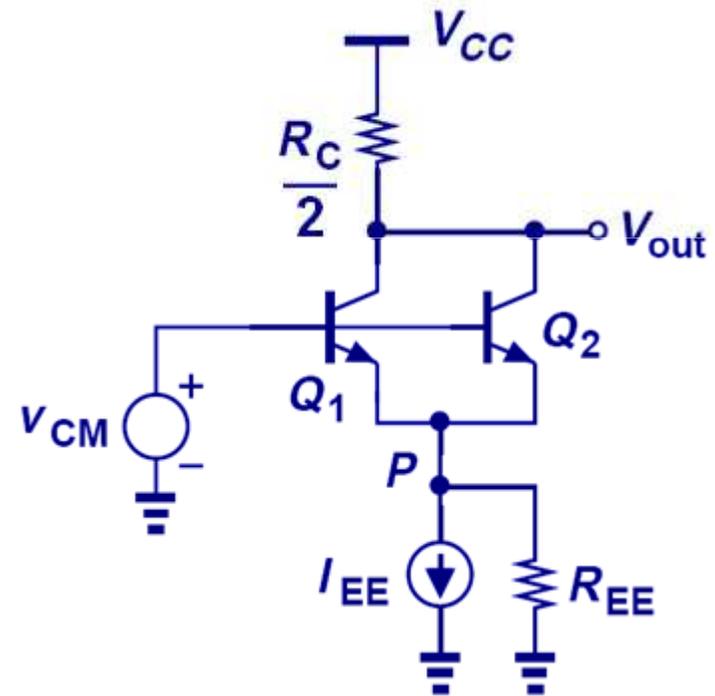


2. Amplificador diferencial MOSFET

- Si la fuente de corriente no es ideal, entonces la tensión V_{CM} va a generar cambios en I_{Q1} , I_{Q2} y V_{OUT} .
- La ganancia de este circuito es:

$$\frac{\Delta V_{out,CM}}{\Delta V_{in,CM}} = -\frac{2g_m(R_C/2)}{1+2g_mR_{EE}} = -\frac{R_C}{\frac{1}{g_m} + 2R_{EE}}$$

- ¿Cómo queremos que sea A_{VC} ?

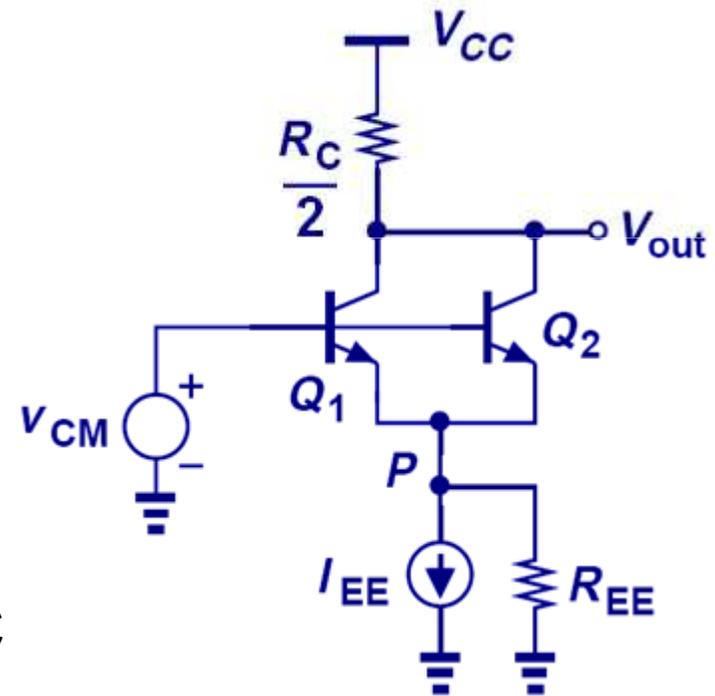


2. Amplificador diferencial MOSFET

- Si la fuente de corriente no es ideal, entonces la tensión V_{CM} va a generar cambios en I_{Q1} , I_{Q2} y V_{OUT} .
- La ganancia de este circuito es:

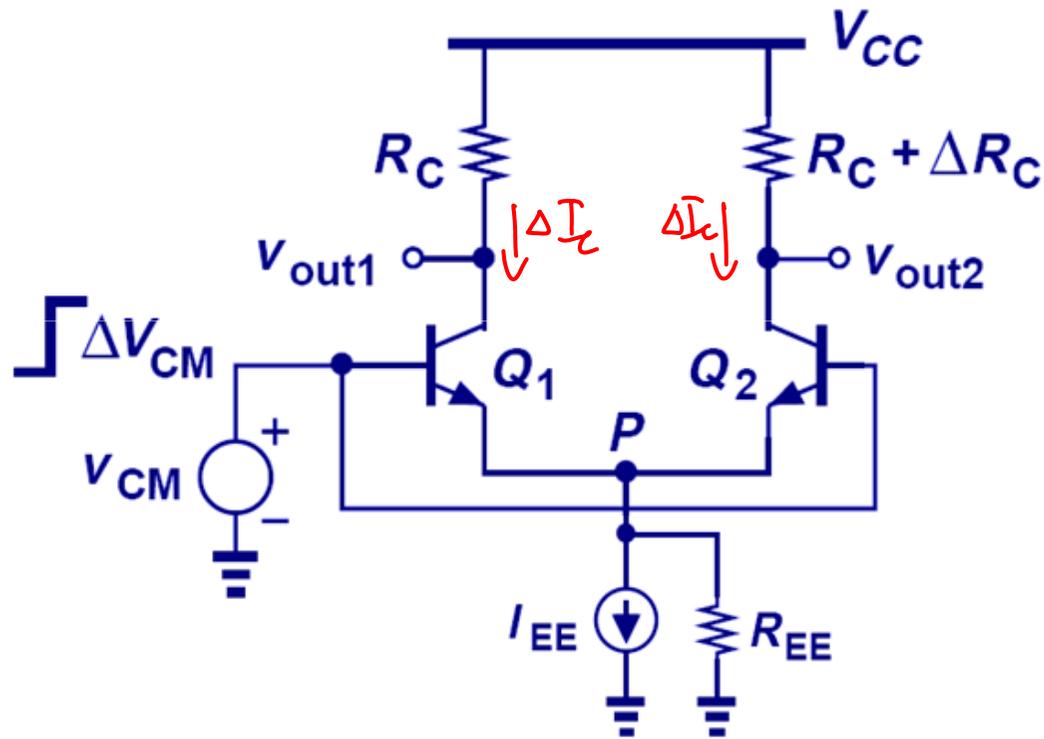
$$\frac{\Delta V_{out,CM}}{\Delta V_{in,CM}} = -\frac{2g_m(R_C/2)}{1+2g_mR_{EE}} = -\frac{R_C}{\frac{1}{g_m} + 2R_{EE}}$$

- ¿Cómo queremos que sea A_{VC} ?
- Queremos que A_{VC} sea BAJA
- Eso genera inmunidad a cualquier señal de modo común en DC y AC como puede ser el ruido eléctrico.



2. Amplificador diferencial MOSFET

- Las asimetrías en el circuito también van a provocar $A_{v_{CM}}$.



$$\Delta V_{CM} = \Delta V_{BE} + 2\Delta I_C R_{EE} = \frac{\Delta I_C}{g_m} + 2\Delta I_C R_{EE}$$

$$\Rightarrow \Delta I_C = \frac{\Delta V_{CM}}{\frac{1}{g_m} + 2R_{EE}}$$

$$\Delta V_{out1} = -\Delta I_C R_C$$

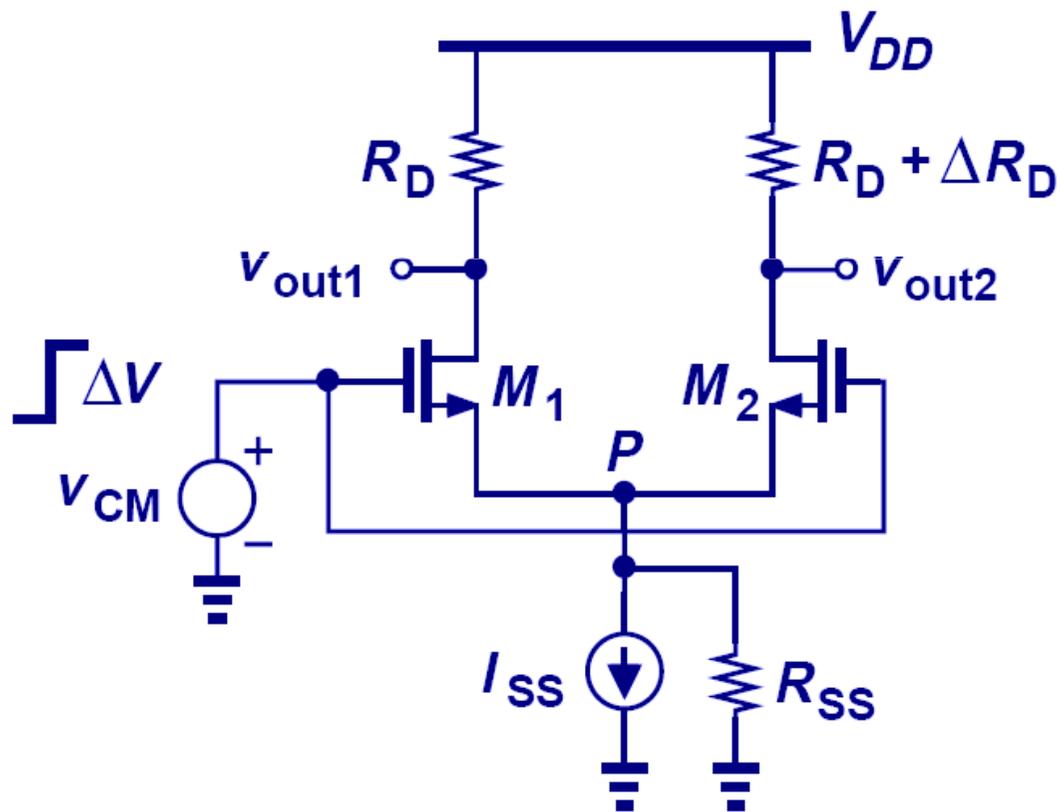
$$\Delta V_{out2} = -\Delta I_C (R_C + \Delta R_C)$$

$$\Delta V_{out} = \Delta V_{out1} - \Delta V_{out2} = -\Delta I_C \Delta R_C$$

$\frac{\Delta V_{out}}{\Delta V_{CM}}$	$= \frac{\Delta R_C}{(1/g_m) + 2R_{EE}}$
----------------------------------------	------------------------------------------

2. Amplificador diferencial MOSFET

- El mismo planteo es válido para MOSFETs.



$$\Delta V_{CM} = \Delta V_{GS} + 2\Delta I_D R_{SS} = \frac{\Delta I_D}{g_m} + 2\Delta I_D R_{SS}$$

$$\Rightarrow \Delta I_D = \frac{\Delta V_{CM}}{\frac{1}{g_m} + 2R_{SS}}$$

$$\Delta V_{out1} = -\Delta I_D R_D$$

$$\Delta V_{out2} = -\Delta I_D (R_D + \Delta R_D)$$

$$\Delta V_{out} = \Delta V_{out1} - \Delta V_{out2} = -\Delta I_D \Delta R_D$$

$\frac{\Delta V_{out}}{\Delta V_{CM}}$	$= \frac{\Delta R_D}{(1/g_m) + 2R_{SS}}$
----------------------------------------	------------------------------------------

2. Amplificador diferencial MOSFET

- Así surge el concepto de “Relación de rechazo de modo común”, o Common Mode Rejection Ratio (CMRR).

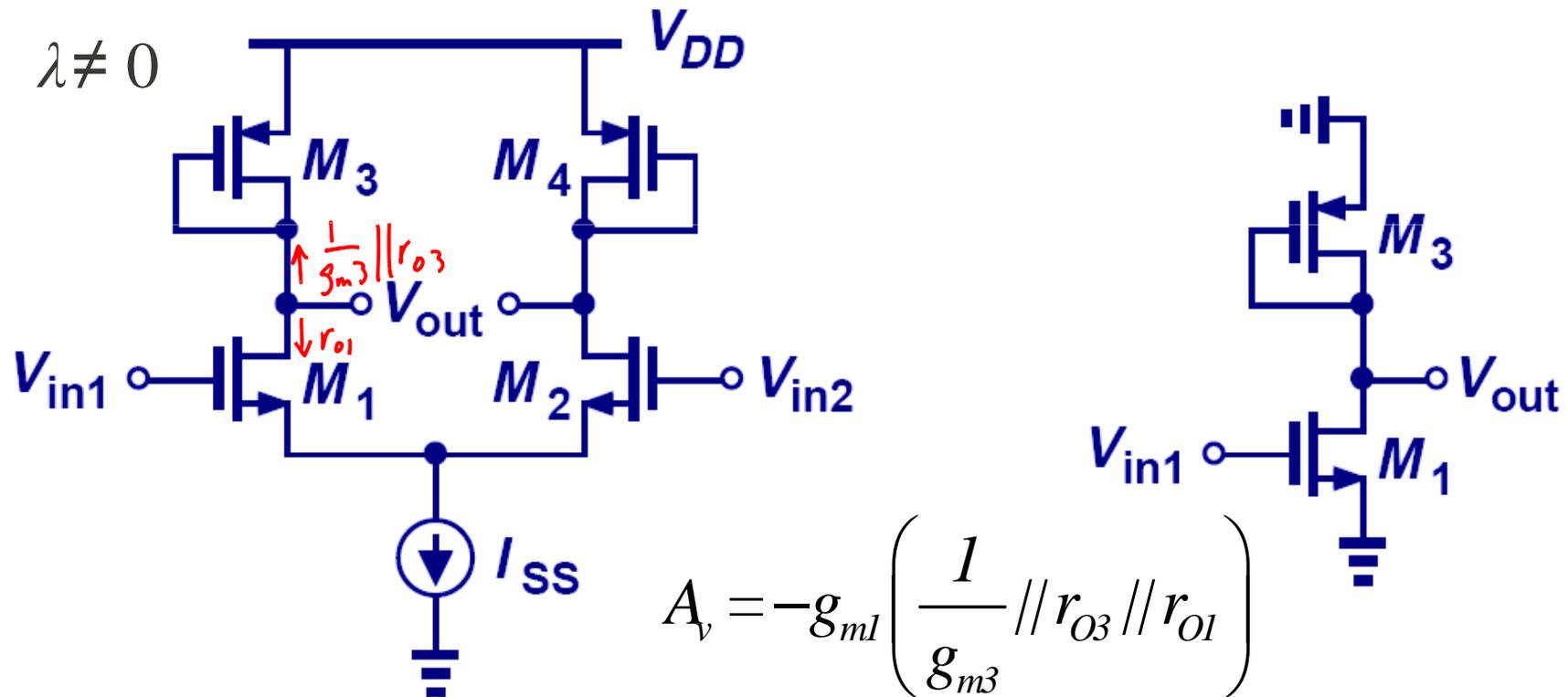
$$CMRR \equiv \frac{A_{vd}}{A_{vc}}$$

Ejemplos de CMRR:

- TL081: Min 70dB; Typ 100dB
- LM324: Min 65dB; Typ 85dB
- LM741: Min 70dB; Typ 90dB

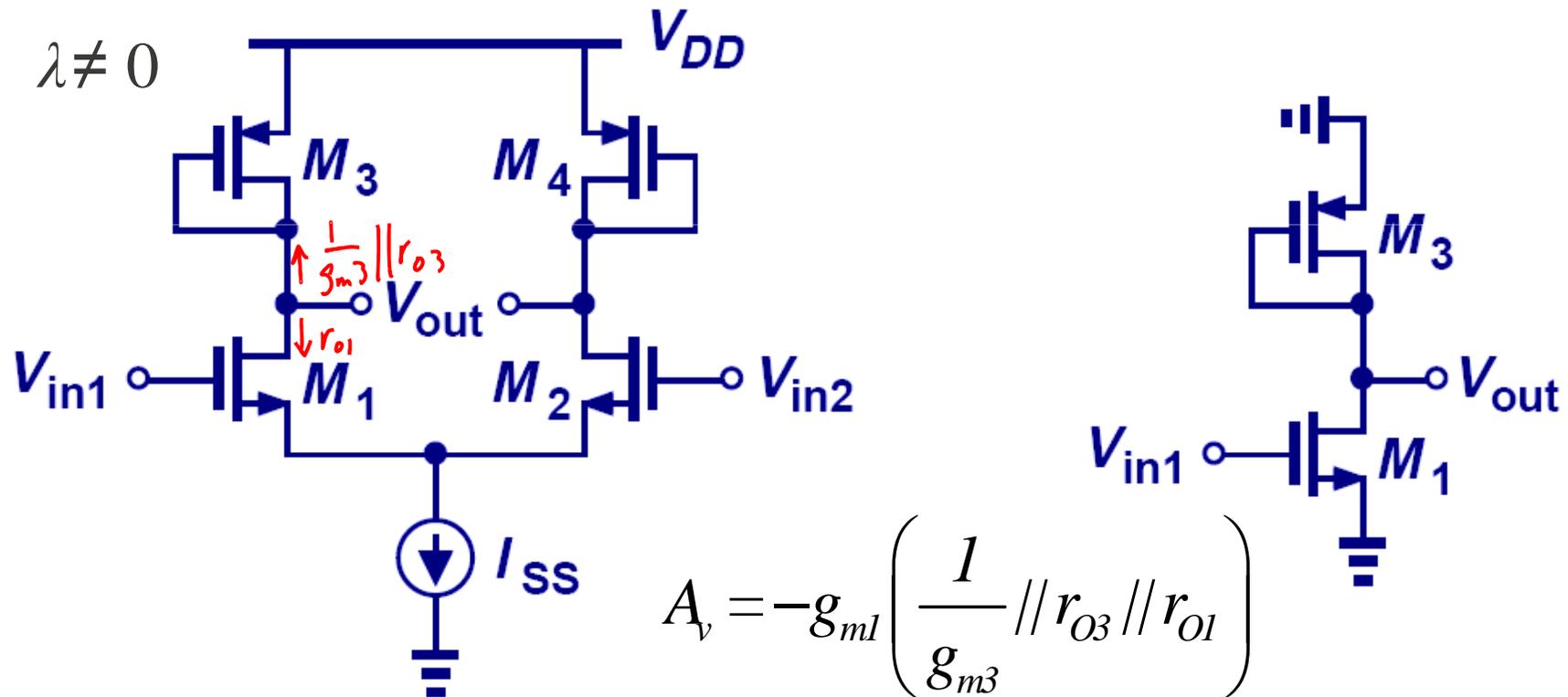
2. Amplificador diferencial MOSFET

- En circuitos integrados es más conveniente usar como carga un par de MOSFETs:



2. Amplificador diferencial MOSFET

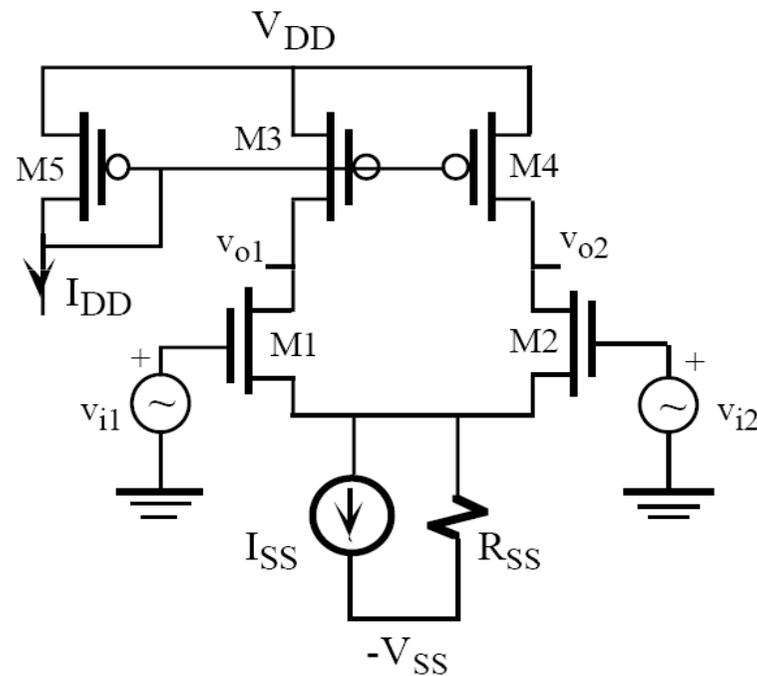
- En circuitos integrados es más conveniente usar como carga un par de MOSFETs:



Pero A_v se reduce mucho

2. Amplificador diferencial MOSFET

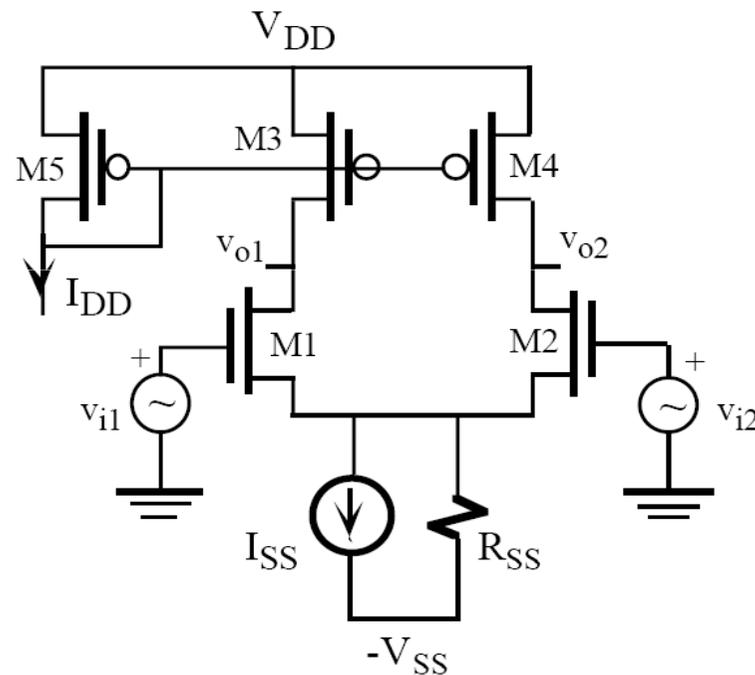
- Para usar sólo MOSFETs y mantener elevada la A_v , se puede optar por esta alternativa, con fuentes de corriente:



$$A_v = -g_{m1} (r_{o3} // r_{o1})$$

2. Amplificador diferencial MOSFET

- Para usar sólo MOSFETs y mantener elevada la A_v , se puede optar por esta alternativa, con fuentes de corriente:



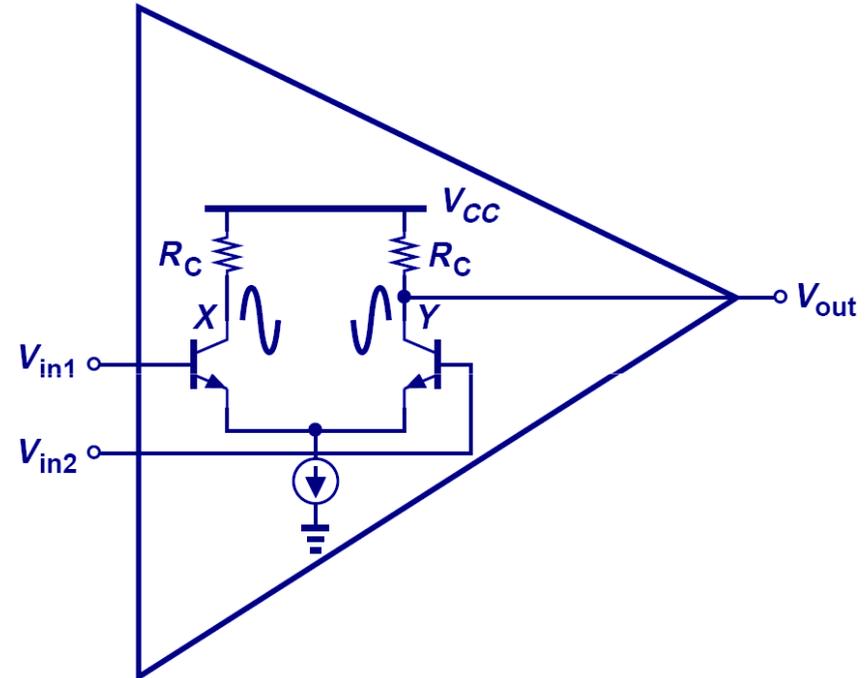
$$A_v = -g_{m1} (r_{o3} // r_{o1})$$

Pero esta configuración no es práctica:

- ¿La corriente de reposo la definen M3/M4 o M1/M2?

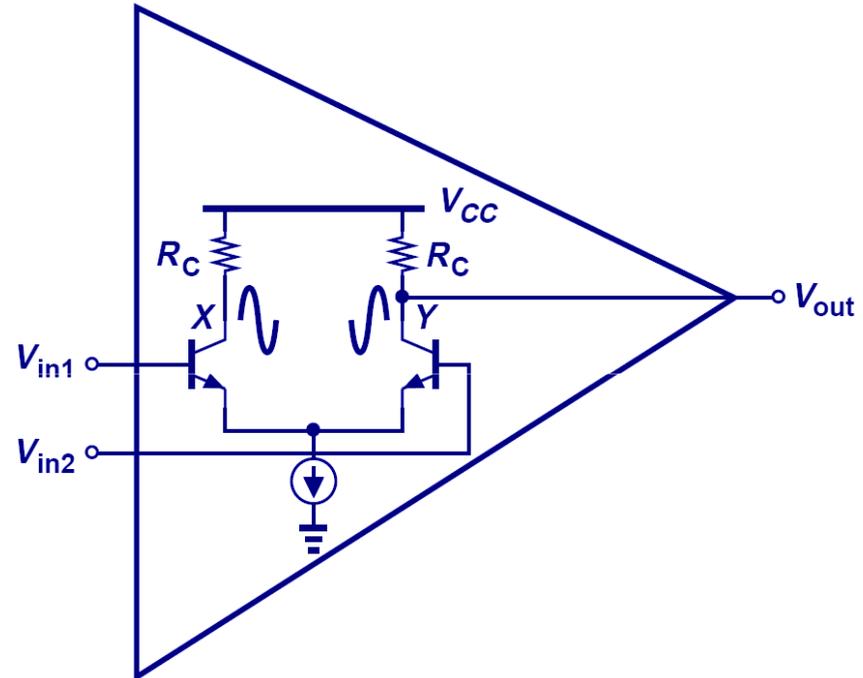
3. Diferencial a salida single-ended

- Muchos circuitos necesitan de una conversión de diferencial a salida single-ended.



3. Diferencial a salida single-ended

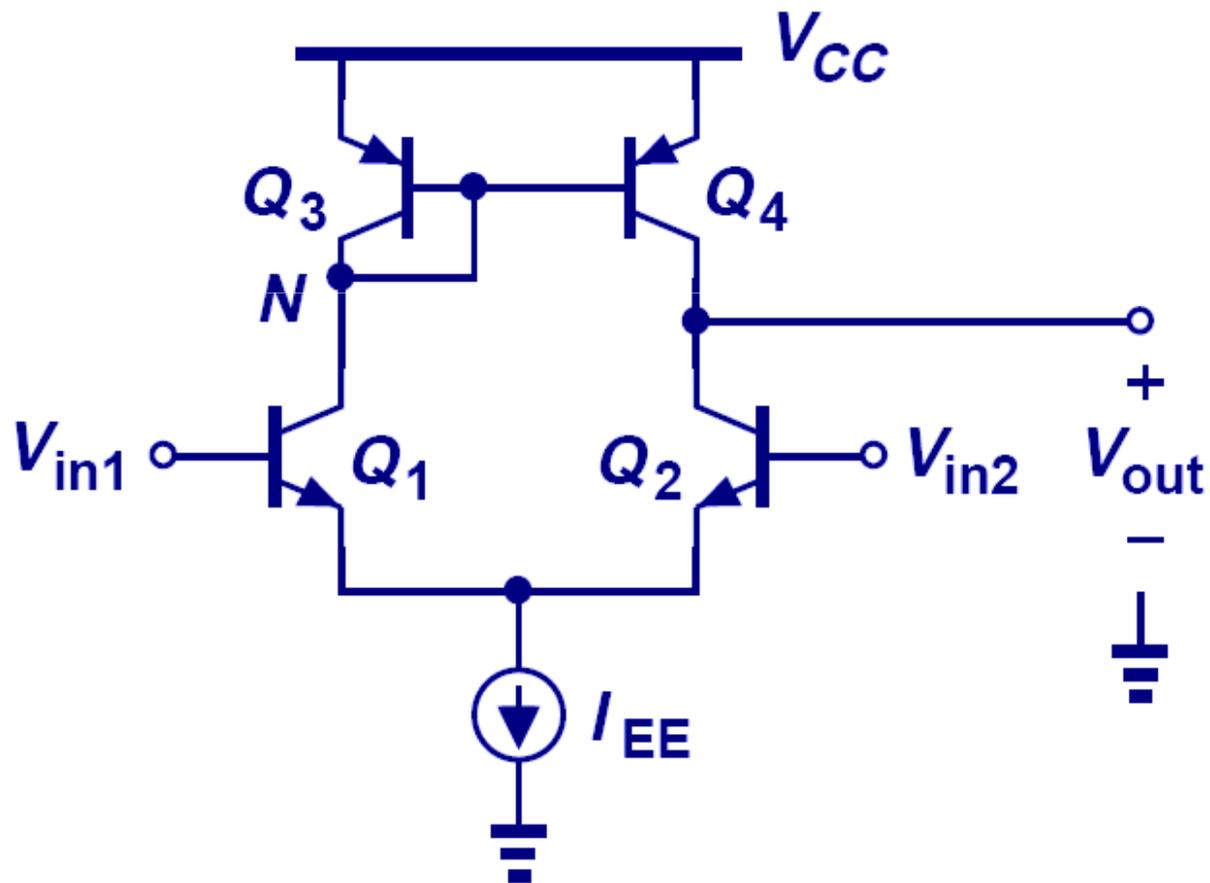
- Muchos circuitos necesitan de una conversión de diferencial a salida single-ended.
- Esta no es una buena solución, porque perdemos todas las ventajas del amplificador diferencial! (CMRR, PSRR, etc.)



- Entonces, ¿Qué circuito podríamos usar?

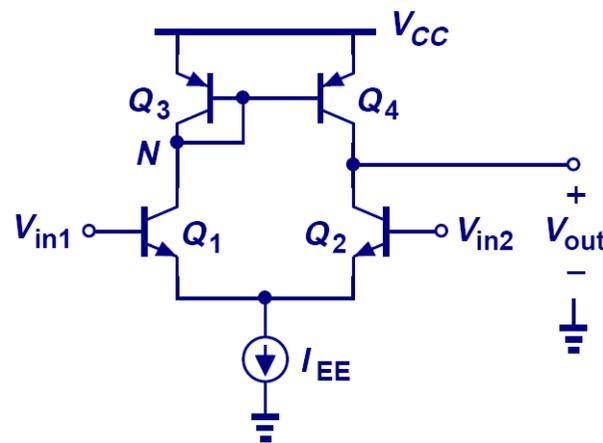
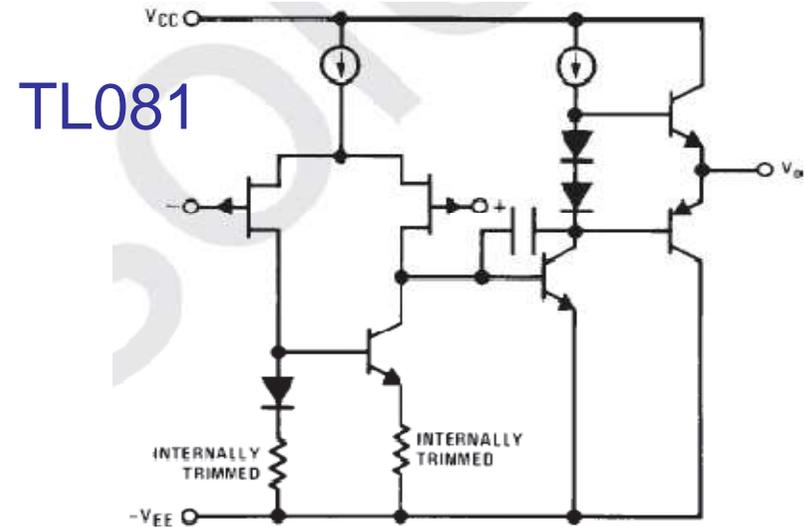
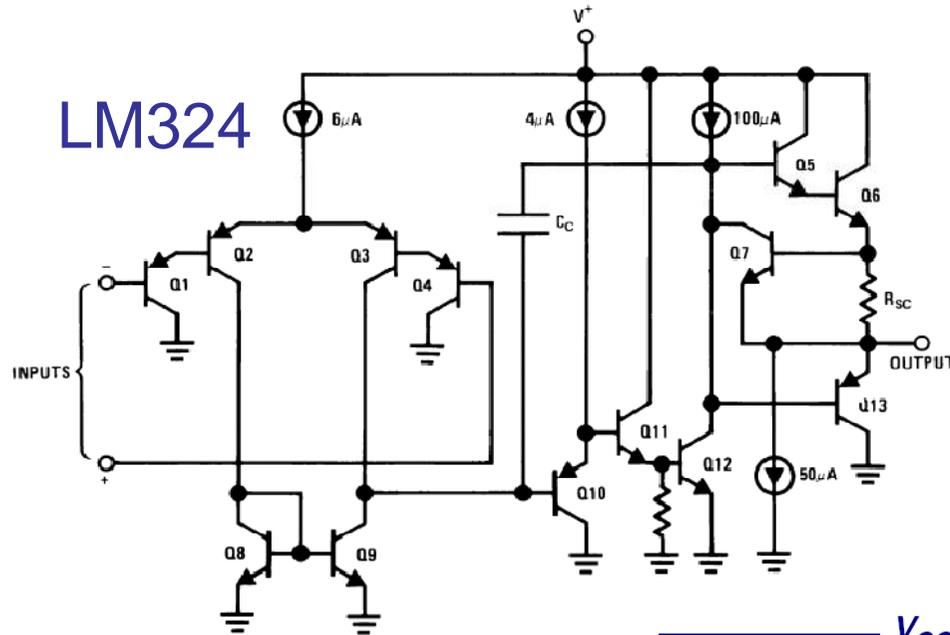
3. Diferencial a salida single-ended

- Analicemos esta topología:



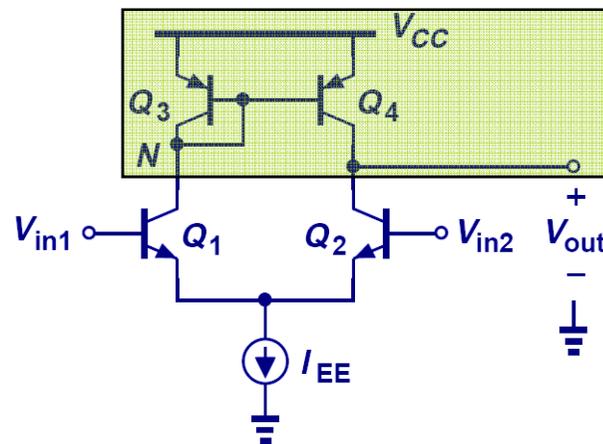
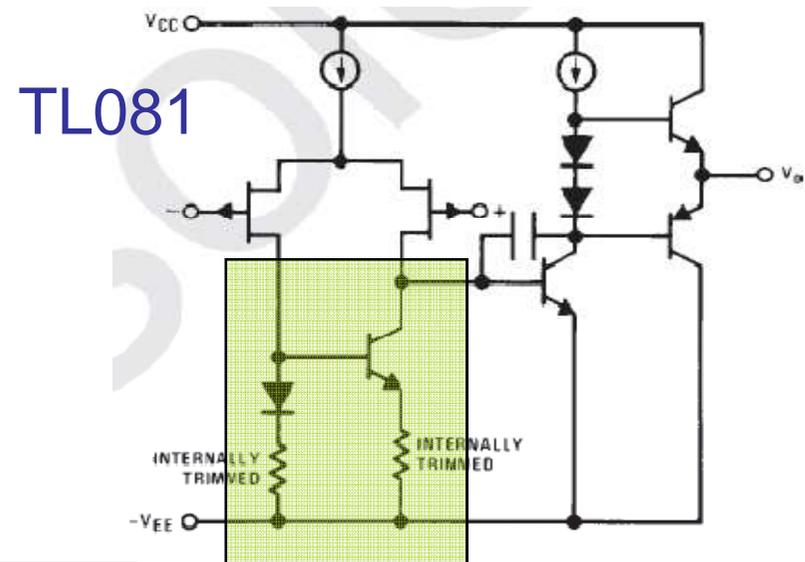
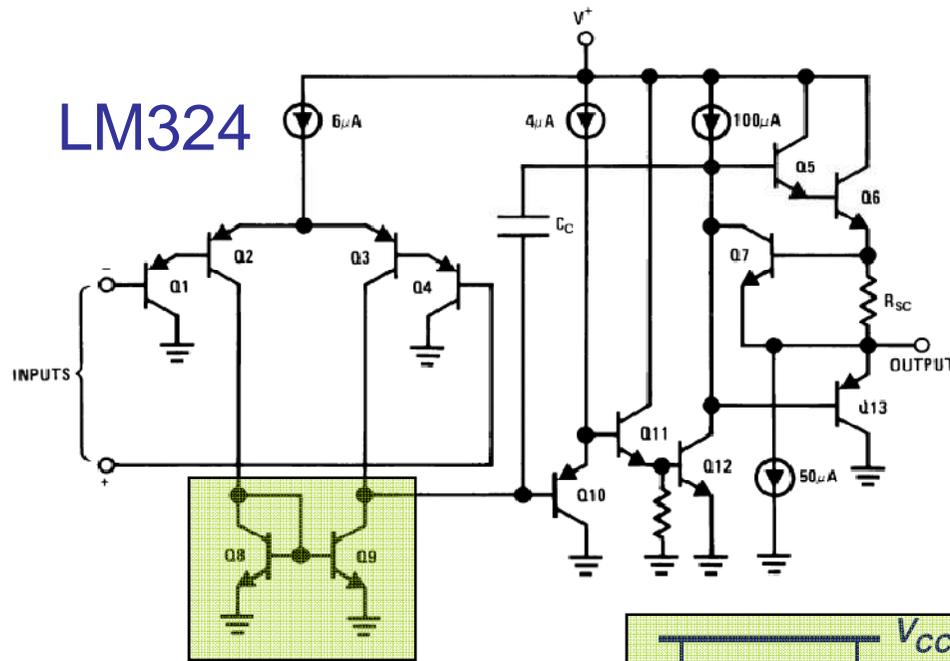
3. Diferencial a salida single-ended

- Es muy similar a la usada en el LM324 o el TL081:



3. Diferencial a salida single-ended

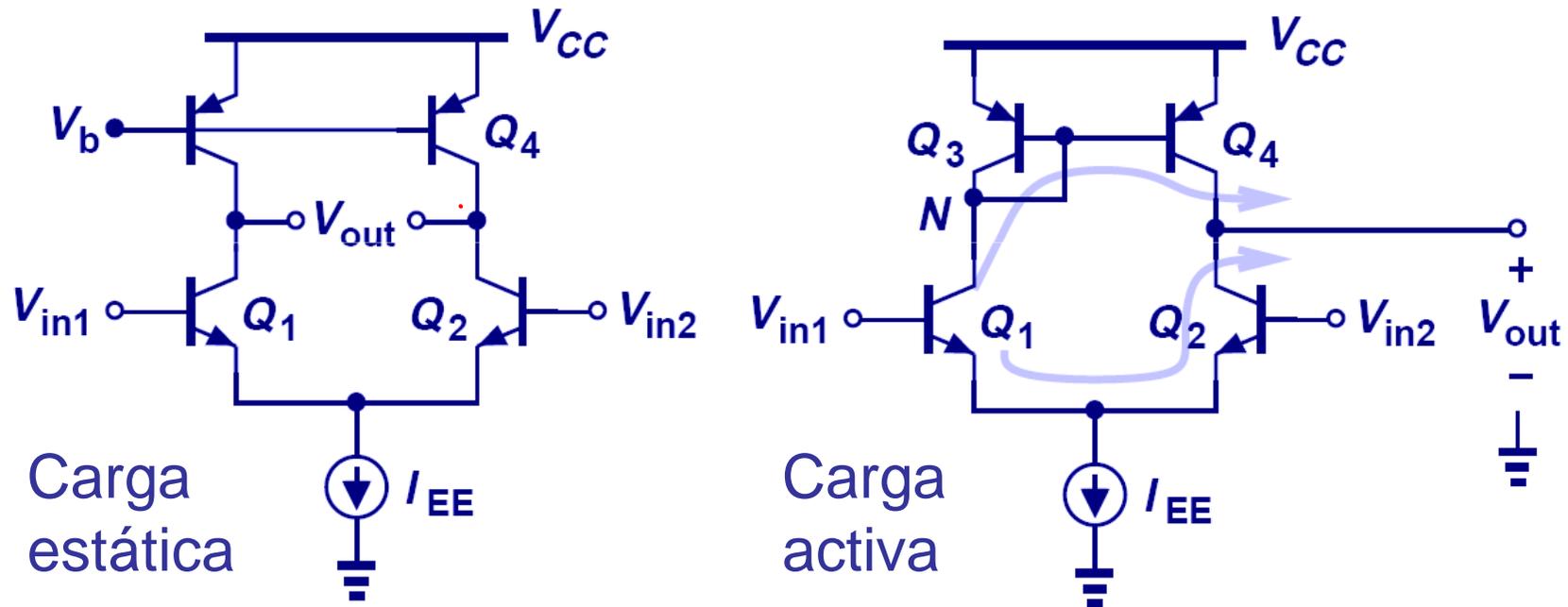
- Es muy similar a la usada en el LM324 o el TL081:



¿Y cómo funciona?

3. Diferencial a salida single-ended

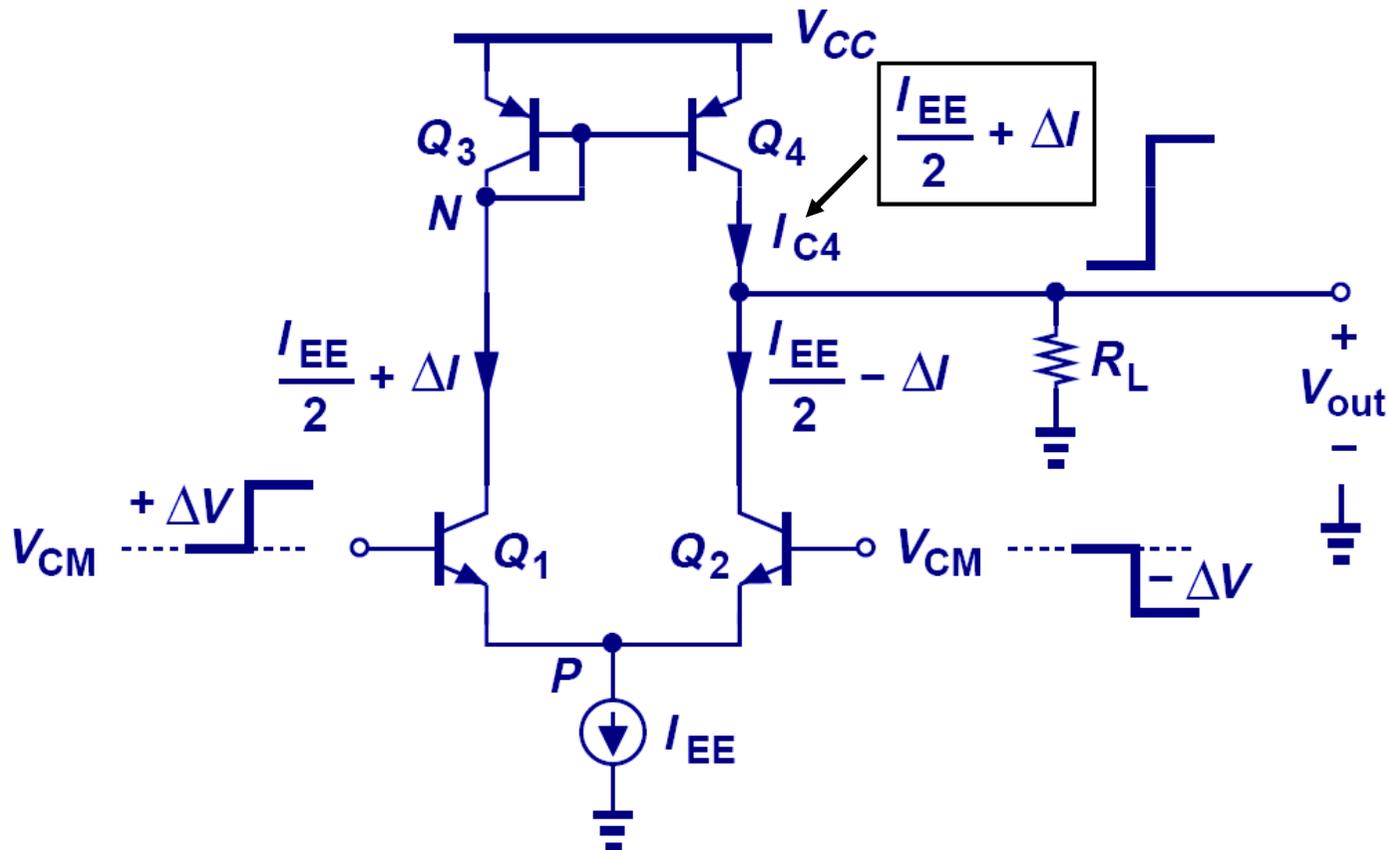
- Esta topología es diferente de la “carga estática” que venimos viendo y se denomina “carga activa”.



- El espejo de corriente Q_3 - Q_4 también traspasa a Q_4 las variaciones de corriente en $Q_1 \rightarrow V_{out}$ aprovecha ΔI_{Q_1} y ΔI_{Q_2}

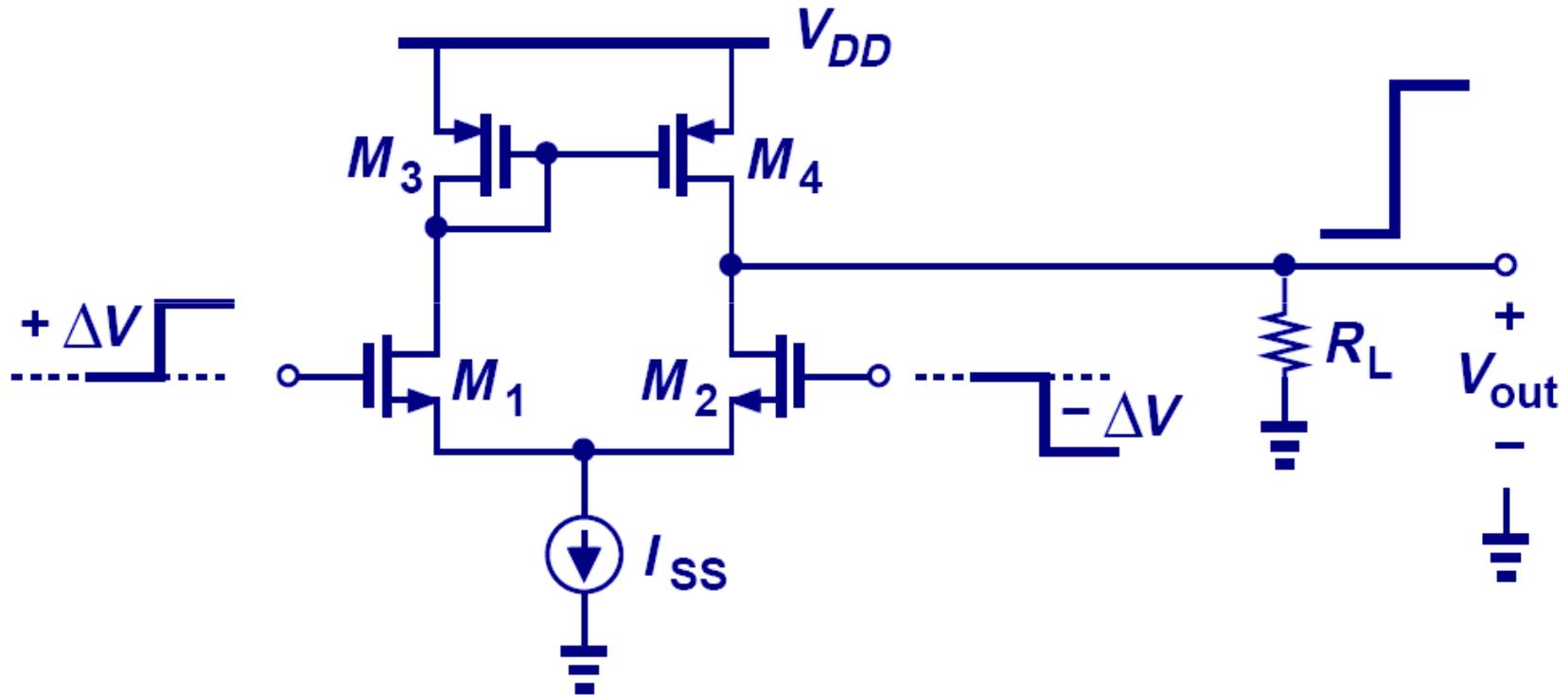
3. Diferencial a salida single-ended

- Un análisis de incrementos de corriente muestra cómo funciona este circuito: se ve que por R_L circulan $2 \cdot \Delta I$.
- En realidad la salida es I_{out} (amplificador de G_m)



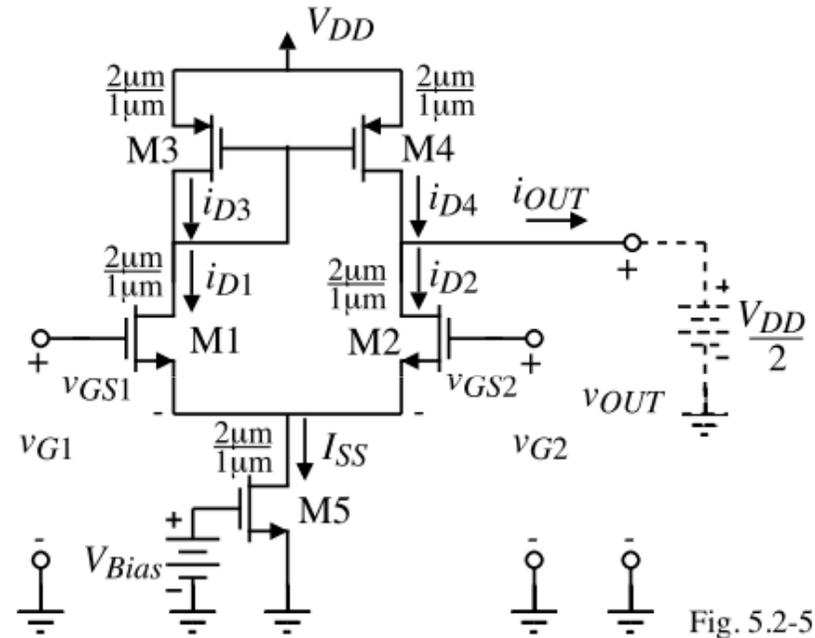
3. Diferencial a salida single-ended

- La misma topología es aplicable a MOSFET:



3. Diferencial a salida single-ended

- Podemos hacer un análisis a fondo de este amplificador:

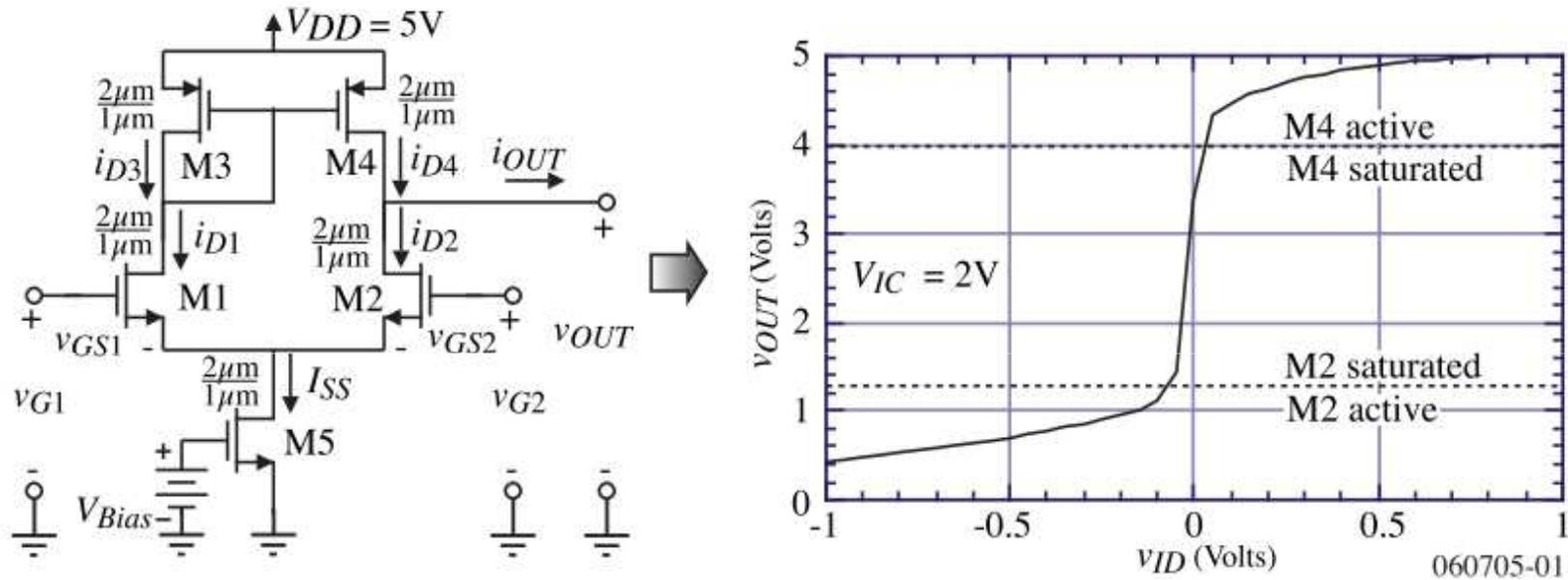


- La verdadera salida es la corriente i_{OUT} y la carga se utiliza para transformar esa corriente en tensión.

$$g_m = \frac{di_{OUT}}{dv_{ID}} (V_{ID} = 0) = \sqrt{\beta I_{SS}} = \sqrt{\frac{K'_1 I_{SS} W_1}{L_1}}$$

3. Diferencial a salida single-ended

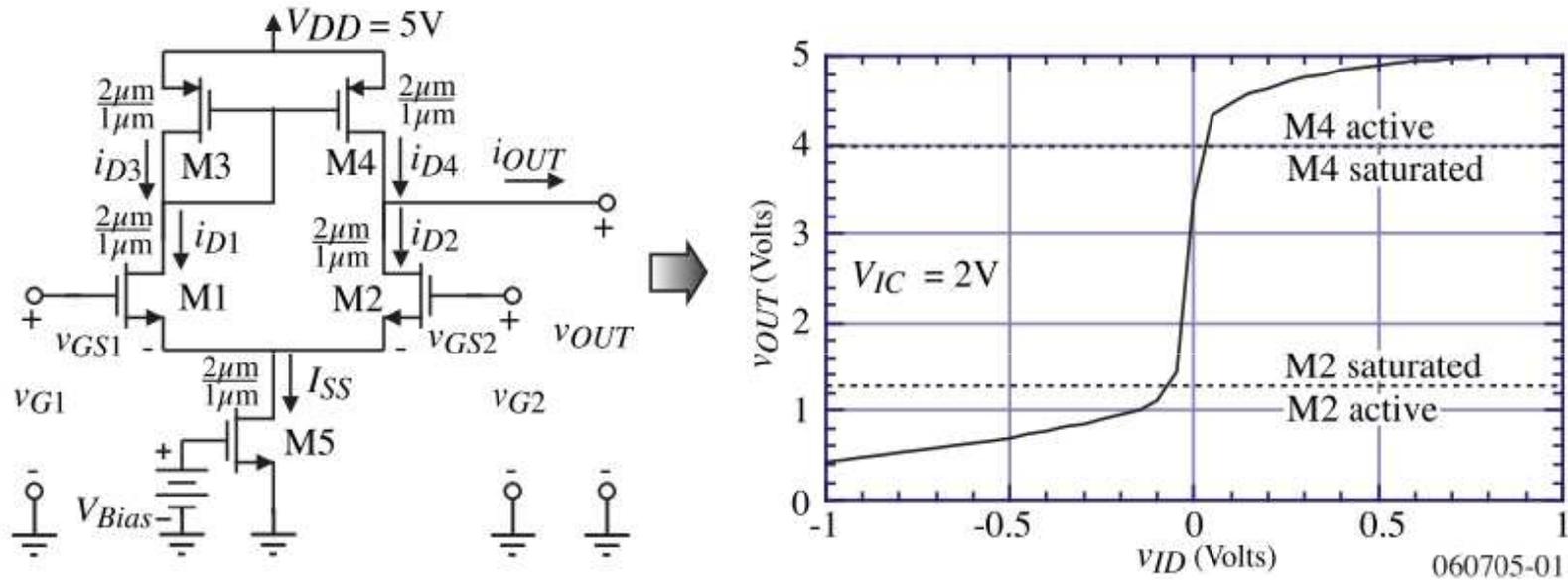
- La transferencia típica de este circuito es:



- ¿Cómo buscamos los límites de funcionamiento lineal?

3. Diferencial a salida single-ended

- La transferencia típica de este circuito es:



- M2 está saturado si:

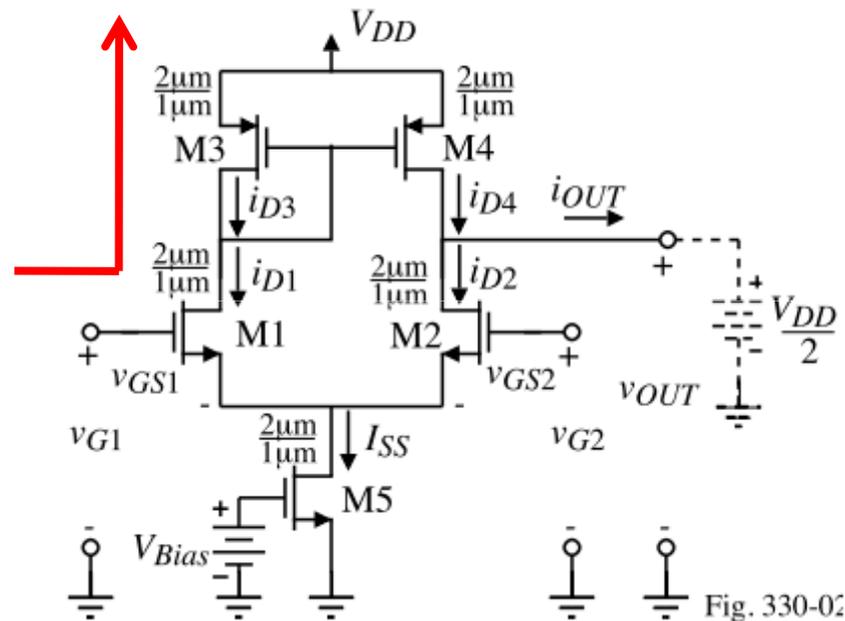
$$v_{DS2} \geq v_{GS2} - V_{TN} \rightarrow v_{OUT} - V_{S1} \geq \underbrace{V_{IC} - 0.5v_{ID}}_{V_{G2}} - V_{S1} - V_{TN} \rightarrow v_{OUT} \geq V_{IC} - V_{TN} \quad v_{ID} \sim 0$$

- M4 está saturado si:

$$v_{SD4} \geq v_{SG4} - |V_{TP}| \rightarrow V_{DD} - v_{OUT} \geq V_{SG4} - |V_{TP}| \rightarrow v_{OUT} \leq V_{DD} - V_{SG4} + |V_{TP}|$$

3. Diferencial a salida single-ended

- El ICMR se encuentra haciendo $v_{ID}=0$ y variando v_{IC} hasta que alguno de los transistores sale de saturación:

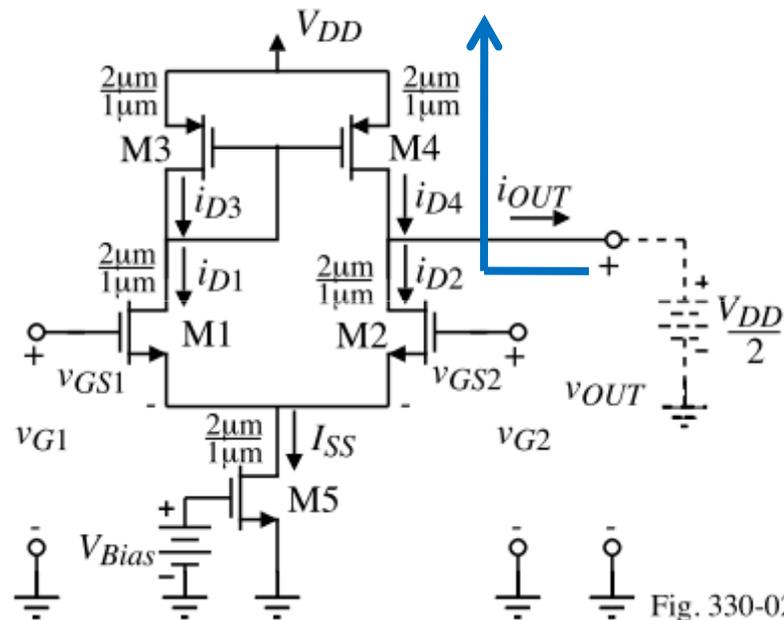


- Por el camino de G1 a través de M1 y M3 resulta:

$$\begin{aligned}
 V_{IC}(\max) &= V_{G1}(\max) = V_{G2}(\max) \\
 &= V_{DD} - V_{SG3} - V_{DS1}(\text{sat}) + V_{GS1} \\
 &= V_{DD} - V_{SG3} + V_{TN1}
 \end{aligned}$$

3. Diferencial a salida single-ended

- El ICMR se encuentra haciendo $v_{ID}=0$ y variando v_{IC} hasta que alguno de los transistores sale de saturación:

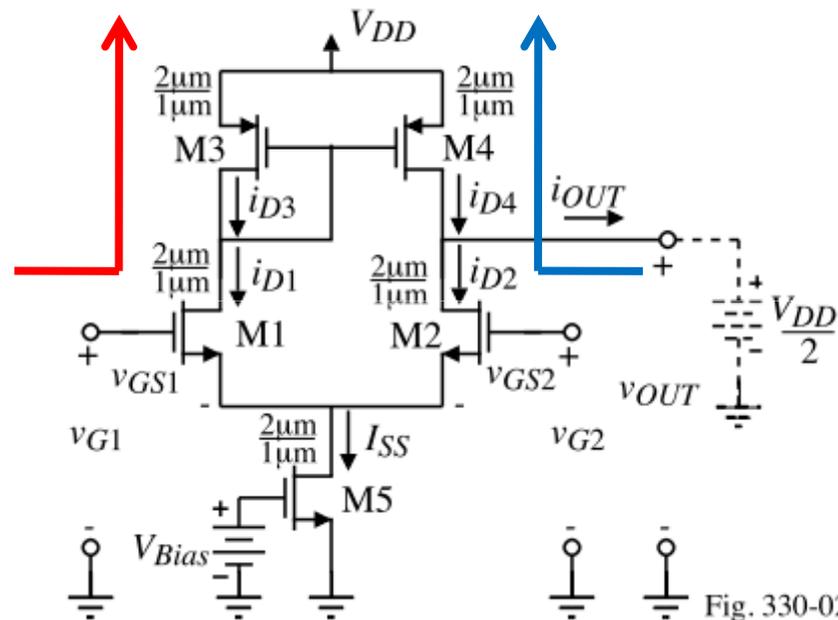


- Por el camino de G2 a través de M2 y M4 es:

$$\begin{aligned}
 V_{IC}(\max)' &= V_{DD} - V_{SD4}(\text{sat}) - V_{DS2}(\text{sat}) + V_{GS2} \\
 &= V_{DD} - V_{SD4}(\text{sat}) + V_{TN2}
 \end{aligned}$$

3. Diferencial a salida single-ended

- El ICMR se encuentra haciendo $v_{ID}=0$ y variando v_{IC} hasta que alguno de los transistores sale de saturación:



- Comparando cuál es más restrictiva...

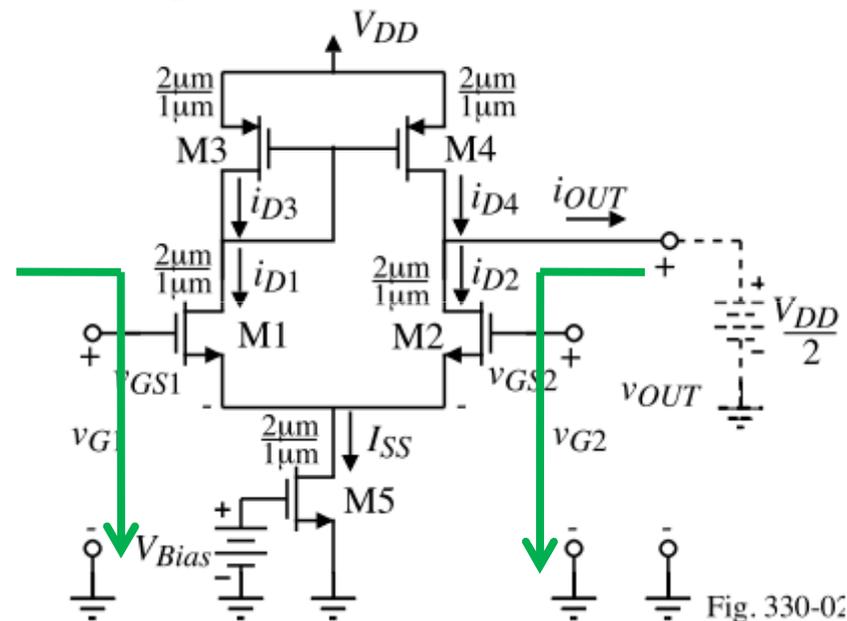
$$V_{IC}(\max)' = V_{DD} - V_{SD4}(\text{sat}) + V_{TN2}$$

Se concluye que:

$$V_{IC}(\max) = V_{DD} - V_{SG3} + V_{TN1}$$

3. Diferencial a salida single-ended

- El ICMR se encuentra haciendo $v_{ID}=0$ y variando v_{IC} hasta que alguno de los transistores sale de saturación:



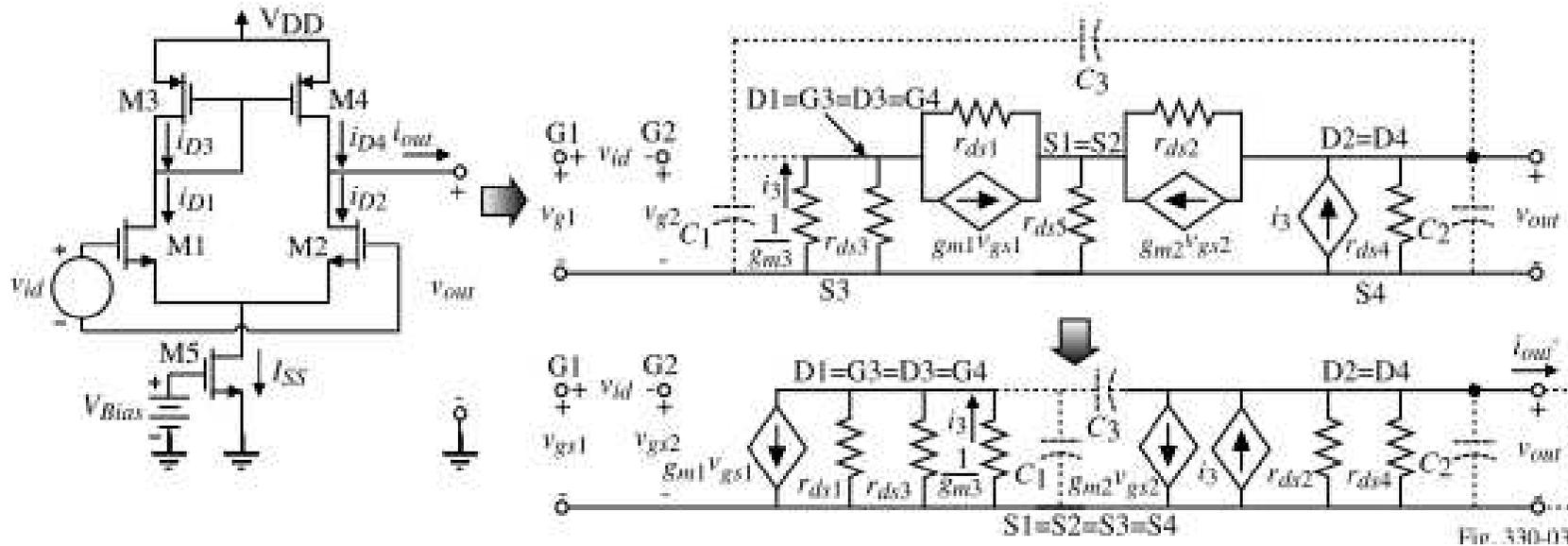
- Para el $V_{IC}(\text{min})$ consideramos:

$$V_{IC}(\text{min}) = V_{SS} + V_{DS5}(\text{sat}) + V_{GS1} = V_{SS} + V_{DS5}(\text{sat}) + V_{GS2}$$

3. Diferencial a salida single-ended

- Hagamos el análisis de pequeña señal...

1) Transconductancia diferencial:



Consideramos un corto a la salida y calculamos la i_{out} :

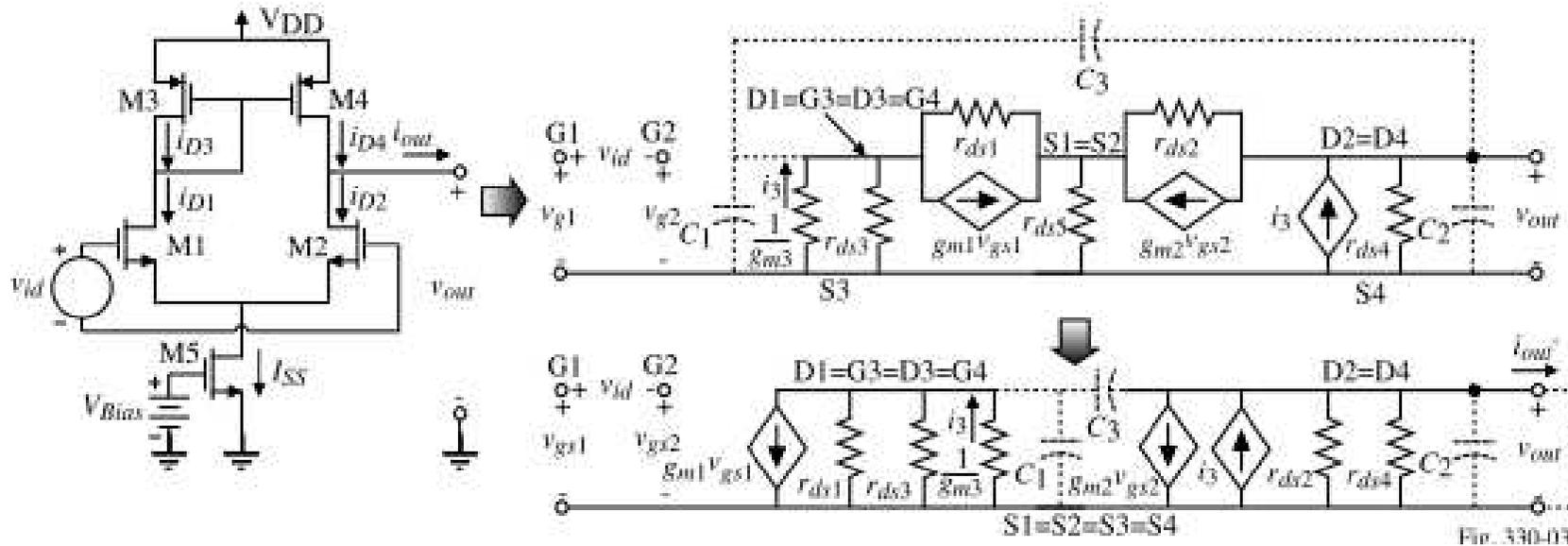
$$i_{out}' = \frac{g_{m1}g_{m3}r_{p1}}{1 + g_{m3}r_{p1}} v_{gs1} - g_{m2}v_{gs2} \approx g_{m1}v_{gs1} - g_{m2}v_{gs2} = g_{md}v_{id}$$

$$r_{p1} = r_{ds1} || r_{ds3}$$

3. Diferencial a salida single-ended

- Hagamos el análisis de pequeña señal...

2) Impedancia de salida:



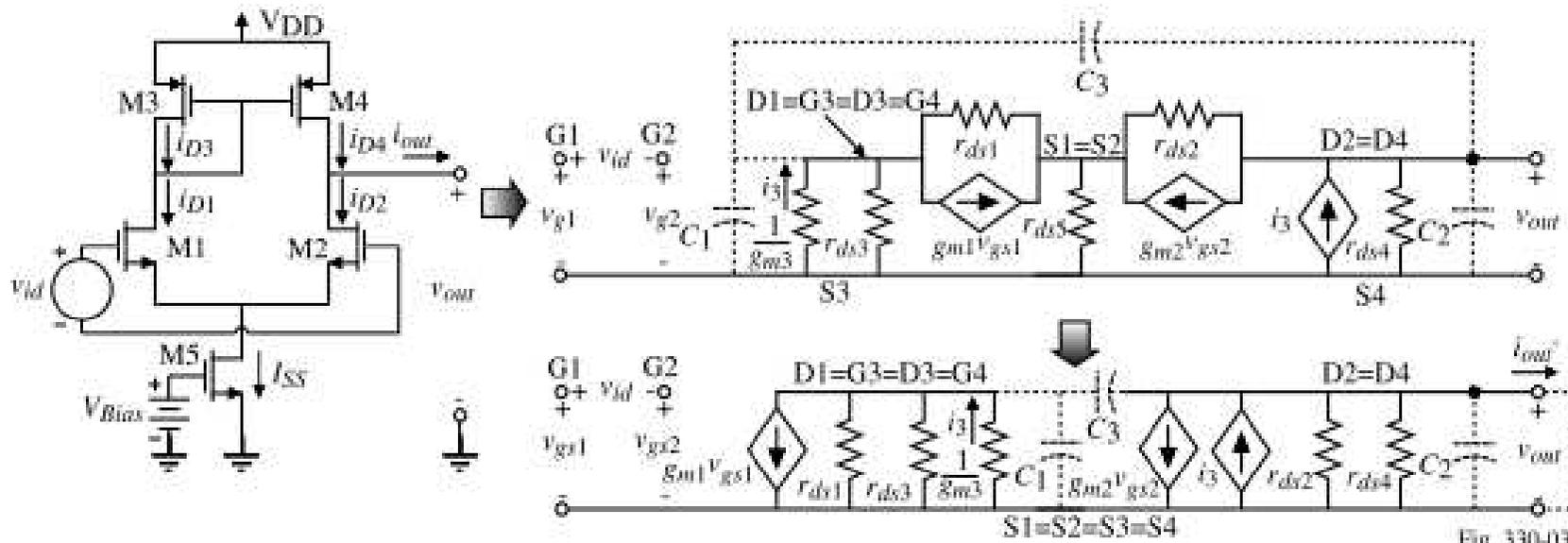
Es simplemente:

$$r_{out} = \frac{1}{g_{ds2} + g_{ds4}} = r_{ds2} \parallel r_{ds4}$$

3. Diferencial a salida single-ended

- Hagamos el análisis de pequeña señal...

3) Ganancia de tensión diferencial (A_{v_d}):



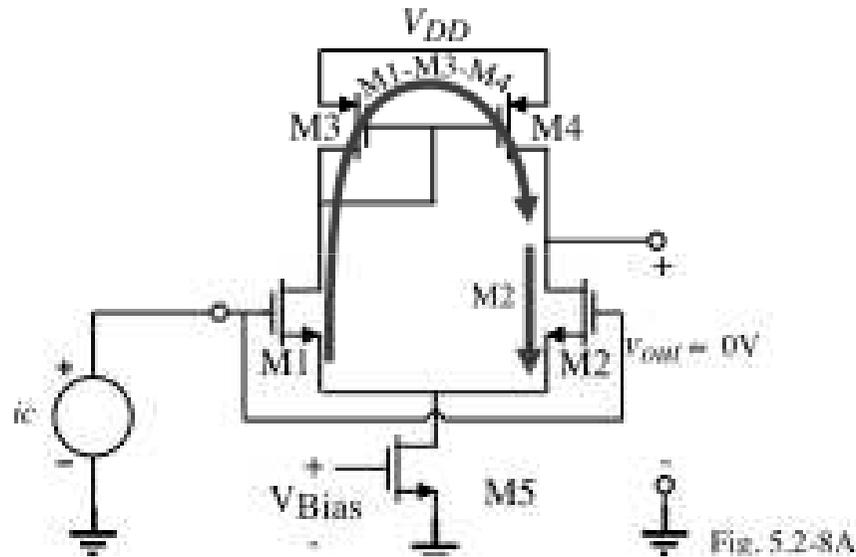
Resulta:

$$A_v = \frac{v_{out}}{v_{id}} = g_{md} r_{out} = \frac{(K_1 I_{SS} W_1 / L_1)^{1/2}}{(\lambda_2 + \lambda_4)(I_{SS}/2)} = \frac{2}{\lambda_2 + \lambda_4} \left(\frac{K_1 W_1}{I_{SS} L_1} \right)^{1/2} \propto \frac{1}{\sqrt{I_{SS}}}$$

- La ganancia es inversamente proporcional a la corriente!

3. Diferencial a salida single-ended

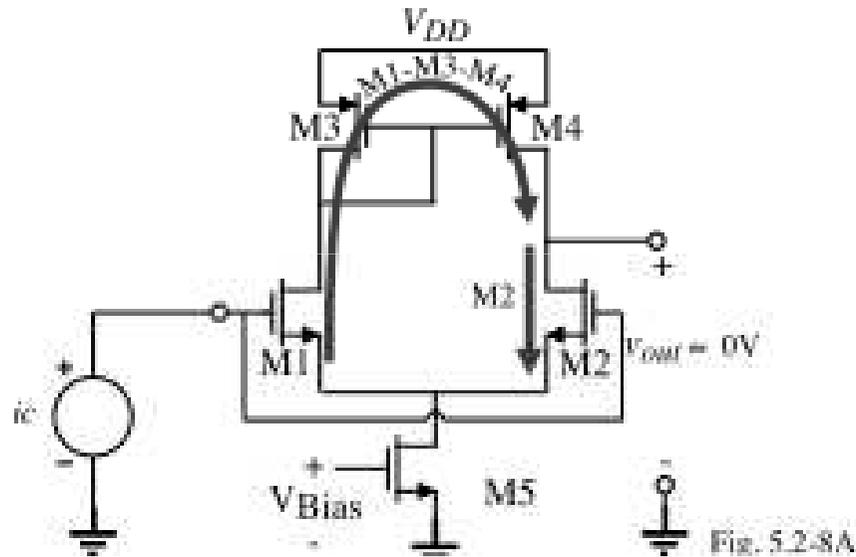
- Hagamos el análisis de pequeña señal...
4) **Ganancia de tensión de modo común (A_{v_c}) :**



Hay dos caminos de corriente: (a) M2 y (b) M1-M3-M4.
En un caso ideal ($M1=M2$ y $M3=M4$) resulta $A_{v_c}=0$.

3. Diferencial a salida single-ended

- Hagamos el análisis de pequeña señal...
4) **Ganancia de tensión de modo común (A_{v_c}) :**



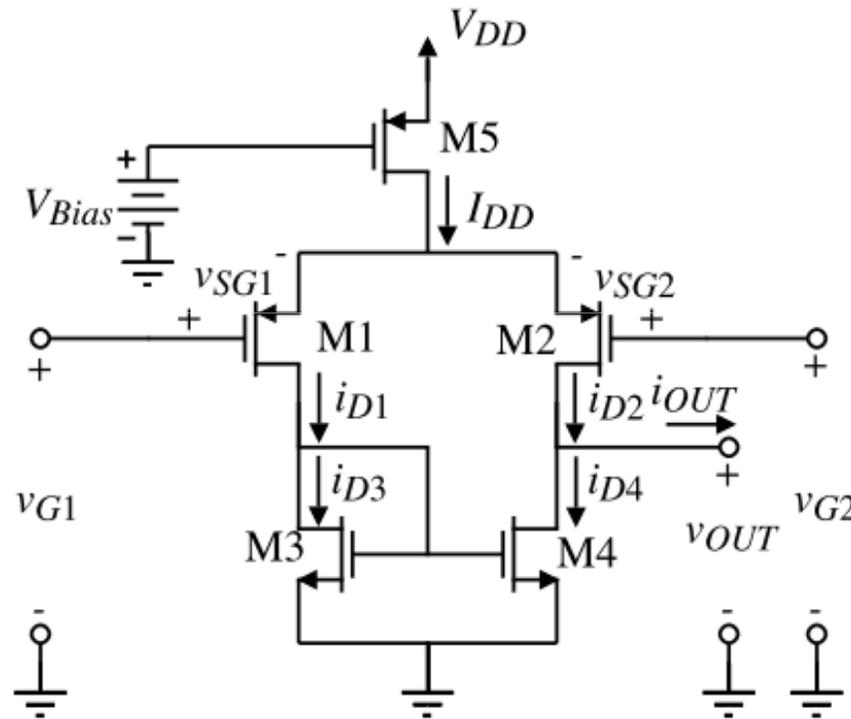
Hay dos caminos de corriente: (a) M2 y (b) M1-M3-M4.

En un caso ideal ($M1=M2$ y $M3=M4$) resulta $A_{v_c}=0$.

Para lograr esto existen técnicas que veremos pronto...

3. Diferencial a salida single-ended

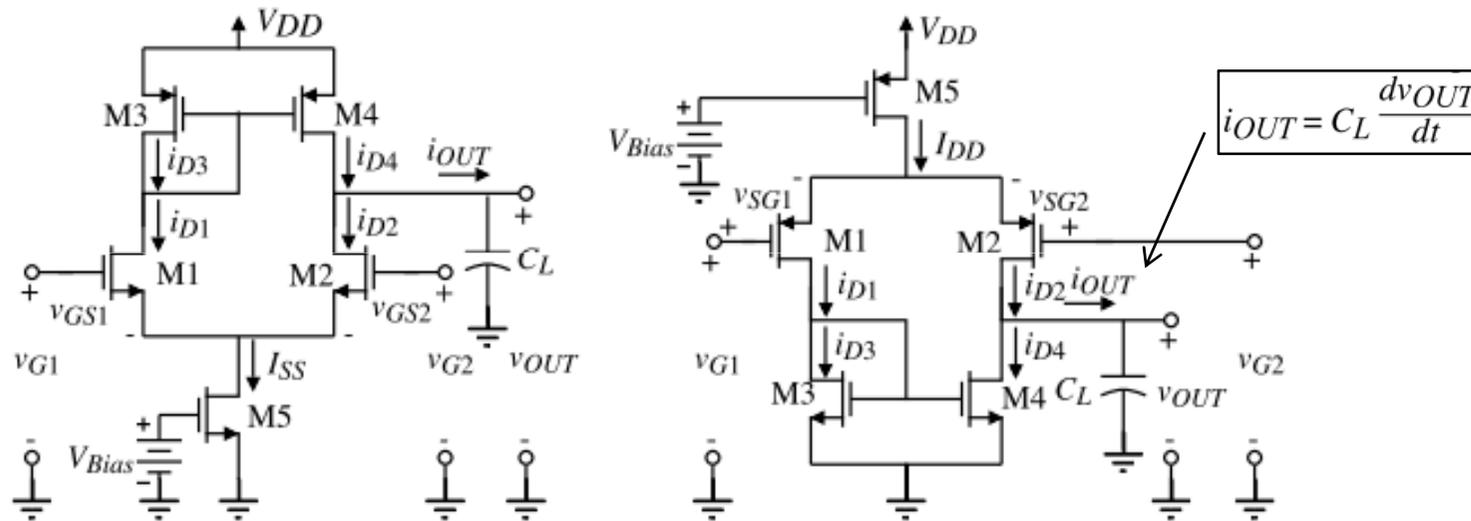
- Todo este análisis es similar si la entrada se reemplaza por un par PMOS:



- Les queda a ustedes de tarea...

3. Diferencial a salida single-ended

- Otro factor muy importante es el Slew-rate:
 - Es la máxima $\frac{dv_{OUT}}{dt}$ obtenible en un circuito.



Entonces: $SR = \frac{I_{SS}}{C_L} = \frac{I_{DD}}{C_L}$ ← Toda la corriente yendo a la salida

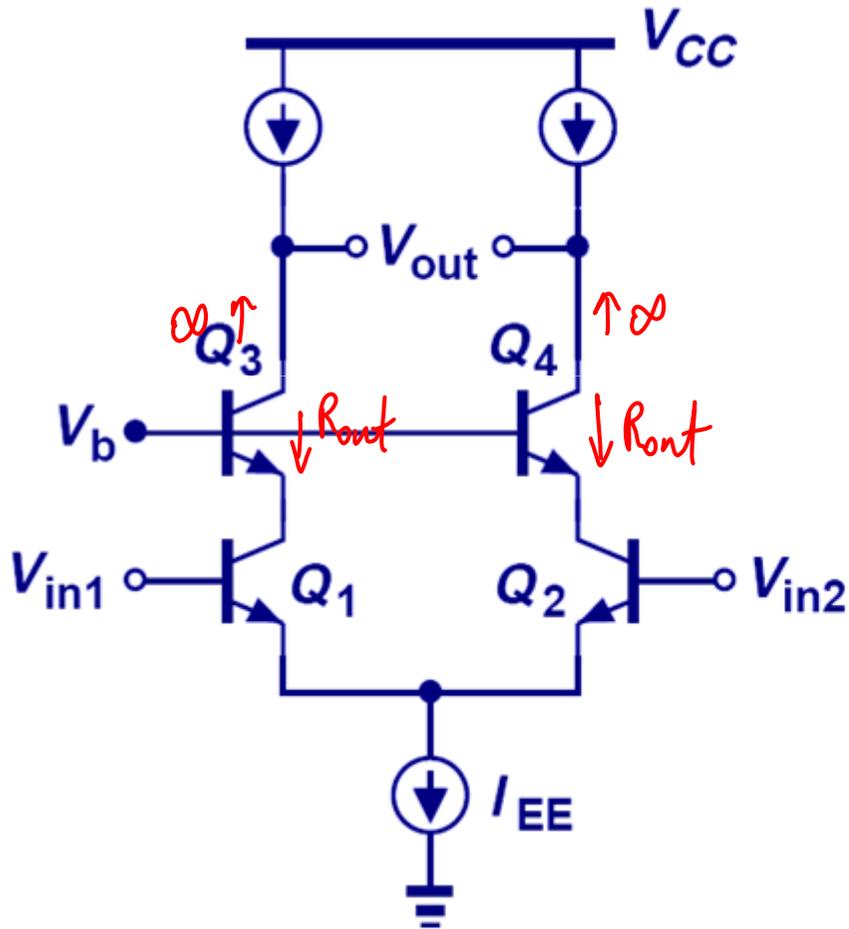
- ¡Hay una relación de compromiso entre A_{v_d} y SR!

4. Topologías Cascode

- ¿Cómo se puede aumentar todavía más la ganancia en los amplificadores diferenciales?
- La ganancia siempre resulta proporcional a “ $g_m r_o$ ”
- Una opción es usar topologías de tipo Cascode:
 - Telescopic Cascode
 - Mirrored Cascode
 - Folded Cascode
- Estas topologías permiten elevar la r_o del par diferencial y/o de la carga pasiva/activa (atención: g_m no aumenta).

4. Topologías Cascode

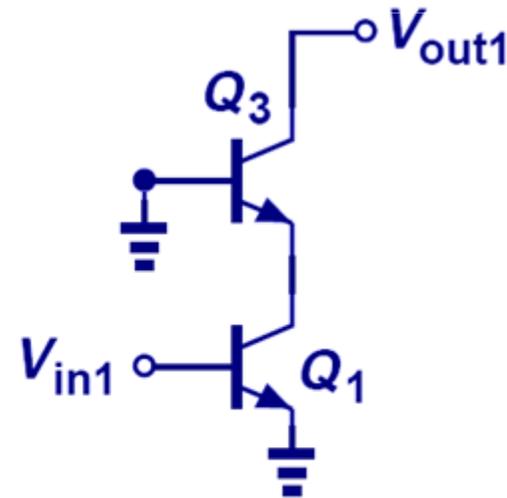
- El siguiente circuito es un par diferencial cascode:



$$R_{out} = [1 + g_{m3}(r_{o1} \parallel r_{\pi3})]r_{o3} + r_{o1} \parallel r_{\pi3}$$

$$R_{out} \cong g_{m3}(r_{o1} \parallel r_{\pi3})r_{o3} + r_{o1} \parallel r_{\pi3}$$

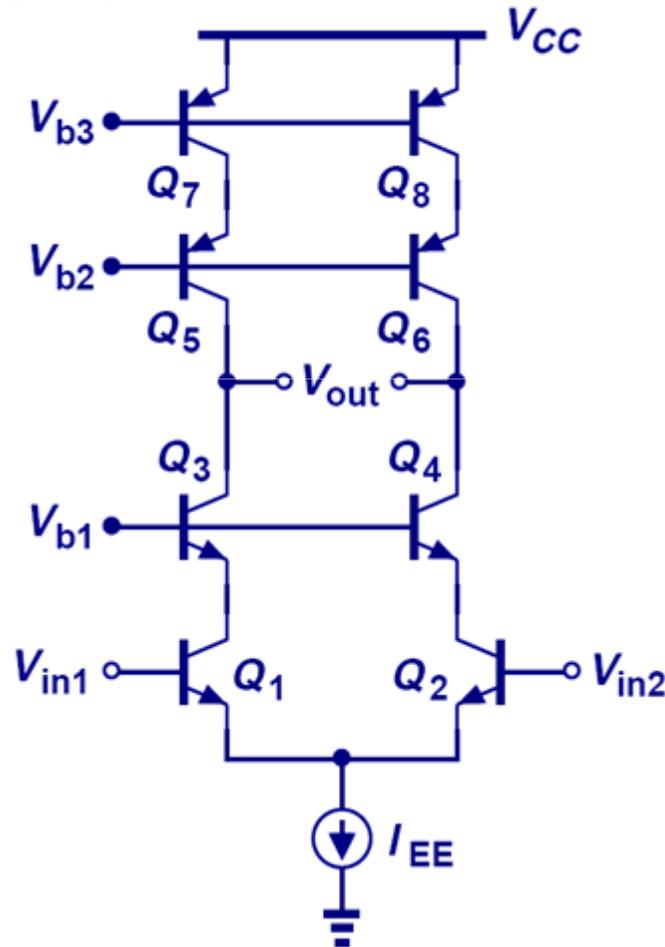
Hemicircuito para el análisis



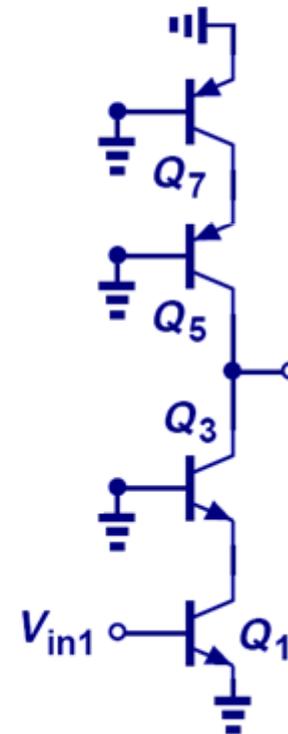
$$A_v = -g_{m1} \underline{R_{out}} \cong -g_{m1} \underline{[g_{m3}(r_{o1} \parallel r_{\pi3})r_{o3} + r_{o1} \parallel r_{\pi3}]}$$

4. Topologías Cascode

- Si agregamos una carga de tipo cascode pasiva resulta:



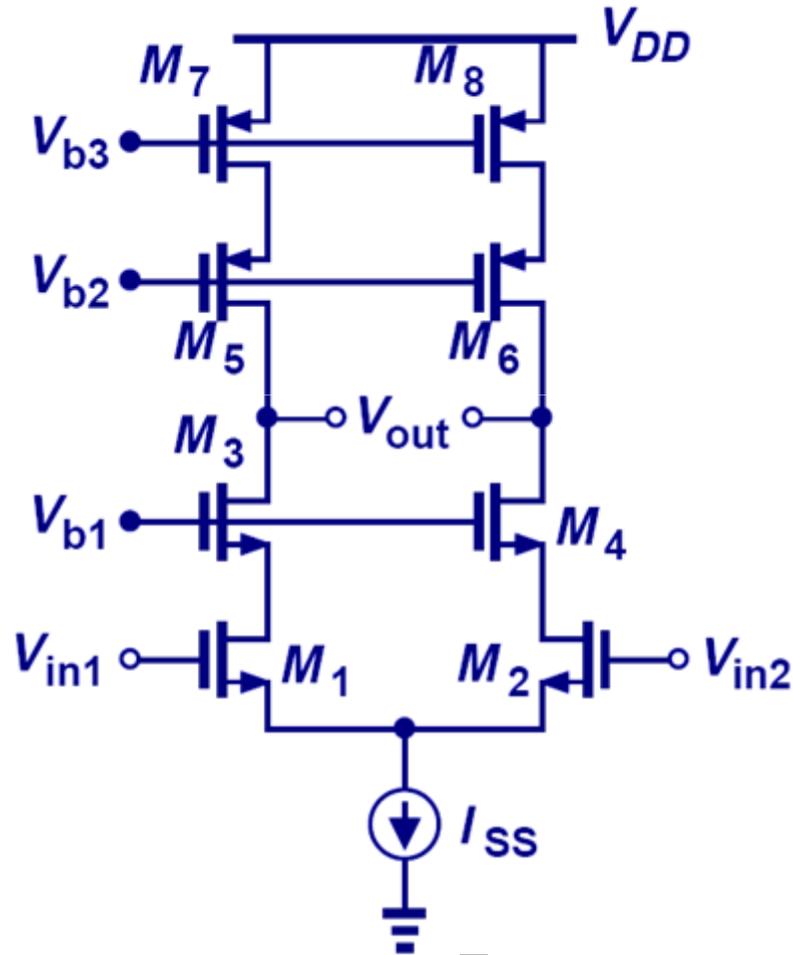
Hemicircuito para el análisis



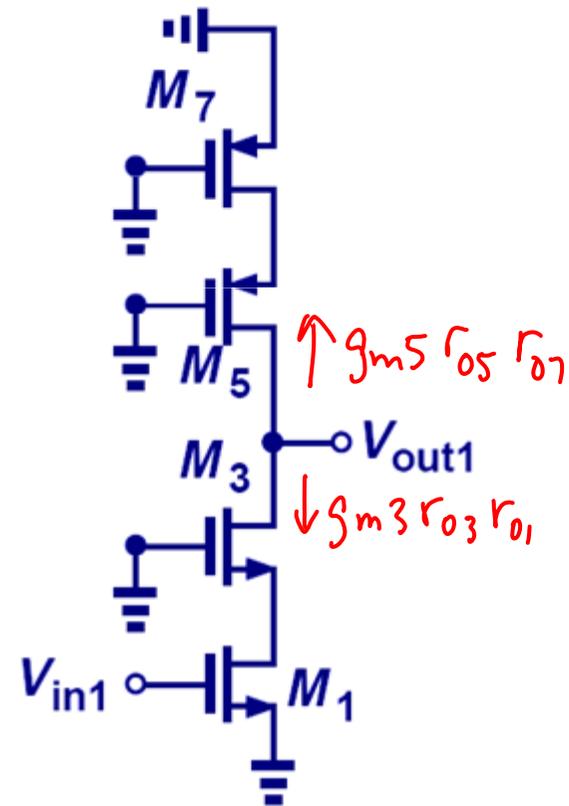
$$A_v \approx -g_{m1} \left[g_{m3} r_{o3} (r_{o1} \parallel r_{\pi3}) \right] \parallel \left[g_{m5} r_{o5} (r_{o7} \parallel r_{\pi5}) \right] \approx - (g_m r_o)^2$$

4. Topologías Cascode

- La misma idea es válida si usamos MOSFETs:



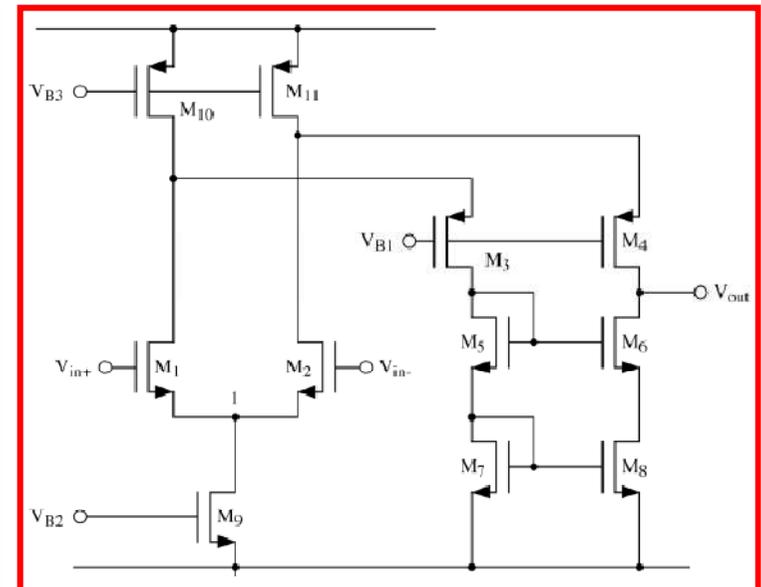
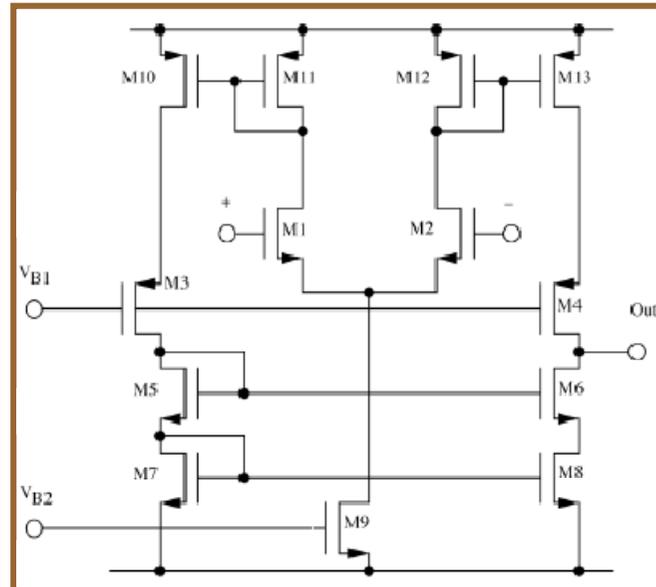
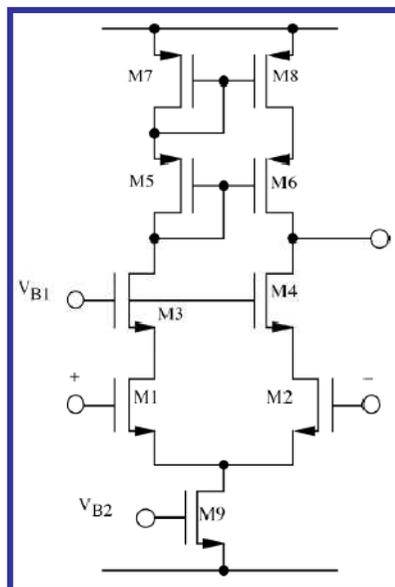
Hemicircuito para el análisis



$$A_v \approx -g_{m1} \left[(g_{m3} r_{o3} r_{o1}) \parallel (g_{m5} r_{o5} r_{o7}) \right] \approx -(g_m r_o)^2$$

4. Topologías Cascode

- ¿Y qué pasa si necesitamos salida single-ended de alta ganancia?
- Disponemos de tres topologías cascode diferentes:
 - Telescopic Cascode
 - Mirrored Cascode
 - Folded Cascode



4. Topologías Cascode

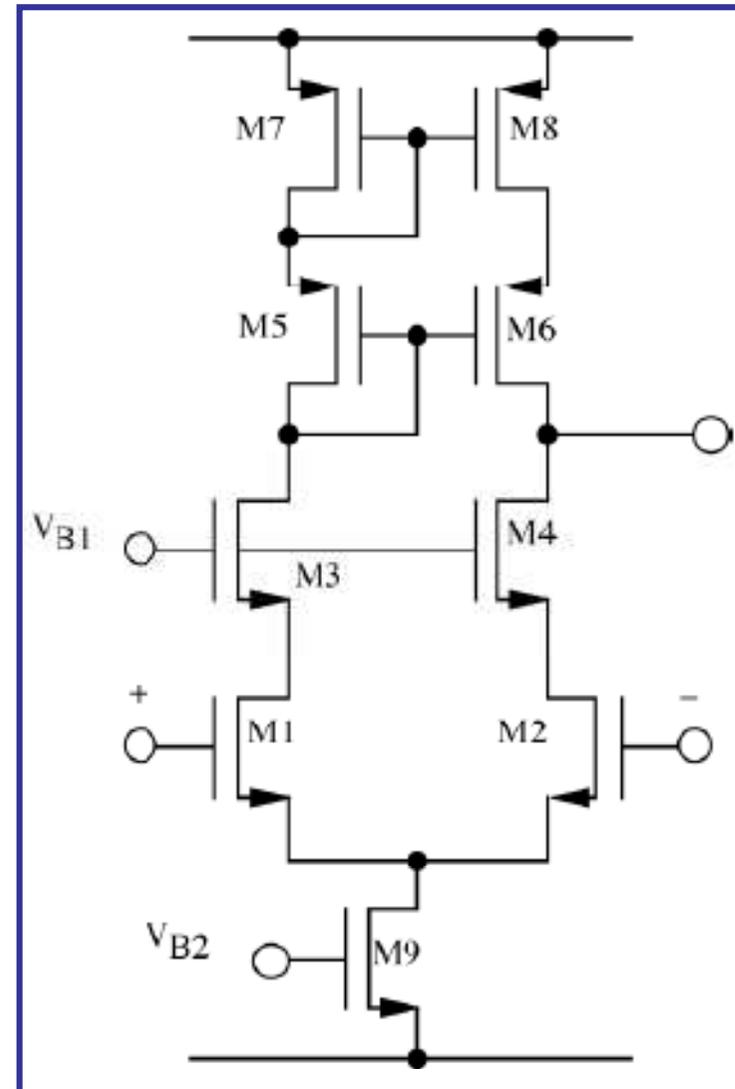
Telescopic Cascode

Ventajas

- La ganancia $A_{vd} \approx (g_m r_o)^2$
- Bajo consumo de potencia
- Sólo un nodo de alta impedancia (Drain M_4 - M_6)

Desventajas

- Baja output swing
- V_{in} está cercana a V_{SS}
- Difícil realimentar V_{out} a V_{in}
- Requiere V_{B1} y V_{B2} .
- Alta V_{DD} (5 trans. en serie)



4. Topologías Cascode

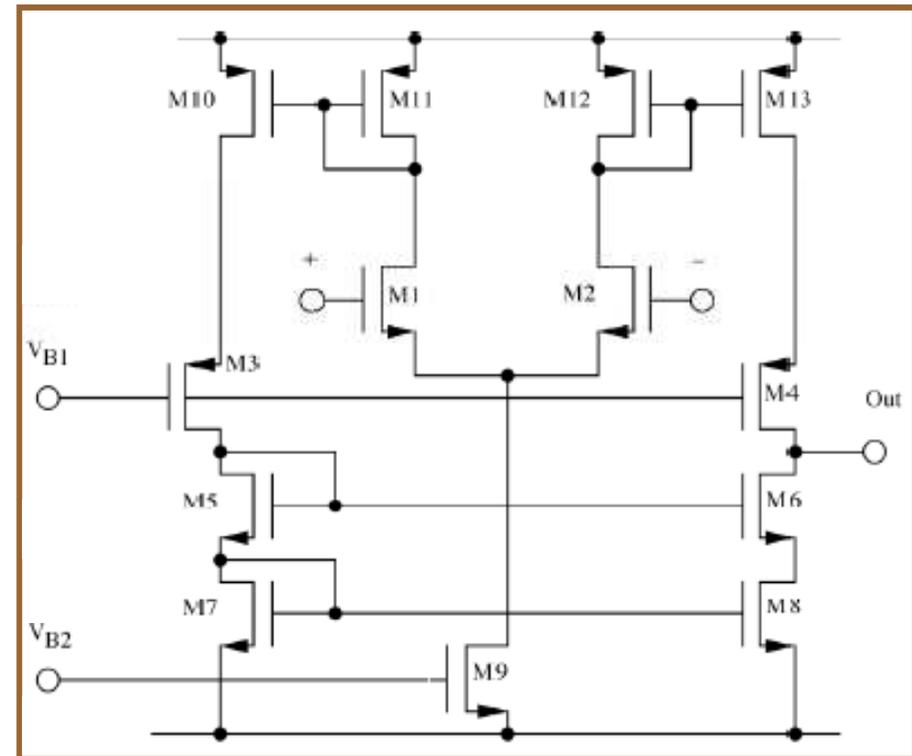
Mirrored Cascode (en general no se usa mucho)

Ventajas

- Amplio rango de V_{CM}
- Menor V_{DD} (4 trans. serie)
- Amplio output swing

Desventajas

- Mayor consumo
- Más transistores



4. Topologías Cascode

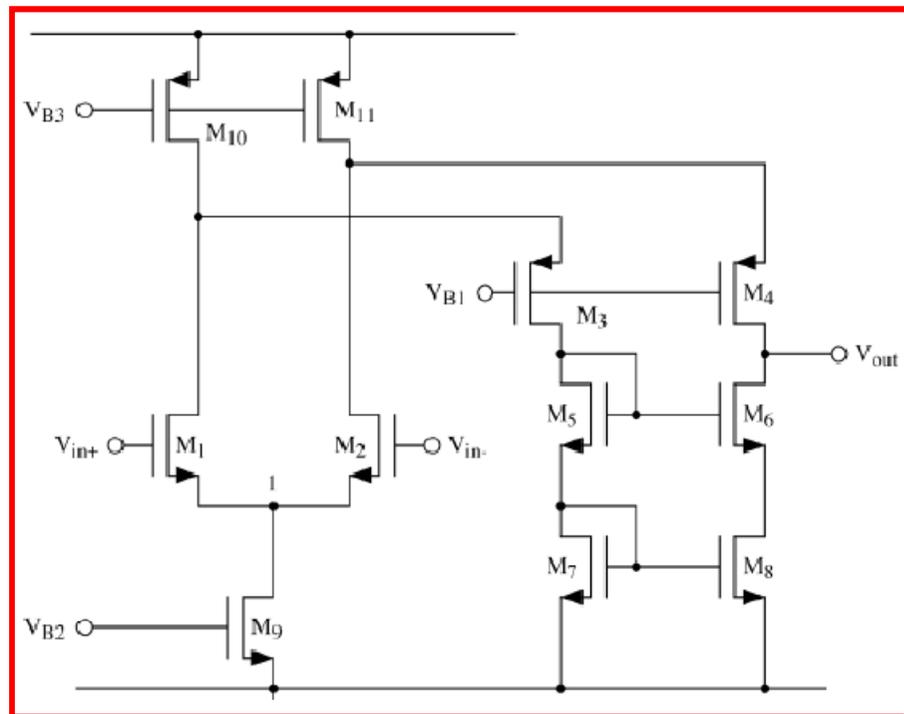
Folded Cascode (es muy usado)

Ventajas

- Amplio rango de V_{IC}
- 4 transistores en serie (funciona con menor V_{DD})
- Amplio output swing

Desventajas

- Mayor consumo
- Requiere V_{B1} , V_{B2} y V_{B3}



5. Amp. diferencial de dos etapas

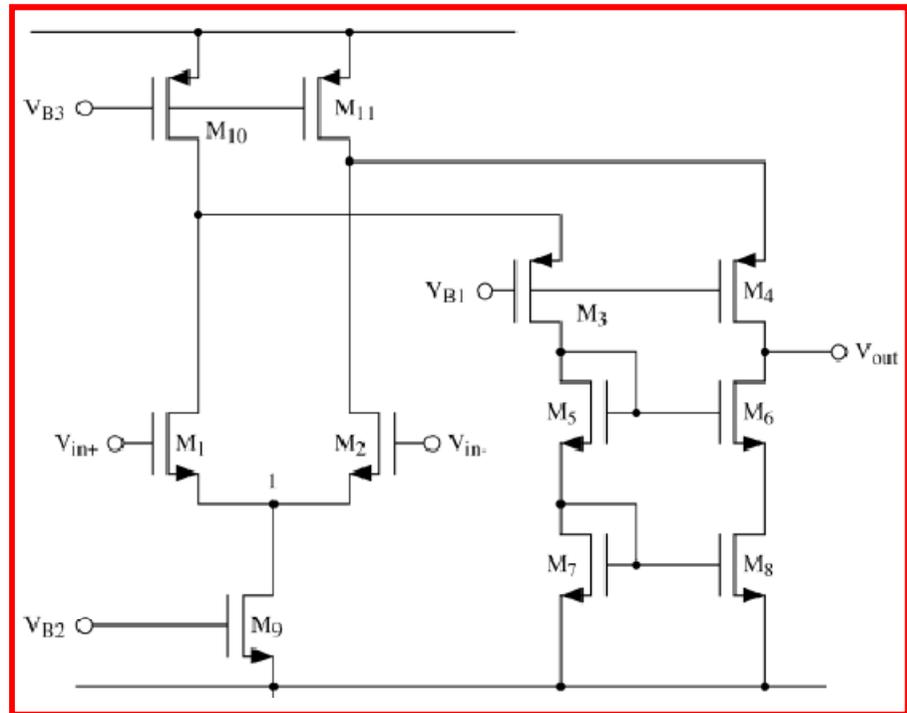
Amplificadores diferenciales de una etapa:

Ventajas

- Son inherentemente estables

Desventajas

- Menor swing de señal
- Requieren V_{B1} , V_{B2} , etc.



5. Amp. diferencial de dos etapas

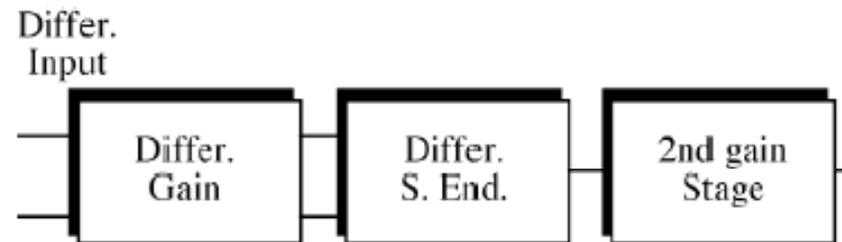
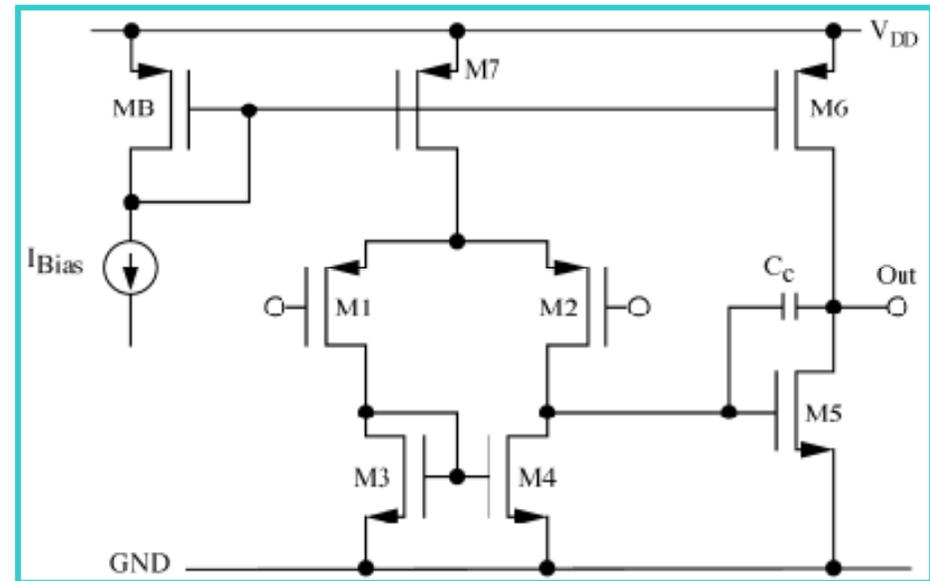
Amplificadores diferenciales de dos etapas:

Ventajas

- Máximo swing de señal
- No requiere V_{B2} , V_{B3} , etc.
- Alta ganancia
- Es un diseño simple

Desventajas

- Puede ser inestable (requiere C_C)



5. Amp. diferencial de dos etapas

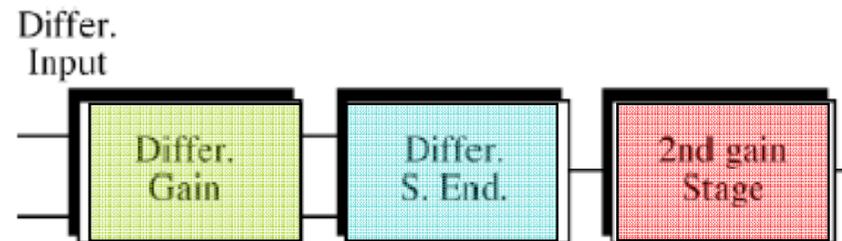
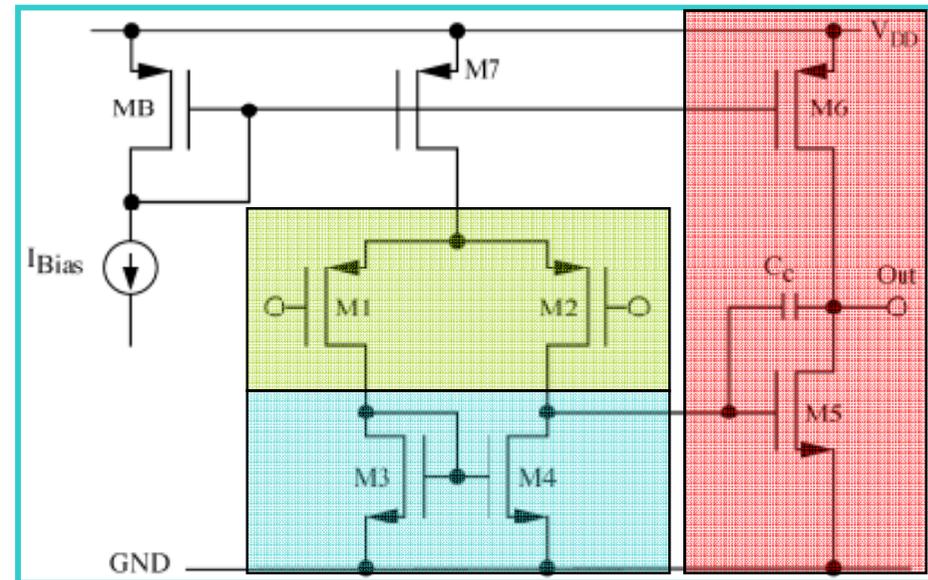
Amplificadores diferenciales de dos etapas:

Ventajas

- Máximo swing de señal
- No requiere V_{B2} , V_{B3} , etc.
- Alta ganancia
- Es un diseño simple

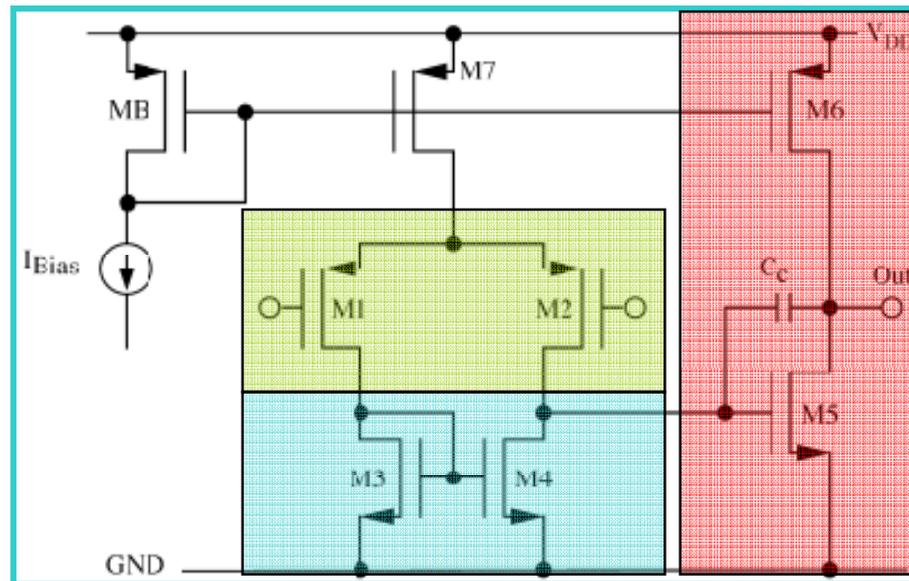
Desventajas

- Puede ser inestable (requiere C_C)



5. Amp. diferencial de dos etapas

La ganancia total es el producto de cada etapa:



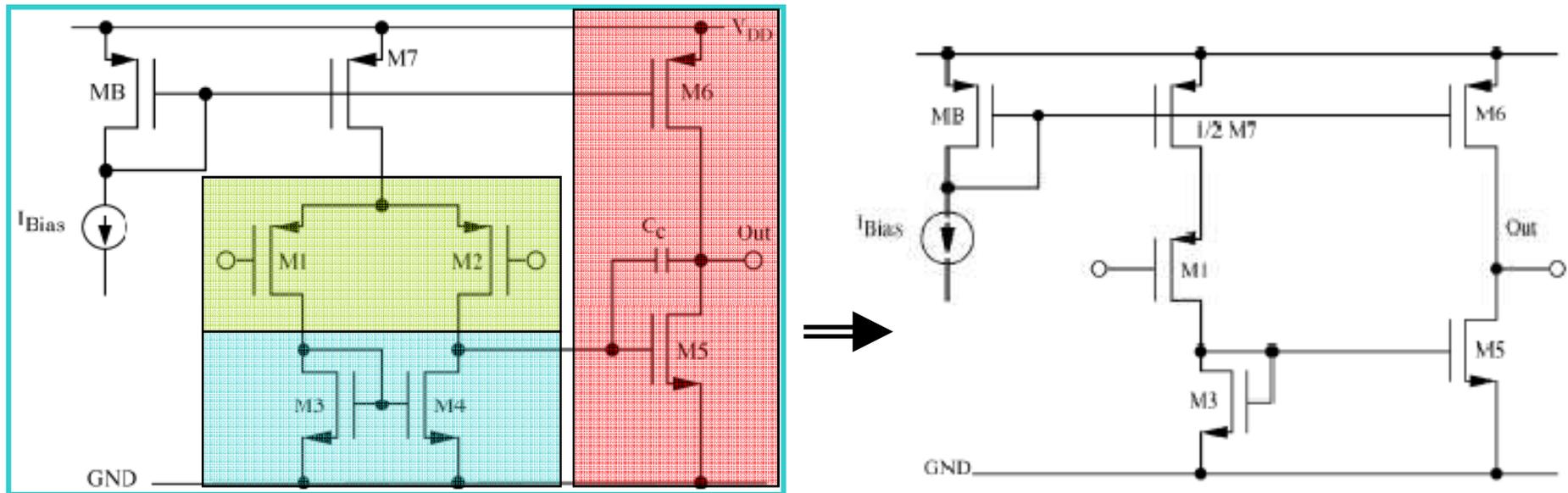
Es inversamente proporcional a I_{DQ} :

$$A_{vd} = A_{vd1} A_{vd2} \approx -g_{m1} (r_{o2} \parallel r_{o4}) g_{m5} (r_{o5} \parallel r_{o6}) \approx - (g_m r_o)^2$$

$$g_m = 2 \sqrt{k \frac{W}{L} I_{DQ}} \quad r_o = \frac{1}{\lambda I_{DQ}}$$

5. Amp. diferencial de dos etapas

Podemos calcular A_{vc} del siguiente modo:



Así obtenemos:

$$A_{vc} = A_{vc1} A_{vc2} \approx - \frac{g_{m1} (2r_{o7})}{1 + g_{m1} (g_{m3})^{-1}} g_{m5} (r_{o5} \parallel r_{o6})$$

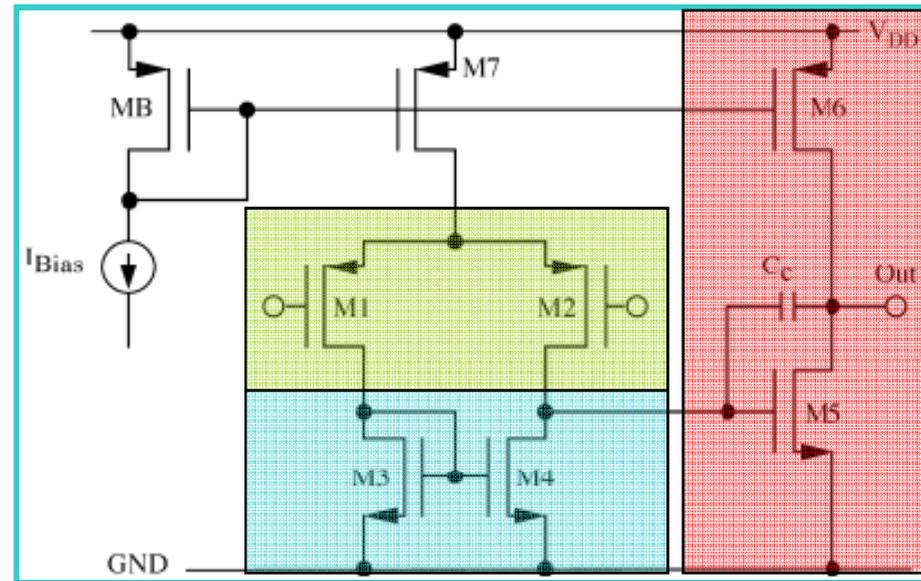
$$CMRR = \frac{A_{vd}}{A_{vc}} = 2g_{m1} g_{m3} r_{o7} (r_{o2} \parallel r_{o4})$$

5. Amp. diferencial de dos etapas

Para calcular el offset debemos considerar dos factores:

- Offset sistemático:
Es el error de V_{DC} en V_{out} debido a diseño.
(ej. $V_{out} = V_{DD}/2 + \Delta_V$)

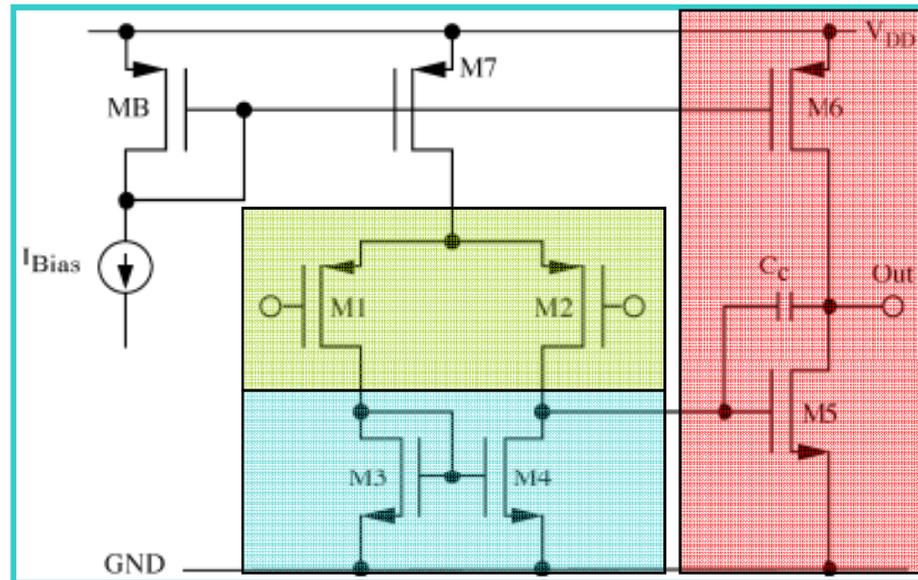
- Offset aleatorio
Es el error de V_{DC} en V_{out} debido a variaciones de proceso en los transistores.
(ej. $V_{out} = V_{DD}/2 + \Delta_V$)



5. Amp. diferencial de dos etapas

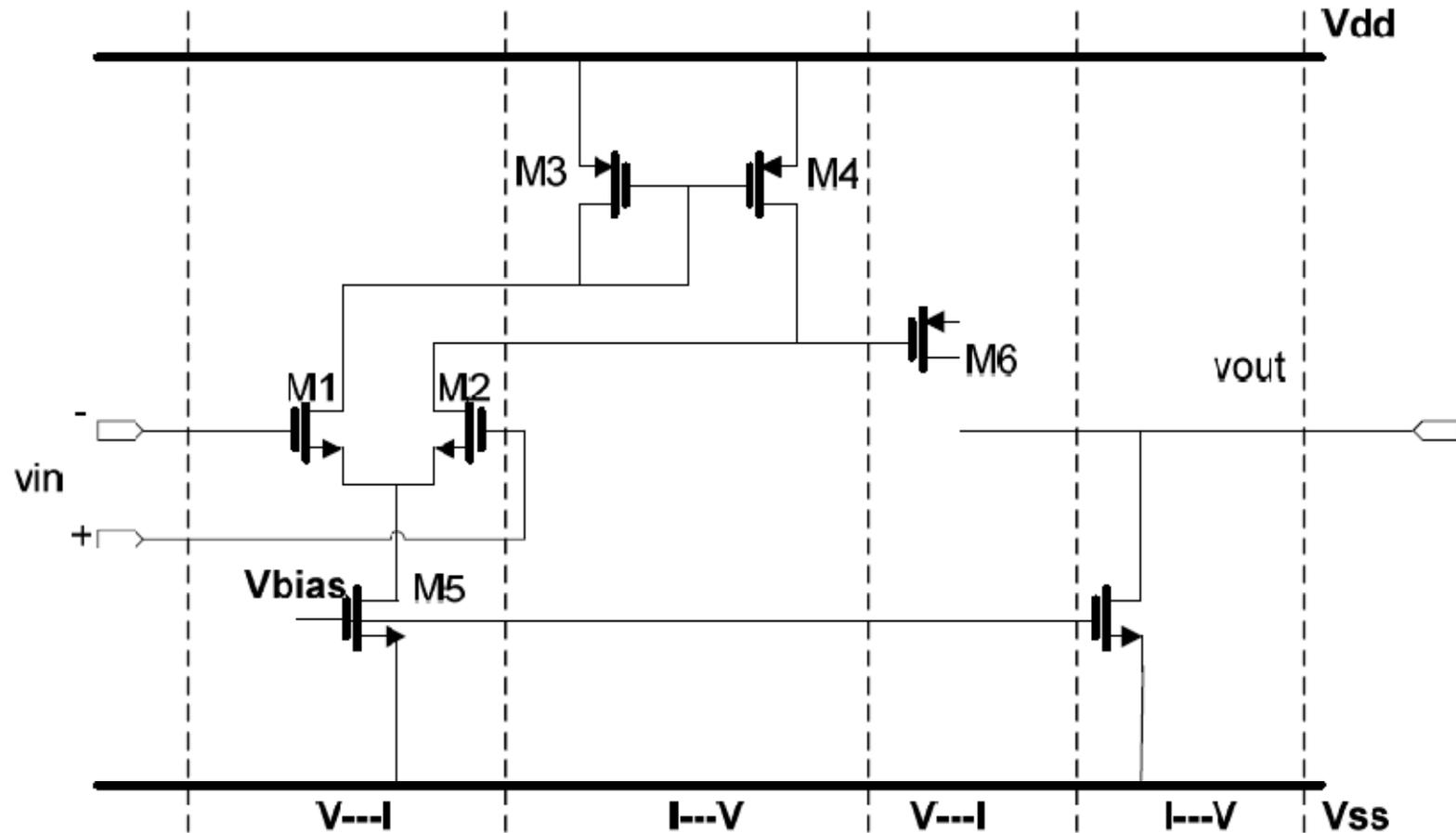
Para calcular el offset debemos considerar dos factores:

- Offset sistemático:
Se puede reducir a cero si se hace un buen diseño (lo vemos la próxima clase).
- Offset aleatorio:
Sus efectos también se pueden reducir mediante un buen diseño (lo vemos en la clase siguiente).



5. Amp. diferencial de dos etapas

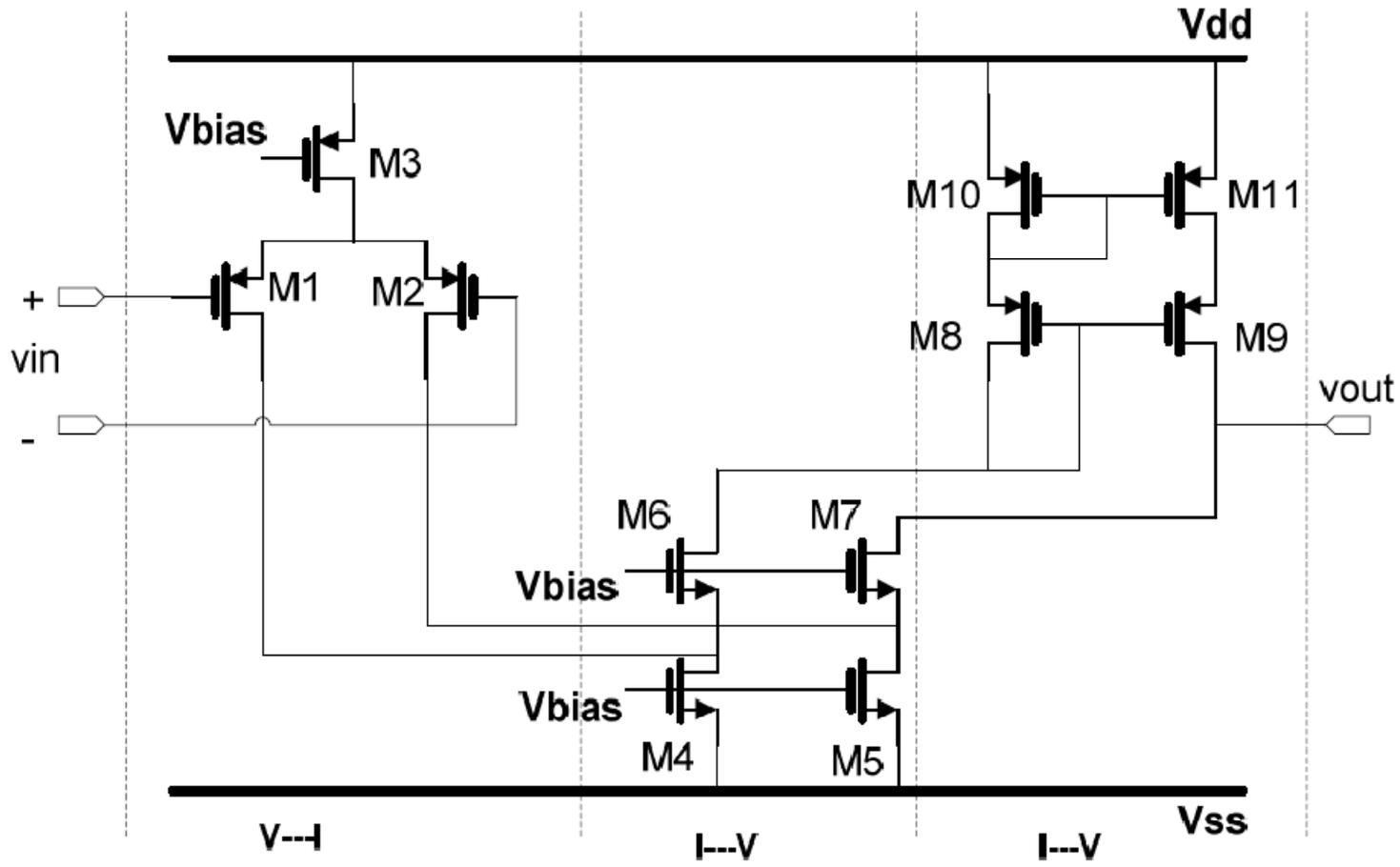
Este amplificador lo podemos analizar del siguiente modo:



Cada etapa convierte y amplifica V/I ó I/V sucesivamente.

5. Amp. diferencial de dos etapas

El mismo análisis se aplica a folded cascode:



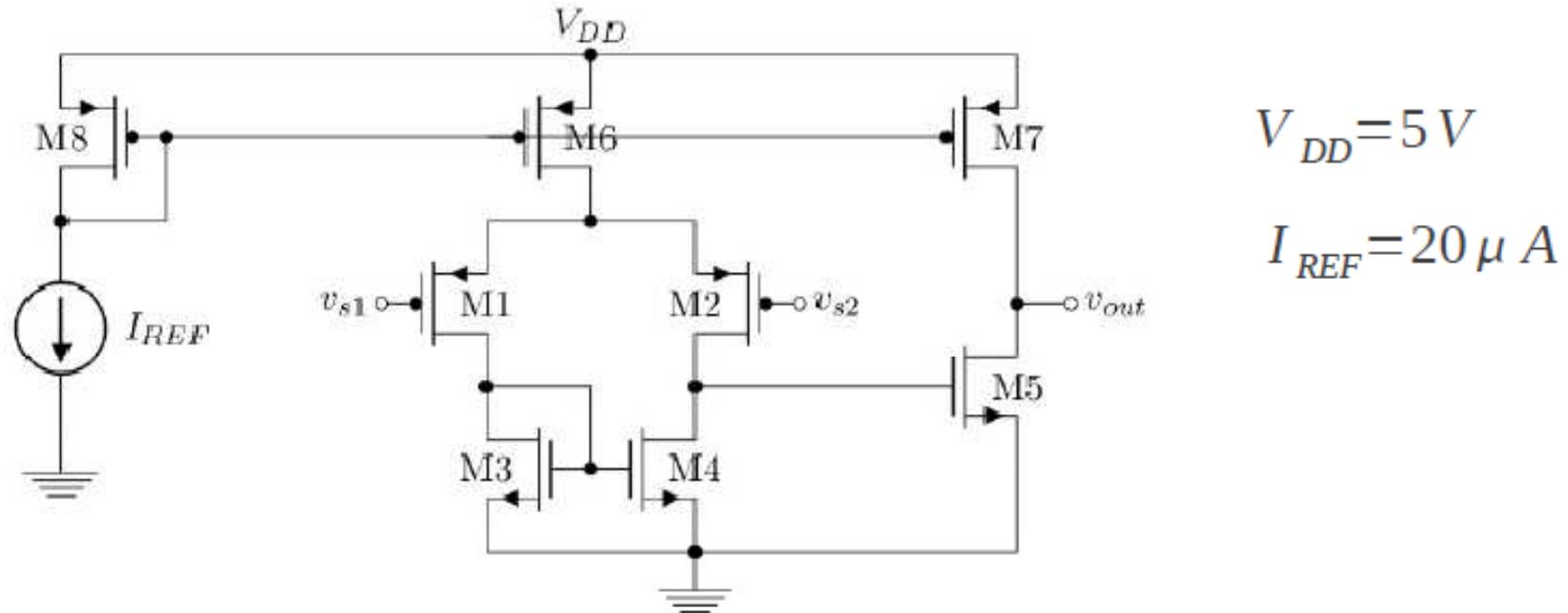
Cada etapa convierte y amplifica V/I ó I/V sucesivamente.

6. Ejemplos de diseño en ONC5

- En el TP2 ustedes tendrán que diseñar un amplificador diferencial en el proceso de MOSIS ONC5 de acuerdo con:
 - $V_{DD} = 5V$ y $C_L = 10\text{pf}$
 - Tensión de modo común nominal: $V_{ICM} = 2.5$ Volts
 - Rango de tensión de entrada común (ICMR):
 $V_{ICMR-MIN} \leq 1.5$ Volts; $V_{ICMR-MAX} \geq 3.5$ Volts
 - Consumo total de potencia $< 250\mu\text{W}$
 - Offset sistemático referido a la entrada $< 100\mu\text{V}$
 - Offset total referido a la entrada ($\pm 3\sigma$) $< 5\text{mV}$
 - Ganancia de modo diferencial (A_{Vd}) $> 80\text{dB}$
 - Slew rate $> 250\text{kV/s}$
- Veamos rápidamente algunos ejemplos de diseño (la clase que viene veremos cómo es el proceso de diseño)

6. Ejemplos de diseño en ONC5

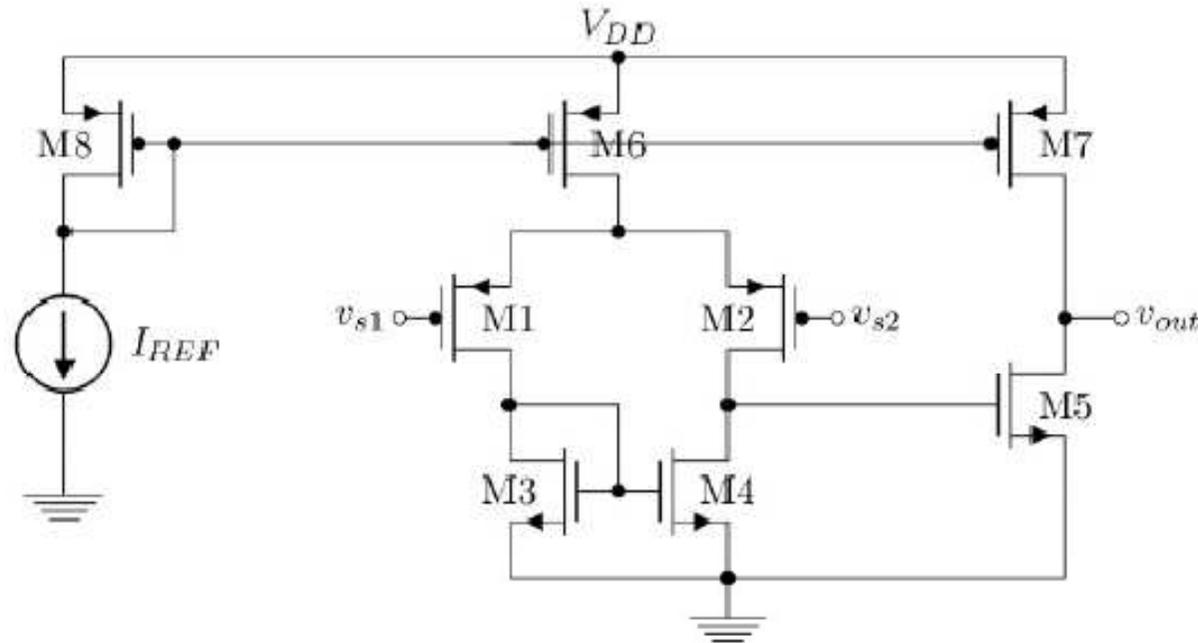
- Amplificador de dos etapas single ended.



- El transistor M5 se dimensionó para que $V_{out} = V_{DD}/2$.
- Se dimensionó M3 y M4 acorde con I_{M3} , I_{M4} e I_{M5} .
- Y M7 se dimensiono de forma tal que $I_{DQ} = 100\mu A$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



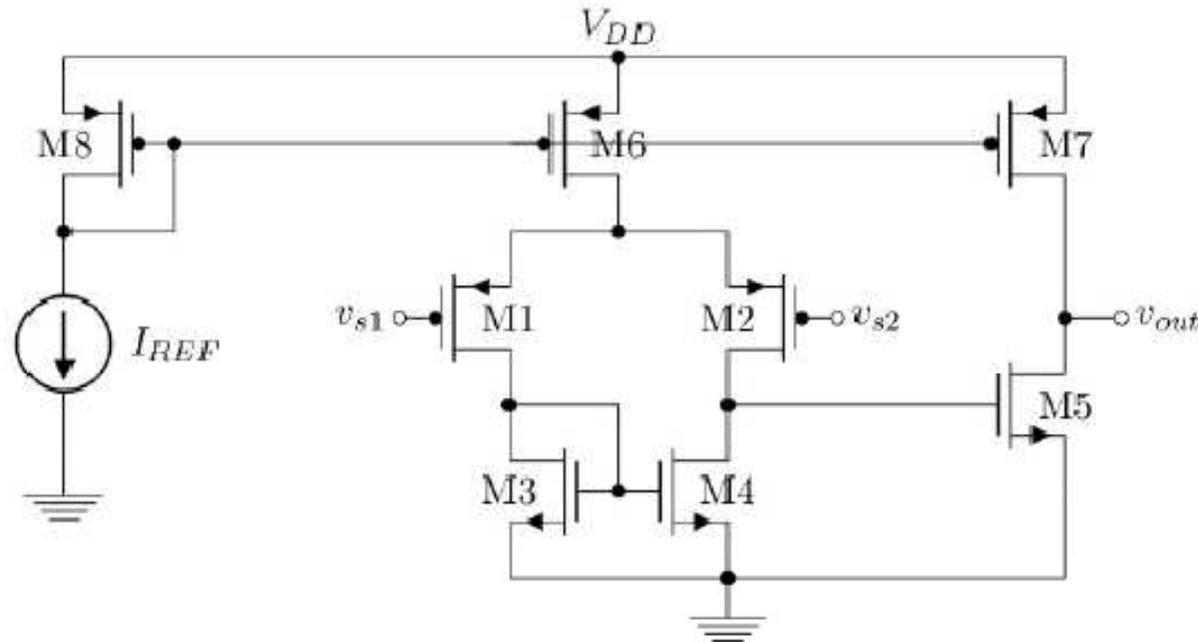
$$V_{DD} = 5\text{ V}$$

$$I_{REF} = 20\ \mu\text{ A}$$

Transistor	W (μm)	L (μm)
M1, M2	20	2
M3, M4	120	2
M5	1200	2
M6, M8	4	2
M7	20	2

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



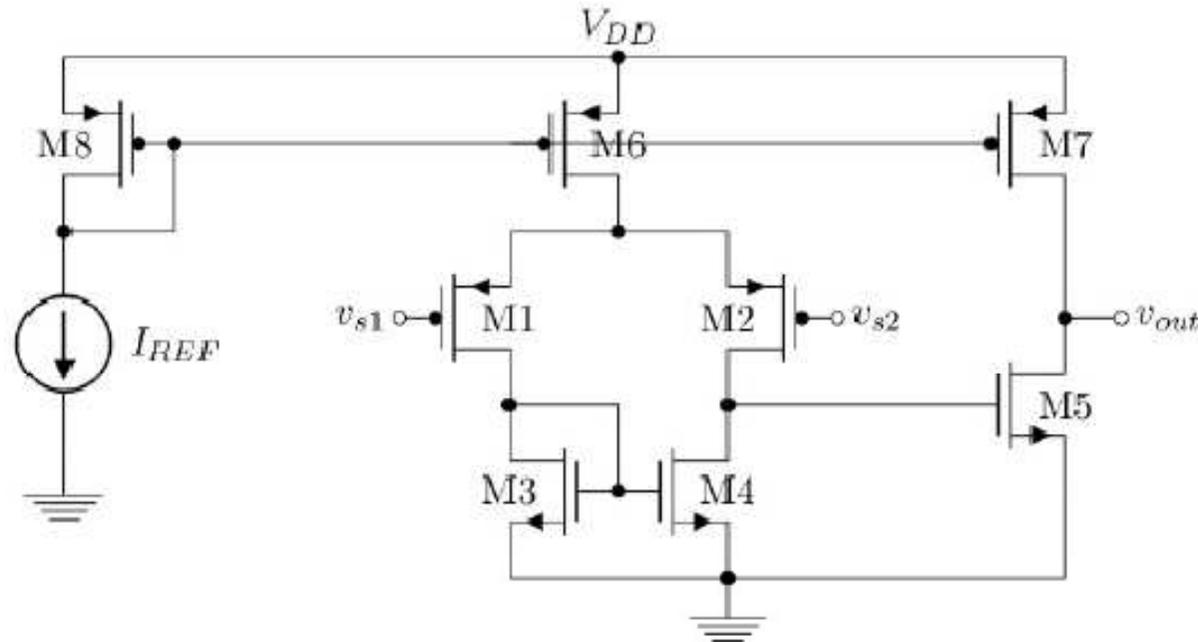
$$V_{DD} = 5\text{ V}$$

$$I_{REF} = 20\ \mu\text{ A}$$

Transistor	I_D (μA)	V_{GS} (V)
M1, M2	-10	-1.14
M3, M4	10	0.83
M5	100	0.83
M6, M8	-20	-1.63
M7	-100	-1.63

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



$$V_{DD} = 5\text{ V}$$

$$I_{REF} = 20\ \mu\text{ A}$$

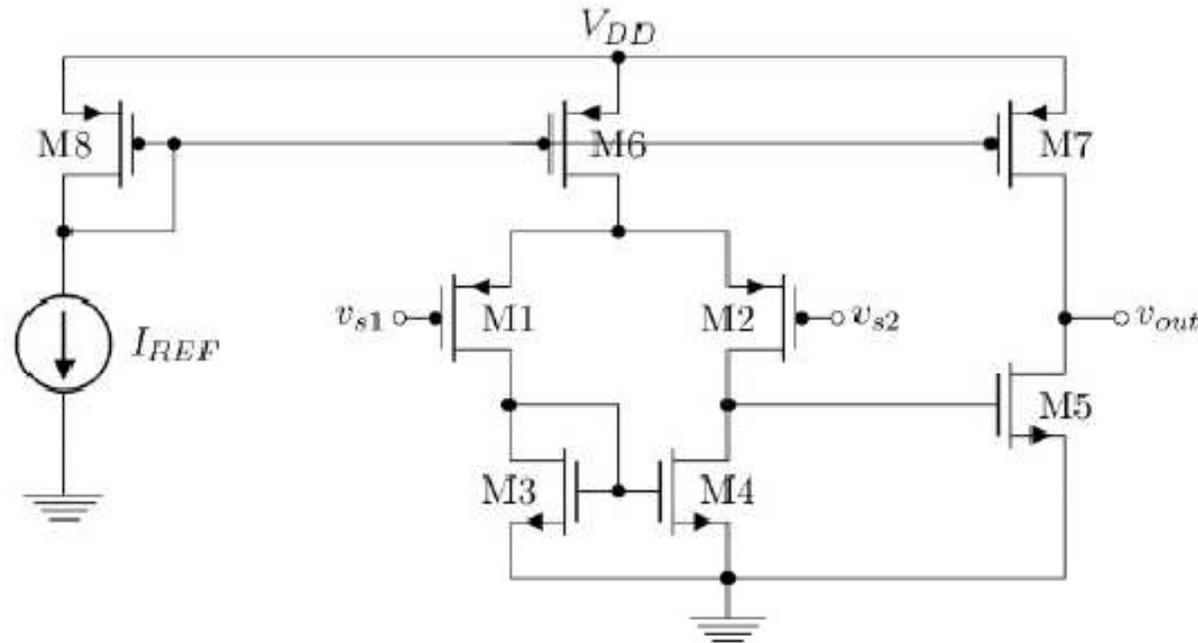
Transistor	I_{DQ} (μA)	g_m (μS)	r_o ($\text{M}\Omega$)
M1, M2	-10	87.63	6.33
M3, M4	10	373.10	15.15
M5	100	3730.95	1.52
M6, M8	-20	55.43	3.17
M7	-100	277.13	0.63

$$g_m = 2\sqrt{k\frac{W}{L}I_{DQ}}$$

$$r_o = \frac{1}{\lambda I_{DQ}}$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



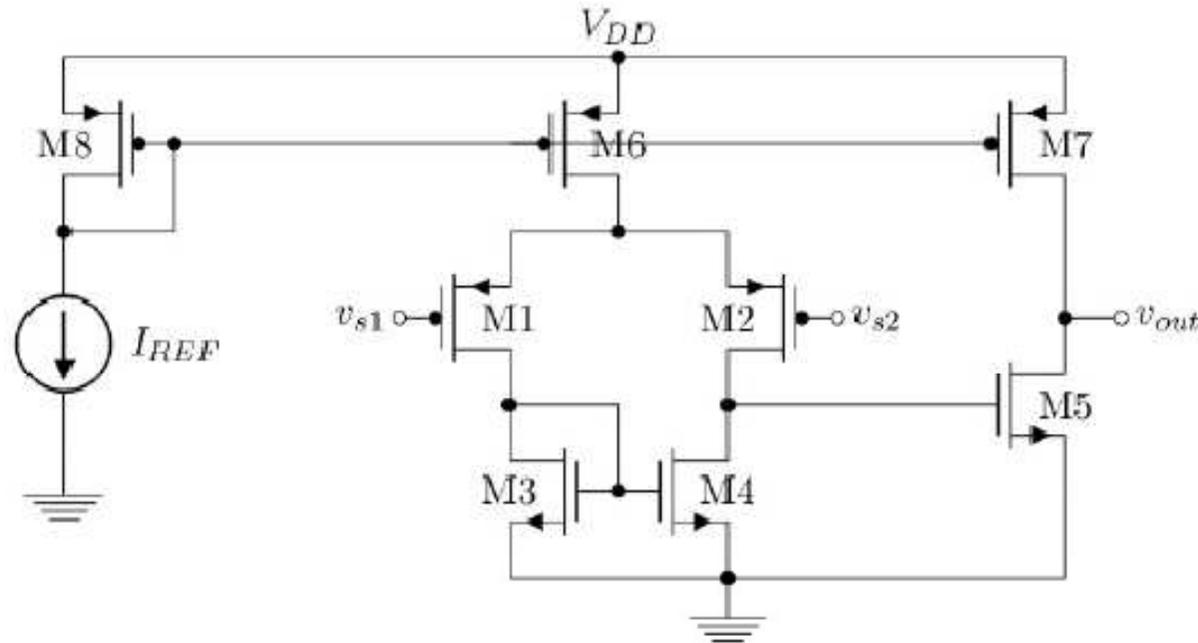
$$V_{DD} = 5V$$

$$I_{REF} = 20\mu A$$

- Ganancia a lazo abierto: $G = G_{m1} R_{L1} G_{m2} R_{L2}$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



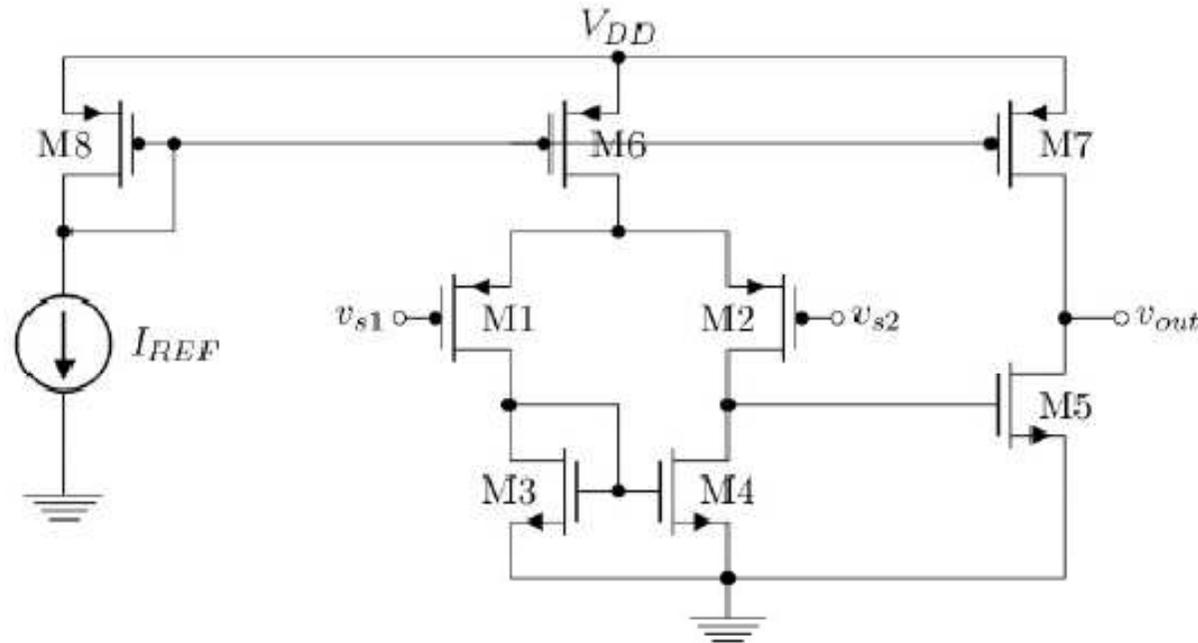
$$V_{DD} = 5V$$

$$I_{REF} = 20 \mu A$$

- Ganancia a lazo abierto: $G = G_{m1} R_{L1} G_{m2} R_{L2}$
- Para la etapa 1: $G_{m1} = g_{m1} = g_{m2} = 87.63 \mu S$
 $R_{L1} = r_{o2} || r_{o4} = 4.46 M \Omega$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



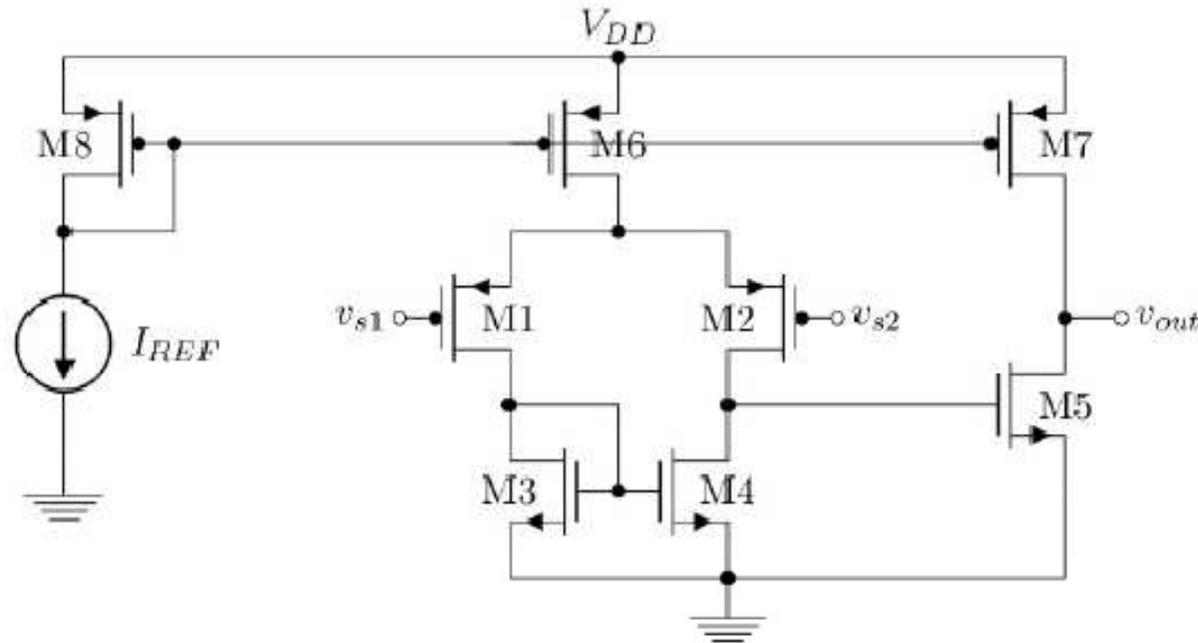
$$V_{DD} = 5 V$$

$$I_{REF} = 20 \mu A$$

- Ganancia a lazo abierto: $G = G_{m1} R_{L1} G_{m2} R_{L2}$
- Para la etapa 2: $G_{m2} = g_{m5} = 3730.95 \mu S$
 $R_{L2} = r_{o5} || r_{o7} = 0.45 M \Omega$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



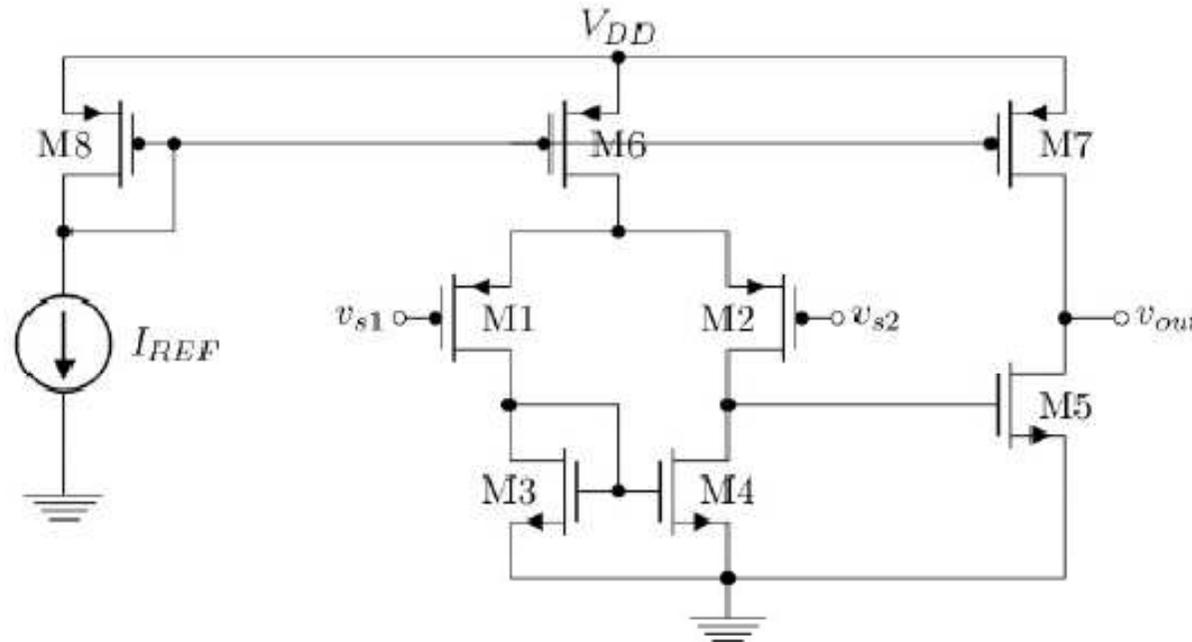
$$V_{DD} = 5V$$

$$I_{REF} = 20\mu A$$

- Ganancia a lazo abierto: $G = G_{m1} R_{L1} G_{m2} R_{L2}$
- Entonces: $G \approx 656k \equiv 116dB$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



$$V_{DD} = 5 V$$

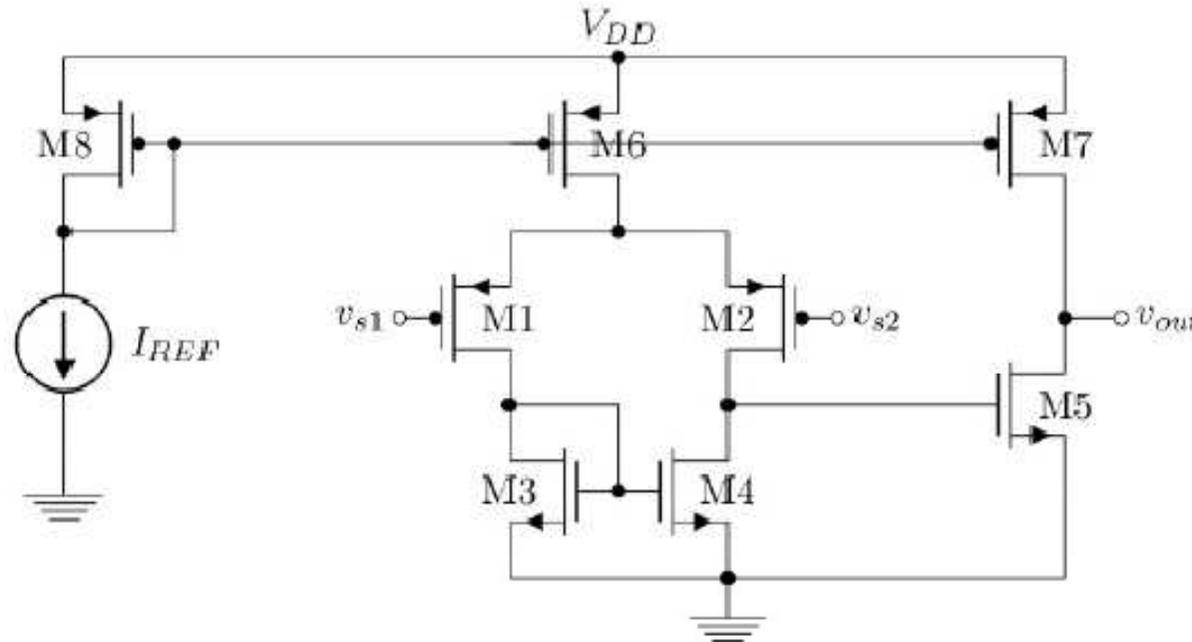
$$I_{REF} = 20 \mu A$$

- Rango dinámico de salida:
- Límite inferior: cuando M5 entra en modo triodo

$$V_o^{(min)} = V_{GS5} - V_T = 0.83 V - 0.78 V = 0.05 V$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



$$V_{DD} = 5 V$$

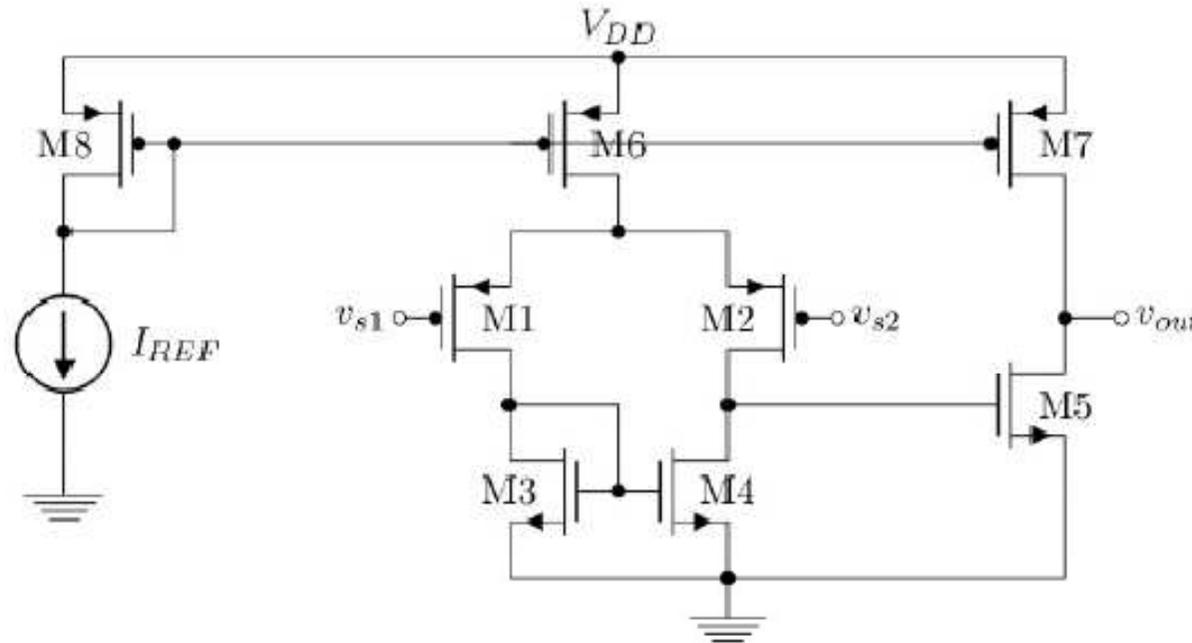
$$I_{REF} = 20 \mu A$$

- Rango dinámico de salida:
- Límite superior: cuando M7 entra en modo triodo

$$V_o^{(max)} = V_{DD} + (V_{GS7} - V_T) = 5 V - 1.63 V + 0.91 V = 4.28 V$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



$$V_{DD} = 5\text{ V}$$

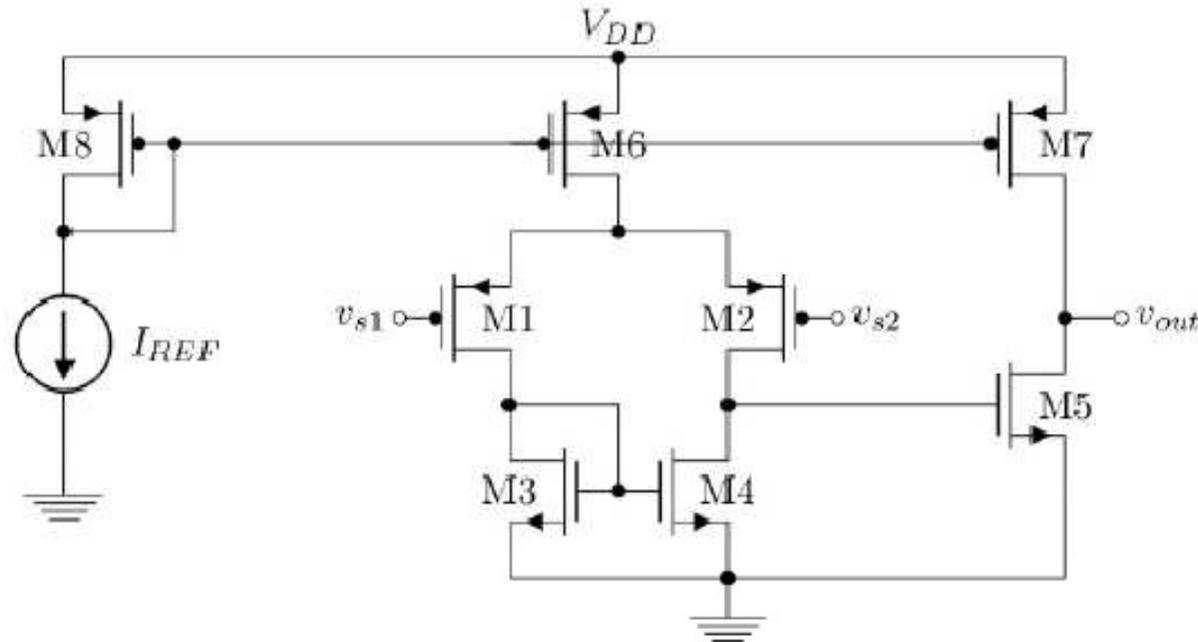
$$I_{REF} = 20\ \mu\text{ A}$$

- Rango de entrada de modo común:
- Límite inferior: Los transistores $M_{1,2}$ y $M_{3,4}$ deben estar en saturación. Por la conexión de M3, siempre $M_{3,4}$ tienen $V_{GD} < V_T$. Entonces, para el límite de $M_{1,2}$ con $V_{GD} = V_T$:

$$V_{IC}^{(min)} = V_{GS3,4} + (V_{T1,2}) = -0.08\text{ V.}$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.



$$V_{DD} = 5\text{ V}$$

$$I_{REF} = 20\ \mu\text{ A}$$

- Rango de entrada de modo común:
- Límite superior: Se encuentra cuando M6 entra en triodo, es decir:

$$V_{IC}^{(max)} = V_{DD} + V_{DSsat6} + V_{GS1,2} = V_{DD} + V_{GS6} - V_{T6} + V_{GS1,2}$$

$$= 5\text{ V} - 1.63\text{ V} + 0.91\text{ V} - 1.14\text{ V} = 3.14\text{ V}$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.
- Resultados de simulaciones para $V_{IC} = V_{DD}/2 = 2.5 \text{ V}$

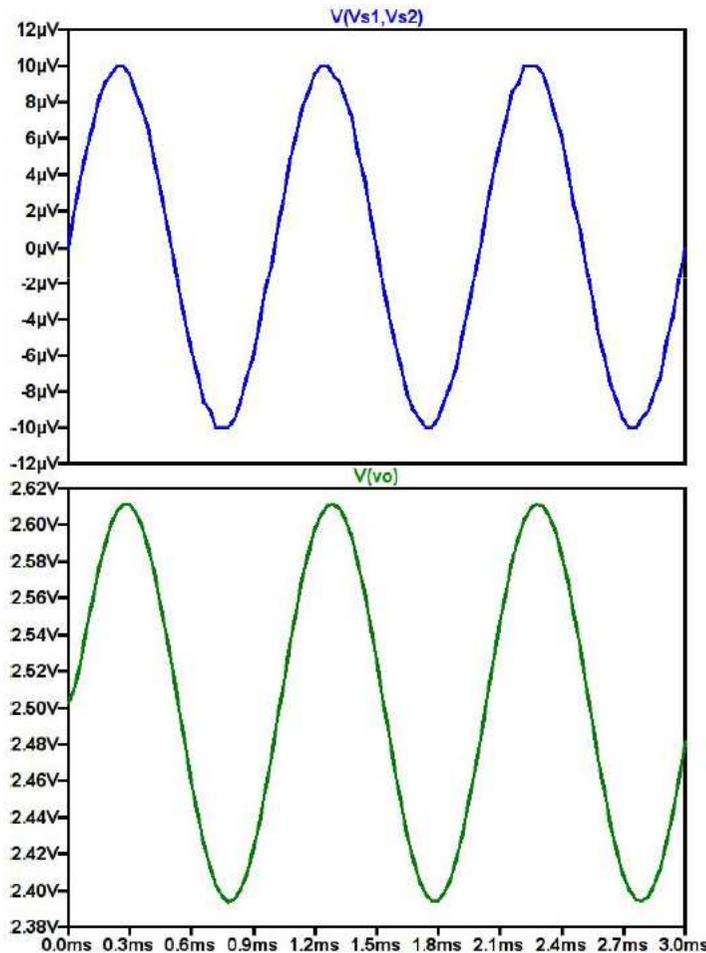
Transistor	I_D (μA)	V_{GS} (V)	V_{DS} (V)
M1, M2	-9.72	-1.41	-3.19
M3, M4	9.72	0.72	0.72
M5	120.5	0.72	2.5
M6	-19.44	-1.78	-1.09
M7	-120.5	-1.78	-2.5
M8	-9.72	-1.78	-1.78

- Cálculo teórico:

Transistor	I_D (μA)	V_{GS} (V)
M1, M2	-10	-1.14
M3, M4	10	0.83
M5	100	0.83
M6, M8	-20	-1.63
M7	-100	-1.63

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.
- Simulación de ganancia a lazo abierto para $V_{IC} = 2.5V$:



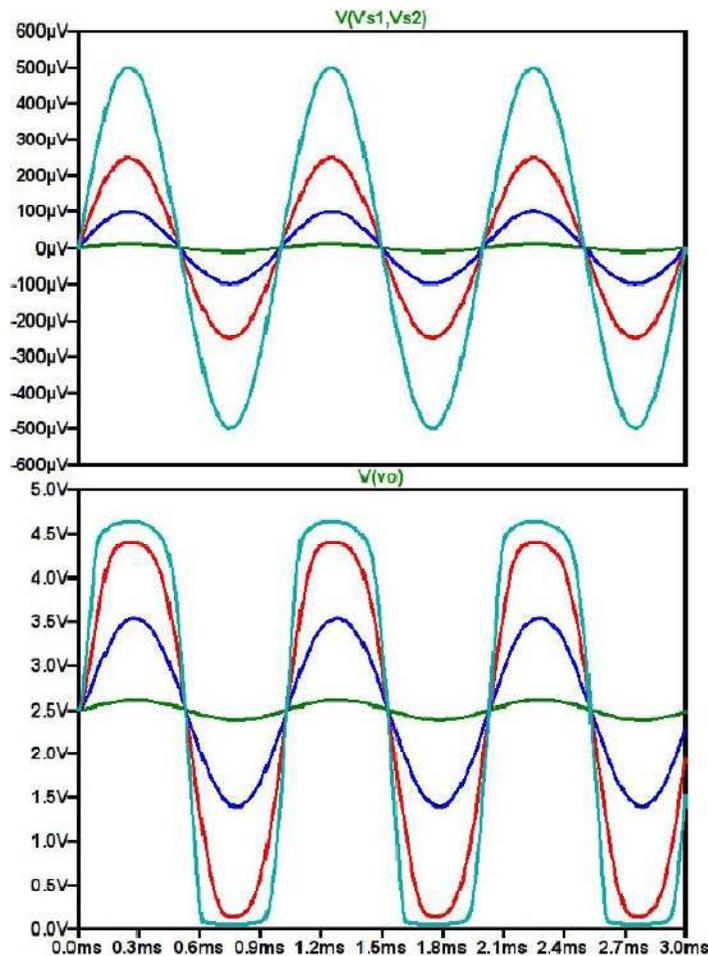
$$A_v = \frac{2.61 V - 2.39 V}{20 \mu V} = 11 k \equiv 80 dB$$

Valor calculado:

$$G \approx 656 k \equiv 116 dB$$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.
- Simulación de rango dinámico de salida ($V_{IC} = 2.5V$):



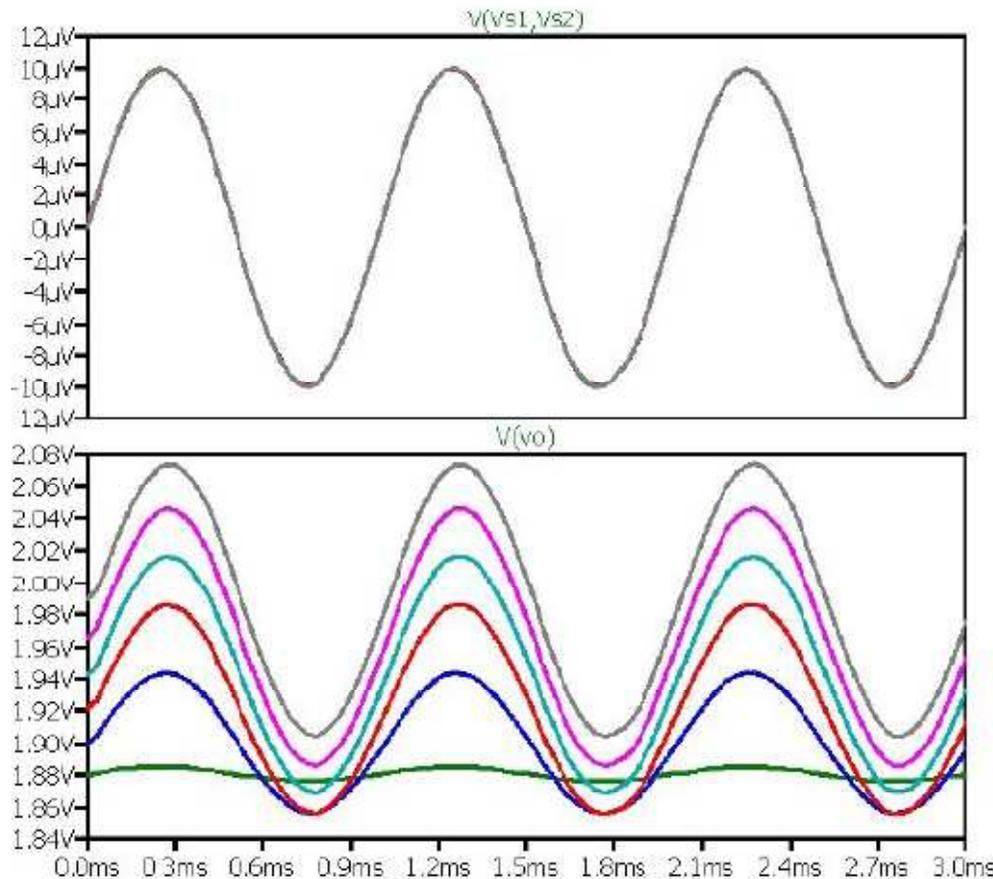
$0.05 V < V_o < 4.64 V$

Valor calculado:

$0.05 V < V_o < 4.28 V$

6. Ejemplos de diseño en ONC5

- Amplificador de dos etapas single ended.
- Simulación de rango de entrada de modo común:



Para $V_{ic} = -1.0\text{ V}$ los transistores del par diferencial están en modo triodo y la ganancia disminuye.

Para $V_{ic} = 4.0\text{ V}$ el transistor M6 pasa a modo triodo y cambia el punto de reposo de la salida.

Valor simulación:

$$-0.9\text{ V} < V_{IC} < 2.76$$

Valor calculado:

$$-0.08\text{ V} < V_{IC} < 3.14$$

Referencias para V_{IC} : -1.0 V (verde), 2.5 V (azul), 4.0 V (rojo).

6. Ejemplos de diseño en ONC5

- **Amplificador folded cascode single ended.**
- M1 y M2 se escogieron iguales al caso anterior
- M3 y M4 se dimensionan para que su $g_{m3,4} = g_{m1,2}$.
- M5-M8 se dimensionan para 10 μ A con pequeño V_{GS} .
- M9-10 se dimensionan para 20 μ A y $V_{GS9,10} = V_{GS5-8}$.
- M11 se dimensiona para mismas tensiones que M3 y M4, pero el doble de corriente.
- M12 maneja 20 μ A para la misma V_{GS} que M9
- M13 y M14 deben manejar la misma tension que M12, pero la mitad de corriente.

6. Ejemplos de diseño en ONC5

- Amplificador folded cascode single ended.
- Así resulta:

Transistor	W (μm)	L (μm)
M1, M2	20	2
M3, M4	6.6	2
M5-M8	50	2
M9, M10	100	2
M11	13.2	2
M12-M14	40	2

Transistor	I_D (μA)	V_{GS} (V)
M1, M2	-10	-1.14
M3, M4	10	1.01
M5-M8	-10	-1.05
M9, M10	-20	-1.05
M11	20	1.01
M12-M14	10	0.91

6. Ejemplos de diseño en ONC5

- Amplificador folded cascode single ended.
- Y los parámetros de pequeña señal:

Transistor	I_{DQ} (μA)	g_m (μS)	r_o ($M\Omega$)
M1, M2	-10	87.63	6.33
M3, M4	10	87.50	15.15
M5-M8	-10	138.56	6.33
M9, M10	-20	277.13	3.16
M11	20	175.00	7.58
M12-M14	20	304.63	7.58

$$V_{DD} = 5 V$$

$$I_{REF} = 20 \mu A$$

- Y la ganancia a lazo abierto es: $G = G_m R_L \approx 220k \equiv 106 dB$

$$G_m = g_{m1} = 87.63 \mu S \quad R_{o4} \approx g_{m4} (r_{o2} \parallel r_{o14}) r_{o4} = 4.6 G \Omega$$

$$R_L = R_{o4} \parallel R_{o6} \quad R_{o6} \approx g_{m6} r_{o8} r_{o6} = 5.5 G \Omega$$

6. Ejemplos de diseño en ONC5

- **Amplificador folded cascode single ended.**
- Rango dinámico de salida:
- Límite inferior: cuando M4 entra en triodo. Por el cascode V_{DSM14} se mantiene igual a V_{GS} . Entonces:

$$V_o^{(min)} = V_{GS M14} + V_{GS M4} - V_T = 0.91 \text{ V} + 1.01 \text{ V} - 0.78 \text{ V} = 1.14 \text{ V}$$

- Límite superior: cuando M6 entra en triodo. Por efecto del cascode V_{DSM8} se mantiene igual a V_{GS} . Entonces

$$V_o^{(max)} = V_{DD} + V_{GS M8} + V_{GS M6} - V_T = 5 \text{ V} - 2 \times 1.05 \text{ V} + 0.91 \text{ V} = 3.81 \text{ V}$$

Nota: el rango dinámico de salida puede mejorarse utilizando referencias de corriente *wide swing*, que veremos más adelante.

6. Ejemplos de diseño en ONC5

- **Amplificador folded cascode single ended.**
- Rango de entrada de modo común:
- Límite inferior: si M13 y M14 mantienen $V_{DS} \approx V_{GS}$, la menor tensión de modo común se encuentra cuando M1 y M2 entran en régimen lineal, es decir $V_{GD} = V_T$, entonces:

$$V_{IC}^{(min)} = V_{GS_{M13}} + V_{GD_{M1}} = 0.91 - 0.91 \text{ V} = 0 \text{ V}.$$

- Límite superior: cuando M10 entra en triodo, es decir:

$$\begin{aligned} V_{IC}^{(max)} &= V_{DD} + \bar{V}_{DS_{sat M10}} + V_{GS_{M1}} = V_{DD} + V_{GS_{M10}} - V_T + V_{GS_{1,2}} \\ &= 5 \text{ V} - 1.05 \text{ V} + 0.91 \text{ V} - 1.14 \text{ V} = 3.72 \text{ V} \end{aligned}$$

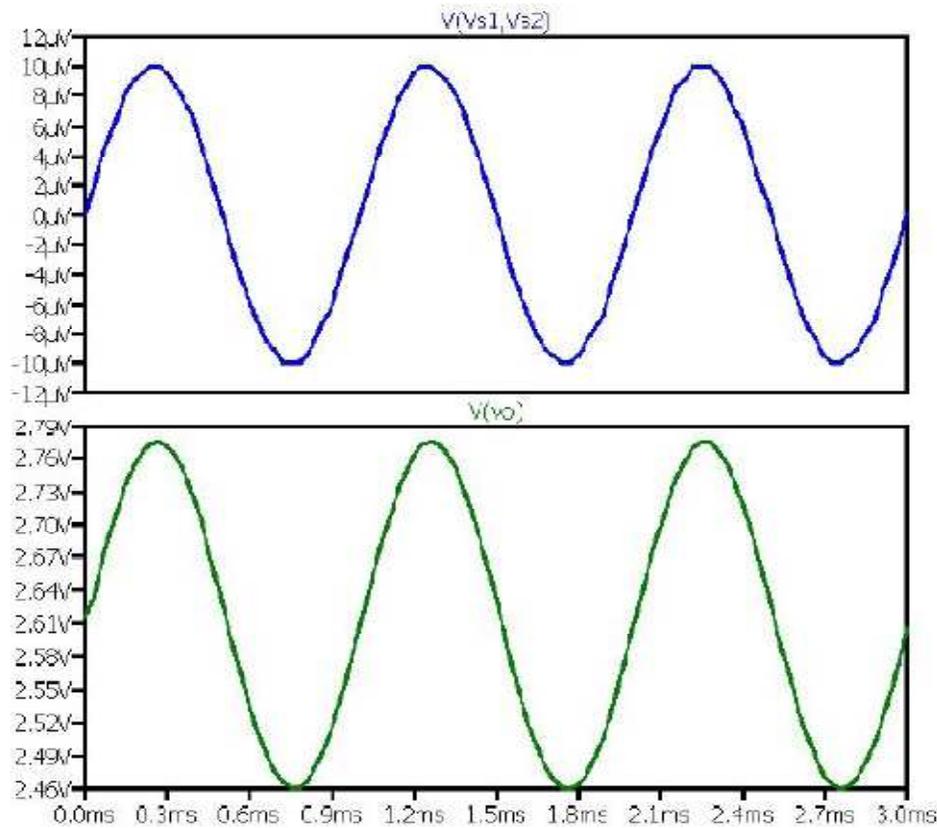
6. Ejemplos de diseño en ONC5

- **Amplificador folded cascode single ended.**
- Resultados de simulaciones para $V_{IC} = V_{DD}/2 = 2.5 \text{ V}$

Transistor	I_D (μA)	V_{GS} (V)	V_{DS} (V)
M1, M2	-10.01	-1.41	-3.11
M3, M4	9.95	1.18	1.82
M5, M6	-9.95	-1.32	-1.32
M7, M8	-9.95	-1.06	-1.06
M9	-20	-1.06	-1.06
M10	-20.02	-1.06	-1.08
M11	20	1.16	1.16
M12	20	0.82	0.82
M13-M14	19.96	0.82	0.8

6. Ejemplos de diseño en ONC5

- Amplificador folded cascode single ended.
- Simulación de ganancia a lazo abierto para $V_{IC} = 2.5V$:



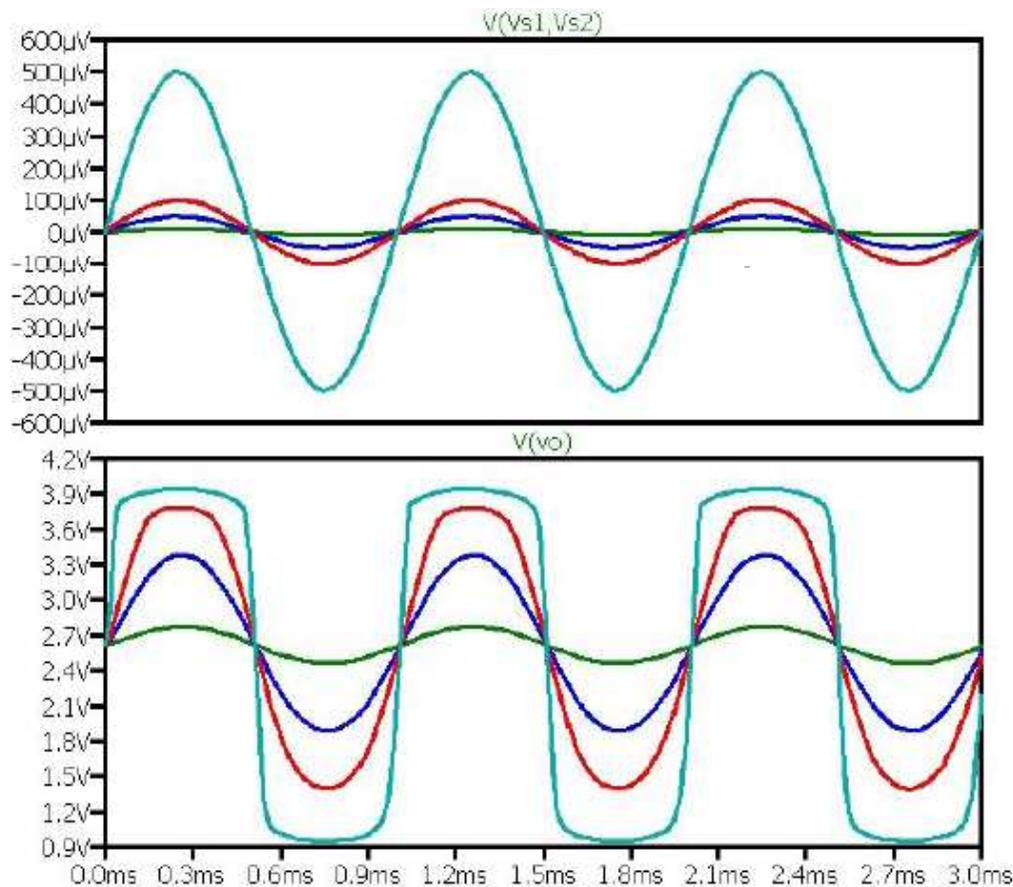
$$A_v = \frac{2.77V - 2.46V}{20\mu V} = 15.5k \equiv 83.8dB$$

Valor calculado:

$$G = G_m R_L \approx 220k \equiv 106dB$$

6. Ejemplos de diseño en ONC5

- Amplificador folded cascode single ended.
- Simulación de rango dinámico de salida ($V_{IC} = 2.5V$):



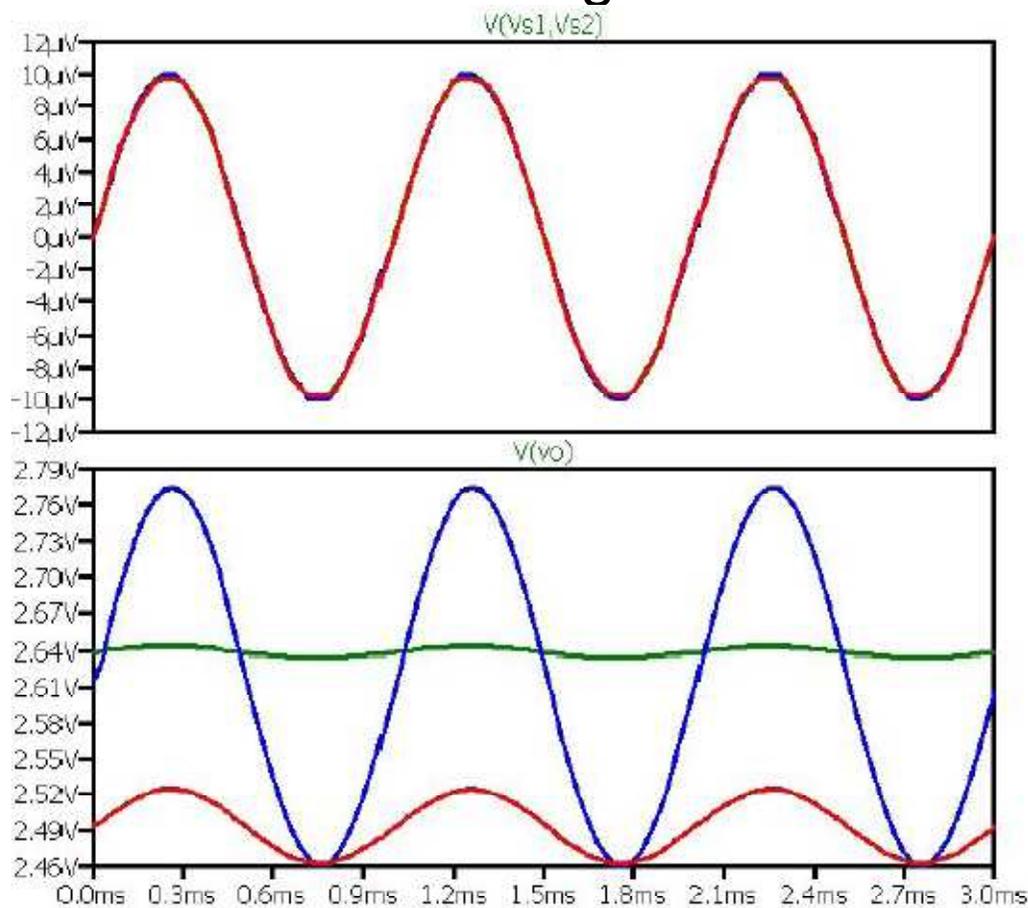
$$0.95 V < V_o < 3.94 V$$

Valor calculado:

$$1.04 V < V_o < 3.81 V$$

6. Ejemplos de diseño en ONC5

- **Amplificador folded cascode single ended.**
- Simulación de rango de entrada de modo común:



Para $V_{ic} = -1.0\text{ V}$ los transistores del par diferencial están en modo triodo y la ganancia disminuye.

Para $V_{ic} = 4.0\text{ V}$ el transistor M10 pasa a modo triodo y cambia el punto de reposo de la salida.

Valor calculado:

$$0\text{ V} < V_{IC} < 3.72$$

Referencias para V_{ic} : -1.0 V (verde), 2.5 V (azul), 4.0 V (rojo).

6. Ejemplos de diseño en ONC5

- **Comparación.**

	Two stage	Folded cascode
Transistores	8	14
Área	3016 μm^2	973 μm^2
Consumo	700 μW	300 μW
Ganancia	80 dB	84 dB
Rango V_o	0.05 V a 4.64 V	0.95 V a 3.94 V
Rango V_{ic}	-0.90V a 2.76V	0V a 3.72V

- **Conclusión:** para los fines del primer circuito a diseñar en este curso (TP2) es probable que sea más conveniente usar two stage, aunque esta conclusión es discutible.

7. Referencias

- Estas diapositivas están basadas en las clases del curso EE105 edición Fall 2007, del Prof. Liu, de la UC Berkley:
<http://inst.eecs.berkeley.edu/~ee105/fa07/>
- Y en las diapositivas del curso Design of digital circuits, del Prof. Franco Maloberti del Laboratorio de Microsistemi Integrati:
<http://ims.unipv.it/Microelettronica/PresentationNO05.pdf>
- Y en el apunte sobre “OpAmp Folded Cascode”
<http://bibing.us.es/proyectos/abreproy/11191/fichero/Cap%C3%ADtulo+3.pdf>
- Y la presentación “Telescopic and Folded Cascode”
http://bwrc.eecs.berkeley.edu/classes/ee140/Lectures/7_more_op_amps_full.pdf