

2ª Edición

Electrónica



Allan R. Hambley

Resumen del contenido

Prefacio	XVII
Capítulo 1. Introducción	1
Capítulo 2. Amplificadores operacionales	63
Capítulo 3. Diodos y circuitos con diodos	137
Proceso de diseño de un circuito. Un generador de funciones	207
Capítulo 4. Transistores bipolares	219
Capítulo 5. Transistores de efecto de campo	295
Proceso de diseño de un circuito. Amplificador discreto multietapa	353
Capítulo 6. Circuitos lógicos digitales	361
Capítulo 7. Amplificadores integrados diferenciales y multietapa	425
Capítulo 8. Respuesta en frecuencia	497
Capítulo 9. Realimentación y osciladores	571
Proceso de diseño de un circuito. Un marcapasos	675
Capítulo 10. Etapas de salida y fuentes de alimentación	685
Capítulo 11. Filtros activos y circuitos sintonizados	747
Capítulo 12. Circuitos conformadores de onda y convertidores de datos	821
Proceso de diseño de un circuito. Un convertidor ca-cc de precisión	877
Apéndice A Resistencias discretas	887
Apéndice B Hojas de especificaciones para el transistor bipolar 2N2222A ...	889
Referencias	895
Índice	897

Contenido

Prefacio	XVII
Capítulo 1. Introducción	1
1.1. Sistemas electrónicos	2
1.2. El proceso de diseño	8
1.3. Circuitos integrados	12
1.4. Conceptos básicos sobre los amplificadores	17
1.5. Amplificadores en cascada	23
1.6. Fuentes de alimentación y rendimiento	27
1.7. Notación en decibelios	30
1.8. Modelos de amplificadores	32
1.9. Amplificadores ideales	39
1.10. Respuesta en frecuencia de los amplificadores	41
1.11. Amplificadores diferenciales	49
Resumen	54
Problemas	56
Capítulo 2. Amplificadores operacionales	63
2.1. El amplificador operacional ideal	64
2.2. La restricción del punto-suma	65
2.3. El amplificador inversor	66
2.4. El amplificador no inversor	74
2.5. Diseño de amplificadores simples	76
2.6. Desviaciones de los amplificadores operacionales en trabajo lineal	85
2.7. Análisis en gran señal	92
2.8. Errores en continua	98
2.9. Simulación de circuitos con amplificadores operacionales	104
2.10. Circuitos amplificadores	112
2.11. Integradores y derivadores	119
Resumen	124
Problemas	126
Capítulo 3. Diodos y circuitos con diodos	137
3.1. Características del diodo	138
3.2. Análisis de la línea de carga	140
3.3. El modelo del diodo ideal	143
3.4. Circuitos rectificadores	145
3.5. Circuitos conformadores de onda	150
3.6. Circuitos lógicos con diodos	156

3.7.	Circuitos reguladores de tensión	157
3.8.	Circuitos lineales equivalentes en pequeña señal	162
3.9.	Conceptos básicos sobre semiconductores	168
3.10.	Física del diodo de unión	176
3.11.	Conmutación y comportamiento en alta frecuencia	181
3.12.	Simulación de circuitos con diodos	189
	Resumen	194
	Problemas	197
Proceso de diseño de un circuito. Un generador de funciones		207
Capítulo 4.	Transistores bipolares	219
4.1.	Funcionamiento básico del transistor bipolar <i>nnp</i>	220
4.2.	Análisis de la línea de carga de un amplificador en emisor común	230
4.3.	El transistor bipolar <i>pnp</i>	236
4.4.	Modelos de circuitos en gran señal	238
4.5.	Análisis de circuitos con bipolares en gran señal	241
4.6.	Circuitos equivalentes en pequeña señal	255
4.7.	El amplificador en emisor común	258
4.8.	El seguidor de emisor	265
4.9.	El transistor bipolar como interruptor lógico digital	275
	Resumen	285
	Problemas	287
Capítulo 5.	Transistores de efecto de campo	295
5.1.	Transistores NMOS	296
5.2.	Análisis de la línea de carga de un sencillo amplificador NMOS	306
5.3.	Circuitos de polarización	309
5.4.	Circuitos equivalentes en pequeña señal	316
5.5.	El amplificador en fuente común	321
5.6.	El seguidor de fuente	328
5.7.	Transistores JFET, MOSFET de deplexión y dispositivos de canal <i>p</i>	333
	Resumen	342
	Problemas	344
Proceso de diseño de un circuito. Amplificador discreto multietapa		353
Capítulo 6.	Circuitos lógicos digitales	361
6.1.	Conceptos básicos	362
6.2.	Especificaciones eléctricas de las puertas lógicas	366
6.3.	Inversor NMOS con resistencia de pull-up	377
6.4.	Respuesta dinámica del inversor NMOS con resistencia de pull-up	384
6.5.	El inversor CMOS	393
6.6.	Retardo de propagación del inversor CMOS	398
6.7.	Puertas NOR y NAND CMOS	403
6.8.	Lógica dinámica	411
6.9.	Puerta CMOS de transmisión y lógica por conexión	414
	Resumen	416
	Problemas	418

Capítulo 7.	Amplificadores integrados diferenciales y multietapa	425
7.1.	Reglas de diseño para circuitos discretos e integrados ...	426
7.2.	Polarización de circuitos integrados con transistores bipolares	428
7.3.	Polarización de circuitos integrados con FET	441
7.4.	Análisis en gran señal del par diferencial acoplado por emisor	446
7.5.	Análisis del circuito equivalente en pequeña señal del par diferencial acoplado por emisor	457
7.6.	Diseño del amplificador diferencial acoplado por emisor .	463
7.7.	El par diferencial acoplado por fuente	472
7.8.	Ejemplos de amplificadores integrados multietapa	478
	Resumen	487
	Problemas	489
Capítulo 8.	Respuesta en frecuencia	497
8.1.	Diagramas de Bode	498
8.2.	El amplificador FET en fuente común en alta frecuencia	510
8.3.	El efecto Miller	518
8.4.	El modelo híbrido en π para el transistor bipolar	525
8.5.	Amplificadores en emisor común en alta frecuencia	532
8.6.	Amplificadores en base común, cascode y diferencial ...	538
8.7.	Seguidores de emisor	544
8.8.	Respuesta en baja frecuencia de los amplificadores con acoplamiento por condensador	550
	Resumen	559
	Problemas	561
Capítulo 9.	Realimentación y osciladores	571
9.1.	Efectos de la realimentación sobre la ganancia	572
9.2.	Reducción de la distorsión no lineal y del ruido	575
9.3.	Impedancias de entrada y de salida	585
9.4.	Redes prácticas de realimentación	593
9.5.	Diseño de amplificadores con realimentación	598
9.6.	Respuesta en frecuencia y respuesta transitoria	609
9.7.	Efectos de la realimentación sobre las posiciones de los polos	619
9.8.	Margen de ganancia y margen de fase	631
9.9.	Compensación por polo dominante	638
9.10.	Ejemplos de amplificadores integrados con realimentación	646
9.11.	Principios del oscilador	652
9.12.	El oscilador en puente de Wien	658
	Resumen	663
	Problemas	665
Proceso de diseño de un circuito. Un marcapasos		675
	Funcionamiento básico del corazón humano	675
	Disfunciones del corazón y ayuda que ofrece el marcapasos ...	676
	Diagrama de bloques de un marcapasos electrónico típico	677
	Funcionamiento de la máquina de estados	678

	Circuitos de salida	678
	El amplificador de detección	680
	Control del ritmo del corazón	681
	Sistema de telemetría	681
	El proceso de diseño	682
Capítulo 10.	Etapas de salida y fuentes de alimentación	685
	10.1. Consideraciones térmicas	686
	10.2. Dispositivos de potencia	692
	10.2. Etapas de salida de clase A	697
	10.4. Amplificadores de clase B	706
	10.5. Reguladores lineales de tensión	718
	10.6. Diseño de fuentes de alimentación lineales	727
	Resumen	738
	Problemas	740
Capítulo 11.	Filtros activos y circuitos sintonizados	747
	11.1. Filtros paso bajo activos	748
	11.2. Filtros paso alto activos	755
	11.3. Filtros de paso de banda activos	757
	11.4. Circuito resonante serie	763
	11.5. Circuito resonante paralelo	771
	11.6. Transformaciones serie-paralelo	773
	11.7. Redes de adaptación de impedancias: ejemplo de diseño	785
	11.8. Amplificadores sintonizados	791
	11.9. Osciladores <i>LC</i>	797
	11.10. Osciladores a cristal	805
	Resumen	810
	Problemas	812
Capítulo 12.	Circuitos conformadores de onda y convertidores de datos ..	821
	12.1. Circuitos comparadores y Schmitt trigger	822
	12.2. Multivibradores estables	832
	12.3. El temporizador 555	839
	12.4. Rectificadores de precisión	844
	12.5. Detectores de pico de precisión	849
	12.6. Circuitos de muestreo y retención	851
	12.7. Circuitos fijadores de precisión	852
	12.8. Conversión de datos	854
	12.9. Convertidores digital-analógicos	859
	12.10. Convertidores analógico-digitales	864
	Resumen	870
	Problemas	872
	Proceso de diseño de un circuito: un convertidor ca-cc de precisión	877
Apéndice A.	Resistencias discretas	887
Apéndice B.	Hojas de especificaciones para el transistor bipolar 2N2222A ..	889
Referencias	895
Índice	897

Lista de tablas

Capítulo 1	
1.1. Características de los amplificadores ideales	40
2.2. Márgenes de frecuencia de algunas señales	41
Capítulo 2	
2.1. Diversos materiales utilizados para fabricar resistencias integradas	79
2.2. Ganancia de continua y ancho de banda en bucle cerrado en función de β	89
2.3. Ancho de banda en función de la ganancia en bucle cerrado	91
2.4. Especificaciones típicas de dos tipos de amplificadores operacionales. Se pueden descargar las hojas de especificaciones completas de estos dispositivos en la página de National Semiconductor: http://www.national.com	92
Capítulo 4	
4.1. Parámetros del bipolar y sus nombres en SPICE	228
4.2. Resultados para el circuito del Ejemplo 4.6	248
Capítulo 5	
5.1. Resumen de dispositivos FET	341
Capítulo 6	
6.1. Parámetros SPICE para un proceso típico. <i>Nota: L está en micras</i>	390
6.2. Respuesta al Ejercicio 6.14	398
6.3. Respuesta al Ejercicio 6.20	411
Capítulo 7	
7.1. Componentes y valores prácticos para circuitos discretos en comparación con los correspondientes circuitos integrados	426
7.2. Fórmulas para la impedancia de entrada, la ganancia de tensión y la impedancia de salida del par acoplado por emisor	464
7.3. Fórmulas para la impedancia de entrada, la ganancia de tensión y la impedancia de salida del par acoplado por fuente	476
Capítulo 8	
8.1. Valores de la asíntota de alta frecuencia de $ A_v(f) _{dB}$ para frecuencias seleccionadas	501
8.2. Especificaciones de dispositivos para el Ejercicio 8.11	538
8.3. Fórmulas para la ganancia e impedancia a frecuencias medias del amplificador en base común de la Figura 8.39	539
8.4. Comparación del rendimiento de distintas configuraciones de amplificador	543
Capítulo 9	
9.1. Efectos de la realimentación	589
Capítulo 10	
10.1. Comparación de las características y valores máximos de un bipolar de señal y uno de potencia	692
Capítulo 11	
11.1. Valores de K para filtros paso bajo o paso alto de Butterworth de distintos órdenes	751
11.2. Parámetros típicos de un cristal de 10 MHz	808
Apéndice A	
A.1. Resistencia estándar con tolerancia del 5%	888
A.2. Valores estándar para las resistencias de película metálica con una tolerancia del 1%	888

Lista de ejemplos

Capítulo 1

1.1. Utilización del modelo de amplificador de tensión	21
1.1. Análisis de un amplificador en cascada	24
1.3. Determinación del modelo general para un amplificador en cascada	25
1.4. Determinación del rendimiento de un amplificador	28
1.5. Conversión de un amplificador de tensión en un amplificador de corriente	32
1.6. Determinación de los parámetros del modelo de amplificador de transconductancia	34
1.7. Determinación de los parámetros del modelo de amplificador de transresistencia	35
1.8. Determinación de la ganancia de tensión como un número complejo	43
1.9. Determinación de la especificación CMRR	51

Capítulo 2

2.1. Análisis de un amplificador inversor	68
2.2. Diseño de un amplificador no inversor	80
2.3. Diseño de un amplificador	82
2.4. Diseño de un amplificador sumador	83
2.5. Ganancia en bucle cerrado en función de la frecuencia para un amplificador no inversor	88
2.6. Cálculo del producto ganancia-ancho de banda	90
2.7. Ancho de banda de los amplificadores inversores y no inversores	91
2.8. Determinación de la máxima amplitud de una señal	94
2.9. Determinación del ancho de banda de potencia	97
2.10. Caso más desfavorable de la tensión de salida en continua en un amplificador inversor	100

Capítulo 3

3.1. Construcción de la línea de carga en un circuito con diodo	141
3.2. Construcción cuando un extremo de la recta está fuera del gráfico	142
3.3. Solución de un circuito suponiendo el estado de los diodos	144
3.4. Análisis de un circuito regulador con diodo zéner	158
3.5. Análisis en carga de un circuito regulador basado en diodo zéner	160
3.6. Cálculo de la concentración de huecos y electrones libres	173
3.7. Trazar con SPICE la curva característica del diodo	189

3.8. Comportamiento en conmutación del diodo 1N4148	192
---	-----

Capítulo 4

4.1. Uso de las curvas del dispositivo para determinar α y β	225
4.2. Determinación gráfica del punto Q y de los valores extremos de la señal	232
4.3. Determinación de la región de trabajo del transistor bipolar	241
4.4. Circuito de polarización de base fija	242
4.5. Circuito de polarización de base fija con una beta más alta	243
4.6. Circuito de polarización automática	247
4.7. Circuito de polarización automática de cuatro resistencias	250
4.8. Circuito de polarización con fuentes de corriente	252
4.9. Cálculo del comportamiento del amplificador en emisor común	262
4.10. Cálculo del comportamiento del seguidor de emisor	268

Capítulo 5

5.1. Trazado de la gráfica de las curvas características de un transistor NMOS	301
5.2. Uso de SPICE para dibujar las curvas características de drenador	302
5.3. Determinación del punto Q de un circuito de polarización automática	310
5.4. Diseño del circuito de polarización de un NMOS	314
5.5. Cálculo de g_m y r_d a partir de las curvas características	319
5.6. Ganancia e impedancia de un amplificador en fuente común	323
5.7. Análisis con SPICE de un amplificador en fuente común	325
5.8. Cálculo de la ganancia y la impedancia de un seguidor de fuente	330

Capítulo 6

6.1. Diseño de un inversor MOS con resistencia de pull-up	380
6.2. Características de transferencia utilizando SPICE	381
6.3. Determinación del margen de ruido	382
6.4. Determinación de t_{PLH} para el inversor NMOS con resistencia de pull-up	385
6.5. Determinación del retardo de propagación con SPICE	387

6.6. Característica de transferencia de un inversor NMOS con pull-up 391

6.7. Cálculo del retardo de propagación del inversor CMOS 401

6.8. Simulación SPICE del retardo de propagación del inversor CMOS 402

6.9. Diseño de una puerta NAND CMOS 406

6.10. Efectos de la conexión del sustrato y de la modulación de la longitud del canal 406

6.11. Efectos de modulación de la longitud del canal y de la conexión del sustrato 409

Capítulo 7

7.1. Características de salida de la fuente de corriente usando SPICE 433

7.2. Análisis manual de una fuente de corriente .. 435

7.3. Diseño de la fuente de corriente Widlar ... 438

7.4. Diseño de un amplificador diferencial acoplado por emisor 466

7.5. Análisis de un amplificador diferencial acoplado por fuente 476

7.6. Análisis de un amplificador operacional CMOS 482

Capítulo 8

8.1. Diagrama de Bode para un circuito RC con un polo y un cero 502

8.2. Diagrama de Bode para un filtro RC de paso alto 506

8.3. Análisis del amplificador en fuente común . 515

8.4. Análisis con SPICE de un amplificador en fuente común 516

8.5. Uso del efecto Miller para determinar la impedancia de entrada 520

8.6. Cálculo de la frecuencia de corte superior utilizando el efecto Miller 523

8.7. Determinación de los parámetros híbridos en π usando la hoja de especificaciones 529

8.8. Respuesta en alta frecuencia del amplificador en emisor común 534

8.9. Análisis SPICE de un amplificador cascode 542

8.10. Respuesta en alta frecuencia de un seguidor de emisor 546

8.11. Análisis en baja frecuencia de un circuito con condensadores de acoplo 553

8.12. Selección de valores para los condensadores de acoplo 557

Capítulo 9

9.1. Diseño de un amplificador con realimentación 599

9.2. Diseño de un excitador para un optoacoplador utilizando realimentación 602

9.3. Diseño del amplificador de salida para un optoacoplador 604

9.4. Diseño de un amplificador de corriente utilizando realimentación 607

9.5. Diagramas de Bode para un amplificador realimentado con polo dominante 619

9.6. Amplificador realimentado de dos polos ... 625

9.7. Amplificador con realimentación de tres polos 628

9.8. Inestabilidad en un amplificador realimentado 629

9.9. Determinación de los márgenes de ganancia y de fase 634

9.10. Análisis con SPICE de un amplificador realimentado 635

9.11. Compensación por polo dominante 640

9.12. Análisis de un circuito oscilador 655

9.13. Diseño del oscilador en puente de Wien ... 659

Capítulo 10

10.1. Resistencia térmica unión-encapsulado ... 688

10.2. Uso de la curva de degradación de potencia . 688

10.3. Máxima disipación de potencia permitida . 690

10.4. Curvas características de transferencia para una etapa de salida en seguidor de emisor 699

10.5. Diseño de una etapa de salida en seguidor de emisor 702

10.6. Cálculo del rendimiento de un amplificador de clase B 713

10.7. Circuito equivalente del transformador ... 729

10.8. Diseño de una fuente alimentación de 5 V, 1 A 731

10.9. Diseño térmico para una fuente de alimentación 737

Capítulo 11

11.1. Diseño de un filtro de Butterworth paso bajo de cuarto orden 750

11.2. Diseño de un filtro 757

11.3. Diseño de un filtro pasabanda 761

11.4. Diseño de un convertidor de ondas cuadradas en senoidales 767

11.5. Conversión de un circuito serie RL en un circuito paralelo 775

11.6. Modelo de circuito de una bobina real 778

11.7. Reducción de un circuito resonante complejo 779

11.8. Diseño de una red de acoplo con amplificador de clase D 788

11.9. Diseño de un amplificador sintonizado ... 792

11.10. Diseño de un oscilador Hartley 801

Capítulo 12

12.1. Diseño de un circuito Schmitt trigger 827

12.2. Análisis de un multivibrador astable 833

12.3. Diseño de un multivibrador astable 835

Prefacio

El propósito de esta obra es servir como libro de texto para los cursos de fundamentos de electrónica de los estudios de ingeniería eléctrica e informática. El libro adopta frecuentemente el punto de vista del diseñador a la hora de explicar los circuitos, ilustra las tareas de diseño con numerosos ejemplos, muestra cómo probar diseños de circuitos utilizando SPICE y proporciona numerosos problemas de diseño con los que los estudiantes pueden practicar.

NOVEDADES DE LA SEGUNDA EDICIÓN

1. Se ha reorganizado y rescrito todo el libro con el objetivo de reducir su longitud y hacer más fácil a los estudiantes su lectura.
2. Se introducen antes las técnicas de circuitos integrados, y se pone un mayor énfasis en ellas a lo largo de todo el libro.
3. Se han tenido en cuenta las necesidades de los estudiantes de ingeniería e informática, tratando el comportamiento de los dispositivos en conmutación con una mayor antelación dentro del libro, añadiendo capítulos sobre los circuitos lógicos CMOS, y agregando una explicación sobre los convertidores de datos.
4. Se proporcionan varios ejemplos, como motivación, en las secciones tituladas «Proceso de diseño de un circuito», fuera del cuerpo principal del libro, para mostrar cómo pueden diseñarse circuitos interesantes utilizando el material estudiado en el libro hasta ese momento. Por ejemplo, justo después de los capítulos sobre amplificadores operacionales y diodos, se ilustra el diseño de un generador de funciones.
5. La introducción y el tratamiento de las características externas de los amplificadores han sido condensadas dentro del primer capítulo.
6. Se pone un mayor énfasis en los transistores MOSFET que en los JFET.
7. Los amplificadores operacionales son tratados en un único capítulo.
8. El tratamiento de la física de los dispositivos ha sido acortado, y se incluye en los distintos capítulos según va siendo necesario.
9. El capítulo sobre SPICE ha sido eliminado, porque la mayor parte de los estudiantes aprenden a utilizar SPICE en sus cursos sobre circuitos.

CONOCIMIENTOS PREVIOS NECESARIOS Y NIVEL DE LA PRESENTACIÓN

En este libro presuponemos que el estudiante ha cursado alguna asignatura introductoria al análisis de circuitos. Al principio del libro, el nivel de la presentación es

apropiado para un curso introductorio de carácter fundamental. A partir del Capítulo 7, el nivel se incrementa gradualmente hasta el grado apropiado para estudiantes que tengan un mayor interés en la materia. Para los temas de respuesta en frecuencia y compensación de amplificadores realimentados (Capítulo 9), resulta conveniente (aunque no imprescindible) tener unos ciertos conocimientos de análisis de circuitos mediante el método de la transformada de Laplace.

AYUDAS DE CARÁCTER EDUCATIVO

La página web, situada en la dirección <http://www.librosite.net/hambley>, contiene diversos recursos para profesores y estudiantes, incluyendo:

- Respuestas a algunos problemas seleccionados del final de cada capítulo.
- Archivos PDF de figuras clave del libro, que pueden utilizarse para realizar transparencias.
- Archivos esquemáticos para los circuitos explicados en el libro.
- Archivos esquemáticos para las respuestas a los ejercicios que requieren un análisis con SPICE.
- Una selección de enlaces a páginas de fabricantes desde donde se pueden descargar datos adicionales.

También está disponible un manual de soluciones (en inglés), que contiene las soluciones completas para los ejercicios y problemas, para aquellos profesores que adopten esta obra como libro de texto. Para obtener una copia, contacte con la editorial.

CONTENIDO

Este libro permite poner en práctica una amplia variedad de cursos. Se proporciona material más que suficiente para dos cursos semestrales (o tres cuatrimestrales), permitiendo una selección de temas adaptada a los intereses del profesor y de los estudiantes.

El Capítulo 1 contiene una introducción a la electrónica y trata las características externas de los amplificadores. Las primeras secciones proporcionan a los estudiantes una visión global, e ilustran sobre cómo encajan en dicha visión los detalles estudiados en este libro. Normalmente, el autor considera este material como de lectura, pero no invierte tiempo de clase en él. A continuación, se introducen conceptos básicos sobre amplificadores, como la ganancia, la resistencia de entrada, la resistencia de salida, la respuesta en frecuencia y los modelos de circuito para los amplificadores. El capítulo concluye con una explicación sobre los amplificadores diferenciales, preparando el terreno para el tema de los amplificadores operacionales.

El Capítulo 2 trata los circuitos con amplificadores operacionales, incluyendo temas de amplificadores básicos, errores en los amplificadores operacionales, integradores y diferenciadores. El estudio de amplificadores proporciona una aplicación inmediata de los conceptos (introducidos en el Capítulo 1) de ganancia, resistencia de entrada, resistencia de salida y tipos de amplificadores ideales.

El Capítulo 3 trata los diodos y los circuitos con diodos, incluyendo conceptos como líneas de carga, diodos ideales, rectificadores, conformadores de onda, circuitos lógicos, reguladores de tensión, física de dispositivos y comportamiento de conmutación. El concepto de circuito equivalente en pequeña señal se introduce en la Sección 3.8, preparando el terreno para el análisis de amplificadores BJT y FET.

La sección «Proceso de diseño de un circuito: generador de funciones», se presenta aparte del texto principal, y aparece entre los Capítulos 3 y 4. Esta sección

muestra a los estudiantes cómo puede emplearse el material de los primeros tres capítulos para diseñar un circuito útil e interesante.

El Capítulo 4 trata sobre las características de los bipolares, el análisis de línea de carga, los modelos de gran señal, la polarización, el análisis de circuitos equivalentes en pequeña señal, el amplificador en emisor común, el seguidor de emisor y la utilización del bipolar como conmutador en los circuitos lógicos.

El Capítulo 5 contiene un tratamiento similar de los transistores FET, destacando los MOSFET. Si se desea, puede invertirse el orden de los Capítulos 5 y 6 sin demasiada dificultad.

La sección «Proceso de diseño de un circuito: amplificador multietapa» aparece inmediatamente después del Capítulo 5, e ilustra cómo puede diseñarse un amplificador multietapa utilizando los conceptos aprendidos en los Capítulos 4 y 5.

El Capítulo 6 trata los circuitos lógicos digitales, haciendo especial hincapié en la tecnología CMOS. Se cubren los conceptos básicos sobre circuitos lógicos, el inversor NMOS con resistencias de pull-up, el inversor CMOS, los retardos de propagación, las puertas NOR y NAND, la lógica dinámica y las puertas de transmisión.

Los amplificadores integrados diferenciales y multietapa, incluyendo las técnicas de polarización para circuitos integrados, se tratan en el Capítulo 7.

El Capítulo 8 estudia la respuesta en frecuencia de los amplificadores, incluyendo el efecto Miller, el modelo híbrido en π para el bipolar y las configuraciones más comunes de amplificadores.

El Capítulo 9 examina los temas de realimentación y osciladores. Las Secciones 9.1 a 9.4 tratan los diversos tipos de realimentación y sus efectos sobre la ganancia y las impedancias. A continuación, se proporcionan varios ejemplos de diseño en la Sección 9.5. Las Secciones 9.6 a 9.9 tratan la respuesta transitoria, la respuesta en frecuencia y la compensación de amplificadores realimentados. En la Sección 9.10 se analizan varios ejemplos de amplificadores con realimentación. Finalmente, se explican los fundamentos sobre osciladores en las Secciones 9.11 y 9.12.

La sección «Proceso de diseño de un circuito: marcapasos» aparece después del Capítulo 9, y muestra una interesante aplicación de muchos de los circuitos y conceptos explicados en el libro.

En el Capítulo 10 se presentan las etapas de salida y las fuentes de alimentación, incluyendo las consideraciones térmicas, los dispositivos de potencia, los amplificadores de clase A y clase B, los reguladores lineales de tensión y el diseño de fuentes de alimentación.

El Capítulo 11 trata sobre filtros activos, circuitos sintonizados, redes de adaptación de impedancias, osciladores LC y osciladores a cristal.

El Capítulo 12 estudia los comparadores, circuitos temporizadores y convertidores de datos, incluyendo el Schmitt-trigger, circuitos multivibradores, el circuito integrado temporizador 555, convertidores digital-analógicos y convertidores analógico-digitales.

Finalmente, la sección «Proceso de diseño de un circuito: convertidor ca-cc de precisión», ilustra otro diseño práctico donde se emplean muchos de los conceptos anteriormente tratados en el libro.

DEPENDENCIA ENTRE CAPÍTULOS

Los primeros cinco capítulos forman la base sobre la que se asienta el resto del libro. El orden de presentación de los restantes capítulos es extremadamente flexible. El Capítulo 5 que trata de los transistores MOSFET, puede abordarse, si se desea, antes que el Capítulo 4, dedicado a los transistores bipolares.

AGRADECIMIENTOS

Quiero dar las gracias a mis muchos amigos en la Universidad Tecnológica de Michigan, en ASEE y en otros lugares, que me ayudaron y animaron durante la escritura de este texto. Agradezco especialmente el apoyo entusiasta que he recibido de mi colega Noel Schulz.

Estoy en deuda con el Dr. Orhan Soykan, de Medtronic, Inc., por muchas discusiones que me resultaron de gran ayuda y por su contribución en la sección sobre el diseño de un marcapasos que aparece entre los Capítulos 9 y 10.

He recibido una gran cantidad de excelentes consejos de profesores en otras instituciones que revisaron el manuscrito en varias etapas. Estos consejos han mejorado el resultado final en gran medida, y les estoy agradecido por su ayuda. Los revisores de la primera edición son: Robert Collin, Case Western University; W.T. Easter, North Carolina State University; John Pavlat, Iowa State University; Edward Yang, Columbia University; Ibrahim Abdel- Motaled, Northwestern University; Clifford Pollock, Cornell University; Victor Gerez, Montana State University; William Sayle II, Georgia Institute of Technology; Michael Reed, Carnegie Mellon University; D.B. Brumm, Michigan Technological University; Sunanda Mitra, Texas Tech University; y Elmer Grubbs, New Mexico Highlands University.

Quiero hacer llegar mi especial agradecimiento a los revisores que leyeron los borradores de este libro y que proporcionaron comentarios y sugerencias muy útiles. Estos revisores son:

Gennady Gildenblat, Penn State;
Dr. Dan Moore, Rose Hulman Institute of Technology;
Art Davis, San Jose State University;
Albert H. Titus, Rochester Institute of Technology.

Finalmente, quiero dar las gracias a mi esposa Judy por tantas cosas distintas que sería imposible enumerar.

Allan R. Hambley

Introducción

El objetivo de este libro es proporcionar al lector una buena comprensión de los principios básicos de los circuitos electrónicos digitales y analógicos. El libro se centra en la aplicación y el diseño de circuitos integrados, aunque el diseño de los mismos es más efectivo cuando se lleva a cabo con una visión general del proceso global de diseño y del sistema concreto del que formará parte el circuito. Por tanto, en este primer capítulo se dará un resumen de los sistemas electrónicos, una descripción general de los pasos necesarios en su diseño, y los conceptos básicos relacionados con los sistemas digitales y los amplificadores electrónicos.

El diseño de circuitos electrónicos es un proceso complejo. Puede ser una profesión y puede llegar a impresionar a personas que piensen que la electrónica es como la magia. Comprender el contenido de este libro es un paso importante hacia una carrera gratificante como diseñador de sistemas electrónicos.

1

1.1.	Sistemas electrónicos	2
1.2.	El proceso de diseño	8
1.3.	Circuitos integrados	12
1.4.	Conceptos básicos sobre los amplificadores	17
1.5.	Amplificadores en cascada	23
1.6.	Fuentes de alimentación y rendimiento	27
1.7.	Notación en decibelios	30
1.8.	Modelos de amplificadores	32
1.9.	Amplificadores ideales	39
1.10.	Respuesta en frecuencia de los amplificadores	41
1.11.	Amplificadores diferenciales	49
	Resumen	54
	Problemas	56

1.1. SISTEMAS ELECTRÓNICOS

Algunos sistemas electrónicos, como radios, televisores, teléfonos y computadores, resultan familiares al utilizarse diariamente. Pero otros que también están presentes a diario, no son tan evidentes. Algunos sistemas electrónicos controlan la mezcla del carburante y el momento del encendido para maximizar el rendimiento y minimizar las emisiones no deseadas en los motores de los automóviles. La electrónica de los satélites meteorológicos proporciona una imagen continua y detallada de nuestro planeta.

Otros sistemas resultan aún menos familiares. Por ejemplo, en Estados Unidos se ha desarrollado un sistema de satélites conocido como GPS (Global Positioning System, **sistema de posicionamiento global**) para proporcionar información en tres dimensiones de la posición de los barcos y aviones en cualquier lugar de la Tierra, con una precisión de varias decenas de metros. Esto es posible porque el vehículo puede recibir las señales emitidas por varios satélites. Comparando el instante de la llegada de las señales recibidas y utilizando determinada información contenida en ellas relativa a las órbitas de los satélites, será posible determinar la posición del vehículo. Además, es posible procesar las señales recibidas para configurar un reloj local con una precisión de unos 100 ns.

Entre otros sistemas electrónicos se pueden citar: el sistema de control del tráfico aéreo, diversos tipos de radares, equipos de grabación y reproductores de CD, radios bidireccionales para la policía y la comunicación marina, satélites que retransmiten señales de televisión o de otro tipo desde una órbita geosincrónica, instrumentación electrónica, sistemas de control de producción, monitores computerizados para los pacientes en las unidades de cuidados intensivos o sistemas de navegación.

Diagramas de bloques de los sistemas electrónicos

Los bloques funcionales de los sistemas electrónicos incluyen amplificadores, filtros, fuentes de señales, circuitos conformadores de onda, funciones de lógica digital, fuentes de alimentación y convertidores.

Los sistemas electrónicos se componen de varios subsistemas o bloques funcionales. Estos bloques funcionales se pueden dividir en varias categorías: **amplificadores, filtros, fuentes de señales, circuitos conformadores de onda, funciones de lógica digital, memorias digitales, fuentes de alimentación y convertidores**. En pocas palabras, podemos decir que los amplificadores incrementan la intensidad de las señales débiles, los filtros separan las señales deseadas de las no deseadas y del ruido, las fuentes de señales generan diversas formas de onda, como senoidales o cuadradas, los circuitos conformadores de onda cambian una forma de onda a otra (por ejemplo de senoidal a cuadrada), las funciones de lógica digital procesan señales digitales, las memorias guardan información en formato digital, las fuentes de alimentación proporcionan la corriente continua necesaria a los demás bloques funcionales, y los convertidores cambian señales de formato analógico a digital o viceversa. Más adelante, en este mismo capítulo, se considerarán con más detalle las características externas de los amplificadores.

En la Figura 1.1 se muestra el diagrama de bloques de una radio AM. Como puede observar, se muestran tres amplificadores y dos filtros. El oscilador local es un ejemplo de una fuente de señal, y el detector de pico es un tipo especial de circuito conformador de onda. Los circuitos digitales aparecen en la interfaz de usuario (teclado y pantalla) y en el sintetizador de frecuencias. Los circuitos digitales controlan la selección de canales y otras funciones, como el volumen. La descripción completa del sistema incluiría especificaciones detalladas para cada bloque. Por ejemplo, se mostraría la ganancia, la impedancia de entrada y el ancho de banda de cada amplificador (se definirán detalladamente estos términos más adelante). Cada bloque funcional consiste en

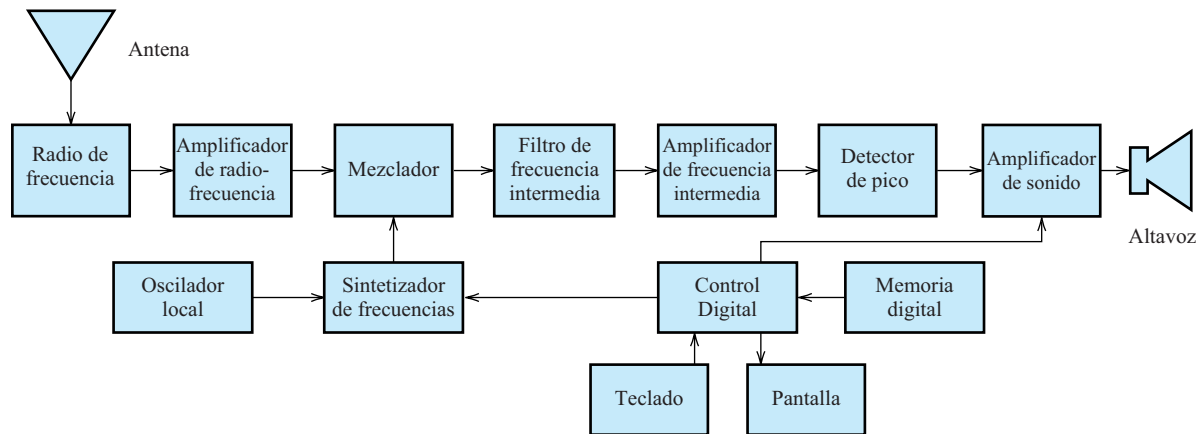


Figura 1.1. Diagrama de bloques de un sistema electrónico simple: una radio AM.

un circuito compuesto por resistencias, condensadores, bobinas, transistores, circuitos integrados y otros dispositivos.

El objetivo principal de este libro es proporcionar la base para, partiendo de las especificaciones externas de un bloque, como un amplificador, diseñar un circuito práctico que cumpla esas especificaciones. La selección de los diagramas de bloques apropiados para los sistemas electrónicos complejos se estudia en otros cursos, como los dedicados a sistemas de control, arquitectura de computadores, procesamiento digital de la señal o sistemas de comunicaciones.

El objetivo principal de este libro es proporcionar la base para, partiendo de las especificaciones externas de un bloque, como un amplificador, diseñar un circuito práctico que cumpla las especificaciones deseadas.

El procesamiento de la información y la electrónica de potencia

Muchos sistemas electrónicos pertenecen a una o más de las siguientes categorías: sistemas de procesamiento digital de la señal, sistemas de comunicación, electromedicina, instrumentación, sistemas de control y sistemas informáticos. Un aspecto común de estas categorías es que todas incluyen la recopilación y procesamiento de señales portadoras de información. Por tanto, la función principal de muchos sistemas electrónicos es extraer, almacenar, transportar o procesar la información de una señal.

Muchas veces, también es necesario que los sistemas proporcionen energía a un dispositivo de salida. Esto ocurre, por ejemplo, en un sistema de audio, en el cual es preciso alimentar a los altavoces para producir el nivel deseado de sonido. En un sistema de control para el posicionamiento automático de un satélite de comunicaciones, se utiliza la información extraída de varias fuentes para controlar los pequeños motores de cohete que mantienen al satélite en la posición y orientación adecuadas. Los marcapasos utilizan la información extraída de las señales eléctricas producidas por el corazón para determinar cuándo se deberá aplicar un estímulo en forma de un pequeño pulso eléctrico para asegurar el latido adecuado. Aunque la potencia de salida de un marcapasos es muy pequeña, es importante considerar la eficiencia de sus circuitos para asegurar una vida larga a la batería.

Algunos sistemas electrónicos se concentran en la potencia de las señales en vez de en su información. Por ejemplo, se podría desear disponer de un sistema que suministrase corriente alterna (obtenida a partir de la corriente continua proporcionada por una serie de baterías) a un computador aunque fallase la fuente de alimentación de corriente alterna.

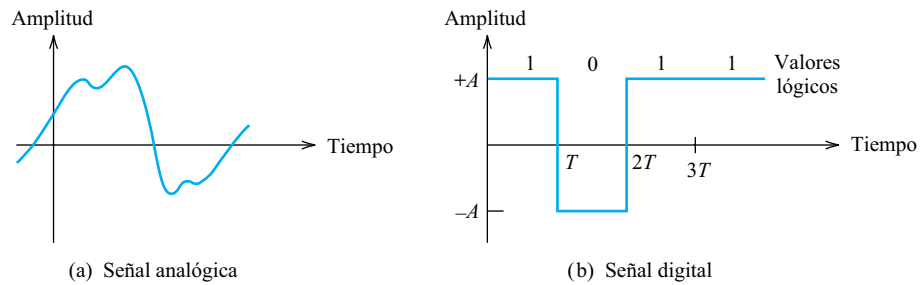


Figura 1.2. Las señales analógicas toman valores continuos de amplitudes. Las señales digitales toman unas pocas amplitudes discretas.

Sistemas analógicos y sistemas digitales

Las señales portadoras de información pueden ser analógicas o digitales.

Las señales portadoras de información pueden ser **analógicas** o **digitales**. Una señal analógica toma un margen continuo de valores de amplitud. En la Figura 1.2 (a) se muestra la amplitud de una señal analógica típica en función del tiempo. Es preciso observar que, con el transcurso del tiempo, la amplitud de la señal varía en un margen continuo. Por el contrario, una señal digital toma un número finito de amplitudes. Muchas veces, las señales digitales son binarias (es decir, sólo existen dos amplitudes posibles), aunque a veces sea útil disponer de más niveles. Con frecuencia, las señales digitales cambian de amplitud únicamente en instantes de tiempo espaciados uniformemente. En la Figura 1.2 (b), se muestra un ejemplo de una señal digital.

Las señales que presenta un **transductor** a la entrada de un sistema electrónico suelen estar en formato analógico. Un transductor es un dispositivo que convierte cualquier tipo de energía en electricidad, o viceversa como en el caso de los sonidos convertidos en señales eléctricas mediante un micrófono, las señales de televisión, las vibraciones sísmicas, la salida de un transductor de temperatura en una turbina de vapor, etc. Otras señales, como la salida del teclado de una computadora, se originan en formato digital.

Conversión de señales de formato analógico a digital

Se pueden convertir las señales analógicas al formato digital siguiendo un proceso de dos pasos. Primero se realiza un muestreo (es decir, se mide) la señal analógica en instantes de tiempo periódicos. Luego se asigna una palabra de código para representar el valor aproximado de cada muestra. Las palabras de código suelen consistir en símbolos binarios. Este proceso se ilustra en la Figura 1.3. Cada valor de muestra está representado por un código de 3 bits correspondiente a la zona de amplitud a la que pertenece la muestra. Por tanto, cada valor del muestreo se convierte en un código que se puede representar mediante una forma de onda digital, como se muestra en la figura. El circuito para convertir señales de esta manera se denomina ADC (Analog-to-Digital Converter, **convertidor analógico-digital**). El DAC (Digital-to-Analog Converter, **convertidor digital-analógico**) convierte señales digitales al formato analógico (más adelante se describirá el diseño de ambos tipos de convertidores).

La frecuencia de muestreo necesaria para una señal depende del contenido de frecuencias de la misma. (Se puede considerar que las señales consisten en componentes senoidales de varias frecuencias, amplitudes y fases. El análisis de Fourier es una rama de las matemáticas que estudia esta forma de representar las señales. Sin duda, el

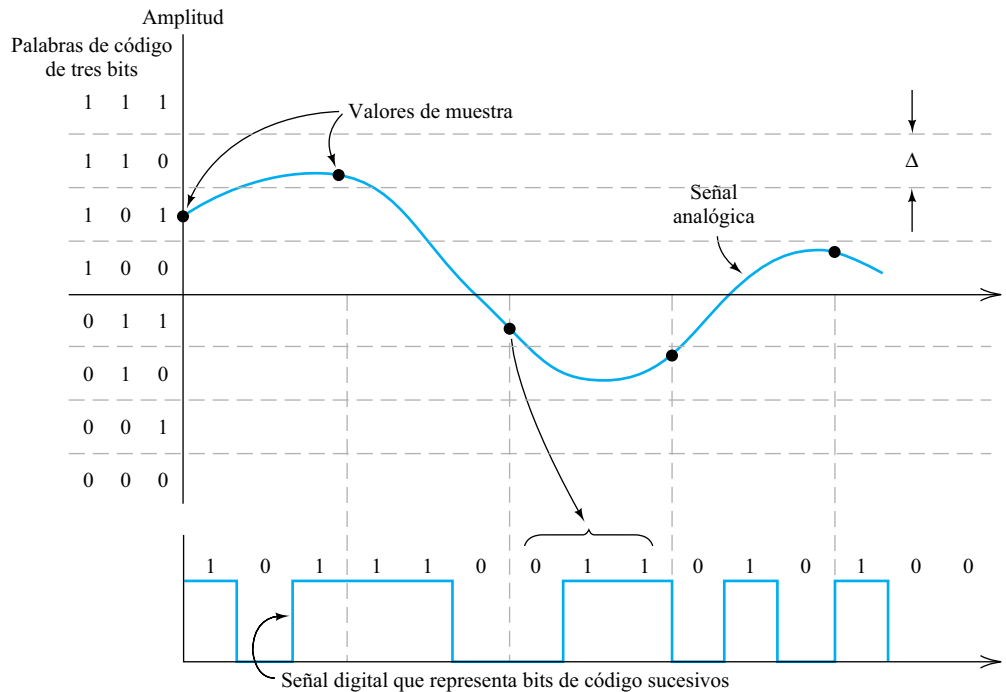


Figura 1.3. Conversión de una señal analógica en un equivalente digital aproximado mediante muestreo. Cada valor de muestra viene representado por un código de 3 bits. Los convertidores reales utilizan palabras de código más largas.

lector habrá estudiado, o estudiará, asignaturas que traten de la teoría de Fourier. (Consideraremos el contenido de frecuencias de las señales más adelante en este capítulo, pero sin una base matemática rigurosa). Si una señal no contiene componentes con frecuencias mayores que f_H , es posible reconstruirla íntegramente a partir de sus muestras si la frecuencia de muestreo seleccionada es mayor que el doble de f_H . Por ejemplo, la frecuencia más alta de las señales de sonido es aproximadamente 15 kHz. Por tanto, la frecuencia de muestreo mínima que se debería utilizar para las señales de sonido será de 30 kHz. En la práctica se debería utilizar una frecuencia de muestreo algo mayor que el mínimo teórico. Por ejemplo, la tecnología del disco compacto de sonido convierte señales de audio al formato digital con una frecuencia de muestreo de 44,1 kHz. Lógicamente, es preferible utilizar la frecuencia de muestreo práctica más baja posible, para minimizar la cantidad de información (en forma de palabras de código) que es preciso guardar o manipular.

Otra consideración importante al convertir señales analógicas en señales digitales es el número de zonas de amplitud que se utilizarán. No se pueden representar amplitudes de señales exactas porque todas las amplitudes contenidas en una zona determinada tienen el mismo código. Por tanto, cuando un DAC convierte los códigos para establecer la forma de onda analógica original, sólo es posible reconstruir una aproximación de la señal original y la tensión reconstruida estará en el centro de cada zona, como se ilustra en la Figura 1.4. En consecuencia existe un **error de cuantificación** entre la señal original y la reconstrucción. Se puede reducir este error utilizando un mayor número de zonas, lo cual requiere una palabra de código más larga para cada muestra. El número N de zonas de amplitud está relacionado con el número k de bits en una palabra de código de la siguiente manera:

$$N = 2^k \tag{1.1}$$

Si una señal no contiene componentes con frecuencias mayores de f_H , podrá ser reconstruida a partir de sus muestras si se selecciona una frecuencia de muestreo mayor que el doble de f_H .

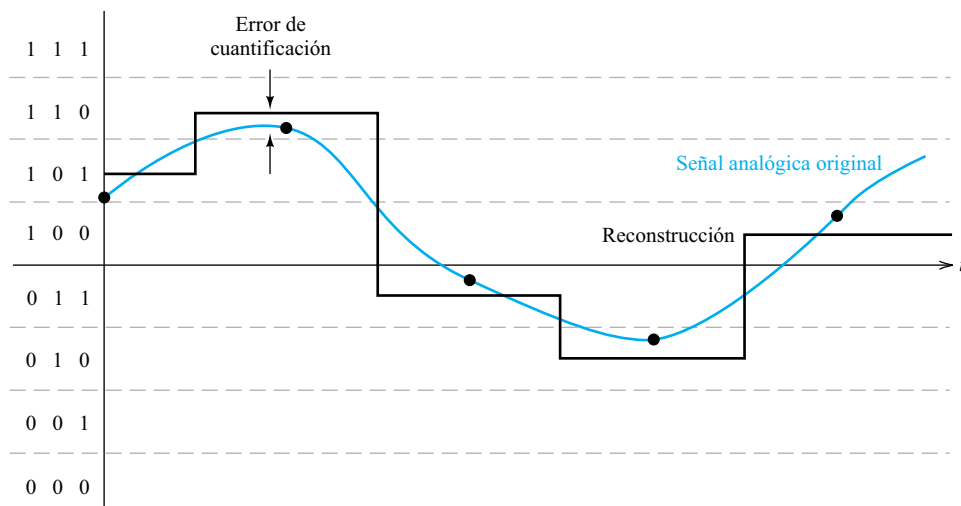


Figura 1.4. Aparece un error de cuantificación cuando se reconstruye una señal analógica a partir de su equivalente digital.

Por tanto, si se utiliza un ADC de 8 bits ($k = 8$), existirán $N = 2^8 = 256$ zonas de amplitud. En la tecnología de discos compactos se utilizan palabras de 16 bits para representar los valores de muestra. Con este número de bits es muy difícil que el usuario detecte los efectos del error de cuantificación en la señal de sonido reconstruida.

Los sistemas electrónicos que procesan señales en formato analógico se denominan sistemas analógicos. De la misma manera, los sistemas digitales procesan señales digitales. Muchos sistemas modernos contienen elementos digitales y analógicos, e incluyen convertidores que permiten a las señales pasar de uno a otro de los dos dominios.

Ventajas relativas de los sistemas analógicos y digitales

El **ruido** es una perturbación no deseada añadida a la señal deseada. Puede surgir por la agitación térmica de los electrones en una resistencia, por el acoplamiento inductivo o capacitivo de las señales de otros circuitos, o por otros motivos. Estas señales de ruido suelen aparecer aleatoriamente, y el diseñador del circuito no puede controlarlas (hasta cierto punto). Una de las ventajas más significativas que presentan los sistemas digitales en comparación con los sistemas analógicos es la manera en la que el ruido afecta a las señales.

La Figura 1.5 muestra señales analógicas y digitales típicas antes y después de la adición de ruido. Observe que se pueden discernir los niveles originales (alto y bajo) de la señal digital, aunque se haya añadido el ruido, si la amplitud de pico del ruido es menor que la mitad de la distancia entre los niveles de la señal digital. Esto es posible porque la señal digital sólo toma amplitudes específicas, que continuarán siendo reconocibles al añadir ruido. Por tanto, es posible eliminar completamente el ruido de las señales digitales si la amplitud del ruido no es demasiado grande.

Por el contrario, cuando se añade ruido a la señal analógica, no es posible determinar la amplitud original de la señal de manera exacta, porque todos los valores de amplitud son válidos. Por ejemplo, un arañazo en un disco de vinilo analógico crea un ruido que no es posible eliminar. Si se transfiere la señal a una cinta analógica se añadirá más ruido. Por tanto, el ruido tiende a acumularse en las señales analógicas cada vez que son procesadas.

Es posible eliminar completamente el ruido de las señales digitales si la amplitud del ruido no es demasiado grande.

El ruido tiende a acumularse en las señales analógicas cada vez que son procesadas.

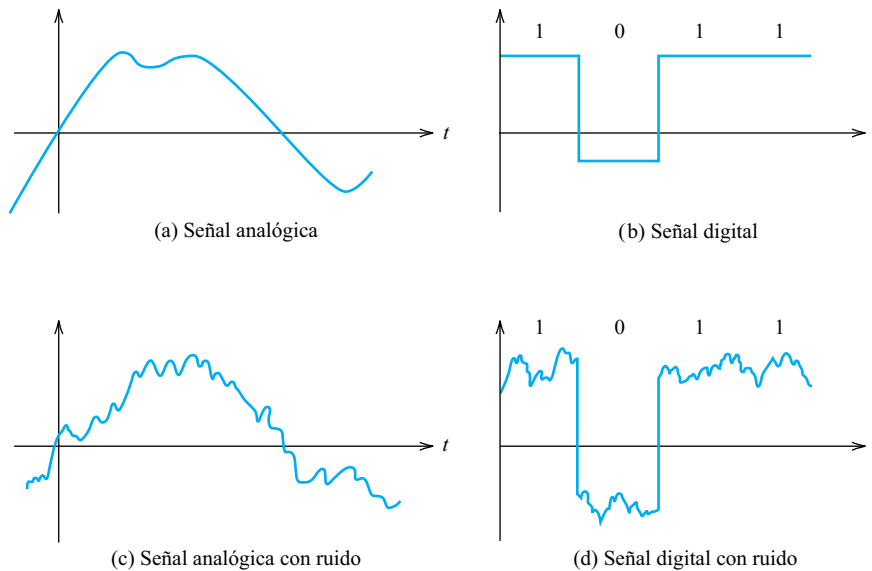


Figura 1.5. Es posible determinar las amplitudes originales de una señal digital después de añadir ruido. Esto no es posible para una señal analógica.

En general, los sistemas analógicos requieren menos componentes de circuito individuales que los sistemas digitales. En los primeros años de la electrónica, se fabricaban los componentes de circuito individuales de manera separada, y luego se conectaban manualmente. Estos circuitos se denominan **circuitos discretos**. La mayoría de los sistemas antiguos se diseñaban como sistemas analógicos (para minimizar el número de componentes), porque el coste de un circuito discreto es proporcional al número de elementos de circuito.

La tecnología moderna ha hecho posible fabricar miles de componentes de circuito y sus interconexiones al mismo tiempo, mediante unos pocos pasos de procesamiento. Los circuitos fabricados de esta manera se denominan **circuitos integrados (CI)**. Ahora es posible fabricar un circuito con 100.000 componentes con casi el mismo coste necesario para fabricar un circuito con sólo 10 componentes similares. Por tanto, el coste de un circuito no aumentaría en proporción al número de componentes, supuesto que todos los componentes puedan ser utilizados en la fabricación de circuitos integrados.

Es más sencillo implementar circuitos digitales que circuitos analógicos mediante técnicas de circuitos integrados. Los circuitos analógicos suelen requerir resistencias, capacidades e inductancias grandes que no es posible fabricar utilizando dichas técnicas. Por tanto, aunque los sistemas digitales suelen ser más complejos que los analógicos, la aproximación digital a un diseño suele resultar en un sistema más económico y de mayores prestaciones. Con el desarrollo de la tecnología de los circuitos integrados, la tendencia de la industria de la electrónica se ha inclinado hacia los sistemas digitales de altas prestaciones. La comparación de un disco compacto digital con el antiguo disco de vinilo o cinta analógica muestra esta tendencia, así como la mejora en prestaciones que puede conseguirse gracias a este método.

Además, los sistemas digitales son más adaptables a una gran variedad de funciones que los sistemas analógicos. Por ejemplo, se pueden utilizar los computadores digitales para llevar a cabo muchas tareas. Un sistema de comunicaciones analógico diseñado para transportar una serie de señales de voz no es fácilmente adaptable a una señal de televisión o a datos de carácter informático. Por el contrario, cuando se utili-

Los procesadores de las computadoras modernas contienen más de 10 millones de componentes.

Suele ser más fácil implementar circuitos digitales que circuitos analógicos utilizando técnicas de circuitos integrados.

Los sistemas digitales son más adaptables a una gran variedad de funciones que los sistemas analógicos.

zan técnicas digitales, es posible obtener un sistema que pueda comunicar señales digitalizadas procedentes de varias fuentes.

Muchas de las señales de entrada y salida de los sistemas electrónicos son analógicas. Además, muchas funciones (en particular las que tratan con amplitudes de señal bajas o frecuencias muy altas) requieren una aproximación analógica. La disponibilidad de circuitos digitales complejos ha incrementado la cantidad de circuitos electrónicos analógicos porque muchos sistemas modernos contienen partes digitales y analógicas, pero no serían factibles como sistemas completamente digitales o completamente analógicos. Por tanto, cabe esperar que los sistemas del futuro sigan teniendo tanto elementos analógicos como digitales. En cualquier caso, en el nivel de circuito, que es el objetivo principal de este libro, las consideraciones de diseño de los dos tipos de sistema son similares.

1.2. EL PROCESO DE DISEÑO

En esta sección se proporciona una descripción general de los pasos requeridos para la creación de sistemas electrónicos complejos. A veces, es necesario un gran equipo de ingenieros (cientos o miles) para completar los pasos entre el enunciado de un problema y un sistema funcional. Habitualmente, sólo una parte del sistema está formada por circuitos electrónicos y se requiere experiencia en muchos otros campos. En este libro, el principal interés está centrado en el diseño de circuitos, aunque siempre es importante para los diseñadores de circuitos considerar cómo encaja su trabajo en el proceso global de diseño de un sistema.

Diseño de sistemas

En la Figura 1.6 se muestra un diagrama de flujo del proceso de diseño de los sistemas electrónicos. El proceso comienza con el enunciado de un problema que se desea resolver. Por ejemplo, es posible que se desee diseñar un sistema que proporcione información a los barcos y aviones sobre su posición.

El primer paso es desarrollar las especificaciones detalladas del sistema. Éstas incluyen, generalmente, elementos tales como el tamaño, peso, forma, consumo de energía, tipo de fuentes de energía que hay que utilizar y coste aceptable del sistema. Otras especificaciones se aplican a clases particulares de sistemas. Por ejemplo, en un sistema de comunicaciones será preciso conocer el tipo de señales que serán transmitidas, el ancho de banda total necesario para las señales analógicas, la tasa de información para las señales digitales, la relación señal/ruido mínima aceptable en el destino para las señales analógicas, la probabilidad máxima aceptable de error para la transmisión de datos, el número y ubicación de transmisores y receptores, etc.

El diseño es un proceso iterativo. A medida que progresa un diseño, puede ser necesario retroceder al paso de especificación del sistema para refinar las especificaciones. Suelen surgir cuestiones durante el proceso de diseño que no se anticiparon al comienzo. A veces, es necesario presentar las opciones al usuario del sistema final para obtener su opinión en cuanto al establecimiento de especificaciones adicionales. Por otro lado, es posible que los diseñadores sean capaces de determinar las especificaciones adicionales apropiadas, a partir de su conocimiento del propósito del sistema.

Una vez determinados los requisitos del sistema, los ingenieros de diseño de sistemas considerarán todas las aproximaciones que puedan imaginar para resolver el problema. En este paso es importante la creatividad. En los capítulos posteriores se incluyen problemas de diseño para los cuales es necesaria una cierta creatividad. Afortunada-

El diseño es un proceso iterativo.

Los diseñadores de sistemas desarrollan varias aproximaciones generales, mediante un proceso que no está bien definido ni es fácilmente explicable.

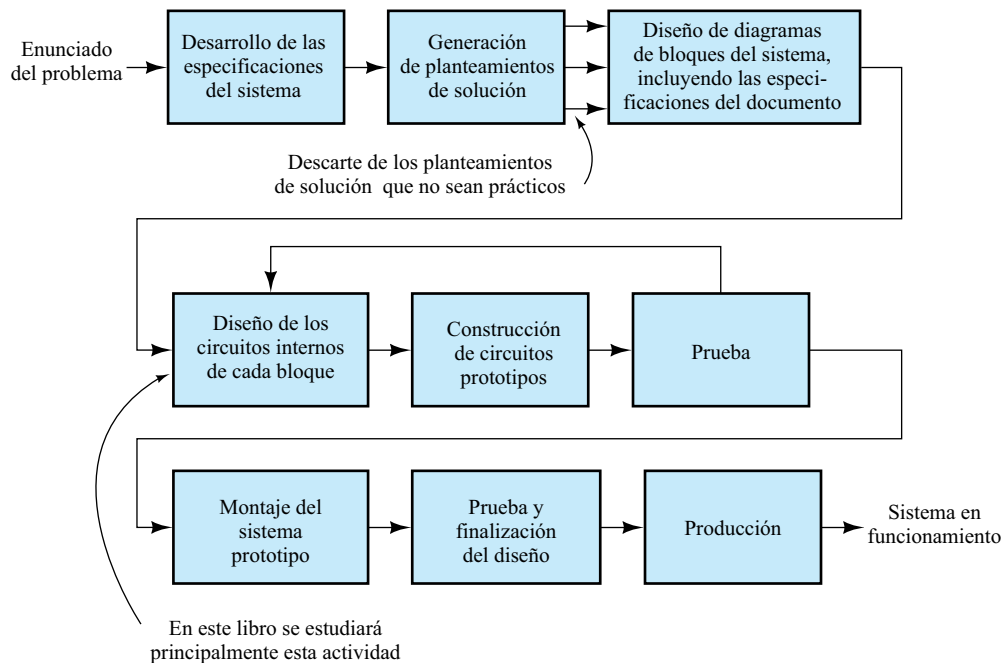


Figura 1.6. Diagrama de flujo típico para el diseño de sistemas electrónicos.

mente, la creatividad se desarrolla con la práctica y la experiencia. Además, se puede aprender estudiando las soluciones que otros han creado después de haber abordado problemas difíciles que requieran creatividad para su resolución.

Por tanto, los ingenieros de sistemas desarrollan varias aproximaciones generales a un problema, mediante un proceso que no está bien definido ni es fácilmente explicable. Por ejemplo, el problema podría consistir en diseñar un sistema para que los radares no puedan detectar a un avión. Son posibles varias aproximaciones básicas, incluyendo el diseño de la forma del avión de manera que éste no refleje señales de radar, la construcción del avión con materiales que absorban las señales de radar, la colocación de un transmisor en el avión que transmita señales que cancelen los reflejos del radar, el diseño de un sistema de control electrónico de manera que el avión pueda volar cerca del suelo (fuera del alcance del haz del radar), y otras ideas todavía mejores que aún no han sido inventadas.

Un ejemplo más sencillo es el diseño de un sistema que proporcione corriente eléctrica a los circuitos de un determinado computador. Primero será preciso determinar las especificaciones del sistema, que incluirían las tensiones nominales, la corriente necesaria para cada tensión, la cantidad de fluctuación de tensión permitida, si la fuente debe ser portátil o no, el nivel necesario de fiabilidad del sistema, etc. Son posibles varias aproximaciones básicas, como la utilización de baterías primarias (no recargables), baterías secundarias (recargables), circuitos rectificadores que conviertan corriente alterna en continua y generadores eléctricos con motor de explosión. Suele ocurrir que algún requisito fuerce a seleccionar sólo una o dos de las aproximaciones posibles. Por ejemplo, si se requiere que la fuente de alimentación proporcione una gran potencia aunque falle la toma de corriente alterna durante períodos de larga duración, será más recomendable la aproximación del generador eléctrico con motor de explosión. Por el contrario, si hay disponible corriente alterna y no se requiere que el sistema siga funcionando durante los cortes de alimentación, la mejor solución será algún tipo de rectificador (los rectificadores se estudiarán en el Capítulo 3).

Una vez seleccionadas varias aproximaciones válidas, se creará al menos un posible diagrama de bloques para cada una. En la parte electrónica del sistema, los bloques componentes típicos son: amplificadores, convertidores analógico-digitales, convertidores digital-analógicos, filtros, generadores de señal, circuitos conformadores de onda, funciones lógicas, memorias digitales y fuentes de alimentación. Habrá que determinar las especificaciones para cada bloque, de manera que el sistema completo cumpla sus metas. En este punto, puede que sea posible eliminar una aproximación a la solución debido a la existencia de requisitos extremos para uno de los bloques. Al final, terminarán resultando uno o más diagramas de bloques, con especificaciones detalladas y razonables para cada bloque. Por supuesto, puede que más adelante se encuentre que alguna de estas especificaciones no es razonable y sea necesario cambiar el diagrama de bloques o seleccionar una aproximación completamente diferente.

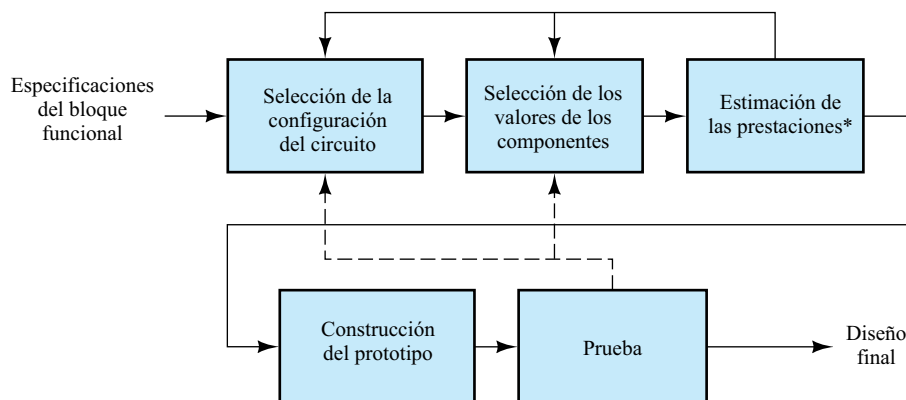
Diseño de circuitos

Los diseñadores de circuitos deben afrontar el problema de diseñar circuitos que cumplan las especificaciones de los bloques funcionales que han sido detallados durante el diseño del sistema. Por ejemplo, es posible que se necesite un amplificador con una determinada ganancia, impedancia de entrada y ancho de banda (se estudiarán los amplificadores y sus especificaciones más adelante en este capítulo). El proceso de diseño interno para cada bloque del sistema es similar al diseño del sistema completo. En la Figura 1.7 se muestra un diagrama de flujo del proceso de diseño de circuitos.

Suele ser necesario realizar un análisis matemático para desarrollar ecuaciones de diseño adecuadas para el circuito especificado; por ello, se ilustrarán técnicas de análisis para los circuitos electrónicos a lo largo del libro.

Primero se propondrá una configuración de circuito en función de la experiencia e ingenio del ingeniero de diseño. Conforme se estudie el material de este libro, aumentará la colección de configuraciones útiles de circuitos del lector, así como su capacidad de crear configuraciones nuevas. Luego se seleccionarán los valores para cada parámetro del circuito, lo cual se puede llevar a cabo sustituyendo las especificaciones por ecuaciones de diseño, utilizando la experiencia con circuitos similares o, en algunos casos, realizando estimaciones lógicas. Suele ser necesario realizar un análisis matemático para desarrollar ecuaciones de diseño adecuadas para el circuito especificado; por ello, se ilustrarán técnicas de análisis para los circuitos electrónicos a lo largo del libro.

El proceso más complicado es el de seleccionar una configuración del circuito y unos valores iniciales de los parámetros; esta complejidad aumenta a medida que lo



*Utilizando el análisis teórico, una simulación por computador, o pruebas reales con los circuitos.

Figura 1.7. Diagrama de flujo del proceso de diseño de circuitos.

hace la dificultad del diseño. Por tanto, es necesario verificar que la configuración y los valores elegidos para los componentes cumplen las especificaciones proporcionadas. Esto se puede llevar a cabo de varias maneras: mediante el análisis matemático del circuito, mediante la simulación por computadora del mismo o mediante la construcción del circuito y posterior realización de medidas.

Mediante el análisis matemático, se obtienen ecuaciones que relacionan las prestaciones de un circuito con los valores de sus componentes. Por ejemplo, es posible encontrar una fórmula para la ganancia de una configuración de amplificador particular, en función de los valores de las resistencias y los parámetros de los transistores. Luego, se pueden introducir los valores seleccionados en la fórmula para comprobar si se alcanzan las prestaciones especificadas. La aproximación teórica suele presentar la ventaja de mostrar claramente la manera de cambiar los valores de los componentes si no se cumplen las especificaciones. Por ejemplo, si la ganancia del amplificador es muy baja y el análisis muestra que la ganancia es proporcional al valor de una resistencia particular, se podrá incrementar el valor de esa resistencia.

Sin embargo, los circuitos suelen ser complejos, y el análisis teórico puede ser complicado. En ese caso, será posible simplificar el análisis (a expensas de la precisión), recurrir a la simulación por computador o, en raras ocasiones, construir un circuito real y medir las prestaciones correspondientes.

Existen programas que pueden simular circuitos integrados complejos con un mayor grado de precisión que el que es posible obtener mediante el análisis teórico. Sin embargo, la simulación por computador proporciona información numérica relativa a las prestaciones de un circuito con valores específicos de los componentes, pero no suele proporcionar expresiones algebraicas que se puedan estudiar para comprobar los parámetros que es preciso cambiar para cumplir las especificaciones. Por tanto, aunque la tendencia del sector se inclina hacia el uso de computadores en el diseño de circuitos, es recomendable familiarizarse con el análisis matemático tradicional.

Aunque la tendencia del sector se inclina hacia el uso de los computadores en el diseño de circuitos, es recomendable familiarizarse con el análisis matemático tradicional.

La construcción de un circuito y la medida de su comportamiento son la prueba definitiva para determinar las prestaciones del circuito. Sin embargo, los sistemas electrónicos se suelen implementar en forma altamente integrada, por lo que es prácticamente imposible observar su funcionamiento interno. Además, el coste y el tiempo necesarios para producir prototipos de circuitos integrados impiden una experimentación exhaustiva. Por tanto, suele ser necesario emplear el análisis matemático y la simulación por computador para verificar el funcionamiento adecuado de los diseños antes de implementarlos.

La mejor aproximación suele ser un análisis teórico simplificado que facilite la comprensión del circuito y proporcione una estimación de los parámetros del mismo. Es posible completar este proceso de estudio empleando la simulación por computador para refinar los valores del circuito. Al llevar a cabo un diseño, el tiempo es crítico y por ello se suele adoptar la aproximación que lleve al resultado deseado con el menor esfuerzo de diseño posible. Sin embargo, emplear un cierto tiempo en investigar un circuito puede ser beneficioso a largo plazo.

Una vez se ha completado un diseño y se ha comprobado, mediante el análisis teórico y la simulación por computador, que puede cumplir las especificaciones deseadas, se construirá un circuito prototipo para verificar que el diseño cumple efectivamente las especificaciones. En aquellos casos (esperemos que raros) en que falle el prototipo, es posible que se pueda resolver el problema ajustando los valores de los componentes. En otros casos, es posible que sea necesario diseñar otra configuración para el circuito. En casos más extremos, sólo será posible solucionar el problema diseñando un diagrama de bloques diferente o adoptando una aproximación básica de diseño del sistema distinta.

La principal tarea del ingeniero de diseño es producir la documentación necesaria para que otras personas puedan construir el sistema completo de manera correcta y eficaz.

La necesidad de documentación

Es muy importante producir una documentación precisa y completa durante el proceso de diseño, ya que la principal tarea del ingeniero de diseño es producir la documentación necesaria para que otras personas puedan construir el sistema completo de manera correcta y eficaz. La documentación típica consta de diagramas de circuito, diseños mecánicos, listas de componentes, procedimientos de prueba, registros de formas de ondas o medidas en varios puntos del circuito, explicaciones del funcionamiento del circuito y diagramas de cableado. Parte de la documentación, como el esquema del circuito, es estándar para todo el sector aunque otra parte sea específica de cada empresa concreta.

Los sistemas que haya que diseñar pueden ser muy complejos. A lo largo del tiempo, a los ingenieros se les pide que trabajen en varios sistemas. El trabajo en un bloque concreto de un sistema puede estar distribuido a lo largo de muchos meses, con largas interrupciones entre las diversas actividades. La memoria humana no es suficiente para garantizar un progreso eficaz por lo que es necesario guardar la información en un formato escrito o susceptible de ser leído por una máquina, de manera que esté disponible para las demás personas que trabajen en un sistema concreto, y no se confíe simplemente en la memoria.

La información se suele guardar en redes de computadores, de manera que el estado actual del diseño completo del sistema esté siempre disponible para todos los ingenieros. Esto permite asegurar la compatibilidad entre las diversas partes del sistema, y proporciona una mayor eficiencia al proceso de diseño.

1.3. CIRCUITOS INTEGRADOS

Hemos visto que los ingenieros de sistemas diseñan los diagramas de bloque de los sistemas electrónicos. Los diseñadores de circuitos seleccionan los dispositivos adecuados, y determinan cómo interconectarlos para implementar los bloques del sistema. Existen dos grupos adicionales de profesionales electrónicos que realizan contribuciones muy importantes a este tipo de sistemas. Un grupo está formado por los ingenieros y científicos que conducen la investigación básica sobre los principios de la electrónica física, y otro lo forman los ingenieros de procesos, que diseñan los procesos de fabricación para los dispositivos y los circuitos integrados.

La investigación básica de los principios físicos de los materiales y dispositivos electrónicos es la base de todo el progreso en los sistemas electrónicos. Sin la comprensión de la física relacionada con la conducción de la electricidad, no existiría la electrónica. El estudio de los principios de la electrónica física no está completo sino que continúa y se puede esperar que se produzcan más descubrimientos importantes. Por tanto, la electrónica física sigue siendo un área muy importante de investigación. Describiremos algunos de los principios básicos de la electrónica física a medida que sea necesario, pero el enfoque principal de este libro es el diseño de circuitos.

A los descubrimientos científicos en electrónica física, les ha seguido rápidamente las aplicaciones. La electrónica comenzó con la invención de un dispositivo de amplificación y conmutación conocido como triodo de vacío, creado por Lee DeForest en 1906. La tecnología de tubos de vacío llevó a la popularización de la radiodifusión en los años 20, al desarrollo de la televisión en los años 30 y a los primeros computadores electrónicos en los años 40.

En 1947, un equipo que trabajaba en Bell Laboratories bajo la dirección de William Shockley, creó el transistor de estado sólido. Se reconoció inmediatamente el tremendo potencial de este dispositivo y, desde entonces, la electrónica moderna se ha

desarrollado de una manera muy rápida. La investigación continua en el campo de la física del estado sólido permite que se produzcan los descubrimientos básicos esenciales para el avance de los sistemas electrónicos.

Transistores

Los diversos tipos de transistores son los elementos clave de los sistemas electrónicos modernos. Se construyen mediante el **dopado** de un semiconductor, como por ejemplo un cristal de silicio, introduciendo impurezas cuidadosamente seleccionadas y controladas. Determinadas impurezas producen **materiales de tipo n** , en los que la conducción se debe principalmente a los **electrones libres**. Otros tipos de impurezas producen **materiales de tipo p** , en los que la conducción se debe, en realidad, a partículas positivas llamadas **huecos**.

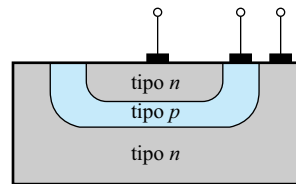


Figura 1.8. El transistor bipolar npn .

Un dispositivo electrónico de gran importancia es el **transistor bipolar** o BJT (bipolar junction transistor), que está compuesto por una serie de capas de semiconductor dopado, como se muestra en la Figura 1.8. La figura muestra un transistor npn que tiene una capa de material de tipo p entre dos capas de tipo n , aunque también es posible construir un transistor bipolar pnp .

Otro dispositivo importante es el MOSFET (**metal-oxide-semiconductor field-effect transistor**: transistor de efecto de campo de metal-óxido-semiconductor), que se muestra en la Figura 1.9. Este dispositivo contiene una **puerta** metálica (G) aislada de un **canal** de semiconductor de tipo n mediante una capa de dióxido de silicio (se pueden

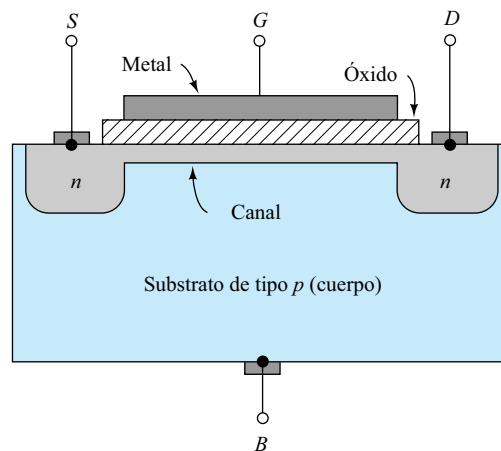


Figura 1.9. Un transistor MOS (metal-oxide-semiconductor: metal-óxido-semiconductor).

Un MOSFET puede funcionar como un interruptor que conecta y desconecta los terminales del drenador y la fuente, según la tensión aplicada a la puerta.

En la ejecución de los programas de un computador, millones de transistores MOS conmutan cada segundo.

construir dispositivos de similar utilidad empleando un canal de material de tipo p). Los terminales llamados **drenador** (D) y **fuelle** (S) están conectados a los extremos opuestos del canal.

Un MOSFET puede funcionar como un interruptor que conecta y desconecta los terminales del drenador y la fuente según la tensión aplicada a la puerta. Para determinados márgenes de la tensión aplicada, el interruptor estará abierto, y no pasará corriente entre el drenador y la fuente. Para otros valores de tensión de puerta, el interruptor estará cerrado, y la corriente pasará fácilmente entre el drenador y la fuente. Esta acción de tipo interruptor es la base de los circuitos digitales. En la ejecución de los programas de un computador, millones de transistores MOS conmutan cada segundo.

Otro modo de trabajo del MOSFET tiene lugar cuando la tensión en la puerta se encuentra entre los dos valores para los cuales el canal entre el drenador y la fuente está abierto o cerrado. En este caso, la corriente del canal podrá ser controlada con precisión por la tensión presente en la puerta. En esta región, el MOSFET puede amplificar señales analógicas. En un equipo de sonido, los transistores hacen variar rápidamente el flujo de corriente hacia los altavoces para producir la música.

De manera similar, los transistores bipolares pueden funcionar como interruptores (que son útiles en los circuitos digitales) o como fuentes controladas de corriente (que son útiles en los circuitos analógicos).

Circuitos integrados

En 1958, Jack Kilby (de Texas Instruments) y Noyce y Moore (de Fairchild Semiconductor), inventaron de manera independiente un dispositivo extremadamente importante: el circuito integrado (CI), que combina transistores bipolares, MOSFET, resistencias y condensadores, junto con todas sus interconexiones, en un circuito funcional dentro de un único chip.

A continuación, se describe brevemente y de manera simplificada la fabricación de un circuito integrado. La descripción ilustra los pasos que emplean habitualmente los ingenieros de procesos para fabricar los CI.

El proceso comienza con el refinamiento del silicio hasta un altísimo grado de pureza. Luego, se añaden impurezas seleccionadas para crear material de tipo n , y se produce un único cristal. El cristal resultante suele ser un cilindro de 8 pulgadas (200 milímetros) de diámetro. Se corta el cristal en obleas circulares de 650 a 700 μm de grosor, cada una de las cuales terminará conteniendo los circuitos integrados.

A continuación, se pule la superficie de la oblea hasta obtener una apariencia similar a la de un espejo. La superficie pulida se expone a oxígeno en un horno y se produce una capa superficial de dióxido de silicio. Luego, se recubre el óxido con una **sustancia fotosensible**. Las zonas diseñadas para convertirse en las regiones de tipo p de los transistores son expuestas a la luz a través de una **máscara**, como se ilustra en la Figura 1.10. Luego se elimina por medios químicos la sustancia fotosensible que ha quedado expuesta y el dióxido de silicio, quedando expuesta la oblea de silicio. Este subproceso, denominado fotolitografía (ilustrado en la Figura 1.11), abre una serie de ventanas en el dióxido de silicio sobre las regiones que se convertirán en el material de tipo p . El proceso de **fotolitografía** se repite varias veces en la fabricación de dispositivos electrónicos.

El proceso de fotolitografía se repite varias veces en la fabricación de dispositivos electrónicos.

Después de la fotolitografía, se expone la oblea a gases que contienen las impurezas adecuadas, dentro de un horno de difusión. Estas impurezas en forma de átomos se difunden en las regiones expuestas de la oblea, transformándola de tipo n a tipo p . El dióxido de silicio actúa como una barrera para los átomos de las impurezas, de manera

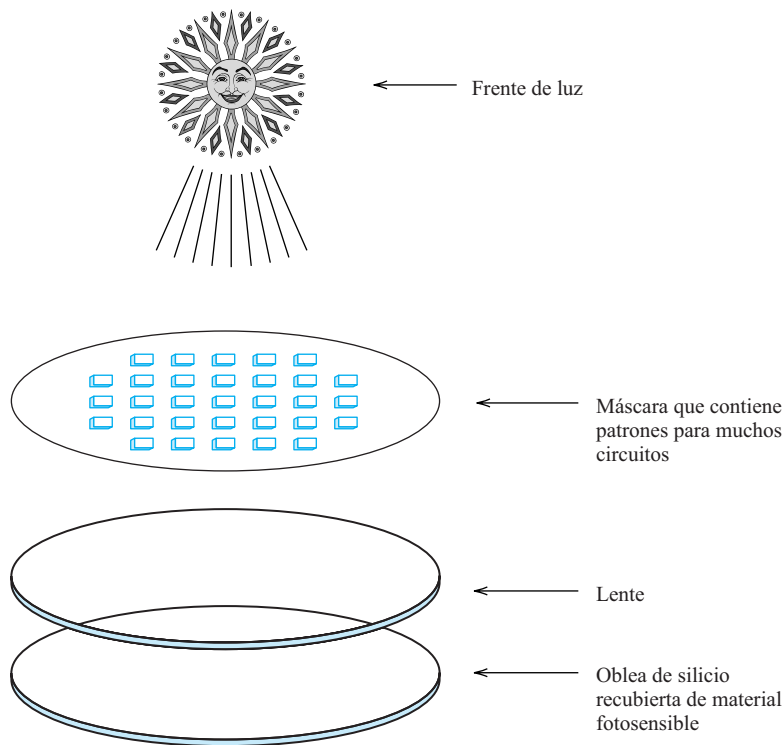


Figura 1.10. En la fotolitografía, se expone la oblea recubierta de material fotosensible a un patrón de luz que define las regiones que se convertirán en elementos específicos de los componentes del circuito.

que las otras regiones de la superficie no se ven modificadas. Es posible controlar la profundidad de la región de tipo p regulando el tiempo y la temperatura en el horno de difusión. A continuación, se elimina la barrera de dióxido de silicio. El resultado es una oblea de material de tipo n con regiones de tipo p , como se muestra en la Figura 1.12.

Luego se repiten la oxidación de la superficie, la aplicación del material fotosensible, la exposición a través de una máscara, el revelado y la eliminación del dióxido de silicio, para crear una capa de dióxido de silicio con ventanas en las regiones adecuadas, como se muestra en la Figura 1.13. El procesamiento con impurezas adecuadas en un horno de difusión cambia las regiones expuestas de la oblea a material de tipo n . Esto produce un gran número de dispositivos en cada oblea, como se ilustra en la Figura 1.14.

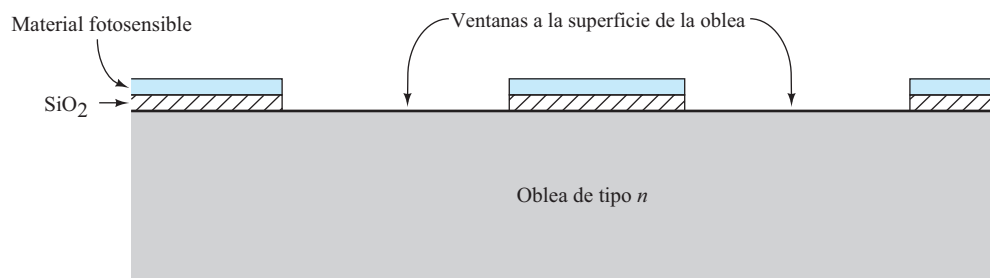


Figura 1.11. La fotolitografía expone regiones seleccionadas de la oblea de silicio.

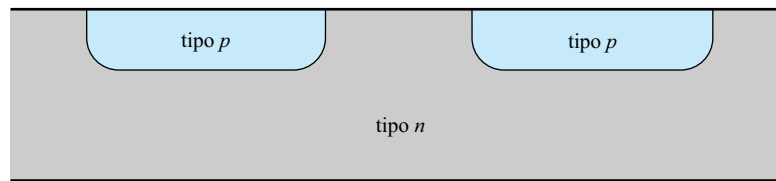


Figura 1.12. Se han cambiado regiones seleccionadas de la oblea a material de tipo p mediante su exposición a impurezas en un horno de difusión.

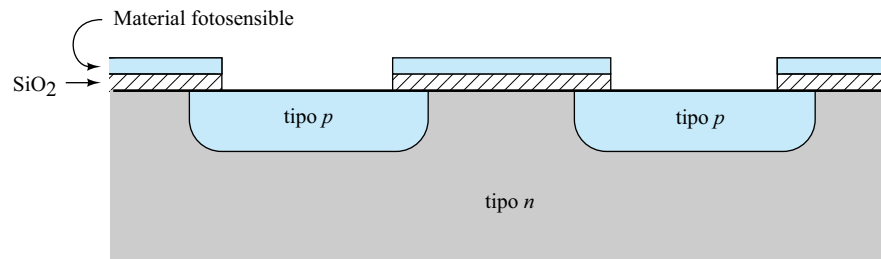


Figura 1.13. La fotolitografía expone regiones para la siguiente difusión.

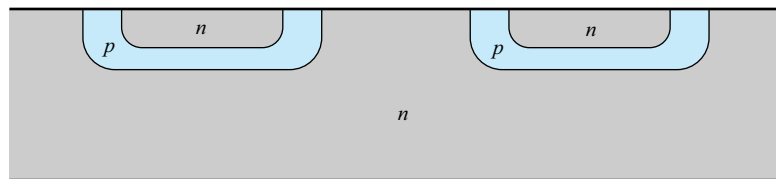


Figura 1.14. Ahora la oblea puede contener miles de transistores como éstos.

Se utilizan máscaras y procesos de fotolitografía adicionales para depositar regiones de puertas, aislamientos de dióxido de silicio e interconexiones metálicas, en la superficie de la oblea. Un proceso BiCMOS moderno, capaz de producir tanto transistores bipolares como MOS, puede contener 16 máscaras y un total de 70 pasos de procesamiento. La oblea contendrá centenares o miles de circuitos integrados completos.

Luego se corta la oblea para separar los CI individuales. Por último se conectan los terminales y se empaquetan y prueban los chips. Éste puede ser el paso más costoso del proceso. Los demás pasos también son costosos, pero como se procesan conjuntamente muchas obleas, y cada una de ellas contiene muchos CI, el coste es pequeño para cada circuito. El empaquetado y las pruebas se llevan a cabo individualmente y no se benefician del ahorro del paralelismo a gran escala. Además, las interconexiones entre los paquetes son los puntos menos fiables de un sistema. Estas dos razones hacen que los diseñadores de circuitos tiendan a integrar los sistemas utilizando el menor número posible de circuitos integrados.

El proceso de fabricación de circuitos integrados se ha descrito de manera simplificada. Sin embargo, son evidentes varios puntos importantes:

1. Los CI se componen de dispositivos construidos difundiendo impurezas en obleas semiconductoras, y depositando materiales tales como interconexiones metálicas en su superficie.
2. Se pueden construir muchos CI simultáneamente en un lote de obleas.

Los diseñadores de circuitos tienen buenas razones para integrar los sistemas utilizando el menor número posible de circuitos integrados.

3. Cuando el proceso está muy optimizado para un diseño de CI determinado, el coste de cada CI es casi independiente de su complejidad, dentro de los límites prácticos.

A principios de los años 60, los CI contenían alrededor de 100 dispositivos, y los elementos más pequeños tenían un tamaño de unos 25 micrómetros (μm). Como es posible reducir considerablemente el coste de los sistemas electrónicos complejos utilizando circuitos integrados más complejos, los ingenieros de procesos han trabajado de manera diligente para aumentar las dimensiones prácticas de los chips y reducir el tamaño de los dispositivos. Actualmente, los CI más avanzados contienen más de 10 millones de dispositivos, y elementos de hasta $0,25 \mu\text{m}$ (un pelo humano mide alrededor de $25 \mu\text{m}$ de diámetro). Se espera que continúe la tendencia a crear dispositivos cada vez más pequeños. Además del incremento en el número de dispositivos, la reducción del tamaño de los elementos da como resultado unos circuitos digitales de mayores prestaciones (es decir, más rápidos). Por tanto, cabe esperar avances aún mayores en el campo de la electrónica.

Un micrómetro, también denominado micra, es igual a 10^{-6} metros.

Estos avances resultarán del trabajo en equipo de los científicos dedicados a la electrónica física, de los ingenieros de procesos, de los diseñadores de circuitos y de los diseñadores de sistemas. Aunque en este libro se estudiará principalmente el diseño de circuitos, también se proporciona información de referencia que resultará de utilidad para todos los ingenieros de la industria electrónica.

1.4. CONCEPTOS BÁSICOS SOBRE LOS AMPLIFICADORES

Uno de los bloques funcionales más importantes de los sistemas electrónicos es el amplificador. En lo que resta de este capítulo se introducirán algunas características externas de los amplificadores. El diseño interno de los amplificadores se estudiará en capítulos posteriores.

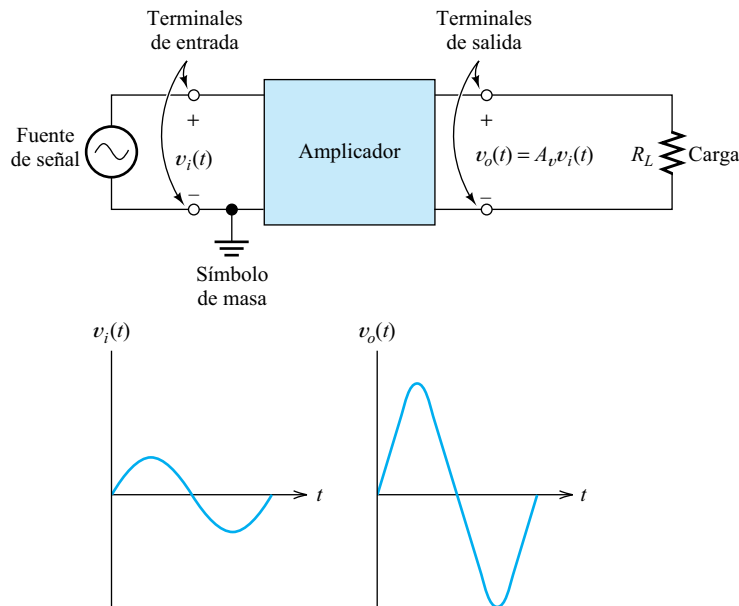


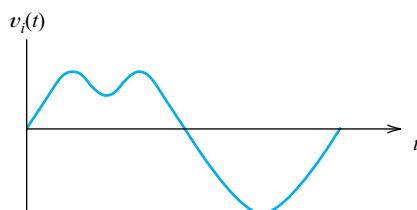
Figura 1.15. Amplificador electrónico.

Es probable que el lector ya esté familiarizado con el concepto de la amplificación. Idealmente, un amplificador de tensión produce una señal de salida con la misma forma de onda que la señal de entrada, pero con mayor amplitud. El concepto se ilustra en la Figura 1.15. La fuente de señal produce una señal $v_i(t)$, que se aplica a los terminales de entrada del amplificador, el cual genera una señal de salida

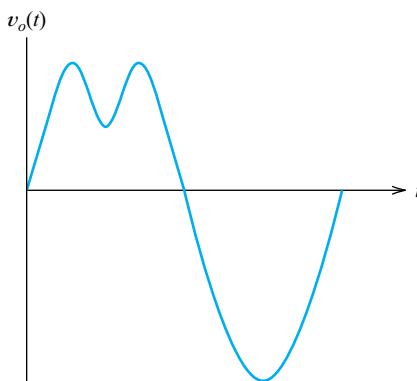
$$v_o(t) = A_v v_i(t) \quad (1.2)$$

La tensión de salida es igual a la tensión de entrada multiplicada por la ganancia de tensión.

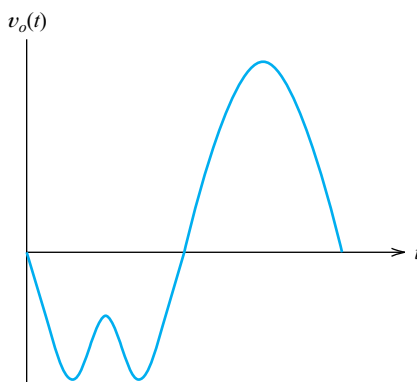
a través de una **resistencia de carga** R_L conectada a los terminales de salida. La constante A_v es la **ganancia de tensión** del amplificador. La magnitud de la ganancia de



(a) Forma de onda de entrada



(b) Forma de onda de salida de un amplificador no inversor



(c) Forma de onda de salida de un amplificador inversor

Figura 1.16. Forma de onda de entrada y sus correspondientes formas de onda de salida.

tensión suele ser mucho mayor que la unidad, pero se comprobará más adelante que se puede producir una amplificación útil aunque A_v sea menor que la unidad en cuanto a magnitud.

Un ejemplo de una fuente de señal es un micrófono, que puede producir una señal de 1 mV de pico al hablar a través de él. Se puede utilizar esta pequeña señal como entrada de un amplificador con una ganancia de tensión de 10.000, para producir una señal de salida con un valor de pico de 10 V. Si se aplica esta tensión mayor de salida a un altavoz, se obtendrá una versión de mayor intensidad del sonido que entra en el micrófono.

A veces, A_v es un número negativo, por lo que la tensión de salida será una versión invertida de la entrada, y el amplificador se denominará **amplificador inversor**. Por el contrario, si A_v es un número positivo, el amplificador se denominará **amplificador no inversor**. En la Figura 1.16 se muestra una forma de onda de entrada típica, y las correspondientes formas de onda de salida, para un amplificador no inversor y para un amplificador inversor.

En las señales de sonido monoaural no influye si el amplificador es inversor o no inversor ya que los sonidos producidos por el altavoz se perciben de la misma manera en los dos casos. Sin embargo, en un sistema estéreo, es vital que los amplificadores sean del mismo tipo para los canales izquierdo y derecho (es decir, ambos inversores, o ambos no inversores), de manera que las señales aplicadas a los dos altavoces tengan la relación de fase adecuada. Si se invierten señales de vídeo, resultará una imagen en negativo, con el color negro y el blanco intercambiados, de manera que es importante conocer si los amplificadores de vídeo son inversores o no inversores.

Si A_v es un número positivo, el amplificador se denominará amplificador no inversor y, si es negativo, el amplificador se denominará amplificador inversor.

Si se invierten señales en vídeo, resultará una imagen en negativo, con el color negro y el blanco intercambiados.

El terminal de masa

A menudo, uno de los terminales de entrada del amplificador y uno de los terminales de salida se conectan a una referencia común. El símbolo de masa se muestra en la Figura 1.15. Los CI se suelen montar en tarjetas de circuito impreso multicapa que contienen una capa de metal llamada plano de masa. Esta masa común sirve como camino de retorno para la corriente de las señales y, como veremos más adelante, también para la alimentación de corriente continua de los circuitos electrónicos.

EJERCICIO

1.1. Un amplificador particular no inversor presenta una ganancia de tensión de 50. La tensión de entrada es $v_i(t) = 0,1 \text{ sen}(2000\pi t)$. (a) Hallar la expresión de la tensión de salida $v_o(t)$. (b) Repetir (a) para un amplificador inversor.

Respuesta (a) $v_o(t) = 5 \text{ sen}(2000\pi t)$; (b) $v_o(t) = -5 \text{ sen}(2000\pi t)$.

El modelo de amplificador de tensión

Es posible modelar la amplificación utilizando una fuente controlada como se ilustra en la Figura 1.17. Como los amplificadores reales extraen algo de corriente de la fuente de señal, un modelo realista de un amplificador debe incluir una resistencia R_i entre los terminales de entrada. Además, se deberá incluir una resistencia R_o en serie con los

Es posible modelar la amplificación utilizando una fuente controlada.

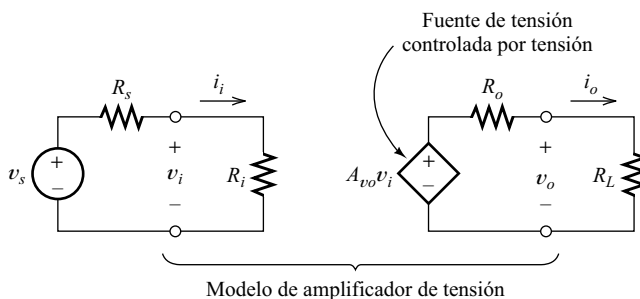


Figura 1.17. Modelo de un amplificador electrónico, que incluye una resistencia de entrada R_i y una resistencia de salida R_o .

terminales de salida, para tener en cuenta que la tensión de salida de un amplificador real se reduce cuando fluye corriente de carga. El modelo completo de amplificador que se muestra en la Figura 1.17 se denomina **modelo de amplificador de tensión**. Más adelante veremos que es posible utilizar otros modelos de amplificadores.

La **resistencia de entrada** R_i de un amplificador es la resistencia equivalente en bornes de los terminales de entrada. Más adelante veremos que los circuitos de entrada pueden incluir efectos capacitivos o inductivos, y haremos referencia a la **impedancia de entrada**, que puede ser función de la frecuencia. Por ejemplo, los amplificadores de entrada de los osciloscopios típicos presentan una impedancia de entrada que consiste en una resistencia de $1\text{ M}\Omega$ en paralelo con un condensador de 47 pF . En este capítulo, se asumirá que la impedancia de entrada es resistiva pura, si no se indica lo contrario.

La resistencia R_o en serie con los terminales de salida, se conoce como **resistencia de salida**. Los amplificadores reales no pueden proporcionar una tensión fija para resistencia de carga. La tensión de salida disminuye al disminuir la resistencia de carga R_L , y la resistencia de salida influye en esta reducción. Cuando la carga consume corriente, se produce una caída de tensión en la resistencia de salida, y se reduce la tensión de salida.

La fuente de tensión controlada por tensión modela las propiedades de amplificación del amplificador. La tensión producida por esta fuente es sencillamente una constante A_{vo} multiplicada por la tensión de entrada v_i . Si la carga es un circuito abierto, no existe caída en la resistencia de salida, y $v_o = A_{vo}v_i$. Por este motivo, A_{vo} se denomina **ganancia de tensión en circuito abierto**.

En resumen, el modelo de amplificador de tensión incluye la impedancia de entrada, la impedancia de salida, y la ganancia de tensión en circuito abierto en un circuito equivalente para el amplificador.

Ganancia de corriente

La corriente de entrada i_i es la corriente enviada a los terminales de entrada del amplificador, y la corriente de salida i_o es la corriente que atraviesa la carga, como se muestra en la Figura 1.17. La **ganancia de corriente** A_i de un amplificador es la relación entre la corriente de salida y la corriente de entrada:

$$A_i = \frac{i_o}{i_i} \quad (1.3)$$

La **resistencia de entrada** R_i de un amplificador es la resistencia equivalente en bornes de los terminales de entrada.

La resistencia de salida es la resistencia de Thévenin en bornes de los terminales de salida de un amplificador.

La ganancia de tensión en circuito abierto es la relación entre la amplitud de salida y la amplitud de entrada con los terminales de salida en circuito abierto.

Se puede expresar la corriente de entrada como la tensión de entrada dividida por la resistencia de entrada, y la corriente de salida como la tensión de salida dividida por la resistencia de carga. Por tanto, es posible expresar la ganancia de corriente en función de la ganancia de tensión y las resistencias, de la siguiente manera

$$A_i = \frac{i_o}{i_i} = \frac{v_o/R_L}{v_i/R_i} = A_v \frac{R_i}{R_L} \quad (1.4)$$

Fórmula para la ganancia de corriente en función de la ganancia de tensión y las resistencias.

siendo

$$A_v = \frac{v_o}{v_i}$$

la ganancia de tensión con la resistencia de carga conectada. A_v es menor en magnitud que la ganancia de tensión en circuito abierto (A_{vo}) debido a la caída de tensión en la resistencia de salida.

Ganancia de potencia

La potencia que entrega la fuente de señal a los terminales de entrada se denomina potencia de entrada (P_i), y la potencia que transmite el amplificador a la carga es la potencia de salida (P_o). La **ganancia de potencia** (G) de un amplificador es la relación entre la potencia de salida y la potencia de entrada:

$$G = \frac{P_o}{P_i} \quad (1.5)$$

Se asume que la impedancia de entrada y la carga son resistivas puras y, por tanto, la potencia media en bornes de cada conjunto de terminales es sencillamente el producto de la corriente eficaz por la tensión eficaz. Por tanto, es posible escribir

$$G = \frac{P_o}{P_i} = \frac{V_o I_o}{V_i I_i} = A_v A_i = (A_v)^2 \frac{R_i}{R_L} \quad (1.6)$$

Fórmula de la ganancia de potencia en función de la ganancia de tensión y las resistencias.

Se utilizan símbolos en mayúsculas, como V_o e I_o para los valores eficaces de tensiones y corrientes, y símbolos en minúsculas, como v_o e i_o , para los valores instantáneos. Por supuesto, como se ha asumido hasta ahora que la salida instantánea es una constante multiplicada por la entrada instantánea, la relación entre las tensiones eficaces es la misma que la de las tensiones instantáneas, y ambas relaciones son iguales a la ganancia de tensión del amplificador.

Ejemplo 1.1. Utilización del modelo de amplificador de tensión

Se conecta una fuente, con una tensión eficaz interna de $V_s = 1$ mV y una resistencia interna $R_s = 1$ M Ω , a los terminales de entrada de un amplificador con una ganancia de tensión en circuito abierto de $A_{vo} = 10^4$, una resistencia de entrada $R_i = 2$ M Ω , y una resistencia de salida $R_o = 2$ Ω . La resistencia de carga es $R_L = 8$ Ω . Calcular las ganancias de tensión $A_{vs} = V_o/V_s$ y $A_v = V_o/V_i$. Calcular también la ganancia de corriente y la ganancia de potencia.

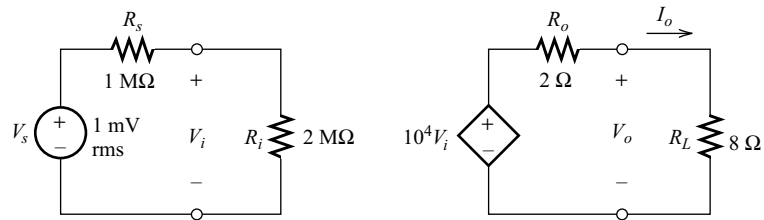


Figura 1.18. Fuente, modelo de amplificador y carga para el Ejemplo 1.1.

Solución: En la Figura 1.18 se muestra un modelo de la fuente, el amplificador y la carga. Se puede aplicar el principio del divisor de tensión al circuito de entrada de la siguiente manera

$$V_i = \frac{R_i}{R_i + R_s} V_s = 0,667 \text{ mV rms}$$

La tensión producida por la fuente controlada por tensión viene dada por

$$A_{vo} V_i = 10^4 V_i = 6,67 \text{ V rms}$$

A continuación, es posible calcular la tensión de salida utilizando el principio del divisor de tensión de la siguiente manera

$$V_o = A_{vo} V_i \frac{R_L}{R_L + R_o} = 5,33 \text{ V rms}$$

Ahora es posible calcular las ganancias de tensión:

$$A_v = \frac{V_o}{V_i} = A_{vo} \frac{R_L}{R_L + R_o} = 8.000$$

y

$$A_{vs} = \frac{V_o}{V_s} = A_{vo} \frac{R_i}{R_i + R_s} \frac{R_L}{R_L + R_o} = 5.333$$

Utilizando las Ecuaciones (1.4) y (1.6) se observa que la ganancia de corriente y la ganancia de potencia son

$$A_i = A_v \frac{R_i}{R_L} = 2 \times 10^9$$

y

$$G = A_v A_i = 16 \times 10^{12}$$

La ganancia de corriente es muy grande porque la alta resistencia de entrada sólo permite el flujo de una pequeña cantidad de corriente de entrada, mientras que la relativamente pequeña resistencia de carga permite que la corriente de salida sea relativamente grande.

□

Efecto de la carga

En el Ejemplo 1.1 hemos observado que no aparece toda la tensión interna de la fuente en los terminales de entrada del amplificador. Esto se debe a que la resistencia finita de entrada del amplificador permite el flujo de corriente a través de los terminales de entrada, y se produce una caída de tensión en la resistencia interna (R_s) de la fuente. De manera similar, no aparece toda la tensión producida por la fuente controlada en la carga. Estas reducciones en la tensión es el efecto de la carga. Las ganancias de tensión (A_v o A_{vs}) que se pueden conseguir son menores que la ganancia interna (A_{vo}) del amplificador, debido al efecto de la carga.

El efecto de la carga reduce la ganancia de un amplificador.

EJERCICIO

1.2. Un amplificador presenta una resistencia de entrada de 2.000Ω , una resistencia de salida de 25Ω , y una ganancia de tensión en circuito abierto de 500. La fuente presenta una tensión interna de $V_s = 20 \text{ mV}$, y una resistencia de $R_s = 500 \Omega$. La resistencia de carga es $R_L = 75 \Omega$. Calcular las ganancias de tensión $A_v = V_o/V_i$ y $A_{vs} = V_o/V_s$. Calcular la ganancia de corriente y la ganancia de potencia.

Respuesta $A_v = 375$, $A_{vs} = 300$, $A_i = 10^4$, $G = 3,75 \times 10^6$.

EJERCICIO

1.3. Si se pudiera cambiar la resistencia de carga del Ejercicio 1.2, ¿qué valor de la resistencia de carga daría máxima la ganancia de potencia? ¿Cuál es la ganancia de potencia para esta resistencia de carga?

Respuesta $R_L = 25 \Omega$, $G = 5 \times 10^6$.

1.5. AMPLIFICADORES EN CASCADA

A veces se conecta la salida de un amplificador a la entrada de otro, como se muestra en la Figura 1.19. Esto se denomina **conexión en cascada** de los amplificadores. La ganancia de tensión total de la conexión en cascada viene dada por

$$A_v = \frac{v_{o2}}{v_{i1}}$$

Multiplicando y dividiendo por v_{o1} , se obtiene la siguiente ecuación

$$A_v = \frac{v_{o1}}{v_{i1}} \times \frac{v_{o2}}{v_{o1}}$$

Observando la Figura 1.19, se comprueba que $v_{i2} = v_{o1}$. Por tanto, se puede escribir

$$A_v = \frac{v_{o1}}{v_{i1}} \times \frac{v_{o2}}{v_{i2}}$$

En una conexión en cascada, se conecta la salida de un amplificador a la entrada de otro amplificador.

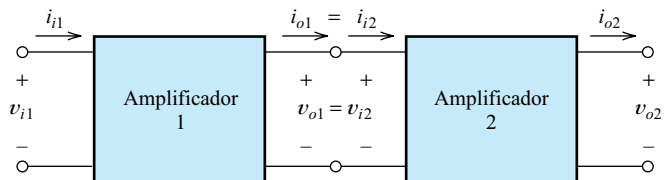


Figura 1.19. Conexión en cascada de dos amplificadores.

Sin embargo, $A_{v1} = v_{o1}/v_{i1}$ es la ganancia de la primera etapa, y $A_{v2} = v_{o2}/v_{i2}$ es la ganancia de la segunda etapa, de manera que se obtiene

$$A_v = A_{v1}A_{v2} \tag{1.7}$$

La ganancia total de tensión de una serie de etapas de amplificación en cascada es el producto de las ganancias de tensión de las etapas individuales.

Por tanto, la ganancia total de tensión de una serie de etapas de amplificación en cascada es el producto de las ganancias de tensión de las etapas individuales (por supuesto, es necesario incluir el efecto de la carga en el cálculo de la ganancia de cada etapa; la resistencia de entrada de la segunda etapa carga a la primera etapa).

De manera similar, la ganancia total de corriente de una conexión de amplificadores en cascada es el producto de las ganancias de corriente de las etapas individuales. Consecuentemente, la ganancia total de potencia es el producto de las ganancias de potencia individuales.

Ejemplo 1.2. Análisis de un amplificador en cascada

Considerando la conexión en cascada de dos amplificadores que se muestra en la Figura 1.20, calcular la ganancia de corriente, la ganancia de tensión y la ganancia de potencia de cada etapa y de la conexión completa en cascada.

Solución: Considerando la carga debida a la resistencia de entrada de la segunda etapa, se observa que la ganancia de tensión de la primera etapa es

$$A_{v1} = A_{vo1} \frac{R_{i2}}{R_{i2} + R_{o1}} = 150$$

donde se ha utilizado el dato $A_{vo1} = 200$, indicado en la Figura 1.20. De manera similar,

$$A_{v2} = A_{vo2} \frac{R_L}{R_L + R_{o2}} = 50$$

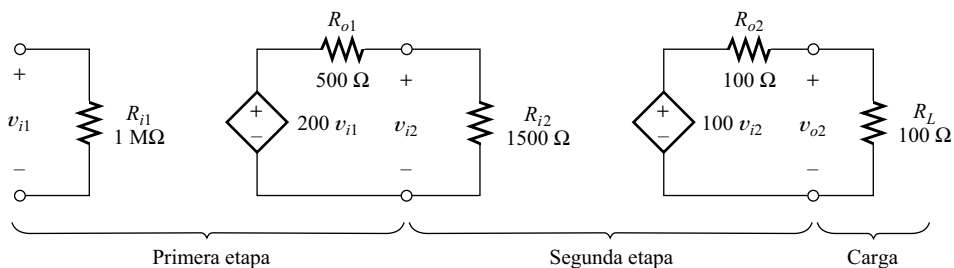


Figura 1.20. Amplificadores en cascada del Ejemplo 1.2.

La ganancia total de tensión es:

$$A_v = A_{v1}A_{v2} = 7.500$$

Como R_{i2} es la resistencia de carga de la primera etapa, es posible calcular la ganancia de corriente de la primera etapa utilizando la Ecuación (1.4):

$$A_{i1} = A_{v1} \frac{R_{i1}}{R_{i2}} = 10^5$$

De manera similar, es posible calcular la ganancia de corriente de la segunda etapa

$$A_{i2} = A_{v2} \frac{R_{i2}}{R_L} = 750$$

La ganancia total de corriente es

$$A_i = A_{i1}A_{i2} = 75 \times 10^6$$

Ahora es posible calcular las ganancias de potencia de la siguiente manera

$$G_1 = A_{v1}A_{i1} = 1,5 \times 10^7$$

$$G_2 = A_{v2}A_{i2} = 3,75 \times 10^4$$

y

$$G = G_1G_2 = 5,625 \times 10^{11}$$

□

Modelos simplificados de las etapas de amplificadores en cascada

A veces se deseará encontrar un modelo simplificado de un amplificador en cascada. La resistencia de entrada del conjunto es la resistencia de entrada de la primera etapa, y su resistencia de salida es la resistencia de salida de la última etapa. La ganancia de tensión en circuito abierto del conjunto se calcula con una carga en circuito abierto en la última etapa. Sin embargo, es preciso considerar el efecto de la carga de cada etapa sobre la anterior. Una vez calculada la ganancia de tensión en circuito abierto de la conexión completa en cascada, es posible dibujar un modelo simplificado.

Ejemplo 1.3. Determinación del modelo general para un amplificador en cascada

Calcular el modelo general simplificado para la conexión en cascada de la Figura 1.20.

Para calcular el modelo amplificador de tensión de un amplificador, es preciso determinar la ganancia de tensión en circuito abierto, la impedancia de entrada y la impedancia de salida.

Solución: La ganancia de tensión de la primera etapa, teniendo en cuenta la carga de la segunda etapa, es

$$A_{v1} = A_{vo1} \frac{R_{i2}}{R_{i2} + R_{o1}} = 150$$

Con una carga en circuito abierto, la ganancia de la segunda etapa es

$$A_{v2} = A_{vo2} = 100$$

La ganancia total en circuito abierto es

$$A_{vo} = A_{v1} A_{v2} = 15 \times 10^3$$

La resistencia de entrada del amplificador en cascada es

$$R_i = R_{i1} = 1 \text{ M}\Omega$$

y la resistencia de salida es

$$R_o = R_{o2} = 100 \text{ }\Omega$$

El modelo simplificado para el circuito en cascada se muestra en la Figura 1.21.

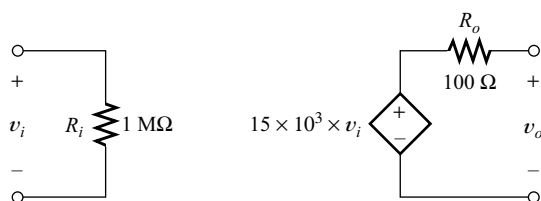


Figura 1.21. Modelo simplificado de los amplificadores en cascada de la Figura 1.20. Consulte el Ejemplo 1.3.

□

EJERCICIO

1.4. Se conectan en cascada tres amplificadores con las siguientes características.

1. Amplificador 1: $A_{vo1} = 10$, $R_{i1} = 1 \text{ k}\Omega$, $R_{o1} = 100 \text{ }\Omega$
2. Amplificador 2: $A_{vo2} = 20$, $R_{i2} = 2 \text{ k}\Omega$, $R_{o2} = 200 \text{ }\Omega$
3. Amplificador 3: $A_{vo3} = 30$, $R_{i3} = 3 \text{ k}\Omega$, $R_{o3} = 300 \text{ }\Omega$

Calcular los parámetros del modelo simplificado del amplificador en cascada, suponiendo que los amplificadores estén conectados en el orden 1, 2, 3.

Respuesta $R_i = 1 \text{ k}\Omega$, $R_o = 300 \text{ }\Omega$, $A_{vo} = 5.357$.

EJERCICIO

1.5. Repetir el Ejercicio 1.4 si se cambia el orden de los amplificadores a 3, 2, 1.

Respuesta $R_i = 3 \text{ k}\Omega$, $R_o = 100 \Omega$, $A_{vo} = 4.348$.

1.6. FUENTES DE ALIMENTACIÓN Y RENDIMIENTO

Una **fente de alimentación** proporciona potencia a los circuitos internos de los amplificadores. La fuente de alimentación suele proporcionar corriente de varias tensiones continuas al amplificador. En la Figura 1.22 se ilustra una posible configuración. La potencia media proporcionada al amplificador por cada fuente de tensión es el producto de la corriente media y la tensión. La potencia total proporcionada es la suma de las potencias proporcionadas por cada fuente. Por ejemplo, la potencia media total proporcionada al amplificador de la Figura 1.22 es

$$P_s = V_{AA}I_A + V_{BB}I_B \tag{1.8}$$

Se ha supuesto que las direcciones de la corriente para las tensiones de alimentación son tales que ambas fuentes entregan potencia al amplificador. En algunas ocasiones, parte de la potencia proporcionada por una tensión de alimentación es devuelta a otra fuente. Unas veces, sólo se dispondrá de una única tensión de alimentación y otras veces existirán varias, de manera que el número de términos en un cálculo de la potencia proporcionada, como el reflejado en la Ecuación (1.8), es variable. Es habitual utilizar símbolos en mayúsculas con subíndices repetidos en mayúsculas, como por ejemplo V_{CC} , para las tensiones de alimentación de corriente continua en los circuitos electrónicos.

Es habitual utilizar símbolos en mayúsculas con subíndices repetidos en mayúsculas, como por ejemplo V_{CC} , para las tensiones de alimentación de corriente continua en los circuitos electrónicos.

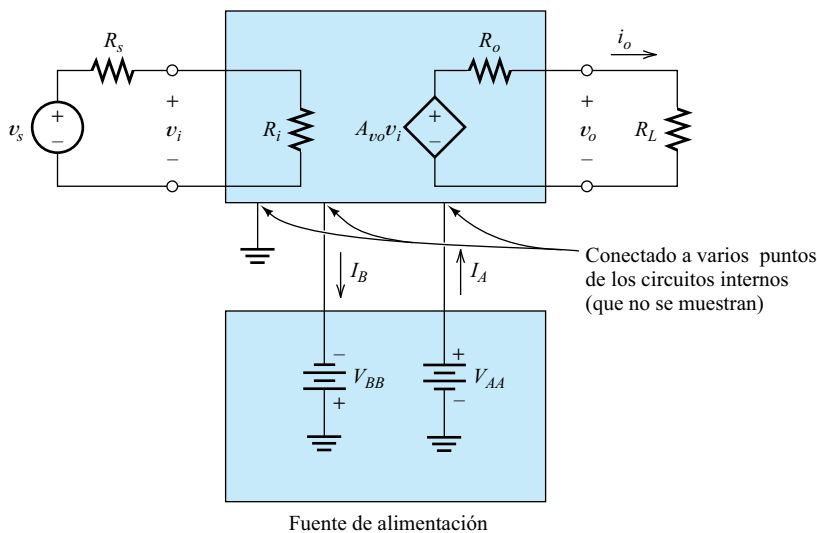


Figura 1.22. La fuente de alimentación proporciona potencia al amplificador a partir de varias fuentes de tensión constantes.

La disipación de potencia es la potencia que se convierte en calor dentro del amplificador.

Hemos visto que la ganancia de potencia de los amplificadores típicos puede ser muy grande. Por tanto, la potencia de salida proporcionada a la carga es mucho mayor que la potencia extraída de la fuente de señal. Esta potencia adicional se obtiene de la fuente de alimentación. Además, parte de la potencia extraída de la fuente de alimentación **se disipa** como calor en los circuitos internos del amplificador. Esta disipación es un efecto no deseado que se intenta minimizar al diseñar los circuitos internos de un amplificador.

La suma de la potencia P_i que entra en el amplificador procedente de la fuente de señal, y la potencia P_s extraída de la fuente de alimentación, debe ser igual a la suma de la potencia de salida P_o y la potencia disipada P_d . Es decir,

$$P_i + P_s = P_o + P_d \quad (1.9)$$

Ecuación fundamental que relaciona las potencias en un amplificador.

Esto se ilustra en la Figura 1.23. Habitualmente, la potencia de entrada P_i de la fuente de señal es insignificante en comparación con los otros términos de esta ecuación.

En resumen, es posible considerar un amplificador como un sistema que obtiene potencia de la fuente de alimentación de corriente continua y convierte parte de esta potencia en potencia de la señal de salida. Por ejemplo, un equipo de música estéreo convierte parte de la potencia proporcionada por la fuente de alimentación en potencia de señal, que finalmente se convierte en sonido en los altavoces.

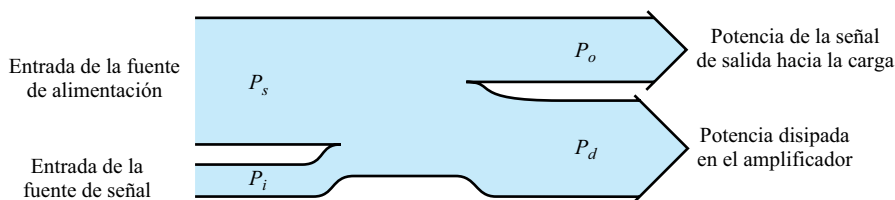


Figura 1.23. Ilustración del flujo de potencia.

Rendimiento

La **eficiencia** η de un amplificador es el porcentaje de la potencia entregada que se convierte en potencia de salida:

$$\eta = \frac{P_o}{P_s} \times 100\% \quad (1.10)$$

Ecuación fundamental que define el rendimiento de un amplificador.

Ejemplo 1.4. Determinación del rendimiento de un amplificador

Calcular la potencia de entrada, la potencia de salida, la potencia proporcionada por la fuente y la potencia disipada, en el amplificador que se muestra en la Figura 1.24. Calcular también su rendimiento.

Solución: La potencia media de señal proporcionada al amplificador viene dada por

$$P_i = \frac{V_i^2}{R_i} = 10^{-11} W = 10 \text{ pW}$$

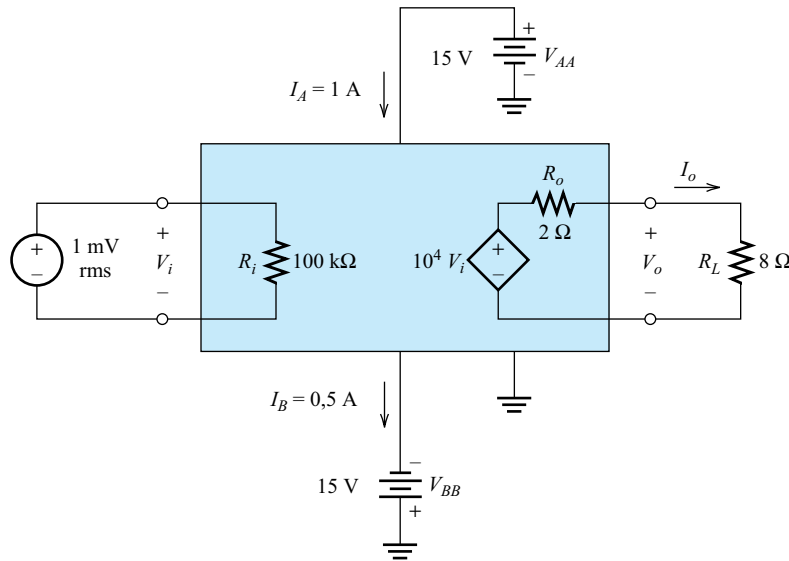


Figura 1.24. Amplificador del Ejemplo 1.4.

(1 pW = 1 picovatio = 10^{-12} W). La tensión de salida es

$$V_o = A_{vo} V_i \frac{R_L}{R_L + R_o} = 8 \text{ V rms}$$

La potencia media de salida es

$$P_o = \frac{V_o^2}{R_L} = 8 \text{ W}$$

La potencia proporcionada por la alimentación viene dada por

$$P_s = V_{AA} I_A + V_{BB} I_B = 15 + 7,5 = 22,5 \text{ W}$$

Como suele ser habitual, la potencia de la señal de entrada es insignificante en comparación con las potencias de salida y de alimentación. La potencia disipada en forma de calor en el amplificador es

$$P_d = P_s + P_i - P_o = 14,5 \text{ W}$$

y el rendimiento del amplificador es

$$\eta = \frac{P_o}{P_s} = 35,6 \%$$

Estos valores son los típicos de un canal de un amplificador estéreo con salida de alta intensidad.



EJERCICIO

1.6. Una fuente de 15 V suministra 1,5 A a un determinado amplificador. La potencia de la señal de salida es de 2,5 W, y la potencia de la señal de entrada es de 0,5 W. Calcular la potencia disipada en el amplificador y su rendimiento.

Respuesta $P_d = 20,5 \text{ W}$, $\eta = 11,1 \%$.

1.7. NOTACIÓN EN DECIBELIOS

La ganancia de potencia se suele expresar en **decibelios** (dB) de la siguiente manera

$$G_{\text{dB}} = 10 \log G \quad (1.11)$$

Ecuación fundamental para la conversión de la ganancia de potencia a decibelios.

donde G es la ganancia de potencia y el logaritmo se calcula con base 10. Por tanto, una ganancia de potencia $G = 100$ equivale a 20 dB, una ganancia unidad es igual a 0 dB, etc. Un atenuador, en el que la potencia de salida es menor que la potencia de entrada, presenta una ganancia en decibelios negativa.

La ganancia total en los amplificadores en cascada es el producto de las ganancias de potencia de los amplificadores individuales. Cuando las ganancias se expresan en decibelios, se suman las ganancias de las etapas en cascada, debido a las propiedades de los logaritmos. Para ilustrar este punto, se utilizará

$$G = G_1 G_2 \quad (1.12)$$

Expresado en decibelios, esto se convierte en

$$G_{\text{dB}} = 10 \log(G) = 10 \log(G_1 G_2)$$

que se puede escribir como

$$G_{\text{dB}} = 10 \log(G_1) + 10 \log(G_2)$$

Cuando las ganancias se expresan en decibelios, se suman las ganancias de las etapas en cascada.

Por último, se obtiene

$$G_{\text{dB}} = G_{1 \text{ dB}} + G_{2 \text{ dB}} \quad (1.13)$$

Se puede calcular la ganancia de potencia a partir de la ganancia de tensión, la resistencia de entrada y la resistencia de salida, utilizando la Ecuación (1.6), que se repite aquí por conveniencia:

$$G = A_v^2 \frac{R_i}{R_L}$$

Si se convierte esta expresión a decibelios se obtiene

$$G_{\text{dB}} = 10 \log A_v^2 + 10 \log R_i - 10 \log R_L$$

que se puede escribir como

$$G_{\text{dB}} = 20 \log |A_v| + 10 \log R_i - 10 \log R_L \quad (1.14)$$

Expresión de las ganancias de tensión y corriente en decibelios

Quizás debido a la Ecuación (1.14), para convertir la ganancia de tensión a decibelios se utiliza la fórmula

$$A_{v \text{ dB}} = 20 \log |A_v| \quad (1.15)$$

Por tanto, una ganancia de tensión de 10 se traduce en 20 dB, 100 se traduce en 40 dB, 0,1 equivale a -20 dB, etc. Comparando las Ecuaciones (1.14) y (1.15), se observa que la ganancia de tensión en decibelios de un amplificador no es igual que la ganancia de potencia en decibelios, salvo que $R_i = R_L$.

De manera similar, las ganancias de corriente se convierten a decibelios según la ecuación

$$A_{i \text{ dB}} = 20 \log |A_i| \quad (1.16)$$

La ganancia de tensión en decibelios de un amplificador no es igual que la ganancia de potencia en decibelios, salvo que $R_i = R_L$.

Expresión en decibelios de tensiones, corrientes y otros valores

Los ingenieros electrónicos utilizan a menudo la notación en decibelios para las tensiones, corrientes, potencias u otros valores. Para ello es preciso establecer, explícita o implícitamente, un nivel de referencia. La cantidad que se desea convertir a decibelios se divide por el valor de referencia, y la relación se convierte a decibelios (para las corrientes y tensiones) multiplicando 20 por el logaritmo de la relación. Para las potencias, se multiplica 10 por el logaritmo de la relación. Algunos niveles de referencia y unidades que se utilizan comúnmente son: 1 voltio (dBV), 1 vatio (dBW) y 1 milivatio (dBmW). Por ejemplo, $+40$ dBV es equivalente a 100 V, -10 dBmV es equivalente a 0,1 mW, -40 dBW es también 0,1 mW, etc. Se suele abreviar dBmW como dBm.

Cuando exista la posibilidad de confundir la ganancia en decibelios con la ganancia expresada como una relación, utilizaremos el subíndice dB para identificar las ganancias expresadas en decibelios. Cuando el contexto indique claramente que las ganancias están expresadas en decibelios, se prescindirá de esta notación. Las propias unidades suelen indicar si las ganancias u otros valores se han expresado en decibelios.

EJERCICIO

- 1.7. Un amplificador presenta una resistencia de entrada de $2 \text{ k}\Omega$, una resistencia de salida de 100Ω , y una ganancia de tensión en circuito abierto de $A_{vo} = 2.000$. Si se opera este amplificador con una carga de $R_L = 300 \Omega$, calcular la ganancia de potencia y la ganancia de tensión $A_v = v_o/v_i$ en decibelios.

Respuesta $A_{v \text{ dB}} = 63,5 \text{ dB}$, y $G = 71,8 \text{ dB}$.

EJERCICIO

- 1.8. Expresar una potencia de 5 mW en dBW y en dBm.

Respuesta -23 dBW y $6,99 \text{ dBm}$.

EJERCICIO

1.9. Una tensión viene expresada como 23 dBV. Calcular la tensión.

Respuesta 14,12 V.

1.8. MODELOS DE AMPLIFICADORES

El modelo de amplificador de corriente

Hasta ahora hemos modelado amplificadores como el de la Figura 1.17, en el que la propiedad de ganancia del amplificador viene representada por una fuente de tensión controlada por tensión. En la Figura 1.25 se muestra un modelo alternativo, conocido como **modelo de amplificador de corriente**. En este modelo, la propiedad de ganancia viene representada por una fuente de corriente controlada por corriente. Como sucedía anteriormente, la resistencia de entrada controla la corriente que extrae el amplificador de la fuente de señal. La resistencia de salida está ahora en paralelo con la fuente controlada para reflejar el hecho de que el amplificador no puede proporcionar una corriente fija a una resistencia de carga arbitrariamente alta.

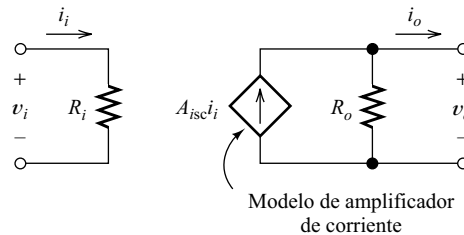


Figura 1.25. Modelo de amplificador de corriente.

La ganancia de corriente en cortocircuito es la ganancia de corriente calculada al cortocircuitar los terminales de salida del amplificador.

Si la carga es un cortocircuito, no fluirá corriente a través de R_o , y la relación entre la corriente de salida y la corriente de entrada será A_{isc} . Por este motivo, A_{isc} se conoce como **ganancia de corriente en cortocircuito**. Un amplificador modelado inicialmente como un amplificador de tensión, también puede ser modelado como un amplificador de corriente. Las resistencias de entrada y de salida son las mismas para ambos modelos. La ganancia de corriente en cortocircuito se puede calcular a partir del modelo de amplificador de tensión, conectando un cortocircuito a la salida y calculando la ganancia de corriente.

Observe que hemos convertido el circuito de Thévenin del modelo de amplificador de tensión en un circuito de Norton en el modelo de amplificador de corriente. Además, se ha efectuado la sustitución $v_i = R_i i_i$.

Ejemplo 1.5. Conversión de un amplificador de tensión en un amplificador de corriente

Se modela un amplificador con el modelo de amplificador de tensión que se muestra en la Figura 1.26. Determinar el modelo de amplificador de corriente.

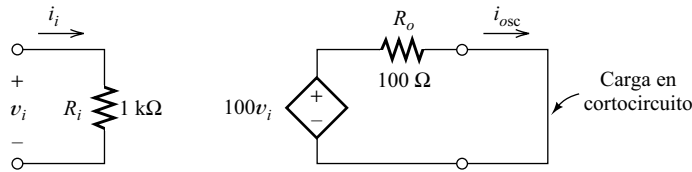


Figura 1.26. Amplificador de corriente de los Ejemplos 1.5, 1.6 y 1.7.

Solución: Para calcular la ganancia de corriente en cortocircuito, se conecta un cortocircuito a los terminales de salida del amplificador como se muestra en la Figura 1.26. Luego se calcula

$$i_i = \frac{v_i}{R_i} \quad \text{y} \quad i_{osc} = \frac{A_{vo} v_i}{R_o}$$

La ganancia de corriente en cortocircuito es

$$A_{isc} = \frac{i_{osc}}{i_i} = A_{vo} \frac{R_i}{R_o} = 10^3$$

El modelo de amplificador de corriente resultante se muestra en la Figura 1.27.

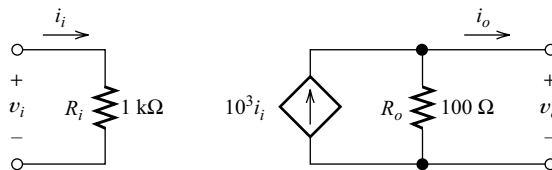


Figura 1.27. Modelo de amplificador de corriente equivalente al modelo de amplificador de tensión de la Figura 1.26. Consulte el Ejemplo 1.5.

□

EJERCICIO

- 1.10.** Un amplificador determinado, modelado como amplificador de corriente, presenta una resistencia de entrada de 1 kΩ, una resistencia de salida de 20 Ω y una ganancia de corriente en cortocircuito de 200. Calcular los parámetros para el modelo de amplificador de tensión.

Respuesta $A_{vo} = 4$, $R_i = 1 \text{ k}\Omega$, y $R_o = 20 \Omega$.

El modelo de amplificador de transconductancia

En la Figura 1.28 se muestra otro modelo de amplificador, conocido como **modelo de amplificador de transconductancia**. En este caso, la ganancia se modela mediante una fuente de corriente controlada por tensión, y el parámetro de la ganancia G_{msc} se

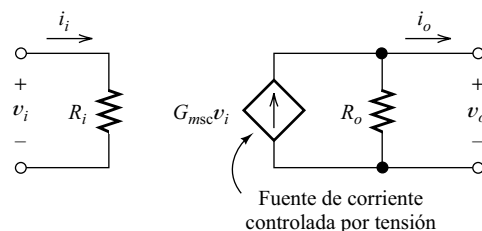


Figura 1.28. Modelo de amplificador de transconductancia.

denomina **ganancia de transconductancia en cortocircuito**. G_{msc} es la relación entre la corriente de salida en cortocircuito i_{osc} y la tensión de entrada v_i .

$$G_{msc} = \frac{i_{osc}}{v_i}$$

La unidad de transconductancia es los siemens.

La unidad de transconductancia es el Siemens. La resistencia de entrada y la resistencia de salida representan los mismos efectos que en los modelos de amplificador de tensión y de corriente. Es posible modelar un amplificador determinado como amplificador de transconductancia si se puede calcular la resistencia de entrada, la resistencia de salida, y la ganancia de transconductancia en cortocircuito.

La resistencia de entrada es la resistencia vista en bornes de los terminales de entrada. Presenta el mismo valor para todos los modelos de un amplificador determinado. De manera similar, la resistencia de salida es la resistencia de Thévenin vista en bornes de los terminales de salida, y es la misma para todos los modelos.

Ejemplo 1.6. Determinación de los parámetros del modelo de amplificador de transconductancia

Calcular el modelo de transconductancia del amplificador de la Figura 1.26.

Solución: La ganancia de transconductancia en cortocircuito viene dada por

$$G_{msc} = \frac{i_{osc}}{v_i}$$

La corriente de salida para una carga en cortocircuito es

$$i_{osc} = \frac{A_{vo}v_i}{R_o}$$

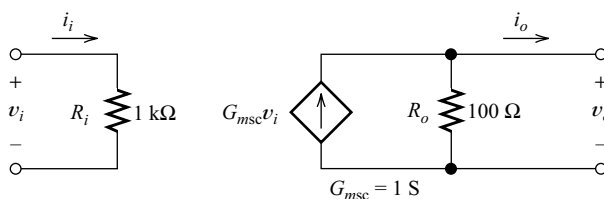


Figura 1.29. Amplificador de transconductancia equivalente al amplificador de tensión de la Figura 1.26. Consulte el Ejemplo 1.6.

Por tanto se obtiene que

$$G_{msc} = \frac{A_{vo}}{R_o} = 1,0 \text{ S}$$

El modelo de amplificador resultante se muestra en la Figura 1.29. □

EJERCICIO

1.11. Un amplificador de corriente presenta una resistencia de entrada de 500Ω , una resistencia de salida de 50Ω y una ganancia de corriente en cortocircuito de 100. Calcular los parámetros para el modelo de amplificador de transconductancia.

Respuesta $G_{msc} = 0,2 \text{ S}$, $R_i = 500 \Omega$, $R_o = 50 \Omega$.

El modelo de amplificador de transresistencia

Por último, es posible modelar un amplificador como un **amplificador de transresistencia**, como se muestra en la Figura 1.30. En este caso, la propiedad de la ganancia se modela mediante una fuente de tensión controlada por corriente. El parámetro de ganancia R_{moc} se denomina **ganancia de transresistencia en circuito abierto**, y se mide en ohmios. Es la relación entre la tensión de salida en circuito abierto v_{ooc} y la corriente de entrada i_i :

La unidad de la ganancia de transresistencia es el ohmio.

$$R_{moc} = \frac{v_{ooc}}{i_i}$$

Los valores de las resistencias de entrada y de salida son los mismos que en los demás modelos de amplificadores.

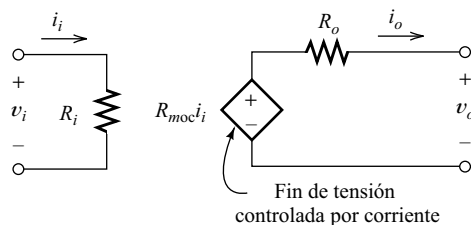


Figura 1.30. Modelo de amplificador de transresistencia.

Ejemplo 1.7. Determinación de los parámetros del modelo de amplificador de transresistencia

Calcular el modelo de amplificador de transresistencia para el amplificador mostrado en la Figura 1.26.

Solución: Con una carga en circuito abierto, la tensión de salida es

$$v_{ooc} = A_{vo}v_i$$

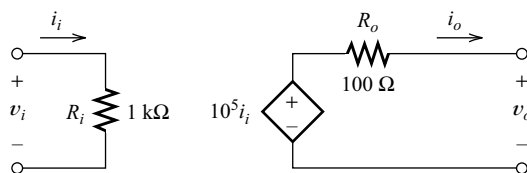


Figura 1.31. Amplificador de transresistencia equivalente al amplificador de tensión de la Figura 1.26. Consulte el Ejemplo 1.7.

y la corriente de entrada es

$$i_i = \frac{v_i}{R_i}$$

Por tanto, se puede calcular la ganancia de transresistencia como

$$R_{moc} = \frac{v_{ooc}}{i_i} = A_{vo} R_i = 100 \text{ k}\Omega$$

El modelo resultante de amplificador de transresistencia se muestra en la Figura 1.31. □

EJERCICIO

1.12. Un amplificador presenta una resistencia de entrada de 1 MΩ y una resistencia de salida de 10 Ω, $G_{msc} = 0,05 \text{ S}$. Calcular R_{moc} para este amplificador.

Respuesta $R_{moc} = 500 \text{ k}\Omega$.

Se puede modelar un amplificador siguiendo cualquiera de los cuatro modelos siguientes: amplificador de tensión, amplificador de corriente, amplificador de transconductancia y amplificador de transresistencia.

Hemos visto que se puede modelar un amplificador siguiendo cualquiera de los cuatro modelos siguientes: amplificador de tensión, amplificador de corriente, amplificador de transconductancia y amplificador de transresistencia. Sin embargo, en los casos en los que cualquiera de las resistencias (de entrada o de salida) es cero o infinita, no es posible realizar conversiones a todos los modelos, ya que el parámetro de ganancia no está definido para todos ellos. Por ejemplo, si $R_i = 0$ entonces $v_i = 0$ y la ganancia de tensión $A_{vo} = v_o/v_i$ no está definida.

Aplicaciones que requieren una impedancia de entrada alta o baja

Algunas aplicaciones requieren amplificadores con altas impedancias de entrada, mientras que otras requieren impedancias de entrada bajas.

Algunas veces, el amplificador para una determinada aplicación requerirá la amplificación de la tensión interna producida por la fuente. Por ejemplo, un electrocardiógrafo amplifica y registra las pequeñas tensiones generadas por el corazón de un sujeto. Estas tensiones se detectan colocando electrodos en la piel del sujeto. La impedancia de Thévenin vista en bornes de los electrodos es variable para cada persona y puede ser muy alta en magnitud (debido principalmente a la resistencia de la piel del individuo). Si la impedancia de entrada del electrocardiógrafo es baja, se producirá una reducción variable de la tensión debido a la carga. Por tanto, la amplitud de la señal

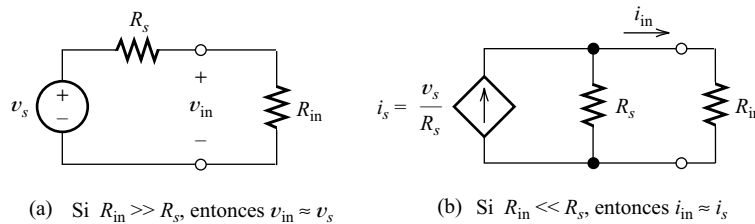


Figura 1.32. Si se desea medir la tensión en circuito abierto de una fuente, el amplificador deberá presentar una resistencia de entrada alta, como se muestra en (a). Para medir la corriente en cortocircuito se requiere una resistencia de entrada baja, como se muestra en (b).

puede verse afectada por la resistencia de contacto de los electrodos con la piel, y no representar verdaderamente la actividad eléctrica del corazón. Por el contrario, si la impedancia de entrada del electrocardiógrafo es mucho mayor que la impedancia de la fuente, la tensión real producida por el corazón aparecerá en los terminales de entrada. Por tanto, la impedancia de entrada del amplificador de un electrocardiógrafo debe ser muy alta.

Otras aplicaciones requieren que el amplificador responda a la corriente en cortocircuito de una fuente. En ese caso, se requerirá una impedancia de entrada muy baja. Un ejemplo es un amperímetro conectado en serie con un circuito para medir la corriente. Normalmente, se deseará que el amperímetro no modifique la corriente medida. Esto se lleva a cabo diseñando el amperímetro de forma que presente una impedancia de entrada lo suficientemente baja como para no modificar la impedancia del circuito de forma significativa.

En resumen, si la impedancia de entrada de un amplificador es mucho más alta que la impedancia interna de la fuente, la tensión producida en los terminales de entrada es casi la misma que la tensión interna de la fuente. Esto se ilustra en la Figura 1.32(a). Por el contrario, si la impedancia de entrada es muy baja, la corriente de entrada es casi igual a la corriente en cortocircuito de la fuente tal y como se indica en la Figura 1.32(b).

Aplicaciones que requieren una impedancia de salida alta o baja

También se pueden dar diversos requisitos para la impedancia de salida. Por ejemplo, se podría disponer de un amplificador de sonido que proporcionase música de fondo a los altavoces de los habitáculos de un edificio de oficinas, como se muestra en la Figura 1.33. Se incluye un interruptor para que se pueda apagar cada altavoz de

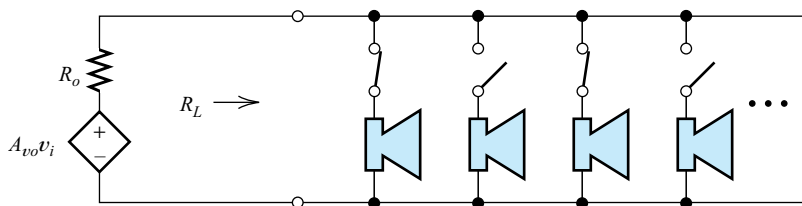


Figura 1.33. Si la impedancia de salida R_o del amplificador es mucho menor que la menor de las resistencias de carga, la tensión de carga es prácticamente independiente del número de interruptores cerrados.

Normalmente es preferible utilizar una impedancia de salida baja si la impedancia de carga es variable.

manera independiente (abriendo su interruptor). Por tanto, la impedancia de carga presentada al amplificador varía mucho según el número de altavoces encendidos. Si la impedancia de salida del amplificador es alta en comparación con la impedancia de carga, la tensión suministrada dependerá de la impedancia de carga. Por tanto, al apagar una serie de altavoces se incrementará la tensión aplicada a los demás y aumentará la intensidad de la música. Este efecto no sería el deseado. Por el contrario, si la impedancia de salida del amplificador es muy baja en comparación con la impedancia de carga, la tensión de salida será prácticamente independiente de la carga. Por tanto, en esta situación es preferible una impedancia de salida baja.

Otro ejemplo se produce en los sistemas de comunicación óptica, en los que se utilizan LED (Light-Emitting Diode: diodo electroluminiscente) para producir una onda luminosa de una intensidad proporcional a la señal portadora de información, como por ejemplo una señal de la voz. Dentro de un margen determinado de trabajo, la intensidad de la salida luminosa de un LED es proporcional a la corriente que lo atraviesa. Como los LED presentan una relación no lineal entre la tensión y la corriente, la intensidad luminosa *no* es proporcional a la tensión en el LED. Por tanto, es preferible forzar una corriente proporcional a la forma de onda portadora de información que fluya a través del diodo. Esto se puede llevar a cabo diseñando un amplificador con una impedancia de salida muy alta que controle el LED. (Por el contrario, si se utilizase una impedancia de salida muy baja, la tensión suministrada al diodo sería proporcional a la señal de entrada del amplificador, pero, debido a la relación no lineal entre la corriente y la tensión para el diodo, la salida luminosa no sería proporcional a la señal portadora de información.)

En resumen, es posible forzar a que una determinada forma de onda de tensión aparezca en bornes de una carga variable, diseñando un amplificador que presente una impedancia de salida muy baja en comparación con la impedancia de carga. Asimismo, es posible forzar a que una determinada forma de onda de corriente atraviese una carga variable diseñando un amplificador que presente una impedancia de salida muy alta en comparación con la impedancia de carga.

Aplicaciones que requieren una impedancia determinada

No todas las aplicaciones requieren la utilización de amplificadores con impedancias muy altas o muy bajas. Por ejemplo, consideremos un amplificador cuya entrada está conectada a una fuente mediante una **línea de transmisión**, como se muestra en la Figura 1.34. El cable coaxial es un ejemplo familiar de línea de transmisión, que se suele utilizar para distribuir señales a los receptores de televisión.

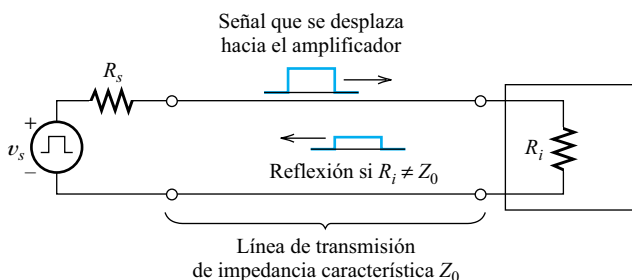


Figura 1.34. Para evitar reflexiones, la resistencia de entrada del amplificador R_i deberá ser igual a la resistencia característica Z_0 de la línea de transmisión.

Cada tipo de línea de transmisión presenta una **impedancia característica** para el cable coaxial que se utiliza para distribuir señales de televisión, que es de 75Ω . Toda señal que se propague por una línea de transmisión se refleja parcialmente y se desplaza de vuelta hacia la fuente, salvo que se termine la línea de transmisión con su impedancia característica. Este concepto se ilustra en la Figura 1.34. Cuando se utiliza una línea de transmisión para conectar una antena a un receptor de televisión, los reflejos pueden a su vez reflejarse de nuevo en la antena, de manera que la señal llegará al receptor por segunda vez. Las señales adicionales recibidas están retrasadas, debido al trayecto de ida y vuelta a lo largo de la línea de transmisión, y pueden producir una degradación en la calidad de la imagen (el efecto del reflejo es una imagen débil, una especie de «fantasma», ligeramente a la derecha de la imagen principal). Por tanto, es importante que la impedancia de entrada del televisor sea igual a la impedancia característica de la línea de transmisión para que no se produzcan reflejos.

La impedancia de salida de un amplificador de sonido es otra característica que a veces requiere un valor intermedio. La respuesta en frecuencia de un altavoz depende de la impedancia de salida del amplificador que lo excita. Por tanto, si se precisa una alta fidelidad, será necesario diseñar el amplificador de manera que presente una impedancia de salida que proporcione la respuesta más constante posible en función de la frecuencia.

1.9. AMPLIFICADORES IDEALES

Hemos visto que determinadas aplicaciones requieren la utilización de amplificadores con una impedancia de entrada muy alta o muy baja (en comparación con la impedancia de la fuente), y una impedancia de salida muy alta o muy baja (en comparación con la impedancia de carga). Dichos amplificadores se pueden clasificar de la siguiente manera:

Un **amplificador ideal de tensión** toma la tensión en circuito abierto de la fuente, y produce una tensión amplificada en la carga. Esta tensión amplificada es independiente de la impedancia de la carga. Por tanto, el amplificador ideal de tensión presenta una impedancia de entrada infinita (de manera que la tensión en circuito abierto de la fuente aparece en bornes de los terminales de entrada), y una impedancia de salida nula (de manera que la tensión de salida es independiente de la impedancia de carga).

Definición de los tipos de amplificadores ideales.

Un **amplificador ideal de corriente** toma la corriente en cortocircuito de la fuente, y fuerza a una versión amplificada de esta corriente a fluir a través de la carga. Por tanto, un amplificador ideal de corriente presenta una impedancia de entrada nula y una impedancia de salida infinita.

Un **amplificador ideal de transconductancia** toma la tensión en circuito abierto de la fuente, y fuerza una corriente proporcional a esta tensión a través de la carga. Por tanto, el amplificador ideal de transconductancia presenta una impedancia de entrada infinita, y una impedancia de salida infinita.

Un **amplificador ideal de transresistencia** toma la corriente en cortocircuito de la fuente, y fuerza una tensión proporcional a esta corriente en la carga. Por tanto, el amplificador ideal de transresistencia presenta una impedancia de entrada nula, y una impedancia de salida nula.

La Tabla 1.1 muestra la impedancia de entrada, la impedancia de salida y el parámetro de ganancia, para cada tipo de amplificador ideal.

Tabla 1.1. Características de los amplificadores ideales.

Tipo de amplificador	Impedancia de entrada	Impedancia de salida	Parámetro de ganancia
Tensión	∞	0	A_{vo}
Corriente	0	∞	A_{isc}
Transconductancia	∞	∞	G^{msc}
Transresistencia	0	0	R_{moc}

Clasificación de los amplificadores reales

En la práctica, los amplificadores no presentan impedancias nulas ni infinitas. Sin embargo, a veces es posible clasificar los amplificadores reales como amplificadores aproximadamente ideales. Por ejemplo, si la impedancia de entrada es muy alta (en comparación con la impedancia de la fuente) y la impedancia de salida es muy pequeña (en comparación con la impedancia de carga), el amplificador de tensión será aproximadamente ideal.

Observe que no se puede clasificar un amplificador como aproximadamente ideal salvo que se conozcan de antemano las impedancias de la fuente y de la carga. Por ejemplo, un amplificador con una impedancia de entrada de 1.000Ω y una impedancia de salida de 100Ω , se puede clasificar como un amplificador de tensión aproximadamente ideal si las impedancias de fuente que se van a encontrar son mucho menores que 1.000Ω y las impedancias de carga superan con mucho los 100Ω . Por el contrario, si las impedancias de fuente son del orden de $1 \text{ M}\Omega$ y las impedancias de carga son del orden de 1Ω , el mismo amplificador se clasificará como un amplificador de corriente aproximadamente ideal.

En general, el «margen medio» de impedancias en los circuitos electrónicos de baja potencia varía entre 1 y $100 \text{ k}\Omega$. Se suele considerar que las impedancias inferiores a 100Ω son pequeñas, y que las impedancias superiores a $1 \text{ M}\Omega$ son grandes. Por tanto, un amplificador con una impedancia de entrada de 10Ω y una impedancia de salida de $2 \text{ M}\Omega$ se suele clasificar como un amplificador de corriente aproximadamente ideal. Sin embargo, podría ser necesario cambiar esta clasificación en función de las impedancias de la carga y de la fuente.

Márgenes de impedancias grandes y pequeñas.

EJERCICIO

- 1.13.** Un amplificador determinado presenta una resistencia de entrada de $R_i = 1 \text{ k}\Omega$, y una resistencia de salida de $R_o = 1 \text{ k}\Omega$. R_s es la resistencia de la fuente, y R_L es la carga. Clasificar el amplificador si (a) R_s es inferior a 10Ω y R_L es superior a $100 \text{ k}\Omega$; (b) R_s es superior a $100 \text{ k}\Omega$ y R_L es inferior a 10Ω ; (c) R_s es inferior a 10Ω y R_L es inferior a 10Ω ; (d) R_s es superior a $100 \text{ k}\Omega$ y R_L es superior a $100 \text{ k}\Omega$; (e) R_s es aproximadamente $1 \text{ k}\Omega$ y R_L es inferior a 10Ω .

Respuesta (a) amplificador de tensión aproximadamente ideal; (b) amplificador de corriente aproximadamente ideal; (c) amplificador de transconductancia aproximadamente ideal; (d) amplificador de transresistencia aproximadamente ideal; (e) para esta resistencia de fuente, el amplificador no encaja en ninguna categoría de amplificador ideal.

1.10. RESPUESTA EN FRECUENCIA DE LOS AMPLIFICADORES

Las señales como suma de componentes senoidales de varias frecuencias

Uno de los conceptos más importantes de la ingeniería eléctrica es que se puede considerar toda señal como una suma de componentes senoidales de varias frecuencias, fases y amplitudes. El **espectro** de una señal proporciona las amplitudes y las fases de dichas componentes en función de la frecuencia. Por ejemplo, los sonidos audibles contienen componentes significativas en un margen de frecuencias de entre 20 Hz y 15 kHz. Las señales de vídeo contienen componentes que varían entre continua y 4,5 MHz. La Tabla 1.2 presenta otros tipos de señales, así como los márgenes de frecuencias de sus componentes.

El **análisis de Fourier** es una técnica matemática que permite determinar los espectros de cualquier tipo de señal. Por ejemplo, las series de Fourier se aplican a las señales periódicas (es decir, a aquéllas que repiten un patrón de amplitudes). La onda cuadrada simétrica que se muestra en la Figura 1.35(a) es periódica de período T , y su serie de Fourier viene dada por

$$v(t) = \frac{4A}{\pi} \left[\text{sen}(w_0t) + \frac{1}{3} \text{sen}(3w_0t) + \frac{1}{5} \text{sen}(5w_0t) + \dots \right] \quad (1.17)$$

donde A es la amplitud de la onda cuadrada, y $w_0 = 2\pi/T$ es la **frecuencia angular fundamental**. La Figura 1.35(b) muestra el resultado de añadir los primeros cinco términos de esta serie. Observe la gran aproximación a la onda cuadrada original. Conforme se añadan más términos, mejorará la aproximación. Observe que la serie de Fourier de la onda cuadrada —dada por la Ecuación (1.17)— muestra la frecuencia, la amplitud, y la fase de cada componente. Por tanto, las series de Fourier proporcionan una técnica matemática para determinar el espectro de una señal periódica.

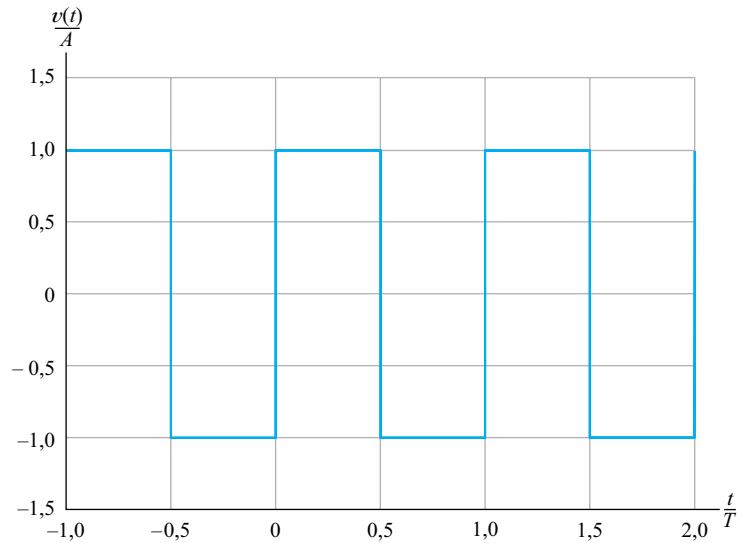
En un sistema lineal se puede aplicar el principio de superposición. Es posible analizar los sistemas lineales para examinar cómo se modifican la amplitud y la fase de una senoide de entrada de una cierta frecuencia al pasar a través del sistema. Esta información está contenida en la función de transferencia del sistema (es posible que el lector ya haya estudiado esto, o que lo vaya a estudiar en futuros cursos de ingeniería eléctrica). Por tanto, si se conoce el espectro de una señal y la función de transferencia de un sistema, es posible llegar a conocer los efectos del sistema sobre la señal. Por ejemplo, como los sonidos audibles presentan amplitudes significativas en los márgenes de frecuencia de 20 Hz a 15 kHz, los amplificadores de audio se diseñan

Uno de los conceptos más importantes de la ingeniería eléctrica es que se puede considerar a toda señal como una suma de componentes senoidales de varias frecuencias, fases y amplitudes.

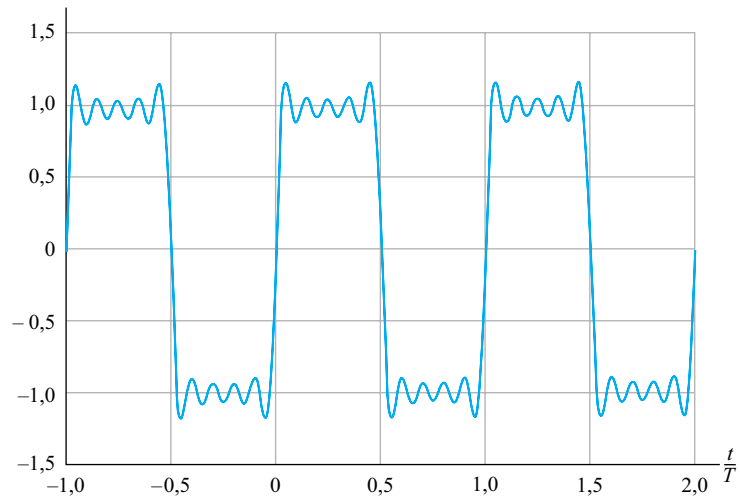
En un sistema lineal es un sistema que se puede aplicar el principio de superposición.

Tabla 1.2. Márgenes de frecuencia de algunas señales.

Electrocardiógrafo	0,05 a 100 Hz
Sonidos audibles	20 Hz a 15 kHz
Señales de vídeo analógicas (estándares de Estados Unidos)	0 ÷ 4,5 MHz
Emisión de radio AM	540 a 1600 kHz
Canal 2 de televisión	54 a 60 MHz
Emisión de radio FM	88 a 108 MHz
Televisión UHF	470 a 806 MHz
Enlaces de televisión por satélite	3,7 a 4,2 GHz



(a) Onda cuadrada



(b) Serie de Fourier (normalizada a la amplitud A)

Figura 1.35. Onda cuadrada periódica y la suma de los primeros cinco términos de su serie de Fourier.

para que presenten una ganancia prácticamente constante dentro de ese margen. Habitualmente, un amplificador diseñado para señales de audio no resulta adecuado para señales de vídeo ni para vibraciones sísmicas ya que estas señales presentan componentes de frecuencia fuera del margen audible.

Al estudiar el diseño de un circuito electrónico para procesar una señal, una de las primeras preguntas debería ser cuál es el margen de frecuencias de la señal. Por ejemplo, en este libro veremos que los circuitos integrados conocidos como amplificadores operacionales pueden ser muy útiles, pero están limitados a frecuencias relativamente bajas, normalmente inferiores a 1 MHz. Si se necesita un amplificador para señales de radio FM (88 a 108 MHz), se puede descartar de la utilización de amplificadores operacionales de propósito general.

Al estudiar el diseño de un circuito electrónico para procesar una señal, una de las primeras preguntas debería ser cuál es el margen de frecuencias de la señal.

Ganancia compleja

Hasta ahora se ha considerado que el parámetro de la ganancia de un amplificador es constante. Sin embargo, si se aplica una señal de entrada senoidal de frecuencia variable a un amplificador, se observará que la ganancia es función de la frecuencia. Además, el amplificador afecta tanto a la fase como a la amplitud de la senoide. A continuación se proporciona una definición más general de la ganancia de los amplificadores. Se define la ganancia compleja como la relación entre el fasor de la señal de salida y el fasor de la señal de entrada:

$$A_v = \frac{\mathbf{V}_o}{\mathbf{V}_i} \quad (1.18)$$

Se utilizan símbolos en mayúscula y en negrita para representar los fasores de las tensiones de entrada y de salida. De manera similar, se definen la ganancia de corriente, la ganancia de transconductancia y la ganancia de transresistencia complejas, como la relación entre los fasores adecuados. Se ha utilizado el término *ganancia compleja* para enfatizar el hecho de que estas ganancias presentan magnitud y fase. Para simplificar, más adelante omitiremos la palabra *compleja*.

Se utilizan símbolos en mayúscula y en negrita para representar los fasores de las tensiones de entrada y de salida.

Cuando se expresa una ganancia compleja en decibelios, sólo se utiliza la magnitud de la ganancia, omitiendo el ángulo antes de calcular el logaritmo.

Ejemplo 1.8. Determinación de la ganancia de tensión como un número complejo

La tensión de entrada de un amplificador determinado es

$$v_i(t) = 0,1 \cos(2000\pi t - 30^\circ)$$

y la tensión de salida es

$$v_o(t) = 10 \cos(2000\pi t + 15^\circ)$$

Hallar la ganancia de tensión compleja del amplificador, y expresar la magnitud de la ganancia en decibelios.

Solución: El fasor de la tensión de entrada es un número complejo cuya magnitud es el valor de pico de la señal senoidal, y cuyo ángulo es el ángulo de fase de la señal senoidal. Por tanto,

$$\mathbf{V}_i = 0,1 \angle -30^\circ$$

De manera similar,

$$\mathbf{V}_o = 10 \angle 15^\circ$$

Ahora se puede calcular la ganancia de tensión compleja como

$$A_v = \frac{\mathbf{V}_o}{\mathbf{V}_i} = \frac{10 \angle 15^\circ}{0,1 \angle -30^\circ}$$

$$A_v = 100 \angle 45^\circ$$

El significado de esta ganancia de tensión compleja es que la señal de salida es 100 veces más grande en amplitud que la señal de entrada. Además, la señal de salida está desfasada 45° respecto a la señal de entrada.

Para expresar la ganancia en decibelios, es preciso calcular primero la magnitud de la ganancia, omitiendo el ángulo y calculando a continuación la ganancia en decibelios:

$$|A_v|_{\text{dB}} = 20 \log |A_v| = 20 \log (100) = 40 \text{ dB}$$

□

La ganancia como función de la frecuencia

Si se representa gráficamente la magnitud de la ganancia de un amplificador típico respecto a la frecuencia, resultará una curva como las que se muestran en la Figura 1.36. Observe que la magnitud de la ganancia es constante dentro de un amplio margen de frecuencias conocido como frecuencias medias.

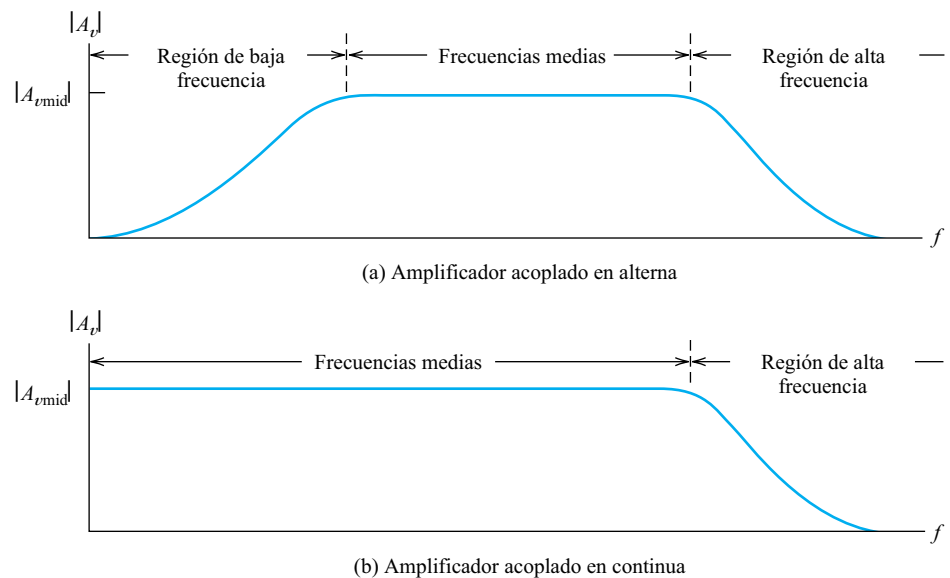


Figura 1.36. Ganancia en función de la frecuencia.

Acoplamiento en alterna y acoplamiento en continua

Si la componente continua de una señal es importante, se necesitará un amplificador acoplado en continua.

En algunos casos, como el que se muestra en la Figura 1.36(a), la ganancia disminuye hasta hacerse nula en continua (frecuencia nula). Se dice que estos amplificadores están **acoplados en alterna** porque sólo se amplifican las señales de corriente alterna. Estos amplificadores se suelen construir conectando en cascada varios circuitos amplificadores o etapas conectadas mediante **condensadores de acoplamiento**, de manera que las tensiones de corriente continua de los circuitos amplificadores no afecten a la fuente de señal, a las etapas contiguas ni a la carga. Esta disposición se ilustra en la Figura 1.37. Otras veces, se utilizan transformadores para acoplar las etapas individuales, lo que también produce un amplificador acoplado en alterna con ganancia nula en continua.

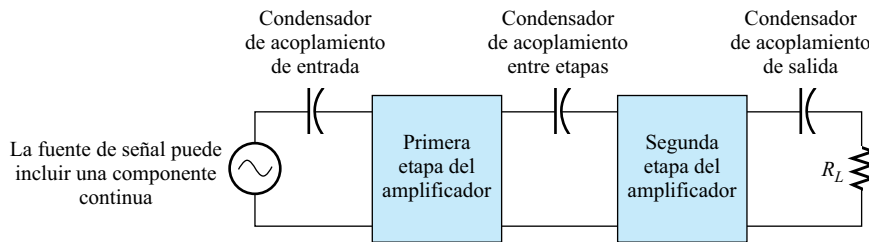


Figura 1.37. El acoplamiento capacitivo previene que una componente continua de entrada afecte a la primera etapa, que las tensiones continuas de la primera etapa alcancen la segunda etapa, y que las tensiones continuas de la segunda etapa alcancen la carga.

Otros amplificadores presentan una ganancia constante hasta la continua, como se muestra en la Figura 1.36(b). Se dice que están **acoplados en continua**. Los amplificadores creados como circuitos integrados, casi siempre están acoplados en continua porque los condensadores o los transformadores necesarios para el acoplamiento en alterna no se pueden fabricar de forma integrada.

Los amplificadores de audio están acoplados en alterna, porque los sonidos audibles tienen frecuencias entre 20 Hz y 15 kHz. En consecuencia, no es necesario proporcionar una ganancia en continua. Además, no se deben aplicar tensiones continuas a los altavoces.

Los amplificadores de los electrocardiógrafos están acoplados en alterna de manera intencionada, porque en la entrada suele aparecer una tensión continua de casi un voltio debido a los potenciales de contacto electroquímicos introducidos por los electrodos. La señal alterna generada por el corazón es del orden de 1 mV; por tanto, la ganancia del amplificador es alta, habitualmente de 1.000 o mayor. Una entrada de 1 voltio en continua causaría que el amplificador tratase de producir una salida de 1.000 voltios. Sería difícil (e indeseable) diseñar un amplificador capaz de producir salidas tan altas. Por tanto, es necesario acoplar en alterna el circuito de entrada de un electrocardiógrafo para prevenir que la componente continua sobrecargue el amplificador.

Los amplificadores de señales de vídeo precisan estar acoplados en continua, porque las señales de vídeo presentan componentes de frecuencia desde continua hasta 4,5 MHz. Las imágenes oscuras producen una componente de continua diferente de la de las imágenes claras. Para obtener imágenes con el brillo adecuado es necesario utilizar un amplificador acoplado en continua para preservar la componente continua (de hecho, determinadas señales de vídeo son casos especiales en los que es posible utilizar un amplificador acoplado en alterna, seguido de un circuito conformador de onda conocido como restaurador de continua, que vuelve a introducir la componente continua adecuada).

La región de alta frecuencia

Como se indica en las Figuras 1.36(a) y (b), la ganancia de un amplificador siempre disminuye en las frecuencias altas. Esta caída se debe a pequeñas capacidades en paralelo con el camino de la señal, o a pequeñas inductancias en serie con el camino de la señal, como se ilustra en la Figura 1.38. La impedancia de un condensador es inversamente proporcional a la frecuencia, lo que resulta en un cortocircuito efectivo a frecuencias lo suficientemente altas. La impedancia de una bobina es proporcional a la frecuencia, de manera que resultará en un circuito abierto a frecuencias muy altas.

La ganancia de un amplificador siempre disminuye al aproximarse la frecuencia a infinito.

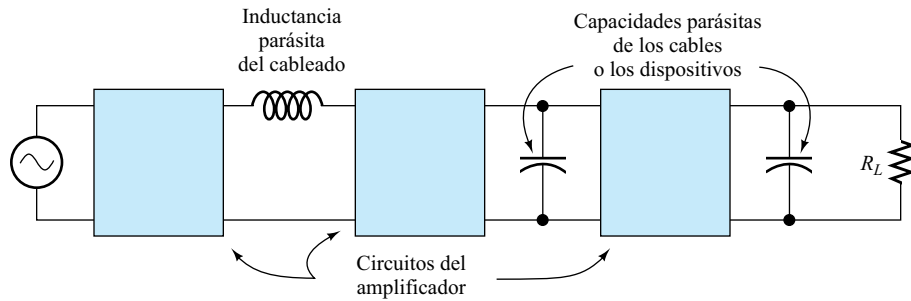


Figura 1.38. Un condensador en paralelo con la trayectoria de la señal y una bobina en serie con la trayectoria de la señal, reducen la ganancia en la región de alta frecuencia.

Algunas de estas pequeñas capacidades se producen entre los conductores de señal y masa. Otras son parte integral de los dispositivos activos (transistores) necesarios para la amplificación. Las pequeñas inductancias resultan de los campos magnéticos que rodean a los conductores en el circuito. Por ejemplo, una pieza de cable de un par de centímetros de longitud colocada en un lugar crítico, puede presentar la suficiente inductancia como para limitar de forma extrema la respuesta en frecuencia de un amplificador diseñado para operar en el rango de los gigahertzios.

Frecuencias de corte y ancho de banda

Habitualmente, se especifica el margen útil de frecuencias aproximado de un amplificador proporcionando las frecuencias para las cuales la magnitud de la ganancia de tensión (o de corriente) es de $1/\sqrt{2}$ veces el valor de la ganancia en la banda central. Estas frecuencias se conocen como **frecuencias de corte**, porque el nivel de potencia de salida es la mitad del valor correspondiente a la región de banda central, si se utiliza una señal de prueba de entrada de amplitud constante y frecuencia variable. Expresando el factor $1/\sqrt{2}$ en decibelios se obtiene $20 \log(1/\sqrt{2}) = -3,01$ dB. Por tanto, en las frecuencias de corte, la ganancia de tensión (o de corriente) es aproximadamente 3 dB menor que la ganancia en la banda central. El ancho de banda B de un amplificador es la distancia entre las frecuencias de corte. Estas definiciones se ilustran en la Figura 1.39.

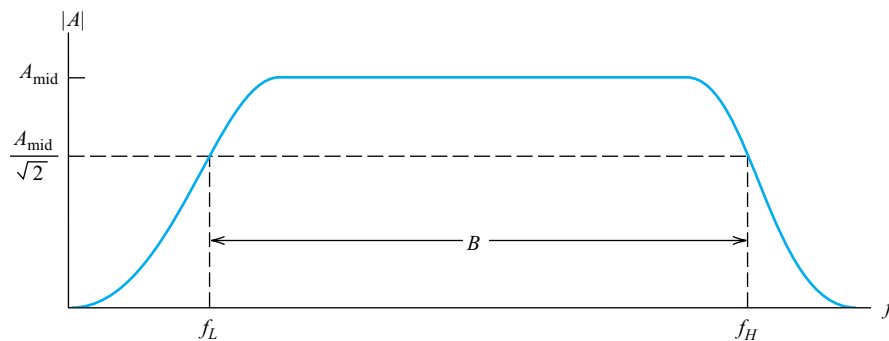


Figura 1.39. Ganancia en función de la frecuencia para un amplificador típico; se muestran las frecuencia de corte superior e inferior (f_H y f_L) (3-dB), y el ancho de banda B .

Amplificadores de banda ancha y amplificadores de banda estrecha

Los amplificadores que están acoplados en continua, o cuya frecuencia de corte inferior es una fracción pequeña de la frecuencia de corte superior, se denominan **amplificadores de banda ancha**. Los amplificadores de banda ancha se utilizan para las señales que ocupan un amplio margen de frecuencias como las señales de audio (20 Hz a 15 kHz) o de vídeo (desde continua hasta 4 MHz).

Por otro lado, la respuesta en frecuencia de un amplificador está a veces limitada de manera deliberada a un ancho de banda pequeño en comparación con la frecuencia central. Dicho amplificador se denomina **amplificador de paso de banda** o **de banda estrecha**. La respuesta de ganancia en función de la frecuencia de un amplificador de paso de banda se muestra en la Figura 1.40. Los amplificadores de paso de banda se utilizan en los receptores de radio, porque se desea amplificar la señal de un transmisor y rechazar las señales de otros transmisores de frecuencia adyacentes.

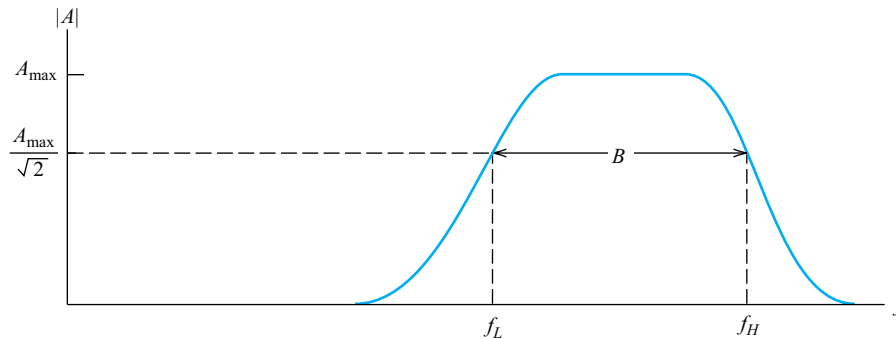


Figura 1.40. Magnitud de la ganancia en función de la frecuencia para un amplificador típico de banda estrecha.

Respuesta a un escalón

Muchas veces es necesario amplificar una señal escalón como la que se muestra en la Figura 1.41(a). Los escalones contienen componentes distribuidas en un amplio margen de frecuencias; por tanto, la amplificación de los escalones de tensión requiere un amplificador de banda ancha. En la Figura 1.41(b) se muestra un escalón de salida amplificado por un equipo normal. La forma de onda de salida es muy diferente a la entrada: el escalón muestra un **pico** y **oscilaciones transitorias**, los flancos anterior y posterior son graduales en vez de abruptos y si el amplificador está acoplado en alterna, la parte superior del escalón de salida está inclinada.

La amplificación de los escalones de tensión requiere un amplificador de banda ancha.

Tiempo de subida

La subida gradual del flanco anterior de la respuesta del amplificador se cuantifica mediante el **tiempo de subida** (t_r), que es el intervalo entre el punto t_{10} en el que la salida alcanza el 10% de la amplitud total y el punto t_{90} en el que la salida es el 90% del valor final. El tiempo de subida se ilustra en la Figura 1.42.

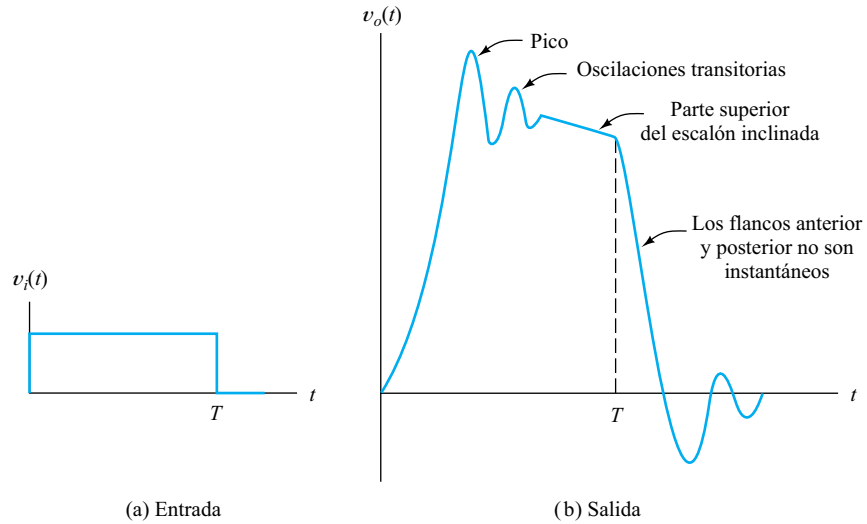


Figura 1.41. Escalón de entrada y salida típica de un amplificador de banda ancha acoplado en alterna.

La forma redondeada del flanco anterior se puede atribuir a caída de la ganancia en la región de altas frecuencias. De forma aproximada, se puede decir que la relación entre el ancho de banda, B y el tiempo de subida es:

Relación entre el tiempo de subida y la frecuencia superior de potencia mitad.

$$t_r \cong \frac{0,35}{B} \tag{1.19}$$

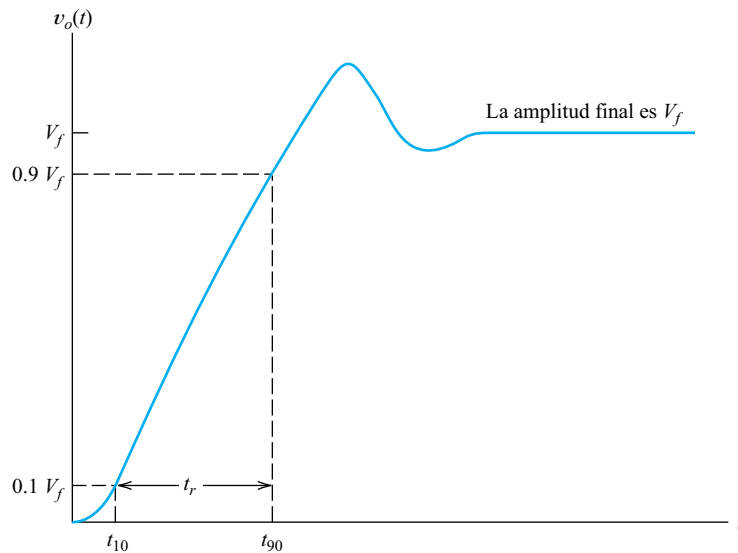


Figura 1.42. Tiempo de subida de la salida. (Nota: No se muestra ninguna inclinación en la parte superior del escalón. Cuando se presenta una inclinación, es preciso un cierto análisis adicional para estimar la amplitud de V_r .)

Esta relación no es exacta para cualquier amplificador de banda ancha, pero da una idea para la estimación de las prestaciones.

Como los amplificadores de escalón tienen que ser de banda ancha, el ancho de banda es casi igual a la frecuencia de corte superior. Por tanto, son principalmente las características de alta frecuencia del amplificador las que limitan el tiempo de subida. Por ejemplo, se puede utilizar la Ecuación (1.19) para estimar el ancho de banda necesario para los amplificadores de vídeo en los receptores de televisión. Las imágenes de televisión son producidas por haces de electrones que recorren la pantalla en una serie de líneas horizontales espaciadas de arriba a abajo. Durante el barrido, el haz de electrones incide sobre los elementos fluorescentes en la cara interna de la pantalla, produciéndose luz (en realidad existen tres haces, uno para cada color primario). La intensidad del haz está modulada por una señal de vídeo para producir regiones claras y oscuras. Conociendo el número de líneas que hay que barrer, la frecuencia de barrido y otra información, se estima que el tiempo de subida necesario para los amplificadores de vídeo es alrededor de 85 ns con los estándares de emisión de Estados Unidos. Con esta información es posible determinar el ancho de banda necesario para los amplificadores de vídeo utilizando la Ecuación (1.19):

$$B = \frac{0,35}{t_r} = \frac{0,35}{85 \times 10^{-9}} = 4,1 \text{ MHz}$$

que es muy próximo al ancho de banda real de vídeo que se utiliza en los receptores de televisión.

1.11. AMPLIFICADORES DIFERENCIALES

Hasta ahora hemos estudiado amplificadores con una única señal de entrada. Ahora se considerarán los **amplificadores diferenciales** que tienen dos señales de entrada, como se muestra en la Figura 1.43. El amplificador ideal diferencial produce una tensión de salida proporcional a la diferencia entre las tensiones de entrada:

Los amplificadores diferenciales se utilizan en muchas aplicaciones importantes.

$$\begin{aligned} v_o(t) &= A_d[v_{i1}(t) - v_{i2}(t)] \\ &= A_d v_{i1}(t) - A_d v_{i2}(t) \end{aligned} \tag{1.20}$$

Observe que la ganancia es positiva para la tensión aplicada al terminal 1, y negativa para la tensión aplicada al terminal 2. Por tanto, el terminal 2 se denomina **entrada inversora**, y el terminal 1 se denomina **entrada no inversora**. Los terminales de entrada inversora están marcados con un signo $-$, y los terminales de entrada no inversora con un signo $+$, como se indica en la Figura 1.43.

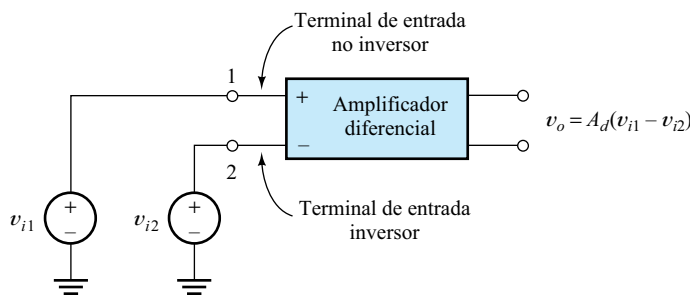


Figura 1.43. Amplificador diferencial con sus señales de entrada.

Definición de tensión en modo diferencial y ganancia diferencial.

La diferencia entre las tensiones de entrada se conoce como **tensión de entrada diferencial** v_{id} :

$$v_{id} = v_{i1} - v_{i2} \quad (1.21)$$

La ganancia A_d se denomina **ganancia diferencial**, pudiéndose expresar la salida del amplificador ideal diferencial de la siguiente manera

$$v_o = A_d v_{id} \quad (1.22)$$

Definición de tensión en modo común y ganancia de modo común.

La **tensión de entrada de modo común** v_{icm} es la media de las tensiones de entrada, y viene dada por

$$v_{icm} = \frac{1}{2} (v_{i1} + v_{i2}) \quad (1.23)$$

Se puede considerar que las entradas del amplificador diferencial son la tensión diferencial v_{id} y la tensión de modo común v_{icm} .

Se pueden reemplazar las fuentes de entrada originales v_{i1} y v_{i2} , por el sistema equivalente de fuentes que se muestra en la Figura 1.44. De acuerdo con esto, se puede considerar que las entradas del amplificador diferencial son la tensión diferencial v_{id} y la tensión de modo común v_{icm} .

A veces se deseará amplificar una pequeña señal diferencial estando presente también una gran señal de modo común que no interesa. Un buen ejemplo de esto es la grabación del electrocardiograma (ECG) de un paciente. Imagínese un paciente tumbado en una cama y aislado de la tierra eléctrica, como se muestra en la Figura 1.45. Cuando se ponen en contacto los electrodos con los brazos del paciente, aparece una señal diferencial entre ambos electrodos, generada por el corazón del paciente. Ésta es la señal de interés para el cardiólogo. Además de esta señal deseada, suele existir una gran señal de modo común de 50 Hz entre cada electrodo y la tierra del sistema electrónico. Esto se debe a que los pacientes están conectados a la línea de alimentación de 50 Hz a través de pequeñas capacidades parásitas entre sus cuerpos y la red eléctrica. Otras pequeñas capacidades similares conectan al paciente con la tierra. Esta red de capacidades parásitas forma una red divisora de tensión, de manera que el cuerpo del paciente se encuentra a una fracción significativa de la tensión de la línea de alimentación con respecto a tierra (se puede observar esta señal de modo común de 50 Hz en el laboratorio si se tocan los terminales de entrada de un osciloscopio de alta impedancia de entrada). Por tanto, en la entrada del amplificador del electrocardiógrafo existe una señal diferencial de alrededor de 1 mV, y una señal de modo común de 50 Hz y varias decenas de voltios. Idealmente, el electrocardiógrafo sólo debería responder a la señal diferencial.

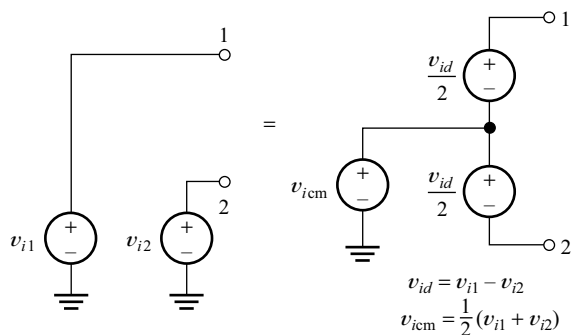


Figura 1.44. Se pueden reemplazar las fuentes de entrada v_{i1} y v_{i2} por las fuentes equivalentes v_{icm} y v_{id} .

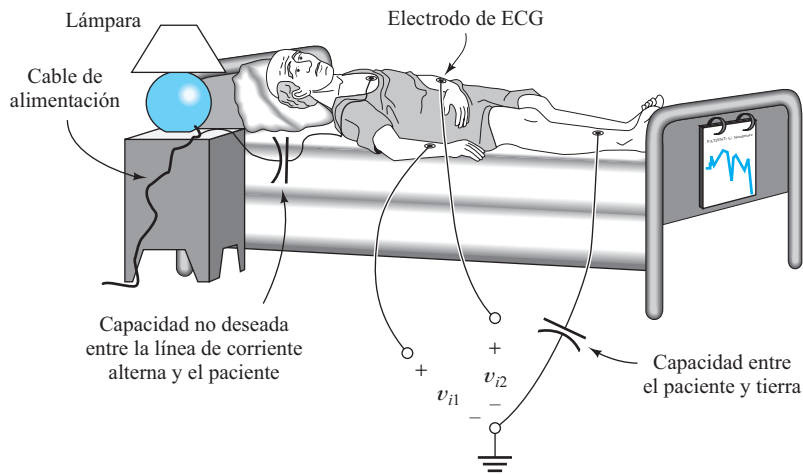


Figura 1.45. Los electrocardiógrafos se encuentran con grandes señales de modo común de 50 Hz.

Razón de rechazo del modo común

Desgraciadamente, los amplificadores diferenciales reales responden tanto a la tensión de modo común como a la tensión diferencial. Como se estudió anteriormente, la ganancia de la tensión diferencial se expresa como A_d . Si se expresa la ganancia para la tensión de modo común como A_{cm} , la tensión de salida de un amplificador diferencial real viene dada por

$$v_o = A_d v_{id} + A_{cm} v_{icm} \quad (1.24)$$

En los amplificadores diferenciales bien diseñados, la ganancia diferencial A_d es mucho mayor que la ganancia de modo común A_{cm} , que se especifica mediante la **razón de rechazo del modo común** (CMRR: common-mode rejection ratio), definida como la relación entre la ganancia diferencial y la ganancia de modo común. El valor CMRR se expresa en decibelios de la siguiente manera

$$CMRR = 20 \log \frac{|A_d|}{|A_{cm}|} \quad (1.25)$$

Ecuación clave que define la razón de rechazo del modo común.

La CMRR de un amplificador es generalmente función de la frecuencia, y disminuye al aumentar la misma.

Ejemplo 1.9. Determinación de la especificación CMRR

Calcular la CMRR mínima para el amplificador de un electrocardiógrafo si la ganancia diferencial es 1.000, la señal de entrada diferencial deseada es de 1 mV de pico, la señal de entrada de modo común es una onda senoidal de 100 V de pico y 50 Hz, y se desea que la salida contenga una contribución de modo común cuyo pico sea del 1 %, o menos, de la salida de pico producida por la señal diferencial.

Solución: Como la entrada diferencial es de 1 mV de pico y la ganancia diferencial es 1.000, el pico de salida de la señal deseada es de 1 V. Para cumplir la especificación requerida, la señal de salida de modo común debe presentar un valor de pico de 0,01 V o menor. Por tanto, la ganancia de modo común es

$$A_{\text{cm}} = \frac{0,01 \text{ V}}{100 \text{ V}} = 10^{-4} = -80 \text{ dB}$$

Como se puede ver, la ganancia de modo común es, de hecho, una atenuación. Se puede calcular la CMRR aplicando la Ecuación (1.25):

$$\text{CMRR} = 20 \log \frac{|A_d|}{|A_{\text{cm}}|} = 20 \log \frac{1.000}{10^{-4}} = 140 \text{ dB}$$

Por tanto, un electrocardiógrafo requiere una especificación CMRR extremadamente buena. □

Es preciso tener en cuenta que existe otra aproximación más sencilla (aunque implica mayor riesgo) para resolver el problema del modo común para el electrocardiógrafo: atenuar la señal de modo común conectando otro electrodo al paciente, por un lado, y por el otro lado a la tierra del sistema. Esto reduciría la interferencia de 50 Hz a un nivel muy bajo, de manera que se podría utilizar un amplificador con una especificación CMRR mucho menos rígida. Sin embargo, al estar el paciente en contacto eléctrico con la tierra del sistema, cualquier contacto con las tensiones de las líneas de alimentación es potencialmente mortal. Esto es más peligroso aún si el paciente está demasiado enfermo como para quejarse. Incluso pequeñas corrientes, imperceptibles en circunstancias normales, podrían ser mortales si se conducen directamente al corazón del paciente. Estas pequeñas corrientes podrían ser conducidas a través de algún otro instrumento médico o, incluso, a través de las manos de un cirujano. El aislamiento del paciente respecto a la tierra proporciona una cierta protección en lo que se refiere a este problema.

Medida del valor de CMRR

Las mediciones para hallar la CMRR de un amplificador son bastante sencillas: es preciso hallar la ganancia diferencial y la ganancia de modo común. La ganancia de modo común se calcula interconectando los terminales de entrada del amplificador y conectando una fuente, como se muestra en la Figura 1.46. Observe que, al interco-

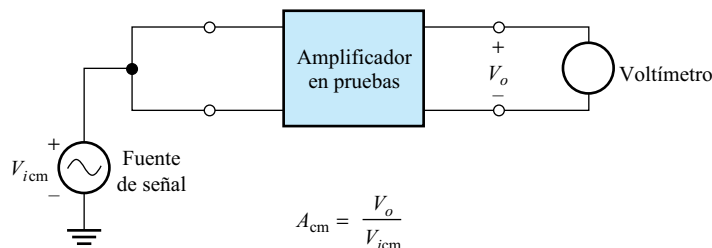
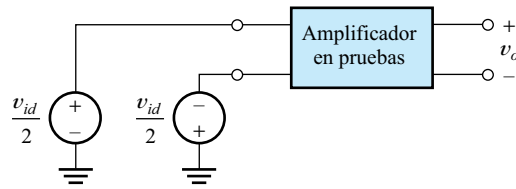
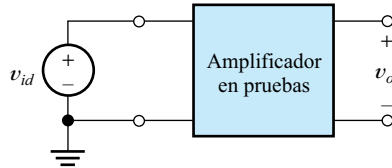


Figura 1.46. Configuración para la medida de la ganancia de modo común.



(a) Fuentes requeridas teóricamente para medir la ganancia diferencial



(b) Equivalente práctico $A_d \gg A_{cm}$

Figura 1.47. Configuración para medir la ganancia diferencial. $A_d = v_o/v_{id}$.

nectar los terminales de entrada del amplificador, la señal diferencial v_{id} es cero y cualquier salida estará producida por la señal de modo común aplicada a ambos terminales de entrada por la fuente de entrada. Por tanto, se miden las tensiones de entrada y de salida, y se calcula su relación para hallar la ganancia de modo común.

En teoría, para aplicar una señal diferencial pura, es necesario conectar dos fuentes desfasadas entre sí a los terminales de entrada del amplificador, como se muestra en la Figura 1.47(a). Sin embargo, como la ganancia de modo común es normalmente mucho menor que la ganancia diferencial, si se utiliza una única fuente, como se ilustra en la Figura 1.47(b) sólo se introduce un pequeño error (en esta figura, la entrada contiene una señal diferencial v_{id} y una señal de modo común $v_{icm} = v_{id}/2$). En cualquier caso, la ganancia diferencial se calcula tomando la relación entre la tensión de salida y la tensión de entrada cuando la tensión de modo común es cero o despreciable. Por último, se calcula la CMRR hallando la relación entre las ganancias.

EJERCICIO

1.14. Un amplificador determinado presenta una ganancia diferencial $A_d = 50.000$. Si se interconectan los terminales de entrada y se les aplica una señal de 1 V, se genera una señal de salida de 0,1 V. ¿Cuáles son la ganancia de modo común del amplificador y la CMRR, expresadas en dB?

Respuesta $A_{cm} = -20$ dB, y CMRR = 114 dB.

EJERCICIO

1.15. Un amplificador determinado presenta $v_o = A_1v_{i1} - A_2v_{i2}$.

- (a) Se consideran los valores $v_{i1} = 1/2$, y $v_{i2} = -1/2$. Calcular v_{id} y v_{icm} . Calcular v_o y A_d en función de A_1 y A_2 .
- (b) Se consideran los valores $v_{i1} = 1$, y $v_{i2} = 1$. Calcular v_{id} y v_{icm} . Calcular v_o y A_{cm} en función de A_1 y A_2 .

- (c) Utilizar los resultados de (a) y (b) para hallar una expresión de la CMRR en función de A_1 y A_2 . Calcular la CMRR si $A_1 = 100$ y $A_2 = 101$.

Respuesta

(a) $v_{id} = 1, v_{icm} = 0, v_o = A_d = (1/2)A_1 + (1/2)A_2.$

(b) $v_{id} = 0, v_{icm} = 1, v_o = A_{cm} = A_1 - A_2.$

(c) $CMRR = 20 \log \left| \frac{A_1 + A_2}{2(A_1 - A_2)} \right| = 40,0 \text{ dB}.$

RESUMEN

- Los sistemas electrónicos se componen de bloques funcionales que se pueden clasificar en amplificadores, filtros, fuentes de señales, circuitos conformadores de onda, funciones de lógica digital, memorias digitales, fuentes de alimentación y convertidores.
- Los sistemas electrónicos se pueden clasificar en sistemas de procesamiento de información o sistemas de potencia.
- Se pueden convertir las señales analógicas en señales digitales. Primero se realiza un muestreo de la señal a una frecuencia mayor que el doble de su frecuencia más alta. Luego se representa cada muestra de manera aproximada como un código digital. Como estos códigos de longitud finita no pueden representar de forma precisa todas las amplitudes, se producen errores de cuantificación en la conversión analógico-digital.
- Los sistemas digitales presentan varias ventajas en comparación con los sistemas analógicos. En primer lugar, es posible eliminar por completo el ruido y la degradación de una señal digital mientras sea posible seguir distinguiendo los niveles digitales. Por tanto, se puede regenerar una señal digital a lo largo de un sistema. Por el contrario, el ruido y la distorsión tienden a acumularse en las señales analógicas. Otra ventaja de los sistemas digitales es que permiten un mayor grado de integración que los sistemas analógicos. Además, tienen posibilidad de hacer una gran variedad de tareas, más que los sistemas analógicos.
- En las Figuras 1.6 y 1.7 se muestran los diagramas de flujo que ilustran el diseño de los sistemas y de los circuitos electrónicos, respectivamente.
- Los ingenieros de sistemas, los diseñadores de circuitos, los ingenieros de procesos y los investigadores, son algunos de los grupos más importantes de profesionales de la electrónica. En este libro se estudia principalmente el diseño de circuitos.
- En una oblea semiconductor, se fabrican simultáneamente los componentes e interconexiones de muchos circuitos integrados, mediante una secuencia de procesos fotolitográficos. Los componentes de los circuitos discretos se fabrican por separado, y luego se interconectan, normalmente en una placa de circuito impreso. Para crear sistemas complejos de altas prestaciones, tamaño reducido y coste razonable, es necesario implementarlos de manera altamente integrada, intentando evitar los componentes discretos en la medida de lo posible.

- Es posible modelar los amplificadores como amplificadores de tensión, de corriente, de transresistencia o de transconductancia.
- En la Tabla 1.1 se caracterizan los diversos tipos de amplificadores ideales.
- Cuando se conecta una carga a un amplificador, se puede reducir la tensión o la corriente de salida del amplificador debido a la impedancia de salida del mismo. De manera similar, cuando se conecta un amplificador a una fuente de señal, la corriente o la tensión que aparece en la entrada del amplificador puede ser menor que el valor interno de la fuente, debido a la impedancia de salida de la fuente, y la impedancia de entrada del amplificador. Estos son los efectos producidos por la carga.
- Se pueden conectar dos amplificadores en cascada, conectando la entrada del segundo a la salida del primero. Las ganancias totales de tensión, corriente o potencia, son el producto de las ganancias individuales respectivas, teniendo en cuenta la carga que introduce la segunda etapa sobre la primera.
- Las fuentes de alimentación deben proporcionar la potencia a los amplificadores. Parte de esta potencia se convierte en potencia de la señal de salida, y parte se disipa como calor. El rendimiento de un amplificador es el porcentaje de la potencia de entrada de alimentación que se convierte en potencia de la señal de salida.
- Se puede considerar que todas las señales están compuestas por ondas senoidales de varias amplitudes, frecuencias y fases. Para amplificar una señal sin distorsión, el amplificador debe presentar una ganancia constante para todas las frecuencias contenidas en la señal.
- Un amplificador diferencial presenta dos terminales de entrada. Idealmente, la señal de salida es una constante multiplicada por la diferencia entre las señales de entrada.
- La razón de rechazo del modo común es la relación entre la ganancia de la señal de entrada diferencial y la ganancia de la señal de entrada en modo común.

Problemas

Sección 1.1: Sistemas electrónicos

1.1. Enumerar cinco ejemplos de sistemas electrónicos, tratando de exponer ejemplos nuevos que no se hayan mencionado en este capítulo.

1.2. Enumerar cinco tipos de bloques funcionales de los sistemas electrónicos.

1.3. Describir las diferencias entre la electrónica de procesamiento de la información y la electrónica de control de potencia.

1.4. Describir la manera de convertir señales analógicas en señales digitales. Realizar un esquema de una forma de onda analógica, e ilustrar su equivalente digital utilizando palabras de código de 4 bits.

1.5. Enumerar las ventajas relativas de los sistemas digitales en comparación con los sistemas analógicos, y viceversa.

1.6. Suponga que hay que convertir una señal digital en una señal analógica como se ilustra en la Figura 1.3, salvo que se utilizan códigos de 16 bits (en vez de 3 bits) para representar cada zona de amplitud. La señal se muestrea a 44,1 kHz (éstos son los valores para cada canal de sonido en un disco compacto). ¿Cuántos bits por segundo resultan? ¿Cuántas zonas de amplitud se pueden representar utilizando palabras de código de 16 bits? Si la amplitud más alta representada es de +5 V y la menor es de -5 V, determinar la anchura Δ (ilustrada en la Figura 1.3) de cada zona de cuantificación.

1.7. Se considera la conversión analógico-digital de la señal de un electrocardiograma que presenta una frecuencia máxima de $f_H = 100$ Hz. ¿Cuál es la frecuencia mínima de muestreo necesaria? Esta señal presenta amplitudes de pico de ± 5 mV, y se desea convertirla al formato digital con zonas de cuantificación de anchura $\Delta = 0,01$ mV o menor. ¿Cuál es el número N más pequeño de zonas de cuantificación necesarias? ¿Cuál es el número k más pequeño de bits por código? Si se utiliza la mínima frecuencia de muestreo, ¿qué número de bits por segundo resulta?

Sección 1.2: El proceso de diseño

1.8. Enumerar los pasos del diseño de un sistema electrónico.

D1.9. Diseño de un divisor de tensión¹. Se desea suministrar 5 ± 1 V a un computador que consume una co-

rriente que varía entre 0 y 300 mA. Se dispone de una fuente constante de 14 V. Diseñar un circuito compuesto por resistencias para suministrar la tensión necesaria al computador. Se supondrá que están disponibles resistencias de cualquier valor nominal necesario, y que presentan tolerancias de $\pm 5\%$ (más adelante, en este libro, se verá cómo mejorar este diseño utilizando componentes electrónicos). *Utilizar un divisor de tensión resistivo.*

Sección 1.3: Circuitos integrados

1.10. Enumerar los cuatro grupos importantes de profesionales de la electrónica, y describir brevemente las actividades de cada grupo.

1.11. Comparar un circuito integrado con un circuito discreto. ¿Cuál es la ventaja principal de implementar sistemas complejos de forma altamente integrada?

1.12. Si cada transistor MOS ocupa una región cuadrada de 10 micras de lado (μm) en la superficie de un chip de silicio, ¿cuántos transistores MOS se pueden colocar en un chip cuadrado de 2 por 2 centímetros?

Sección 1.4: Conceptos básicos de los amplificadores

1.13. ¿Cuáles son las diferencias entre los amplificadores inversores y los no inversores?

1.14. ¿Qué efecto tiene la carga sobre un circuito amplificador?

1.15. Se conecta una fuente de señal con una tensión en circuito abierto de $V_s = 2$ mV rms, y una resistencia interna de $50 \text{ k}\Omega$, a los terminales de entrada de un amplificador que presenta una ganancia de tensión en circuito abierto de 100, una resistencia de entrada de $100 \text{ k}\Omega$ y una resistencia de salida de 4Ω . Se conecta una carga de 4Ω a los terminales de salida. Calcular las ganancias de tensión $A_{vs} = V_o/V_s$ y $A_v = V_o/V_i$. Calcular también la ganancia de potencia y de corriente.

1.16. Un amplificador determinado presenta una ganancia de tensión en circuito abierto igual a la unidad, una resistencia de entrada de $1 \text{ M}\Omega$ y una resistencia de salida de 100Ω . La fuente de señal presenta una tensión interna de 5 V y una resistencia interna de $100 \text{ k}\Omega$. La resistencia de carga es 50Ω . Si se conecta la fuente de señal a los terminales de entrada del amplificador y se conecta la carga a los terminales de salida, calcular la tensión en la carga y la potencia proporcionada a la misma. A continuación, conectar la carga directamente a la fuente de se-

¹ D denota problemas de diseño.

ñal sin el amplificador, y calcular de nuevo la tensión y la potencia de la carga. Comparar los resultados. ¿Cuál es la utilidad de un amplificador de ganancia unidad en el suministro de la potencia de una señal a una carga?

1.17. Un receptor de radio FM presenta una resistencia de entrada de 75Ω . La señal de entrada proporcionada por un transmisor lejano es de $5 \mu\text{V rms}$, y el receptor debe producir 5 V rms sobre altavoz de 8Ω . Calcular la ganancia de potencia del receptor.

1.18. Un amplificador tiene una ganancia en tensión en circuito abierto de 100. Con una carga de 10 kW , la ganancia en tensión es sólo de 90. Calcular la resistencia de salida del amplificador.

1.19. La tensión de salida v_o del circuito de la Figura P1.19 es de 100 mV con el interruptor cerrado. Con el interruptor abierto, la tensión de salida es de 50 mV . Calcular la resistencia de entrada del amplificador.

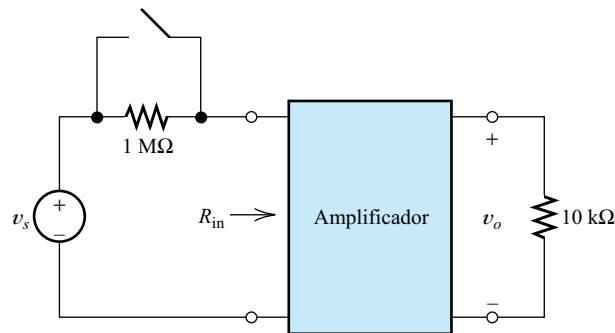


Figura P1.19

Sección 1.5: Amplificadores en cascada

1.20. Dibujar la conexión en cascada de dos amplificadores. ¿Cuál es la ganancia de tensión en circuito abierto de la conexión en cascada, en función de las ganancias de tensión de los amplificadores individuales?

1.21. Dos amplificadores presentan las características que se muestran en la Tabla P1.21. Si se conectan en cascada los amplificadores en el orden $A-B$, calcular la impedancia de entrada, la impedancia de salida y la ganancia de tensión en circuito abierto de la cascada. Repetir los cálculos si el orden es $B-A$.

Tabla P1.21. Características de los amplificadores para el Problema 1.21.

Amplificador	Ganancia de tensión en circuito abierto	Resistencia de entrada	Resistencia de salida
A	100	$3 \text{ k}\Omega$	400Ω
B	500	$1 \text{ M}\Omega$	20Ω

1.22. Se considera la conexión en cascada de dos amplificadores con un transformador ideal entre ellos, como se muestra en la Figura P1.22. Calcular la relación n del transformador que maximiza la magnitud de la ganancia de tensión en circuito abierto de la cascada. Hallar la respuesta en términos de R_{oA} y R_{iB} .

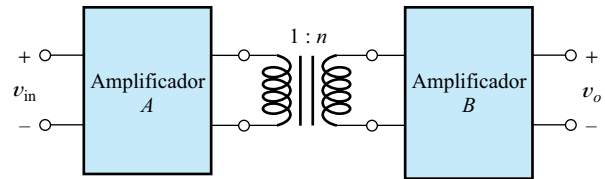


Figura P1.22

D1.23. Diseño de amplificadores en cascada. Se dispone de varias etapas de amplificador con $R_i = 1 \text{ k}\Omega$, $A_{vo} = 10$, y $R_o = 100 \Omega$. La fuente de señal presenta una tensión en circuito abierto de 20 mV rms , y una corriente en cortocircuito de $1 \mu\text{A rms}$. Se precisa suministrar una señal amplificada de al menos 10 V rms a una carga de 100Ω . Diseñar un amplificador en cascada utilizando el menor número posible de etapas. ¿Cuántas etapas son necesarias, y cuál es la tensión de salida resultante?

1. Determinar la ganancia de tensión $A_{vs} = v_o/v_s$ necesaria.
2. Determinar la impedancia interna de la fuente.
3. Suponer que se necesitan n etapas, y hallar una expresión para A_{vs} teniendo en cuenta los efectos de carga.
4. Utilizar un sistema de prueba y error para determinar n .

D1.24. Diseño de amplificadores en cascada. Se dispone de etapas de amplificador que presentan las características que se muestran en la Tabla P1.24. La fuente de señal presenta una tensión en circuito abierto de 20 mV rms , y una resistencia interna de $2 \text{ M}\Omega$. La carga es una resistencia de 20Ω . Diseñar un amplificador en cascada utilizando el menor número posible de etapas, y que proporcione al menos 1 W a la carga. ¿Cuáles son los valores de la resistencia de entrada, la resistencia de salida y la ganancia de tensión en circuito abierto del amplificador?

1. Seleccionar la etapa de entrada en función de la resistencia de entrada requerida.
2. Seleccionar la etapa de salida en función de la resistencia de salida requerida.
3. Añadir etapas entre la de entrada y la de salida según sea necesario para obtener la ganancia requerida.

Tabla P1.24. Características de los amplificadores para el Problema D1.24.

Etapla amplificadora	Ganancia de tensión en circuito abierto	Resistencia de entrada	Resistencia de salida
A	1	$10 \text{ M}\Omega$	$4 \text{ k}\Omega$
B	5	$1 \text{ k}\Omega$	1Ω
C	10	$20 \text{ k}\Omega$	100Ω

D1.25. Diseño de amplificadores en cascada. Repetir el Problema D1.24 si la resistencia de la fuente de señal se cambia a 100Ω .

Sección 1.6: Fuentes de alimentación y rendimiento

1.26. Definir la eficiencia de un amplificador de potencia. ¿Qué es la potencia disipada en un amplificador? ¿Qué forma tiene la potencia disipada?

1.27. Un amplificador determinado presenta una tensión de entrada de 100 mV rms , y una resistencia de entrada de $100 \text{ k}\Omega$, produciendo una salida de 10 V en la resistencia de carga de 8Ω . La fuente de alimentación es de 15 V , y suministra una corriente media de 2 A . Calcular la potencia disipada en el amplificador y su rendimiento.

1.28. Calcular la potencia neta entregada al amplificador por las tres tensiones de continua que se muestran en la Figura P1.28.

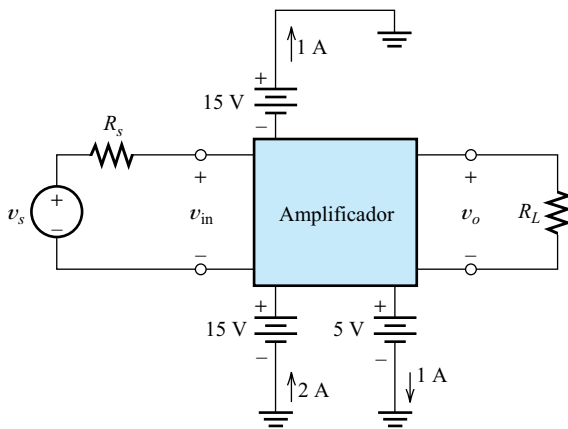


Figura P1.28

1.29. Un determinado amplificador de potencia suministra una onda senoidal de 100 Hz y 20 V de pico a una resistencia de carga de 8Ω , como se ilustra en la Figura P1.29. Las corrientes suministradas por las fuentes de potencia son pulsos senoidales de medio ciclo, como se muestra en la figura. Hallar la corriente media para cada fuente, la potencia media proporcionada por cada una de ellas, y el rendimiento del amplificador.

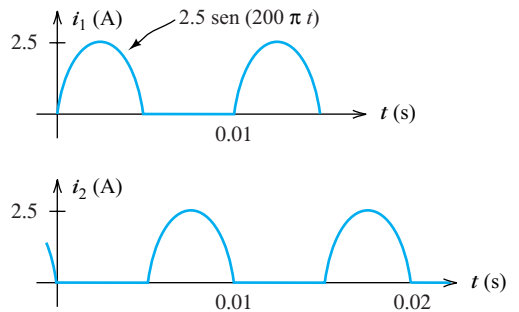
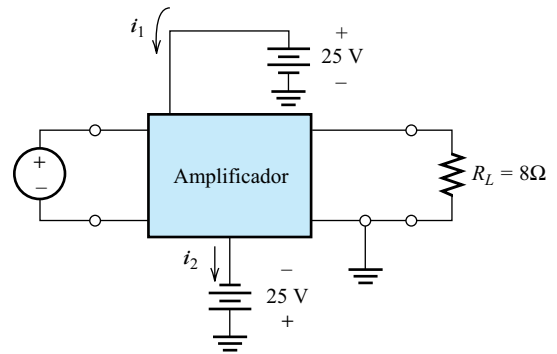


Figura P1.29

Las impedancias de entrada y de salida son resistivas puras. Calcular la resistencia de entrada. Hallar la ganancia de tensión, la ganancia de corriente y la ganancia de potencia como relaciones y en decibelios.

1.32. Un amplificador que funciona con una resistencia de carga de 8Ω presenta una ganancia de tensión igual a la unidad, y una resistencia de entrada de $100 \text{ k}\Omega$. Determinar la ganancia de corriente y de potencia en decibelios.

1.33. Un amplificador presenta una ganancia de tensión de 30 dB y una ganancia de corriente de 70 dB . ¿Cuál es la ganancia de potencia en decibelios? ¿Si la resistencia de entrada es de $100 \text{ k}\Omega$, cuál es la resistencia de carga?

1.34. Hallar las tensiones en una resistencia de 50Ω que corresponden a (a) 10 dBV , (b) -30 dBV , (c) 10 dBmV , y (d) 20 dBW .

1.35. Calcular los niveles de potencia en vatios que corresponden a (a) 20 dBm , (b) -60 dBW , y (c) 10 dBW .

Sección 1.7: Notación en decibelios

1.30. ¿Cómo se convierte la ganancia de potencia a decibelios? ¿Cómo se convierte la ganancia de tensión?

1.31. Un amplificador presenta una tensión de entrada de 10 mV rms y una tensión de salida de 5 V rms para una carga de 10Ω . La corriente de entrada es de $1 \mu\text{A rms}$.

Sección 1.8: Modelos de amplificadores

1.36. Dibujar el modelo de amplificador de tensión. ¿El parámetro de la ganancia se mide en condiciones de circuito abierto o de cortocircuito? Repetir esto para el modelo de amplificador de corriente, de amplificador de transconductancia y de amplificador de transresistencia.

1.37. Un amplificador presenta una resistencia de entrada de $20\ \Omega$, una resistencia de salida de $10\ \Omega$, y una ganancia de corriente en cortocircuito de 3000. La fuente de señal presenta una tensión interna de $100\ \text{mV rms}$, y una impedancia interna de $200\ \Omega$. La carga del amplificador es una resistencia de $5\ \Omega$. Hallar la ganancia de corriente, la ganancia de tensión y la ganancia de potencia del amplificador. Si la fuente de alimentación proporciona una tensión de $12\ \text{V}$ y suministra una corriente media de $2\ \text{A}$, calcular la potencia disipada en el amplificador.

1.38. Un amplificador presenta una resistencia de entrada de $100\ \Omega$, una resistencia de salida de $10\ \Omega$, y una ganancia de corriente en cortocircuito de 500. Dibujar el modelo de amplificador de tensión para el amplificador, incluyendo los valores numéricos de todos los parámetros. Repetir para los modelos de transresistencia y transconductancia.

1.39. Un amplificador presenta una ganancia de corriente en cortocircuito de 10. Cuando el amplificador funciona con una carga de $50\ \Omega$, la ganancia de corriente es de 8. Calcular la resistencia de salida del amplificador.

1.40. El amplificador A presenta una resistencia de entrada de $1\ \text{M}\Omega$, una resistencia de salida de $200\ \Omega$, y una ganancia de transresistencia en circuito abierto de $100\ \text{M}\Omega$. El amplificador B presenta una resistencia de entrada de $50\ \Omega$, una impedancia de salida de $500\ \text{k}\Omega$, y una ganancia de corriente en cortocircuito de 100. Hallar el modelo de amplificador de tensión para el circuito en cascada formado por A seguido de B . Hallar el modelo correspondiente de amplificador de transconductancia.

1.41. Repetir el Problema 1.40 si se cambia el orden de la cascada a B - A .

Sección 1.9: Amplificadores ideales

1.42. Hallar las impedancias de entrada y de salida de un amplificador ideal de tensión. Repetir el cálculo para los demás tipos de amplificadores ideales.

1.43. Se conecta un amplificador ideal de transconductancia que presenta una ganancia de transconductancia en cortocircuito de $0,1\ \text{S}$, como se muestra en la Figura P1.43. Calcular la resistencia $R_x = v_x/i_x$ vista en bornes de entrada.

1.44. Repetir el Problema 1.43 si el amplificador presenta una resistencia de entrada de $1.000\ \Omega$, una impedancia de salida de $20\ \Omega$, y una ganancia de transresistencia en circuito abierto de $10\ \text{k}\Omega$.

1.45. Un amplificador presenta una resistencia de entrada de $1\ \Omega$, una resistencia de salida de $1\ \Omega$ y una ganancia de tensión en circuito abierto de 10. Clasificar este amplificador como aproximadamente ideal y hallar su ganancia. Al decidir una clasificación de amplificador, considere que las impedancias de la fuente y la carga son del orden de $1\ \text{k}\Omega$.

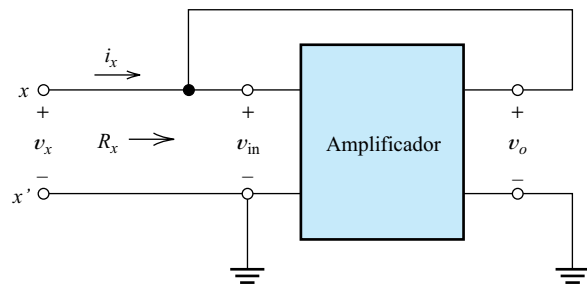


Figura P1.43

1.46. Repetir el Problema 1.45 si la impedancia de entrada es de $1\ \text{M}\Omega$, la impedancia de salida es de $1\ \text{M}\Omega$, y la ganancia de tensión en circuito abierto es de 100.

D1.47. Diseño de amplificadores en el nivel de diagrama de bloques. En una aplicación determinada, se necesita un amplificador para tomar la tensión en circuito abierto de una fuente de señal y suministrar corriente a una carga. Las resistencias de la carga y de la fuente son variables. La corriente suministrada a la carga debe ser prácticamente independiente de las resistencias de la fuente y de la carga. ¿Qué tipo de amplificador ideal es necesario? Si la resistencia de la fuente de señal varía entre $1\ \text{k}\Omega$ y $2\ \text{k}\Omega$, y esto produce una disminución del 1% de la corriente de carga, ¿cuál es el valor de la resistencia de entrada? Si la resistencia de carga varía entre $100\ \Omega$ y $300\ \Omega$, y esto produce una disminución del 1% en la corriente de carga, ¿cuál es el valor de la resistencia de salida?

1. Considerar si sería preferible una resistencia de entrada nula o infinita para medir la tensión en circuito abierto de la fuente de señal.
2. Considerar si sería preferible una resistencia de salida nula o infinita para que la corriente de carga sea independiente de la resistencia de carga.
3. En función de estas elecciones para las resistencias de entrada y de salida, utilizar la Tabla 1.1 para seleccionar el tipo de amplificador.

D1.48. Diseño de amplificadores a nivel de diagrama de bloques. Se precisa diseñar un amplificador para registrar la corriente en cortocircuito de una serie de células electroquímicas experimentales en función del tiempo. (En estas condiciones, un cortocircuito es cualquier resistencia inferior a $10\ \Omega$). Se aplicará la salida del amplificador a un registrador gráfico que se desvía $1\ \text{cm} \pm 1\%$ por cada voltio aplicado. Se desconoce la resistencia de entrada del registrador y es posible que sea variable, pero es superior a $10\ \text{k}\Omega$. Se desea una precisión del $\pm 3\%$ en la desviación de $1\ \text{cm}$ por mA de corriente de las células. ¿Qué tipo de amplificador ideal es el más adecuado para esta aplicación? Hallar las especificaciones para la impedancia de entrada, la impedancia de salida y el parámetro de ganancia del amplificador.

1. Considerar si sería preferible una resistencia de entrada nula o infinita para medir la corriente en cortocircuito de las células.
2. Considerar si sería preferible una resistencia de salida nula o infinita para que la tensión de salida sea independiente de la resistencia de entrada del registrador gráfico.
3. En función de la elección de las resistencias de entrada y de salida, utilizar la Tabla 1.1 para seleccionar el tipo de amplificador.

D1.49. Diseño de amplificadores a nivel de diagrama de bloques. Se necesita un amplificador para conocer las tensiones inducidas en la tierra por una antena militar de muy baja frecuencia, utilizada para la comunicación con los submarinos. Es necesario amplificar las formas de onda de tensión que se producen entre una serie de sondas que se situarán en la tierra; una vez amplificadas, esas señales se aplicarán a las entradas de convertidor analógico-digital (ADC) de una serie de procesadores. La impedancia interna de la sonda puede ser tan alta como 10 k Ω en arena seca, o tan pequeña como 10 Ω en estiércol. Como se utilizarán varios modelos diferentes de ADC en el proyecto, la impedancia de carga del amplificador varía entre 10 k Ω y 1 M Ω . La tensión nominal aplicada al ADC debería ser 10 veces la tensión en circuito abierto de la sonda $\pm 3\%$. ¿Qué tipo de amplificador ideal es el más adecuado para esta aplicación? Hallar las especificaciones de las impedancias y el parámetro de ganancia del amplificador.

1. Considerar si sería preferible una resistencia de entrada nula o infinita para medir la tensión en circuito abierto de las sondas.
2. Considerar si sería preferible una resistencia de salida nula o infinita para que la tensión de salida sea independiente de la resistencia de entrada del ADC.
3. En función de la elección de las resistencias de entrada y de salida, utilizar la Tabla 1.1 para seleccionar el tipo de amplificador.

D1.50. Diseño de amplificadores a nivel de diagrama de bloques. Repetir el problema D1.49 si en vez de un ADC se utiliza un registrador gráfico que presenta una impedancia desconocida inferior a 100 Ω . El registrador gráfico se desvía 1 cm $\pm 1\%$ por mA de corriente aplicada. Se desea diseñar el amplificador de manera que el registrador se desvíe 1 cm por cada 0,1 V de tensión de la sonda.

1. Considerar si sería preferible una resistencia de entrada nula o infinita para medir la tensión en circuito abierto de las sondas.
2. Considerar si sería preferible una resistencia de salida nula o infinita para que la corriente de salida sea independiente de la resistencia de entrada del registrador gráfico.
3. En función de la elección de las resistencias de entrada y de salida, utilizar la Tabla 1.1 para seleccionar el tipo de amplificador.

Sección 1.10: Respuesta en frecuencia de los amplificadores

1.51. Describir brevemente qué es el espectro de una señal y su importancia.

1.52. Dibujar la ganancia de un amplificador típico acoplado en continua, en función de la frecuencia. Repetirlo para un amplificador acoplado en alterna.

1.53. ¿Cuáles son las diferencias entre un amplificador de banda ancha y uno de banda estrecha?

1.54. La forma de onda triangular que se muestra en la Figura P1.54 presenta la serie de Fourier

$$v_i(t) = \frac{1}{2} - \frac{1}{\pi} \operatorname{sen}(2.000\pi t) - \frac{1}{2\pi} \operatorname{sen}(4.000\pi t) - \frac{1}{3\pi} \operatorname{sen}(6.000\pi t) - \dots$$

Utilizando un programa informático adecuado, representar gráficamente la suma de los 5 primeros términos de la serie. Repetirlo para los primeros 25 términos.

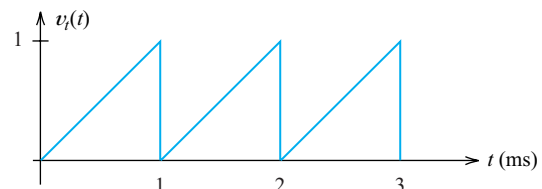


Figura P1.54

1.55. La tensión de entrada de un amplificador determinado es

$$v_i(t) = 0,1 \cos(2.000\pi t + 30^\circ)$$

y la tensión de salida es

$$v_o(t) = 10 \operatorname{sen}(2.000\pi t + 15^\circ)$$

Calcular la ganancia de tensión compleja del amplificador para $f = 1$ kHz, y expresarla en decibelios.

1.56. En la Figura P1.56 se representan la magnitud y la fase de la ganancia de un amplificador en función de la frecuencia. Si la señal de entrada del amplificador es

$$v_i(t) = 0,5 + \cos(200\pi t) + \cos(2.000\pi t)$$

hallar la expresión de la señal de salida en función del tiempo.

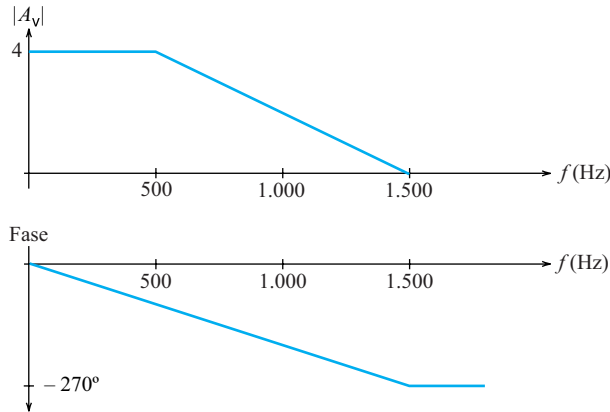


Figura P1.56

1.57. Un amplificador ideal de transconductancia se conecta a una carga de $0,01 \mu\text{F}$, como se ilustra en la Figura P1.57. Hallar una expresión para $A_v = V_o/V_s$. Evaluar la expresión para $f = 1 \text{ kHz}$, 10 kHz y 100 kHz . Representar gráficamente $|A_v|_{\text{dB}}$ en función de la frecuencia utilizando una escala logarítmica.

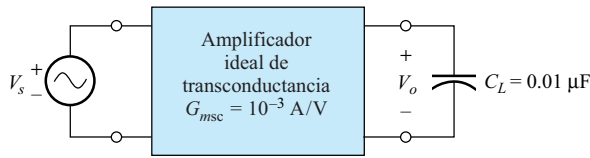


Figura P1.57

1.58. En la Figura P1.58 se muestra el modelo de un micrófono eléctrico y un amplificador. La tensión continua de 2 V está presente, porque se precisa un valor de continua para que el micrófono funcione correctamente. La fuente de alterna V_s resulta de las ondas de sonido que inciden en el micrófono. El condensador de acoplamiento de $0,1 \mu\text{F}$ es necesario para impedir la amplificación de la tensión continua. Calcular la expresión de la ganancia de tensión $A_{vs} = V_o/V_s$ en función de la frecuencia. Evaluarla para $f = 0, 1 \text{ Hz}$, 10 Hz , 100 Hz , 1 kHz y 10 kHz . Representar gráficamente $|A_{vs}|_{\text{dB}}$ en función de la frecuencia utilizando una escala logarítmica.

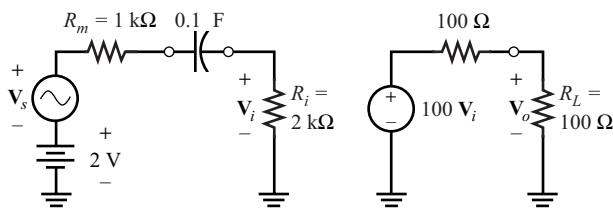


Figura P1.58

Sección 1.11: Amplificadores diferenciales

1.59. ¿Qué es un amplificador diferencial?

1.60. Definir la razón de rechazo del modo común de un amplificador.

1.61. Las señales de entrada v_{i1} y v_{i2} de la Figura P1.61 son las entradas de un amplificador diferencial con una ganancia de $A_d = 10$ (asumir que la ganancia de modo común es cero). Representar la salida del amplificador en función del tiempo. Representar la señal de entrada de modo común en función del tiempo.

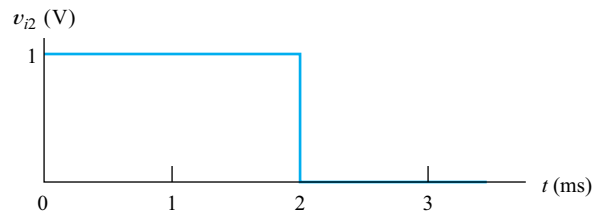
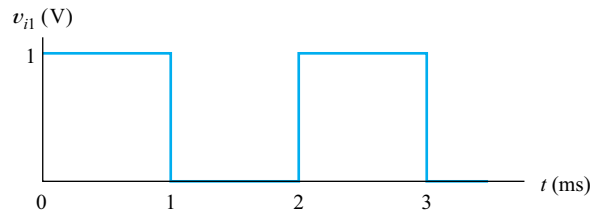


Figura P1.61

1.62. La Figura P1.62 muestra el circuito equivalente de un amplificador diferencial. (a) Hallar las expresiones de las ganancias de tensión diferencial y de modo común en función de G_{m1} , G_{m2} y R_L . (b) Evaluar los resultados para $G_{m1} = G_{m2} = 1 \text{ mS}$, y $R_L = 10 \text{ k}\Omega$. Determinar también la CMRR en dB. (c) Repetir la parte (b) para $G_{m1} = 1 \text{ mS}$, $G_{m2} = 0,99 \text{ mS}$ y $R_L = 10 \text{ k}\Omega$.

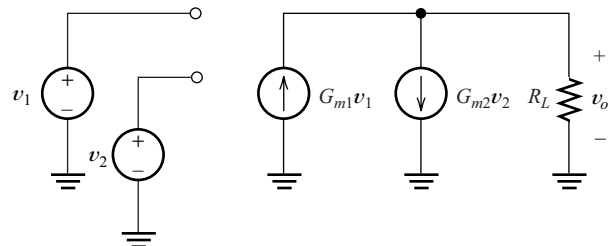


Figura P1.62

1.63. Un amplificador diferencial presenta $v_o(t) = A_1v_1(t) - A_2v_2(t)$. Si $A_1 = 1.000$ y $A_2 = 999$, determinar la CMRR de este amplificador.

1.64. Un amplificador determinado presenta una ganancia diferencial de 500. Si se conectan los dos terminales de entrada y se aplica una señal de entrada de 10 mV rms, la señal de salida es de 20 mV rms. Calcular la CMRR de este amplificador.

1.65. En un amplificador de instrumentación determinado, la señal de entrada consiste en una señal diferencial de 20 mV rms y una interferencia de modo común de 5 V rms y 50 Hz. Se desea que la contribución del modo común a la señal de salida sea al menos 60 dB menor que la contribución de la señal diferencial. ¿Cuál es la CMRR mínima permitida para el amplificador, en decibelios?

Amplificadores operacionales

2

En el Capítulo 1 se han descrito las características externas de los amplificadores, en general. En este capítulo se introducirá un importante componente de los sistemas electrónicos, conocido como **amplificador operacional**.

Actualmente, el término *amplificador operacional* se refiere a un circuito integrado que se emplea en una gran variedad de aplicaciones diferentes. Sin embargo, este tipo de amplificador se originó en los circuitos de los computadores analógicos, en los que se utilizaba para realizar operaciones como la integración o la suma de señales: de ahí el nombre de amplificador *operacional*.

Veremos que los amplificadores operacionales son más útiles cuando parte de la señal de salida vuelve a la entrada mediante una **red de realimentación**. En este tipo de configuración, la señal circula describiendo un bucle cerrado, desde la entrada del amplificador operacional hasta la salida, para atravesar posteriormente la red de realimentación de vuelta hacia la entrada; por eso decimos que el circuito opera en condiciones de **bucle cerrado**. Cuando no existe realimentación, se dice que el amplificador operacional opera en condiciones de **bucle abierto**.

Se pueden combinar los amplificadores operacionales integrados con redes de realimentación resistivas para formar muchos tipos de amplificadores. Además, se puede hacer que las características de estos circuitos dependan únicamente de la configuración seleccionada y de los valores de las resistencias y, sólo en escasa medida, del amplificador operacional, que puede presentar variaciones grandes de algunos de sus parámetros entre una unidad y otra.

2.1.	El amplificador operacional ideal	64
2.2.	La restricción del punto suma	65
2.3.	El amplificador inversor	66
2.4.	El amplificador no inversor	74
2.5.	Diseño de amplificadores simples	76
2.6.	Desviaciones de los amplificadores operacionales en trabajo lineal	85
2.7.	Análisis en gran señal	92
2.8.	Errores en continua	98
2.9.	Simulación de circuitos con amplificadores operacionales	104
2.10.	Circuitos amplificadores	112
2.11.	Integradores y derivadores	119
	Resumen	124
	Problemas	126

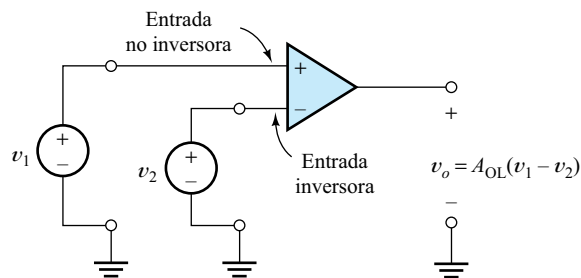


Figura 2.1. Símbolo de circuito para el amplificador operacional.

2.1. EL AMPLIFICADOR OPERACIONAL IDEAL

En la Figura 2.1 se ilustra el símbolo de circuito para el amplificador operacional. El amplificador operacional es un amplificador diferencial que presenta una entrada inversora y otra no inversora (en la Sección 1.11 se describieron los amplificadores diferenciales). Las señales de entrada se denotan como $v_1(t)$ y $v_2(t)$ (como es habitual, se utilizan letras minúsculas para representar tensiones generales variables con el tiempo; normalmente, omitiremos la dependencia respecto al tiempo, y nos referiremos a las tensiones como v_1 , v_2 , etc).

La media de las tensiones de entrada se denomina **tensión de modo común** v_{icm} , y viene dada por

$$v_{icm} = \frac{1}{2} (v_1 + v_2)$$

Además, la diferencia entre las tensiones de entrada, llamada **tensión diferencial**, viene dada por

$$v_{id} = v_1 - v_2$$

Un amplificador operacional ideal presenta las siguientes características:

- Impedancia de entrada infinita.
- Ganancia en bucle abierto A_{OL} infinita para la señal diferencial.
- Ganancia nula para la señal de modo común.
- Impedancia de salida nula.
- Ancho de banda infinito.

El circuito equivalente del amplificador operacional ideal consiste sencillamente en un generador controlado, como se ilustra en la Figura 2.2. La **ganancia en bucle abierto** A_{OL} es muy grande, idealmente infinita.

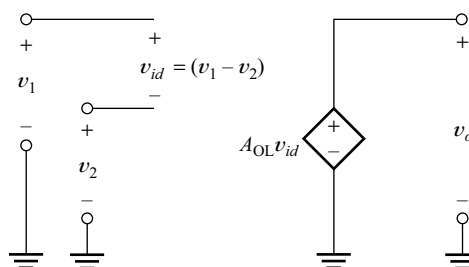


Figura 2.2. Circuito equivalente para el amplificador operacional ideal. A_{OL} es muy grande (tendiendo a infinito).

Características de los
amplificadores
operacionales ideales.

Por el momento, consideraremos que la ganancia en bucle abierto A_{OL} es constante con respecto a la frecuencia, y que la tensión de salida v_o presenta una forma de onda idéntica a la de la entrada diferencial $v_{id} = v_1 - v_2$ (más adelante veremos que A_{OL} es función de la frecuencia en los amplificadores operacionales reales).

Conexión de las fuentes de alimentación

Para que un amplificador operacional real funcione correctamente, es necesario aplicar al menos una fuente de alimentación continua, como se muestra en la Figura 2.3. Sin embargo, muchas veces no se muestran explícitamente las conexiones con las fuentes de alimentación en los diagramas de los circuitos (como se indica en la figura, es una práctica habitual la de utilizar símbolos en mayúsculas con subíndices repetidos también en mayúsculas para representar las tensiones continuas de las fuentes de alimentación).

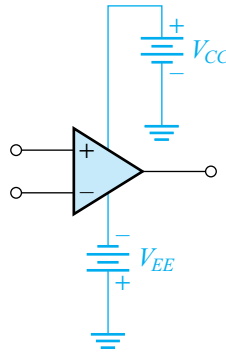


Figura 2.3. Símbolo de amplificador operacional mostrando las entradas de alimentación.

2.2. LA RESTRICCIÓN DEL PUNTO-SUMA¹

Casi siempre se utilizan los amplificadores operacionales con **realimentación negativa**, en la que parte de la señal de salida del amplificador operacional vuelve a la entrada en *oposición* a la señal del generador (también se pueden construir circuitos con realimentación positiva, en la que la señal devuelta a la entrada *ayuda* a la señal original del generador; sin embargo, como veremos más adelante, en los circuitos amplificadores es más útil la realimentación negativa). Más adelante, estudiaremos el tema de la realimentación negativa con más detalle. En este capítulo realizaremos un análisis de los circuitos de amplificadores operacionales, estudiando un amplificador operacional ideal y empleando un concepto conocido como **restricción del punto-suma**.

Para el amplificador operacional ideal, se considera que la ganancia en bucle abierto A_{OL} es aproximadamente infinita, por lo que una mínima tensión diferencial de entrada resultaría en una tensión de salida muy grande. En un circuito con realimentación negativa, la red de realimentación devuelve una fracción de la salida al terminal de entrada inversor, forzando a que la tensión diferencial de entrada se aproxime a cero. Si se considera que la ganancia es infinita, la tensión diferencial de entrada será

El hecho de forzar a que la tensión diferencial de entrada y la corriente de entrada sean cero se denomina restricción del punto-suma.

¹ También llamado cortocircuito virtual (*N. del R. T.*).

exactamente cero. Como la tensión diferencial de entrada del amplificador operacional es cero, la corriente de entrada también es cero. El hecho de forzar a que la tensión diferencial de entrada y la corriente de entrada sean cero se denomina restricción del punto-suma.

Los circuitos de amplificadores operacionales ideales se analizan siguiendo estos pasos:

Pasos para analizar circuitos que contienen amplificadores operacionales ideales.

1. Verificar la presencia de realimentación negativa, que suele tomar la forma de una red de resistencias conectada al terminal de salida y al terminal de entrada inversor.
2. Considerar que se fuerzan a cero la tensión diferencial de entrada y la corriente de entrada del amplificador operacional.
3. Aplicar los principios del análisis de circuitos, como las leyes de Kirchhoff y la ley de Ohm, para calcular los valores de interés.

En las siguientes secciones se ilustrará este tipo de análisis para algunos de los circuitos que más frecuentemente se utilizan.

2.3. EL AMPLIFICADOR INVERSOR

El amplificador inversor es un circuito con amplificador operacional de gran importancia.

En la Figura 2.4 se muestra un circuito con amplificador operacional conocido como **amplificador inversor**. Determinaremos la ganancia de tensión en bucle cerrado $A_v = v_o/v_{in}$ considerando un amplificador operacional ideal y empleando la restricción del punto suma. Sin embargo, antes de comenzar el análisis de un circuito con amplificadores operacionales, se deberá comprobar que existe una realimentación negativa en vez de positiva.

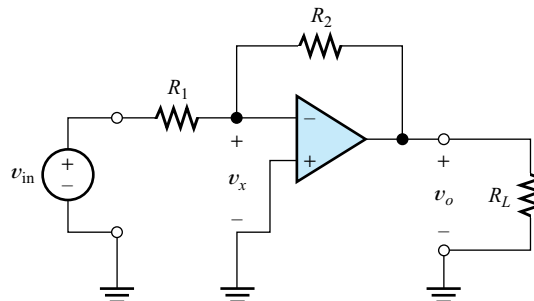


Figura 2.4. Amplificador inversor.

Paso 1: Verificar la presencia de realimentación negativa.

Paso 2: Considerar que se fuerzan a cero la tensión diferencial de entrada y la corriente de entrada del amplificador operacional.

En la Figura 2.4, la realimentación es negativa, como se demostrará a continuación. Por ejemplo, si suponemos que debido al generador de entrada v_{in} aparece una tensión positiva v_x en la entrada inversora, resultaría una tensión de salida negativa de gran magnitud (teóricamente infinita) en la salida. Parte de esta tensión de salida se devolvería a la entrada inversora a través de la ruta de realimentación que atraviesa R_2 . Por tanto, la tensión inicialmente positiva de la entrada inversora tendería a cero debido a la realimentación. Se produciría una cadena similar de sucesos si apareciese una tensión negativa en el terminal de entrada negativo. Por tanto, la tensión de salida del amplificador operacional toma precisamente el valor necesario para oponerse al generador y producir una tensión (casi) nula en la entrada del amplificador operacional.

La Figura 2.5 muestra el amplificador inversor, incluyendo las condiciones de la restricción del punto suma en la entrada del amplificador operacional. Observe que la tensión de entrada v_{in} aparece en bornes de R_1 . Por tanto, la corriente que atraviesa R_1 es

$$i_1 = \frac{v_{in}}{R_1} \quad (2.1)$$

Como la corriente que entra por los terminales de entrada del amplificador operacional es cero, la corriente que atraviesa R_2 es

$$i_2 = i_1 \quad (2.2)$$

Por tanto, se obtiene

$$i_2 = \frac{v_{in}}{R_1} \quad (2.3)$$

Paso 3: Aplicar principios estándar del análisis de circuitos, como las leyes de Kirchhoff y la ley de Ohm, para calcular las magnitudes de interés.

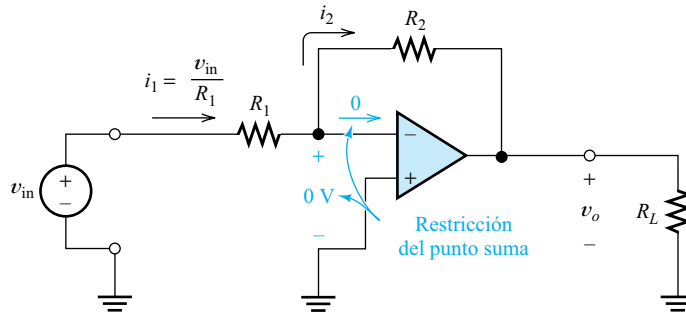


Figura 2.5. Utilización de la restricción del punto suma en el análisis del amplificador inversor.

Al escribir una ecuación de la tensión en el bucle que incluya los terminales de salida, la resistencia R_2 y los terminales de entrada del amplificador operacional, se obtiene

$$v_o + R_2 i_2 = 0 \quad (2.4)$$

Ecuación clave: Ganancia de tensión del amplificador operacional inversor.

Utilizando la Ecuación (2.3) para sustituir i_2 por su valor en la Ecuación (2.4), y resolviendo la ganancia de tensión en bucle cerrado, se obtiene

$$A_v = \frac{v_o}{v_{in}} = -\frac{R_2}{R_1} \quad (2.5)$$

Por tanto, suponiendo un amplificador operacional ideal, la ganancia de tensión en bucle cerrado se determina únicamente mediante la relación entre las resistencias. Esta es la situación deseable, porque es posible conseguir que las resistencias presenten valores precisos y estables. Observe que la ganancia de tensión es negativa, lo que indica que el amplificador es inversor (es decir, la tensión de salida está desfasada respecto a la tensión de entrada).

La impedancia de entrada del amplificador inversor es

$$Z_{in} = \frac{v_{in}}{i_1} = R_1 \quad (2.6)$$

La impedancia de entrada del amplificador inversor es igual a R_1 .

Por tanto, se puede controlar la impedancia de entrada del circuito mediante la elección de R_1 .

Escribiendo de otra manera la Ecuación (2.5), se obtiene

$$v_o = - \left(\frac{R_2}{R_1} \right) v_{in} \quad (2.7)$$

La impedancia de salida del amplificador inversor es cero.

Observe que la tensión de salida es independiente de la resistencia de carga R_L . La salida actúa como un generador ideal de tensión (con respecto a R_L). En otras palabras, la impedancia de salida del amplificador inversor es cero.

Más adelante veremos que las características del amplificador inversor están condicionadas por las propiedades no ideales del amplificador operacional. En cualquier caso, en muchas aplicaciones, la desviación de las prestaciones reales con respecto a las ideales es insignificante. Por supuesto, si los valores de las resistencias R_1 y R_2 no son suficientemente precisos, la ganancia en bucle cerrado tampoco lo será.

El concepto del cortocircuito virtual

A veces, la condición en los terminales de entrada del amplificador operacional de la Figura 2.5 se denomina **cortocircuito virtual**. Utilizamos esta terminología porque, aunque se fuerza a cero la tensión diferencial de entrada del amplificador operacional (como si fuese un cortocircuito a tierra), la corriente de entrada del amplificador operacional también es cero. La terminología puede resultar confusa si no se observa que es la acción de la salida del amplificador operacional a través de la red de realimentación la que fuerza que la tensión diferencial de entrada sea cero (posiblemente sería igual de válido llamar «circuito abierto virtual» a la condición en los terminales de entrada del amplificador operacional, porque no fluye corriente).

Variaciones del circuito inversor

Existen varias versiones del circuito inversor. El análisis de estos circuitos sigue el patrón que se utilizó para el inversor básico: verificar que se produce realimentación *negativa*, suponer la restricción del punto suma, y aplicar las leyes básicas de los circuitos.

Ejemplo 2.1. Análisis de un amplificador inversor

La Figura 2.6 ilustra una versión del amplificador inversor que puede presentar una ganancia alta sin recurrir a un margen tan amplio de valores de resistencias como se precisa en la configuración estándar de inversor. Hallar la expresión de la ganancia de tensión en bucle cerrado, suponiendo que el amplificador operacional es ideal. Calcular también la impedancia de entrada y la de salida. Evaluar los resultados para $R_1 = R_3 = 1 \text{ k}\Omega$, y para $R_2 = R_4 = 10 \text{ k}\Omega$. Luego, considerar la configuración estándar de inversor de la Figura 2.5 con $R_1 = 1 \text{ k}\Omega$, y calcular el valor de R_2 necesario para obtener la misma ganancia.

Solución: Primero se verifica que se produce realimentación negativa. Supongamos que v_i es positiva. Esto produce una tensión de salida negativa muy alta. Parte de la tensión negativa vuelve a entrar en la red de resistencias y se opone a la tensión de entrada original. Por tanto, se puede concluir que se produce realimentación negativa.

Paso 1: verificar que se produce realimentación negativa.

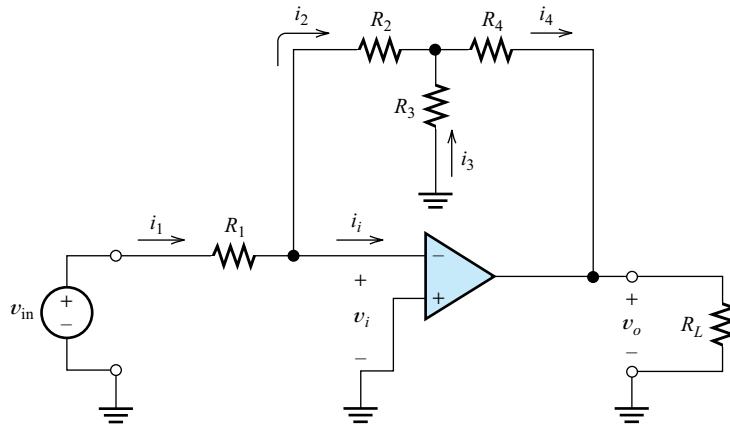


Figura 2.6. Amplificador inversor con alta ganancia y con valores de resistencias menos diferentes que los necesarios para el inversor básico.

A continuación se suponen las condiciones de la restricción del punto suma:

$$v_i = 0$$

$$i_i = 0$$

Paso 2: Suponer la restricción del punto suma.

Luego, se aplican la ley de Kirchhoff para las corrientes, la ley de Kirchhoff para las tensiones, y la ley de Ohm para analizar el circuito. Para comenzar, observamos que v_{in} aparece en R_1 (porque $v_i = 0$). Por tanto, se puede escribir

Paso 3: Aplicar las leyes básicas de los circuitos.

$$i_1 = \frac{v_{in}}{R_1} \tag{2.8}$$

A continuación, se aplica la ley de Kirchhoff para las corrientes al nodo del extremo derecho de R_1 , y se obtiene

$$i_1 = i_2 \tag{2.9}$$

(Se ha utilizado el dato $i_i = 0$).

Al escribir la ecuación de la tensión a través de los terminales de entrada del amplificador operacional, R_2 y R_3 , se obtiene

$$R_2 i_2 = R_3 i_3 \tag{2.10}$$

Aplicando la ley de Kirchhoff para las corrientes en el extremo superior de R_3 , se obtiene

$$i_4 = i_2 + i_3 \tag{2.11}$$

Al escribir la ecuación de la tensión del bucle que contiene a v_o , R_4 y R_3 , se obtiene

$$v_o = -R_4 i_4 - R_3 i_3 \tag{2.12}$$

A continuación, sustituimos para eliminar las variables de corriente (i_1 , i_2 , i_3 e i_4), y obtenemos una ecuación que relaciona la tensión de entrada y la tensión de salida. Igualando los segundos términos de las Ecuaciones (2.8) y (2.9) se obtiene

$$i_2 = \frac{v_{in}}{R_1} \tag{2.13}$$

Luego, utilizamos la Ecuación (2.13) para sustituir i_2 en la Ecuación (2.10), y reorganizamos los términos para obtener

$$i_3 = v_{in} \frac{R_2}{R_1 R_3} \quad (2.14)$$

Utilizando las Ecuaciones (2.13) y (2.14) para sustituir i_2 e i_3 en la Ecuación (2.11), se obtiene

$$i_4 = v_{in} \left(\frac{1}{R_1} + \frac{R_2}{R_1 R_3} \right) \quad (2.15)$$

Por último, utilizando las Ecuaciones (2.14) y (2.15) para sustituir i_3 e i_4 en la Ecuación (2.12), se obtiene

$$v_o = -v_{in} \left(\frac{R_2}{R_1} + \frac{R_4}{R_1} + \frac{R_4 R_2}{R_1 R_3} \right) \quad (2.16)$$

Por tanto, la ganancia de tensión en bucle cerrado del circuito es

$$A_v = \frac{v_o}{v_{in}} = - \left(\frac{R_2}{R_1} + \frac{R_4}{R_1} + \frac{R_4 R_2}{R_1 R_3} \right) \quad (2.17)$$

La resistencia de entrada se obtiene a partir de la Ecuación (2.8):

$$R_{in} = \frac{v_{in}}{i_1} = R_1$$

Si se estudia la Ecuación (2.16), se puede observar que la tensión de salida es independiente de la resistencia de carga. Por tanto, la salida se presenta como un generador de tensión ideal. En otras palabras, la impedancia de salida del amplificador es cero.

Evaluando la tensión de salida para los valores de resistencias dados ($R_1 = R_3 = 1 \text{ k}\Omega$, y $R_2 = R_4 = 10 \text{ k}\Omega$), se obtiene

$$A_v = -120$$

En el circuito inversor básico de la Figura 2.5, la ganancia de tensión viene dada por

$$A_v = - \frac{R_2}{R_1}$$

Por tanto, para obtener una ganancia de tensión de -120 se precisaría $R_2 = 120 \text{ k}\Omega$. Observe que la suma de las resistencias necesarias para el inversor básico es $121 \text{ k}\Omega$, mientras que el circuito de la Figura 2.6 requiere una resistencia total de $22 \text{ k}\Omega$. Al implementar estos circuitos de forma integrada, el área que requieren las resistencias en el chip es aproximadamente proporcional al valor de resistencia total. Por tanto, para obtener una gran magnitud de ganancia, es preferible el circuito de la Figura 2.6 al inversor básico ilustrado en la Figura 2.5 para su implementación como circuito integrado. □

El circuito de la Figura 2.6 presenta la ventaja de precisar valores de resistencias que el inversor básico, en especial cuando se requiere una gran magnitud de ganancia.

Una vez demostrado cómo utilizar la restricción del punto suma para analizar los circuitos con amplificadores operacionales ideales con realimentación negativa, vamos a ver algunos ejercicios para practicar con esta técnica. Cada uno de estos circuitos presenta realimentación negativa y, si suponemos que los amplificadores operacionales son ideales, será posible aplicar la restricción del punto suma.

EJERCICIO

- 2.1. En la Figura 2.7 se ilustra un circuito conocido como **amplificador sumador**. (a) Utilizar la suposición del amplificador operacional ideal para obtener la tensión de salida en función de las tensiones de entrada y los valores de las resistencias. (b) ¿Cuál es la resistencia de entrada vista por v_A ? (c) y ¿por v_B ? (d) ¿Cuál es la resistencia de salida vista por R_L ?

Respuesta

- (a) $v_o = (R_f/R_A)v_A - (R_f/R_B)v_B$.
 (b) La resistencia de entrada para v_A es igual a R_A .
 (c) La resistencia de entrada para v_B es igual a R_B .
 (d) La resistencia de salida es cero.

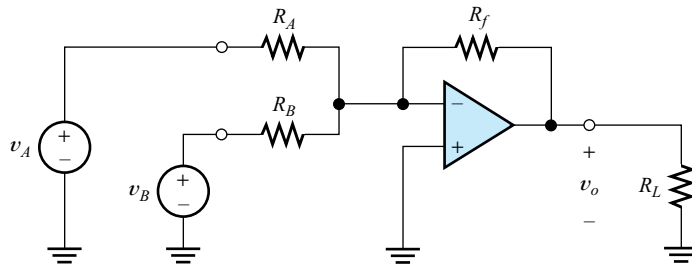


Figura 2.7. Amplificador sumador. Véase el Ejercicio 2.1.

EJERCICIO

- 2.2. Hallar las corrientes y las tensiones de los circuitos de la Figura 2.8.

Respuesta (a) $i_1 = 5 \text{ mA}$, $i_2 = 5 \text{ mA}$, $i_o = -50 \text{ mA}$, $i_x = -55 \text{ mA}$, $v_o = -50 \text{ V}$; (b) $i_1 = 5 \text{ mA}$, $i_2 = 5 \text{ mA}$, $i_3 = 5 \text{ mA}$, $i_4 = 10 \text{ mA}$, $v_o = -15 \text{ V}$.

EJERCICIO

- 2.3. Hallar la expresión de la tensión de salida del circuito que se muestra en la Figura 2.9.

Respuesta $v_o = 4v_1 - 2v_2$.

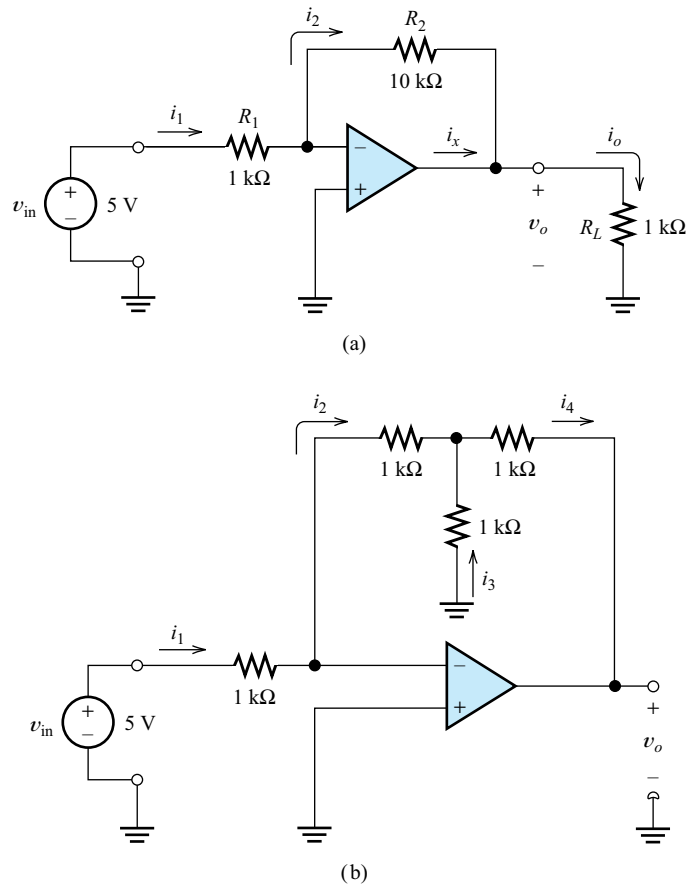


Figura 2.8. Circuitos del Ejercicio 2.2.

Realimentación positiva

Es interesante considerar la configuración del amplificador inversor con los terminales de entrada del amplificador operacional intercambiados, como se ilustra en la Fig.

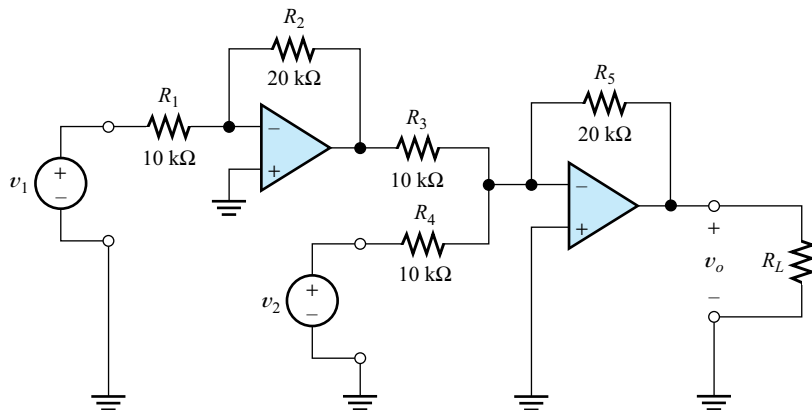


Figura 2.9. Circuito del Ejercicio 2.3.

ra 2.10(a). Este circuito se denomina **Schmitt-trigger**, y presenta realimentación positiva, como se verá a continuación.

Suponemos que la corriente en el terminal de entrada del amplificador operacional es cero. Escribiendo una ecuación de nodo en la entrada no inversora se obtiene

$$\frac{v_i - v_{in}}{R} + \frac{v_i - v_o}{R} = 0$$

Resolviendo esta ecuación para v_i , y sustituyendo $v_o = A_{OL}v_i$, se obtiene

$$v_i = \frac{1}{2} (v_{in} + v_o) = \frac{1}{2} (v_{in} + A_{OL}v_i)$$

Observe que la tensión de entrada amplificada $v_o = A_{OL}v_i$ realiza una contribución positiva a la tensión de entrada del amplificador operacional v_i , lo que demuestra que el circuito presenta realimentación positiva.

Supongamos que, inicialmente, $v_{in} = 0$ y $v_o = 0$; entonces, en un circuito ideal, v_i sería cero. Sin embargo, en los circuitos reales, determinadas desviaciones respecto

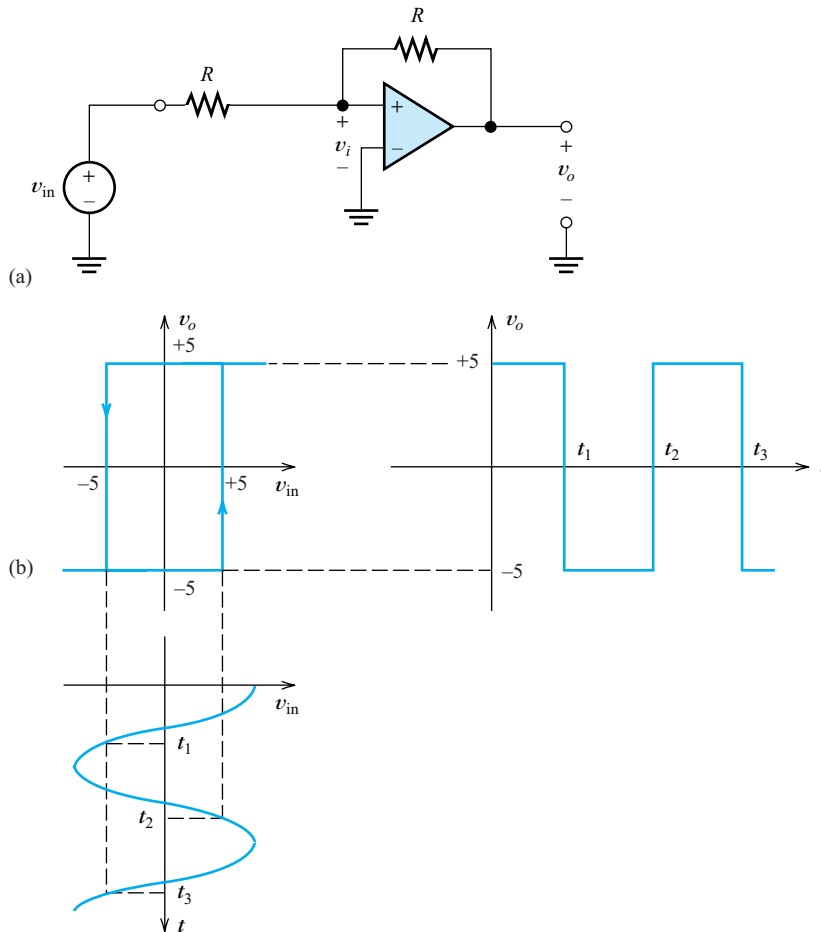


Figura 2.10. Circuito y formas de ondas del circuito Schmitt-trigger.

del ideal (como la corriente de entrada de polarización o la tensión de desviación (*offset*), que se describirá detalladamente más adelante en este capítulo) producirán que v_i tome un valor pequeño. Si esta tensión v_i es positiva, resultará una tensión de salida positiva. Como se muestra en la Ecuación (2.18), la mitad de la tensión de salida vuelve a la entrada del amplificador operacional a través de la red de realimentación. Por tanto, la tensión de entrada v_i aumenta, y se genera una tensión de salida aún más grande.

Un amplificador operacional real no puede producir tensión de salida infinita; en la práctica, la tensión de salida no puede exceder de un valor determinado. Vamos a suponer que el amplificador operacional que se muestra en la Figura 2.10(a) presenta tensiones extremas de salida de ± 5 V. Por tanto, el circuito no funciona como un amplificador, ya que la tensión de salida permanece a $+5$ V o a -5 V según la polaridad inicial de v_i .

Vamos a suponer que $v_o = +5$ V. Mientras $v_{in} > -5$ V, la tensión de entrada v_i es mayor que cero, y v_o permanece a $+5$ V. Esto se puede deducir de la Ecuación 2.18. Sin embargo, si v_{in} se hace menor que -5 V, la tensión v_i se hará negativa, y la tensión de salida v_o cambiará a -5 V. La tensión v_o permanecerá a -5 V hasta que v_{in} exceda $+5$ V. En la Figura 2.10(b) se ilustra la representación gráfica de v_o respecto a v_{in} .

La figura también ilustra una tensión de entrada senoidal y la tensión de salida resultante, que es una onda cuadrada. Por supuesto, en un circuito amplificador lineal, una entrada senoidal producirá una salida senoidal. Pero, aunque el circuito Schmitt-trigger no es un amplificador, es útil como circuito conformador de onda. Más adelante en este libro consideraremos las variaciones de este circuito y otros circuitos conformadores de onda.

Si se ignorase que el circuito de la Figura 2.10(a) presenta realimentación positiva en vez de negativa, y se aplicase la restricción del punto suma de forma errónea, se obtendría $v_o = -v_{in}$, igual que con el circuito de realimentación negativa. Esto ilustra la importancia de verificar que se produce realimentación negativa antes de utilizar la restricción del punto suma.

La realimentación positiva lleva a la tensión de salida a alguno de los dos extremos.

2.4. EL AMPLIFICADOR NO INVERSOR

En la Figura 2.11 se muestra la configuración del circuito para un amplificador no inversor. Supongamos, para analizar el circuito, que el amplificador operacional es ideal. Primero se comprueba si la realimentación es negativa o positiva, suponiendo que v_i es positiva y observando si se produce una gran tensión de salida positiva. Parte de la tensión de salida aparece en R_1 . Como $v_i = v_{in} - v_1$, la tensión v_i disminuye al aumentar v_o y v_1 . Por tanto, la red formada por el amplificador y la realimentación actúa para llevar a cero la tensión v_i . Por tanto, en este caso la realimentación es negativa, porque la señal de realimentación se opone a la entrada original.

Una vez se verifica que existe realimentación negativa, utilizamos la restricción del punto suma: $v_i = 0$, e $i_i = 0$. Aplicando la ley de Kirchhoff para las tensiones y teniendo en cuenta el hecho de que $v_i = 0$, se puede escribir

$$v_1 = v_{in} \quad (2.19)$$

Como i_i es cero, la tensión en R_1 viene dada por el principio del divisor de tensión:

$$v_1 = \frac{R_1}{R_1 + R_2} v_o \quad (2.20)$$

Paso 1: Verificar que se produce realimentación negativa.

Paso 2: Suponer la restricción del punto suma.

Paso 3: Aplicar las leyes básicas de los circuitos para analizar el circuito.

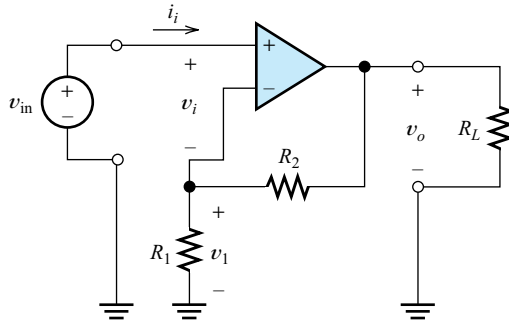


Figura 2.11. Amplificador no inversor.

Igualando los segundos términos de las Ecuaciones (2.20) y (2.19), y reorganizándolos, se obtiene la ganancia de tensión en bucle cerrado:

$$A_v = \frac{v_o}{v_{in}} = 1 + \frac{R_2}{R_1} \tag{2.21}$$

Ecuación clave: ganancia de tensión del amplificador no inversor.

Observe que el circuito es un amplificador no inversor (A_v es positiva), y la ganancia viene dada por la relación entre las resistencias de realimentación.

La impedancia de entrada del circuito es teóricamente infinita, porque la corriente de entrada es cero. Como la ganancia de tensión es independiente de la resistencia de carga, la tensión de salida es independiente de la resistencia de carga. Por tanto, la impedancia de salida es cero y, si suponemos que el amplificador operacional es ideal, el amplificador no inversor es un amplificador ideal de tensión (en la Sección 1.9 se describen los amplificadores ideales).

Suponiendo que el amplificador operacional es ideal, el amplificador no inversor es un amplificador ideal de tensión.

El seguidor de tensión

De la Ecuación (2.21) se puede deducir que la ganancia mínima es la unidad, que se obtiene con $R_2 = 0$. Normalmente, se elige que R_1 sea un circuito abierto cuando la ganancia es la unidad. El circuito resultante, ilustrado en la Figura 2.12, se denomina **seguidor de tensión** o **seguidor de emisor**.

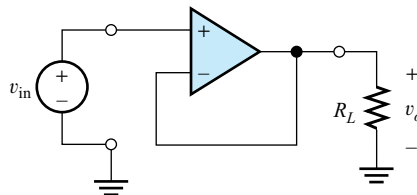


Figura 2.12. Seguidor de tensión.

EJERCICIO

2.4. Hallar la ganancia de tensión $A_v = v_o/v_{in}$ y la impedancia de entrada del circuito que se muestra en la Figura 2.13 (a) con el interruptor abierto y (b) con el interruptor cerrado.

Respuesta (a) $A_v = +1, R_{in} = \infty$; (b) $A_v = -1, R_{in} = R/2$.

Los circuitos que se muestran en esta página constituyen importantes aplicaciones de los amplificadores operacionales.

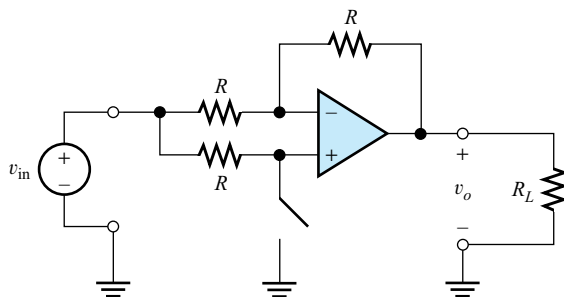


Figura 2.13. Amplificador inversor o no inversor. Véase el Ejercicio 2.4.

EJERCICIO

- 2.5. Hallar la expresión de la tensión de salida en función de las resistencias y las tensiones de entrada del **amplificador diferencial** que se muestra en la Figura 2.14.

Respuesta $v_o = (R_2/R_1)(v_2 - v_1)$.

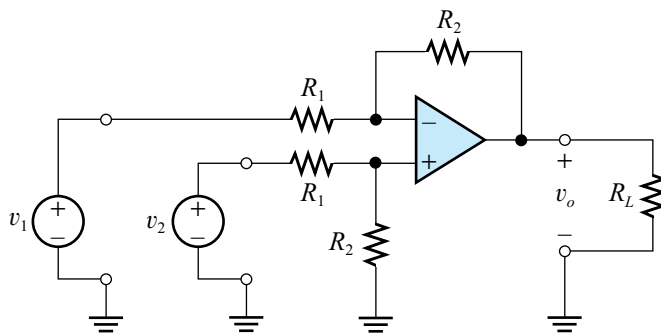


Figura 2.14. Amplificador diferencial. Véase el Ejercicio 2.5.

EJERCICIO

- 2.6. (a) Obtener la expresión de la ganancia de tensión v_o/v_{in} del circuito que se muestra en la Figura 2.15. (b) Evaluar la expresión para $R_1 = 1 \text{ k}\Omega$ y $R_2 = 10 \text{ k}\Omega$. (c) Hallar la resistencia de entrada de este circuito. (d) Calcular la resistencia de salida.

Respuesta (a) $A_v = 1 + 3(R_2/R_1) + (R_2/R_1)^2$; (b) $A_v = 131$;
(c) $R_{in} = \infty$; (d) $R_o = 0$.

2.5. DISEÑO DE AMPLIFICADORES SIMPLES

Se pueden diseñar muchos amplificadores útiles utilizando redes de realimentación resistivas con amplificadores operacionales. Por ahora vamos a suponer que los amplificadores operacionales son ideales; más adelante en este capítulo consideraremos los

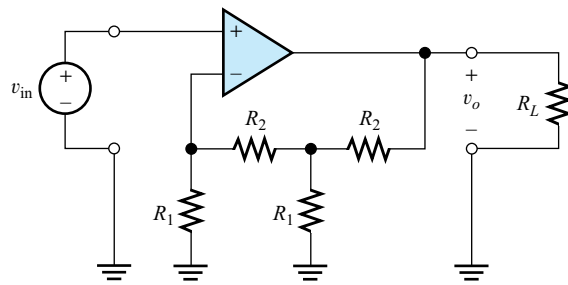


Figura 2.15. Circuito para el Ejercicio 2.6.

efectos de las propiedades no ideales de los amplificadores operacionales reales. En la práctica, los requisitos en cuanto a prestaciones de los circuitos que hay que diseñar no suelen ser extremos y se puede realizar su diseño suponiendo que los amplificadores operacionales son ideales (por supuesto, es necesario recordar que las tolerancias de las resistencias producen imprecisiones en las ganancias de bucle cerrado).

Más adelante en esta sección se ilustra un diseño utilizando los circuitos amplificadores operacionales analizados en las secciones anteriores (incluyendo los ejercicios). Para estos circuitos, el diseño consiste principalmente en seleccionar una configuración adecuada de circuito y los valores de las resistencias de realimentación. Antes de ilustrar el diseño del circuito, vamos a describir algunas de las consideraciones prácticas relativas a las resistencias necesarias en la red de realimentación.

Valores prácticos de las resistencias

Los valores prácticos de las resistencias dependen de que las resistencias sean discretas, o fabricadas directamente en el CI junto con los amplificadores operacionales. Las tolerancias más habituales para las resistencias discretas son del 10 %, 5 % y 1 %, y sus valores varían entre unos pocos ohmios y decenas de megaohmios. El Apéndice A muestra los valores nominales estándar disponibles para las resistencias discretas. Conviene evitar en la medida de lo posible las resistencias discretas, porque unas pocas resistencias discretas pueden ocupar tanto espacio en la placa del circuito como un chip con millones de dispositivos integrados. Al diseñar sistemas compactos de alta funcionalidad y coste razonable, se recurre a los componentes discretos como último recurso.

La manera de fabricar una resistencia integrada es mediante una capa de material semiconductor con contactos de metal en los extremos. Dicha resistencia se ilustra en la Figura 2.16. Habitualmente, el grosor t y la conductividad de los materiales que se utilizan para fabricar resistencias están predeterminados por los requisitos de otros dispositivos del chip. Al diseñar una resistencia, se pueden variar la longitud L y la anchura W , y seleccionar entre varios materiales disponibles. Se pueden obtener prácticamente todos los valores nominales (dentro de los límites prácticos), porque se puede ajustar la relación L / W según sea necesario.

Un parámetro importante en el diseño de una resistencia integrada es la **resistencia de capa** R_{\square} de la capa utilizada para fabricar la resistencia. La resistencia de capa es el valor de una resistencia de dimensiones cuadradas (es decir, $L = W$) construida a partir de dicha capa pelicular. Se puede demostrar que el valor de una resistencia cuadrada no depende de la longitud del lado, supuesto que el grosor y la conductividad del material sean fijos y que se haga contacto en toda la longitud de los lados opuestos de la resistencia. A modo de ejemplo, consideremos la resistencia cuadrada que

Al diseñar sistemas compactos de alta funcionalidad y coste razonable, se recurre a los componentes discretos como último recurso.

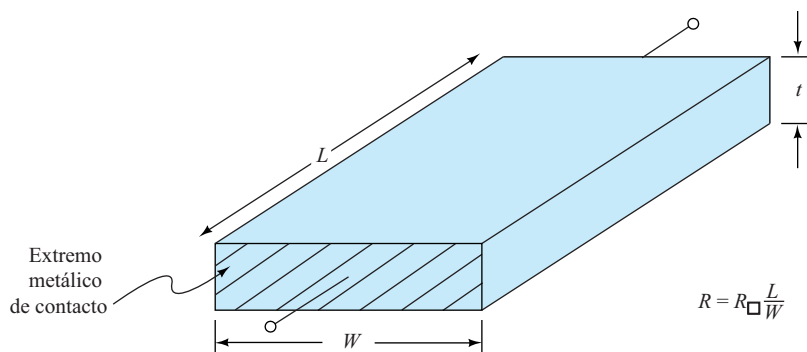


Figura 2.16. Las resistencias de los circuitos integrados se fabrican a partir de una capa de material conductor.

El valor de una resistencia cuadrada no depende de la longitud del lado del cuadrado.

se muestra en la Figura 2.17, que se puede dividir en cuatro cuadrados más pequeños. Vamos a suponer que la resistencia de cada uno de los cuadrados pequeños es R_{\square} . Se puede considerar que los cuadrados más pequeños están conectados en serie y en paralelo, como se muestra en la figura. Por tanto, la resistencia del cuadrado mayor también es igual a R_{\square} .

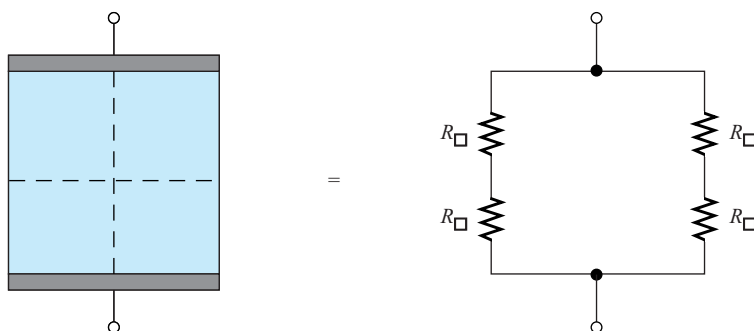


Figura 2.17. La resistencia del cuadrado mayor es la misma que la resistencia de cada uno de los cuadrados menores.

Las unidades de R_{\square} son Ω/\square (ohmios por cuadrado). En la Tabla 2.1 se muestran los valores típicos de R_{\square} para varios tipos de capas de circuitos integrados.

Para una resistencia rectangular, el valor viene dado por

Fórmula clave: valor de una resistencia integrada.

$$R = R_{\square} \frac{L}{W} \tag{2.22}$$

Por ejemplo, la resistencia que se muestra en la Figura 2.18 presenta una relación de 3 entre la longitud y la anchura, y una resistencia de $R = 3R_{\square}$.

Diseño de resistencias integradas

Vamos a suponer que se precisa diseñar una resistencia de $10\text{ k}\Omega$, que es un valor relativamente alto para su implementación en un circuito integrado. Primero consideraremos las películas disponibles para el proceso que se vaya utilizar. Vamos a supo-

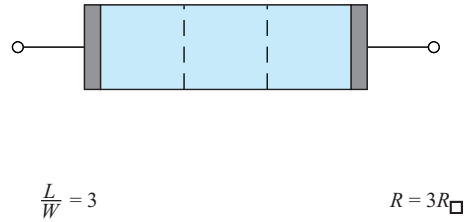


Figura 2.18. Una resistencia con $L/W = 3$.

ner que únicamente se dispone de los materiales que se describen en la Tabla 2.1. La resistencia necesaria es relativamente grande, y se debe seleccionar un material con alta resistencia de capa, para minimizar el área ocupada por la resistencia en el chip. Por tanto, se elige la capa de difusión de base, que presenta una resistencia de capa de $250 \Omega/\square$. Luego, utilizando la Ecuación (2.22) se determina que

$$L/W = R/R_{\square} = 40$$

Tabla 2.1. Diversos materiales utilizados para fabricar resistencias integradas.

Nombre de la capa	$R_{\square}(\Omega/\square)$	Precisión absoluta	Precisión de adaptación
Difusión de base	250	$\pm 20 \%$	$\pm 2 \%$ ($W = 5 \mu\text{m}$) $\pm 0,2 \%$ ($W = 50 \mu\text{m}$)
Puerta de polisilicio	20	$\pm 20 \%$	$\pm 2 \%$
Difusión de emisor	5	$\pm 20 \%$	$\pm 2 \%$

Para que el área ocupada por la resistencia sea pequeña, se utilizará la menor W posible. Sin embargo, al disminuir W , aumenta la tolerancia de la resistencia (es decir, disminuye la precisión) debido a las variaciones en el proceso de fabricación. Vamos a suponer que la resistencia que hay que diseñar requiere una precisión moderada, y que una anchura de $W = 5 \mu\text{m}$ es adecuada. La longitud de la resistencia será

$$L = (L/W) \times W = 20 \mu\text{m}$$

Normalmente, las resistencias ocupan mucho más espacio que los transistores en los circuitos integrados. Por ejemplo, la resistencia anterior de $10 \text{ k}\Omega$ ocupa un área de $L \times W = 1.000 \mu\text{m}^2$, mientras que los transistores ocupan áreas reducidas, de hasta $2 \mu\text{m}^2$ (en realidad, el área ocupada por la resistencia sería más grande que $L \times W$, porque se precisa espacio entre la resistencia y los componentes adyacentes). La reducción del área de los chips es una consideración importante al diseñar circuitos integrados. Por tanto, los diseñadores de circuitos deberán tratar de utilizar pocas resistencias, y procurar que sus valores sean pequeños. Más adelante, en este libro, veremos que en muchas configuraciones de circuitos se sustituyen las resistencias por transistores para ahorrar área de silicio.

Para evitar que los terminales de las resistencias estén muy separados en comparación con el tamaño de otros componentes del chip, las resistencias grandes se suelen plegar (véase la Figura 2.19). Además, el contacto con la capa pelicular se realiza desde la superficie, utilizando un contacto de «hueso de perro». Con esta distribución, resulta que los cuadrados de las esquinas cuentan como aproximadamente 0,56 cuadrados cada uno, mientras que los contactos extremos cuentan como 0,65 cuadrados cada uno.

La reducción del área de los chips es una consideración importante al diseñar circuitos integrados.

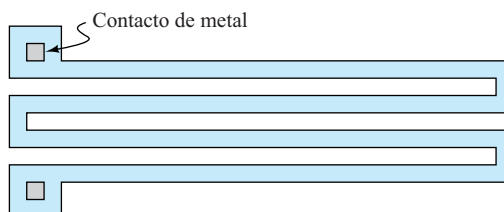


Figura 2.19. Muchas veces se pliegan las resistencias de los circuitos integrados para mantener una distancia pequeña entre los contactos.

Una ventaja importante de las resistencias integradas en un CI es que las relaciones entre las resistencias tienden a ser casi iguales en todos los chips.

En general, la tolerancia entre los valores de las resistencias sube al considerar resistencias situadas dentro de un mismo chip, de una misma oblea, de un mismo lote o de lotes diferentes. Se ha comprobado que las ganancias de los circuitos con amplificadores operacionales dependen de las relaciones entre los valores de las resistencias. Cuando se fabrican las resistencias de la misma manera, muy juntos unos de otros en el mismo chip, se pueden mantener las relaciones con una **precisión de adaptación** del $\pm 1\%$, o incluso del $\pm 0,1\%$, con ajuste por láser. Por el contrario, los valores de las resistencias de los circuitos fabricados en lotes diferentes suelen presentar una **precisión absoluta** del $\pm 20\%$.

Diseño de amplificadores utilizando amplificadores operacionales

Ejemplo 2.2. Diseño de un amplificador no inversor

Diseñar un amplificador no inversor con una ganancia de tensión de 10 utilizando un amplificador operacional ideal. Las señales de entrada varían entre -1 V y $+1\text{ V}$. Utilizar resistencias discretas del 5% de tolerancia para la red de realimentación.

Solución: Utilizamos la configuración del amplificador no inversor de la Figura 2.11. La ganancia en bucle cerrado viene dada por la Ecuación (2.21). Por tanto, se obtiene

$$A_v = 10 = 1 + \frac{R_2}{R_1}$$

Hay muchos valores de las resistencias que proporcionarían la ganancia adecuada, siempre que $R_2 = 9R_1$. Sin embargo, las resistencias muy pequeñas no son prácticas, porque la salida del amplificador operacional y, en consecuencia, la fuente de alimentación, debe proporcionar la corriente que atravesará las resistencias. Por ejemplo, si $R_1 = 1\ \Omega$, y $R_2 = 9\ \Omega$, para una tensión de salida de 10 V el amplificador operacional debe suministrar 1 A de corriente (consulte la Figura 2.20). La mayoría de los amplificadores operacionales no son capaces de producir una corriente de salida tan grande y, aunque fueran capaces, la carga de la fuente de alimentación sería excesiva. En el circuito del ejemplo, se deberá mantener $R_1 + R_2$ lo suficientemente grande como para que las corrientes sean razonablemente bajas. Para diseños de carácter general, suelen ser aceptables corrientes de unos pocos miliamperios (en los equipos con baterías, se tratará de reducir

Las resistencias muy bajas pueden dar lugar a corrientes demasiado grandes.

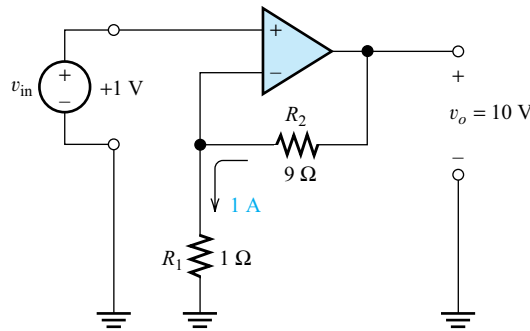


Figura 2.20. Si se utilizan resistencias de valores bajos, se precisará una corriente muy grande y poco práctica.

todavía más la corriente, para evitar la necesidad de reemplazar frecuentemente las baterías).

Las resistencias muy grandes, como $R_1 = 10\text{ M}\Omega$ y $R_2 = 90\text{ M}\Omega$, también presentan problemas. Como se ha indicado anteriormente, las resistencias integradas grandes ocupan un área excesiva en el chip. En su forma discreta, las resistencias grandes presentan valores inestables, especialmente en entornos húmedos. Más adelante veremos que las resistencias grandes producen problemas debido a una imperfección de los amplificadores operacionales conocida como corriente de *offset*. Además, los circuitos de alta impedancia son propensos a captar señales no deseadas de circuitos cercanos a través del acoplamiento capacitivo parásito. Esto se ilustra en la Figura 2.21.

Las resistencias muy grandes tienden a ser inestables y permiten el acoplamiento de señales no deseadas.

Si se utilizan resistencias discretas, los valores adecuados de resistencias están entre $100\ \Omega$ y $1\text{ M}\Omega$. Como el enunciado del problema requiere resistencias del 5% de tolerancia (consulte el Apéndice A), buscaremos un par de valores para las resistencias que permitan que la relación R_2/R_1 sea 9. Una posibilidad es $R_2 = 180\text{ k}\Omega$ y $R_1 = 20\text{ k}\Omega$. Sin embargo, para muchas aplicaciones veremos que $R_2 = 18\text{ k}\Omega$ y $R_1 = 2\text{ k}\Omega$ también serán valores adecuados. Por supuesto, si se utilizan resistencias del 5% de tolerancia, podemos esperar variaciones de en torno al $\pm 10\%$ en la relación R_2/R_1 , entre un valor y el siguiente. Esto se debe a que R_2 podría ser un 5% menor y R_1 un 5% mayor, o viceversa. Por tanto, la ganancia en bucle cerrado del amplificador (que es $A_v = 1 + R_2/R_1$), varía alrededor del $\pm 9\%$.

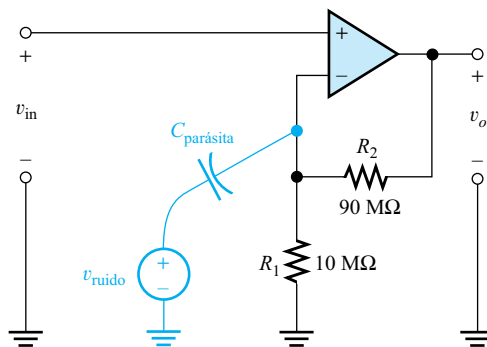


Figura 2.21. Si se utilizan resistencias de valores muy altos, la capacidad parásita podría hacer que se acoplaran señales no deseadas en el circuito.

Si se necesita más precisión, se podrían utilizar resistencias con una tolerancia del 1 %. Otra posibilidad sería utilizar una resistencia ajustable para lograr el valor deseado de ganancia. □

Ejemplo 2.3. Diseño de un amplificador

Se precisa un amplificador con una resistencia de entrada mayor de 500 k Ω y una ganancia de tensión de -10 . Se deben implementar las resistencias de realimentación de forma integrada, y deben presentar un valor máximo de 10 k Ω para ahorrar área de chip. Elegir una configuración adecuada para el circuito y especificar los valores de las resistencias. Por último, estimar las tolerancias necesarias de las resistencias para que la magnitud de la ganancia se mantenga dentro de un margen del 5 % de su valor nominal.

Solución: Como se requiere ganancia negativa, consideraremos en primer lugar la utilización del amplificador inversor de la Figura 2.4. Para obtener la resistencia de entrada deseada, será necesario que $R_1 = 500$ k Ω , y para obtener la ganancia deseada, será necesario que $R_2 = 10R_1 = 5$ M Ω . Pero estas resistencias superan el valor máximo permitido.

Una aproximación más adecuada consiste en utilizar dos amplificadores operacionales, estando el primero de ellos configurado como seguidor de tensión y el segundo como inversor de ganancia -10 . Esto se ilustra en la Figura 2.22. La impedancia de entrada será muy alta (teóricamente infinita para el seguidor de tensión). La ganancia del circuito es

$$A_v = -\frac{R_2}{R_1}$$

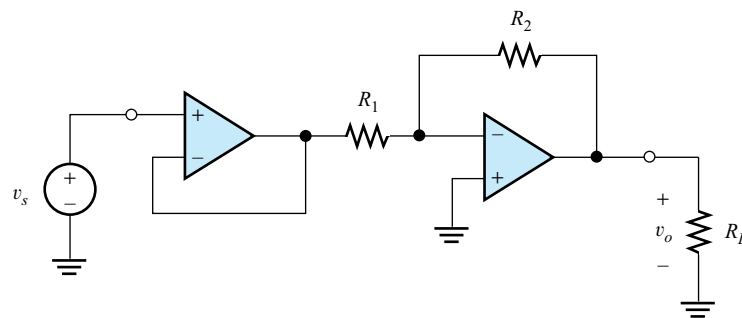


Figura 2.22. Para obtener una gran resistencia de entrada de un amplificador inversor con resistencias moderadas, se conecta en cascada un seguidor de tensión y un inversor.

Para obtener la ganancia deseada, se precisa $R_2 = 10R_1$. Un posible grupo de valores sería $R_2 = 10$ k Ω y $R_1 = 1$ k Ω , que está dentro del límite máximo especificado. Se podrían emplear resistencias más pequeñas para ocupar menos espacio en el chip, pero se produciría una mayor disipación de potencia.

Para obtener una precisión de $\pm 5\%$ para la magnitud de la ganancia, será necesaria una precisión aproximada de $\pm 5\%$ para la relación entre las resistencias, la cual se obtiene fácilmente en los circuitos integrados. La tolerancia absoluta típica será $\pm 20\%$, pero esto no presenta un problema en este circuito, porque la ganancia depende de la relación entre resistencias.

□

Ejemplo 2.4. Diseño de un amplificador sumador

Diseñar un amplificador con una tensión de salida de $v_o(t) = 5v_1(t) - 2v_2(t)$. Suponer que se dispone de amplificadores operacionales ideales y de resistencias de cualquier valor nominal de hasta 10 kΩ.

Solución: Se puede utilizar el circuito sumador de la Figura 2.7 para obtener la suma ponderada de las tensiones de entrada, dada por

$$v_o = - (R_f/R_A)v_A - (R_f/R_B)v_B$$

Es necesario familiarizarse con el mayor número posible de circuitos para idear la mejor configuración de circuito para un problema de diseño dado.

en la que las ganancias de las dos señales de entrada son negativas. Sin embargo, el enunciado del problema requiere una ganancia positiva para v_1 y una ganancia negativa para v_2 . Por tanto, primero se pasa v_1 a través de un amplificador inversor, aplicándose la salida de este inversor y v_2 al sumador. En la Figura 2.23 se muestra el diagrama del circuito propuesto. La tensión de salida de este circuito viene dada por

$$v_o = \frac{R_2 R_f}{R_1 R_A} v_1 - \frac{R_f}{R_B} v_2 \tag{2.23}$$

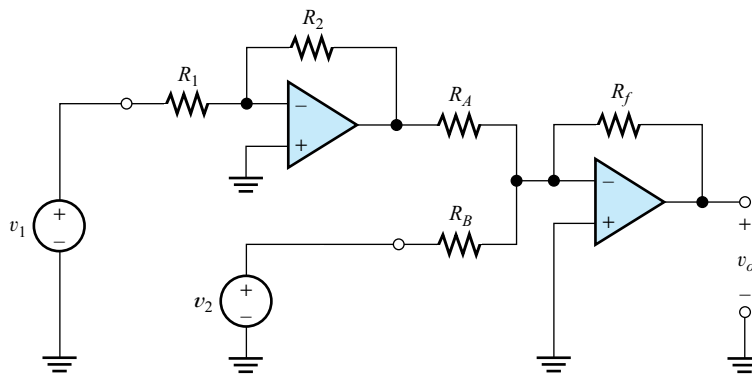


Figura 2.23. Amplificador diseñado en el Ejemplo 2.4.

Se deben elegir los valores de las resistencias de manera que la ganancia de la entrada v_1 sea +5 y la ganancia de la entrada v_2 sea -2. Se pueden utilizar muchas combinaciones de valores para cumplir estas especificaciones. Una posibilidad es

Habitualmente, los problemas de diseño tienen muchas respuestas «correctas».

$$R_A = 1 \text{ k}\Omega$$

$$R_B = 1 \text{ k}\Omega$$

$$R_f = 2 \text{ k}\Omega$$

$$R_2 = 2,5 \text{ k}\Omega$$

$$R_1 = 1 \text{ k}\Omega$$

Estos valores no son los únicos que se pueden utilizar para cumplir las especificaciones. Habitualmente, los problemas de diseño tienen muchas respuestas «correctas».

□

EJERCICIO

- 2.7. Utilizamos una película de $R_{\square} = 300 \Omega/\square$ para diseñar una resistencia de $6 \text{ k}\Omega$. ¿Cuál es la relación L/W necesaria? Si la anchura mínima permitida es $10 \mu\text{m}$, ¿qué área A ocupa la resistencia? No tener en cuenta el área que consume la banda de protección necesaria entre la resistencia y los componentes cercanos.

Respuesta $L/W = 20$, $A = 2000 (\mu\text{m})^2$.

EJERCICIO

- 2.8. Una resistencia que utiliza una película de $R_{\square} = 100 \Omega/\square$ presenta la distribución que se muestra en la Figura 2.24. Determinar la resistencia. Contar las esquinas como $0,56$ cuadrados cada una, y los extremos como $0,65$ cuadrados cada uno.

Respuesta $R = 1642 \Omega$.

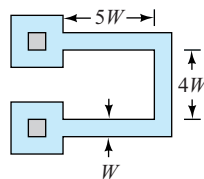


Figura 2.24. Resistencia para el Ejercicio 2.8.

EJERCICIO

- 2.9. Obtener la Ecuación (2.23).

EJERCICIO

- 2.10. Diseñar un amplificador no inversor con una ganancia 4 utilizando resistencias discretas del 5 % de tolerancia (consulte el Apéndice A). ¿Cuál es la tolerancia de la ganancia?

Respuesta Utilizar el circuito de la Figura 2.11 con $R_2 = 3R_1$. Sería posible utilizar muchos valores para las resistencias. Un ejemplo es $R_2 = 30 \text{ k}\Omega$ y $R_1 = 10 \text{ k}\Omega$. La ganancia varía entre 3,714 ($-7,14 \%$) y 4,316 ($-7,89 \%$).

2.6. DESVIACIONES DE LOS AMPLIFICADORES OPERACIONALES EN TRABAJO LINEAL

Hasta ahora se han estudiado los amplificadores operacionales ideales. En las siguientes secciones de este capítulo, consideraremos las desviaciones de los amplificadores operacionales reales y la manera de tenerlas en cuenta en el diseño de circuitos.

Las características no ideales de los amplificadores operacionales reales se dividen en tres categorías:

1. No idealidades en trabajo lineal.
2. Características no lineales.
3. Tensiones de desviación (*offset*).

Categorías de las desviaciones de los amplificadores operacionales.

En esta sección, se describen las desviaciones en trabajo lineal, incluyendo diagramas de Bode de la respuesta en frecuencia de un amplificador operacional (los conceptos de los diagramas de Bode se repasan en la Sección 8.1). En las siguientes secciones, se considerarán las características no lineales y las tensiones de *offset*.

Un típico amplificador operacional suele estar constituido por unos 30 transistores de varios tipos, unas 10 resistencias y uno o dos condensadores. Sus desviaciones dependen del diseño interno que se describirá en capítulos posteriores. Por ahora, estudiaremos el comportamiento externo de los amplificadores operacionales.

Impedancia de entrada e impedancia de salida

Los amplificadores operacionales ideales presentan impedancia de entrada infinita e impedancia de salida nula. Sin embargo, los amplificadores operacionales reales presentan impedancia de entrada finita e impedancia de salida distinta de cero. Estudiaremos, más adelante, que la impedancia de entrada en bucle abierto de un amplificador operacional depende en gran medida del tipo de transistores utilizados en los circuitos de entrada. Las impedancias de entrada en bucle abierto de los amplificadores operacionales integrados con etapas de entrada de transistores bipolares, suelen ser de alrededor de $1 \text{ M}\Omega$. Los amplificadores operacionales con etapas de entrada de transistores JFET o MOS presentan impedancias de entrada mucho mayores, de hasta $10^{12} \Omega$. La impedancia de salida en bucle abierto varía entre 1 y 100Ω para un amplificador operacional integrado aunque puede alcanzar valores de hasta miles de ohmios para los amplificadores operacionales de baja potencia.

Las impedancias de entrada y de salida en bucle cerrado de un circuito de realimentación negativa pueden ser muy diferentes de las impedancias en bucle abierto del amplificador operacional. Se puede elegir el tipo de realimentación para incrementar o disminuir la impedancia de entrada o de salida del circuito. Habitualmente, las impedancias de entrada o de salida en bucle abierto de los amplificadores operacionales no imponen límites serios a las prestaciones del circuito.

Limitaciones de la ganancia y del ancho de banda

Los amplificadores operacionales ideales presentan una ganancia en bucle abierto infinita, y un ancho de banda ilimitado. La ganancia de un amplificador operacional real es función de la frecuencia, y disminuye a las frecuencias altas. En alterna, la ganancia de tensión diferencial en circuito abierto de un amplificador operacional real oscila entre 10^4 y 10^6 .

El ancho de banda de un amplificador integrado suele estar limitado intencionadamente por el diseñador. Como estudiaremos más adelante en el libro, esta limitación se denomina **compensación de frecuencia**, y es necesaria para evitar oscilaciones en algunos casos. A menudo, la compensación precisa un condensador que ocupa una parte importante del área de chip del amplificador operacional.

Para frecuencias normales, la ganancia en bucle abierto tiene un único polo significativo, denominado **polo dominante**. La función de transferencia en bucle abierto de un amplificador operacional de polo dominante viene dada por

$$A_{OL}(f) = \frac{A_{0OL}}{1 + j(f/f_{BOL})} \quad (2.24)$$

Ecuación clave:
Ganancia en bucle abierto de un amplificador operacional de polo dominante.

donde A_{0OL} es la ganancia en bucle abierto en continua, y f_{BOL} es la frecuencia de corte en bucle abierto. En un diagrama de Bode de $A_{OL}(f)$, la magnitud de la ganancia es aproximadamente constante hasta f_{BOL} . Por encima de f_{BOL} , la magnitud de la ganancia varía 20 dB/década (consulte la Figura 2.25).

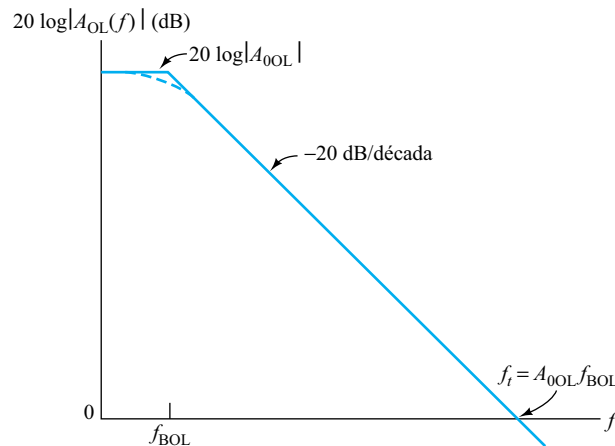


Figura 2.25. Diagrama de Bode de la ganancia en bucle abierto para un típico amplificador operacional.

Consideremos el amplificador no inversor de la Figura 2.26. Como ya no se supone una ganancia constante para todas las frecuencias, se han denotado las tensiones y la corriente como fasores, para los que se utilizan símbolos en negrita. En este punto suponemos que el amplificador operacional es ideal, con la excepción de la ganancia finita, que es función de la frecuencia. Por tanto, suponemos que la impedancia de entrada del amplificador operacional es infinita y la corriente de entrada I_i es cero.

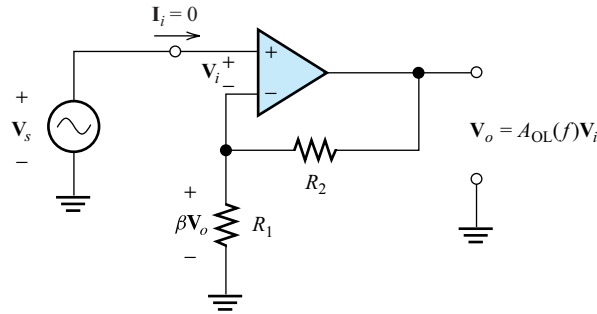


Figura 2.26. Amplificador no inversor.

La red de realimentación formada por R_1 y R_2 actúa como divisor de tensión. La tensión en R_2 viene dada por

$$\frac{R_1}{R_1 + R_2} \times V_o = \beta V_o \quad (2.25)$$

donde el divisor de tensión determina

$$\beta = \frac{R_1}{R_1 + R_2} \quad (2.26)$$

Al escribir la ecuación de tensiones para el bucle formado por V_s , V_i y βV_o , se obtiene

$$V_s = V_i + \beta V_o \quad (2.27)$$

También se puede escribir

$$V_o = A_{OL} V_i \quad (2.28)$$

Al resolver la Ecuación (2.28) para V_i y sustituyendo en la Ecuación (2.27) se obtiene

$$V_s = \frac{V_o}{A_{OL}} + \beta V_o \quad (2.29)$$

Ahora se define la ganancia en bucle cerrado como $A_{CL} = V_o/V_s$. Reorganizando la Ecuación (2.29) se obtiene

$$A_{CL} = \frac{V_o}{V_s} = \frac{A_{OL}}{1 + A_{OL}\beta} = \frac{1}{\beta + 1/A_{OL}} \quad (2.30)$$

Antes de continuar, se demostrará que esta expresión de la ganancia en bucle cerrado A_{CL} se reduce a la expresión obtenida anteriormente para la ganancia del amplificador no inversor cuando se supone que el amplificador operacional es ideal. Si se halla el límite cuando la ganancia en bucle abierto A_{OL} tiende a infinito, se obtiene

$$\lim_{A_{OL} \rightarrow \infty} A_{CL} = \frac{1}{\beta} \quad (2.31)$$

Utilizando la Ecuación (2.26) en sustitución de β , se obtiene

$$\lim_{A_{OL} \rightarrow \infty} A_{CL} = 1 + \frac{R_2}{R_1} \quad (2.32)$$

que es la misma expresión para la ganancia que la obtenida anteriormente en la Ecuación (2.21) (salvo que ahora la ganancia en bucle cerrado se llama A_{CL} en vez de A_v).

Ahora estudiaremos la ganancia en bucle cerrado como función de la frecuencia. Utilizando la Ecuación (2.24) en sustitución de A_{OL} en la Ecuación (2.30), se obtiene

$$A_{CL}(f) = \frac{\frac{A_{00L}}{1 + j(f/f_{BOL})}}{1 + \frac{\beta A_{00L}}{1 + j(f/f_{BOL})}} \quad (2.33)$$

Esto se puede escribir de la siguiente forma

$$A_{CL}(f) = \frac{\frac{A_{00L}}{1 + \beta A_{00L}}}{1 + j \frac{f}{f_{BOL}(1 + \beta A_{00L})}} \quad (2.34)$$

Si se define ahora

$$A_{00L} = \frac{A_{00L}}{1 + \beta A_{00L}} \quad (2.35)$$

y

$$f_{BCL} = f_{BOL}(1 + \beta A_{00L}) \quad (2.36)$$

la Ecuación (2.34) se puede expresar

$$A_{CL}(f) = \frac{A_{00L}}{1 + j(f/f_{BCL})} \quad (2.37)$$

Observe que la ganancia en bucle cerrado —Ecuación (2.37)— tiene la misma forma que la ganancia en bucle abierto —Ecuación (2.24). Sin embargo, la ganancia en continua y la frecuencia de corte en bucle cerrado presentan valores diferentes que para el bucle abierto. El siguiente ejemplo ilustra este concepto.

Ejemplo 2.5. Ganancia en bucle cerrado en función de la frecuencia para un amplificador no inversor

Un determinado amplificador operacional presenta una ganancia de continua en bucle cerrado de $A_{00L} = 10^5$, y un ancho de banda en bucle abierto de $f_{BOL} = 40$ Hz. Dibujar un diagrama de Bode de la ganancia en bucle abierto. Dibujar también los diagramas de Bode de la ganancia en bucle cerrado para amplificadores no inversores de $\beta = 1$, $\beta = 0,1$ y $\beta = 0,01$.

Solución: Convirtiendo la ganancia de continua en bucle abierto a decibelios se obtiene

$$A_{00L} = 20 \log(10^5) = 100 \text{ dB}$$

Con una función de polo único, la asíntota del diagrama de Bode es constante hasta la frecuencia de corte de 40 Hz, y luego se inclina hacia abajo a 20 dB

Estas ecuaciones son aplicables a la configuración de amplificador operacional no inversor.

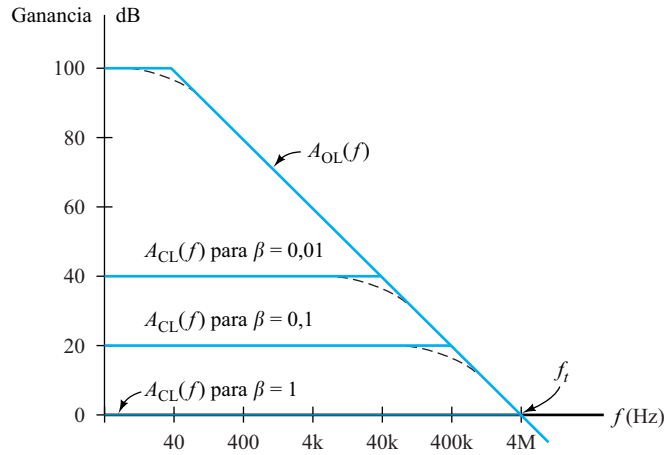


Figura 2.27. Diagramas de Bode para el Ejemplo 2.5.

por década. El diagrama de Bode resultante en bucle abierto se muestra en la Figura 2.27.

Utilizando las Ecuaciones (2.35) y (2.36), se calculan las ganancias de continua y los anchos de banda en bucle cerrado para los distintos valores de β . Los resultados se muestran en la Tabla 2.2.

Tabla 2.2. Ganancia de continua y ancho de banda en bucle cerrado en función de β .

β	A_{0CL}	A_{0CL} (dB)	f_{BCL}
1	0,999990	0	4 MHz
0,1	9,9990	20	400 kHz
0,01	99,90	40	40 kHz

En la Figura 2.27 se muestran los diagramas de Bode de la ganancia en bucle cerrado. Observe que, al aumentar β , la ganancia de continua disminuye y aumenta el ancho de banda. También se puede observar que los segmentos de caída de todos los diagramas de Bode se superponen.

□

Como se muestra en la Tabla 2.2, la ganancia de continua en bucle cerrado para $\beta = 0,01$ es $A_{0CL} = 99,9$, mientras que el valor teórico suponiendo que el amplificador operacional es ideal (es decir, $A_{0CL} = \infty$) es $A_{0CL} = 100$. Por tanto, la ganancia de continua es un 0,1 % menor para este amplificador operacional que para el ideal. Habitualmente, las discrepancias entre los amplificadores reales e ideales son pequeñas a frecuencias bajas. En estas frecuencias, las imprecisiones asociadas a las tolerancias de las resistencias suelen ser más significativas. Por el contrario, para frecuencias más altas, las discrepancias entre los amplificadores reales e ideales son grandes. La ganancia del amplificador operacional real disminuye mientras que el amplificador operacional ideal presenta un ancho de banda infinito.

Si se calculan los productos de ambos lados de las Ecuaciones (2.35) y (2.36), se obtiene

$$A_{0CL}f_{BCL} = A_{0OL}f_{BOL} \quad (2.38)$$

En general, la realimentación negativa reduce la ganancia de continua de un amplificador y aumenta su ancho de banda.

Por tanto, el producto de la ganancia de continua y el ancho de banda del amplificador no inversor es una constante independiente de β . En general, la realimentación negativa reduce la ganancia de continua de un amplificador y aumenta su ancho de banda.

El **producto ganancia-ancho de banda** se denota de la siguiente manera

$$f_t = A_{0CL}f_{BCL} = A_{0OL}f_{BOL} \quad (2.39)$$

Las ganancias de esta ecuación son razones, y no están expresadas en decibelios.

Como se indica en la Figura 2.27, f_t también es la frecuencia para la cual el diagrama de Bode de la ganancia en bucle abierto cruza 0 dB; es por esto que, a veces, f_t se denomina **ancho de banda de ganancia unidad**. Los amplificadores integrados de propósito general presentan productos de ganancia-ancho de banda de varios megahercios.

Ejemplo 2.6. Cálculo del producto ganancia-ancho de banda

Un determinado amplificador operacional presenta una ganancia de tensión en continua de $A_{0OL} = 10^5$ y $f_{BOL} = 40$ Hz. Calcular el ancho de banda si se utiliza este amplificador operacional realimentado para formar un amplificador no inversor con una ganancia en continua de 10. Repetir el cálculo para una ganancia de 100.

Solución: El producto ganancia-ancho de banda es

$$f_t = A_{0OL}f_{BOL} = 4 \text{ MHz} = A_{0CL}f_{BCL}$$

Por tanto, para $A_{0CL} = 10$, el ancho de banda es $f_{BCL} = 400$ kHz. Para una ganancia de $A_{0CL} = 100$, el ancho de banda será $f_{BCL} = 40$ kHz. □

Ancho de banda en bucle cerrado del inversor

Reorganizando la Ecuación (2.35) se obtiene

$$1 + \beta A_{0OL} = \frac{A_{0OL}}{A_{0CL}} \quad (2.40)$$

Utilizando la Ecuación (2.40) en sustitución de $(1 + \beta A_{0OL})$ en la Ecuación (2.36), se obtiene

$$f_{BCL} = f_{BOL} \frac{A_{0OL}}{A_{0CL}} \quad (2.41)$$

Sin embargo, en la Ecuación (2.39) se puede observar que $f_t = f_{BOL}A_{0OL}$. Además, tenemos que (con un alto grado de precisión) $A_{0CL} \cong 1 + R_2/R_1$. Por tanto, se obtiene

$$f_{BCL} \cong \frac{f_t}{1 + R_2/R_1} \quad (2.42)$$

La Ecuación (2.42) es aplicable al amplificador inversor y al amplificador no inversor.

Ejemplo 2.7. Ancho de banda de los amplificadores inversores y no inversores

Un determinado amplificador operacional presenta $f_t = 1$ MHz. Generar una tabla que muestre el ancho de banda en bucle cerrado para amplificadores con ganancias en bucle cerrado de 100, 10, 1, -1, -10 y -100.

Solución: Para los amplificadores no inversores, $A_{0CL} = 1 + R_2/R_1$, y utilizando la Ecuación (2.39) se obtiene

$$f_{BCL} = \frac{f_t}{A_{0CL}} \tag{2.43}$$

Por el contrario, para los amplificadores inversores, $A_{0CL} = -R_2/R_1$. Sustituyendo esta expresión en la Ecuación (2.42) se obtiene

$$f_{BCL} = \frac{f_t}{1 - A_{0CL}} \tag{2.44}$$

Sustituyendo ahora los valores dados en estas ecuaciones, se obtienen los resultados que se muestran en la Tabla 2.3.

Tabla 2.3. Ancho de banda en función de la ganancia en bucle cerrado.

Ganancia en bucle cerrado	f_{BCL} (kHz)
-100	9,90
-10	90,9
-1	500
+1	1.000
+10	100
+100	10

Observe que, para una magnitud determinada de la ganancia en bucle cerrado, el amplificador inversor presenta un ancho de banda menor que el amplificador no inversor. Esto es especialmente cierto cuando la magnitud de la ganancia es pequeña. Para una ganancia unidad, el amplificador inversor presenta la mitad de ancho de banda que el amplificador no inversor.

Para una magnitud determinada de la ganancia en bucle cerrado, el amplificador inversor presenta un ancho de banda menor que el amplificador no inversor. □

Algunos amplificadores operacionales muy usuales

Existen cientos de amplificadores operacionales integrados disponibles, de docenas de fabricantes. Los más duraderos y conocidos son los $\mu A741$, creados por Fairchild Semiconductor en 1966. Otros fabricantes proporcionan circuitos integrados muy similares, como el LM741 (National Semiconductor) y el AD741 (Analog Devices). En la Tabla 2.4 se enumeran las especificaciones clave de dos típicos amplificadores operacionales (algunas de estas especificaciones se explican más adelante en el libro).

Tabla 2.4. Especificaciones típicas de dos típicos amplificadores operacionales. Se pueden descargar las hojas de especificaciones completas de estos dispositivos en la página de National Semiconductor: <http://www.national.com>.

Tipo	LM741	LF411
A_{oOL}	2×10^5	2×10^5
f_t	1,5 MHz	4,0 MHz
SR	0,5 V/ μ s	15 V/ μ s
Resistencia de entrada	2 M Ω	10^{12} Ω
Resistencia de salida	50 Ω	50 Ω
V_{off}	1,0 mV	0,8 mV
I_B	80 nA	50 pA
I_{off}	20 nA	25 pA

EJERCICIO

- 2.11.** Cuando se utiliza un amplificador operacional determinado de polo dominante en configuración de amplificador no inversor, con una ganancia de continua en bucle cerrado de 10, el ancho de banda es 200 kHz. (a) Si la ganancia de continua en bucle abierto es 10^6 , determinar el ancho de banda en bucle abierto. (b) Determinar el ancho de banda si la ganancia del circuito se cambia a 100.

Respuesta (a) $f_{BOL} = 2$ Hz; (b) 20 kHz.

EJERCICIO

- 2.12.** La ganancia nominal en continua y en circuito abierto de un amplificador operacional es 10^6 . Suponer que se utiliza este amplificador operacional en un amplificador no inversor con $\beta = 0,01$. (a) Determinar la ganancia de continua en bucle cerrado con seis cifras significativas. (b) Si la ganancia en bucle abierto disminuye un 10%, ¿en qué porcentaje cambia la ganancia de continua en bucle cerrado?

Respuesta (a) $A_{oCL} = 99,9900$; (b) $1,11 \times 10^{-3}$ %.

EJERCICIO

- 2.13.** Repetir el Ejercicio 2.12 para $\beta = 10 = 0,1$.

Respuesta (a) $A_{oCL} = 9,99990$; (b) $0,111 \times 10^{-3}$ %.

2.7. ANÁLISIS EN GRAN SEÑAL

Excursión de la tensión de salida

Existen varios modos de trabajo no lineal para los amplificadores operacionales reales. En primer lugar, la tensión de salida presenta un límite máximo y un límite mínimo.

La tensión de salida presenta un límite máximo y un límite mínimo.

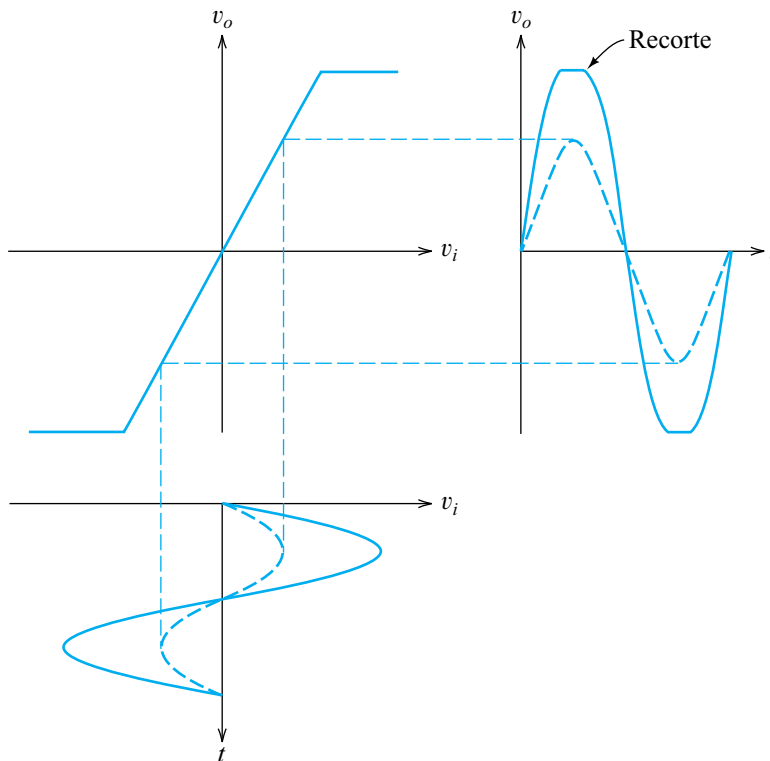


Figura 2.28. Para un amplificador operacional real, se producen recortes si la tensión de salida alcanza determinados límites.

Si una señal de entrada es lo suficientemente grande como para que la salida sobrepase estos límites, la salida deja de responder y se produce un **recorte**. En otras palabras, la **característica de transferencia** del amplificador, que es la representación de v_o en función de v_i , no es lineal. Esto se ilustra en la Figura 2.28.

El margen de tensión permitido en la salida antes de que se produzcan recortes, depende del tipo de amplificador operacional que se utilice, de la resistencia de carga y de las tensiones de alimentación. Por ejemplo, con tensiones de alimentación de $+15\text{ V}$ y -15 V , el amplificador operacional $\mu\text{A}741$ es capaz de producir tensiones de salida entre -14 V y $+14\text{ V}$ (éstos son los límites *típicos* para resistencias de carga superiores a $10\text{ k}\Omega$; el margen de salida *garantizado por el fabricante* para el $\mu\text{A}741$ sólo varía entre -12 y $+12\text{ V}$, y las resistencias de carga menores limitan aún más el margen). Si se utilizan tensiones de alimentación más pequeñas, se reduce el margen lineal.

Algunos amplificadores operacionales, como el LM324, están ideados para ser utilizados con una única fuente de tensión. En este caso, el margen de tensiones de salida permitidas no es simétrico respecto a cero. Por ejemplo, con una tensión de alimentación de $+15\text{ V}$, el LM324 está limitado a tensiones de salida en el margen de aproximadamente 20 mV a $13,5\text{ V}$.

Limitaciones de la corriente de salida

Otra limitación del amplificador operacional es la corriente máxima que puede suministrar a una determinada carga. Para el $\mu\text{A}741$ los límites suelen ser de $\pm 25\text{ mA}$.

Otra limitación del amplificador operacional es la corriente máxima que puede suministrar a una carga.

Si una resistencia de carga de pequeño valor requiriera una corriente que superase esos límites, la forma de onda de salida se vería recortada.

Con una fuente de +15 V, el LM324 puede *suministrar* (es decir, proporcionar corriente que *salga* del terminal de salida del amplificador operacional) hasta 30 mA, o *absorber* (es decir, atraer corriente hacia el terminal de salida) hasta 20 mA. Con frecuencia, se incluye deliberadamente un circuito limitador de corriente en el diseño de un amplificador operacional para que no pueda ser destruido por una disipación de potencia excesiva si la salida se cortocircuita sin querer a masa.

Ejemplo 2.8. Determinación de la máxima amplitud de una señal

Utilizamos un amplificador operacional determinado para crear un amplificador no inversor de $R_1 = 1 \text{ k}\Omega$ y $R_2 = 3 \text{ k}\Omega$. El diagrama del circuito se muestra en la Figura 2.29. La tensión del generador es una onda senoidal de 1 kHz dada por

$$v_s(t) = V_{s\max} \cos(2000\pi t)$$

Los recortes se producen cuando la tensión o la corriente de salida alcanzan su límite.

Según la información del fabricante, los límites de la tensión de salida del amplificador operacional son $\pm 12 \text{ V}$, y los límites máximos de la corriente de salida son $\pm 25 \text{ mA}$. (a) Determinar la máxima amplitud de la tensión de entrada si la resistencia de carga es de $10 \text{ k}\Omega$. (b) Repetir el cálculo si la resistencia de carga es de 100Ω . (c) Si la amplitud de la tensión del generador es $V_{s\max} = 5 \text{ V}$, y la resistencia de carga es de $10 \text{ k}\Omega$, dibujar la tensión de salida con respecto al tiempo.

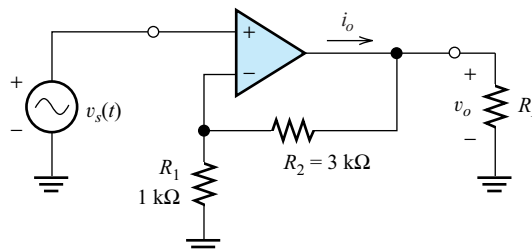


Figura 2.29. Circuito del Ejemplo 2.8.

Solución: La ganancia en bucle cerrado del amplificador no inversor es

$$A_v = 1 + \frac{R_1}{R_2} = 4$$

Los recortes comienzan cuando la tensión de salida alcanza 12 V, o cuando la corriente de salida alcanza 20 mA.

- (a) Con una resistencia de carga relativamente grande, la corriente de salida es pequeña y se puede anticipar que los recortes se producirán cuando se excedan los límites de la tensión de salida. Para comprobar esta suposición, se calculará la corriente de salida para una tensión de salida de 12 V. Se obtiene

$$I_{o\max} = \frac{V_{o\max}}{R_L} + \frac{V_{o\max}}{R_1 + R_2} = \frac{12}{10^4} + \frac{12}{3.000 + 1.000} = 4,2 \text{ mA}$$

que está dentro de los límites de corriente del amplificador operacional. Por tanto, el circuito recortará la salida para una amplitud de entrada de

$$V_{s\max} = \frac{V_{o\max}}{A_v} = \frac{12}{4} = 3 \text{ V}$$

- (b) Con una resistencia de carga pequeña, la corriente de salida es grande y se puede suponer que los recortes se producirán cuando la corriente de salida del amplificador operacional sobrepase los 25 mA. Para comprobar esta suposición, se calculará la tensión de salida máxima para una corriente de salida de 25 mA. Al desarrollar una ecuación para la corriente en la salida del amplificador operacional, se obtiene

$$I_{o\max} = 25 \text{ mA} = \frac{V_{o\max}}{R_L} + \frac{V_{o\max}}{R_1 + R_2} = \frac{V_{o\max}}{100} + \frac{V_{o\max}}{3.000 + 1.000}$$

Al resolver la ecuación, se obtiene que $V_{o\max} = 2,44 \text{ V}$, que no excede el límite de tensión del amplificador operacional. Por tanto, se recortará la salida por la limitación de corriente. Se recortaría a una tensión de pico del generador de

$$V_{s\max} = \frac{V_{o\max}}{A_v} = \frac{2,44}{4} = 0,61 \text{ V}$$

- (c) Como la ganancia del circuito es $A_v = 4$, la señal de salida sería $v_o(t) = 4v_s(t) = 20 \cos(2000\pi t)$ si no se produjeran recortes. Sin embargo, en el punto (a) se determinó que se producen recortes a $V_{o\max} = 12 \text{ V}$ con una resistencia de carga de $10 \text{ k}\Omega$. Por tanto, la forma de onda de salida es la que se muestra en la Figura 2.30.

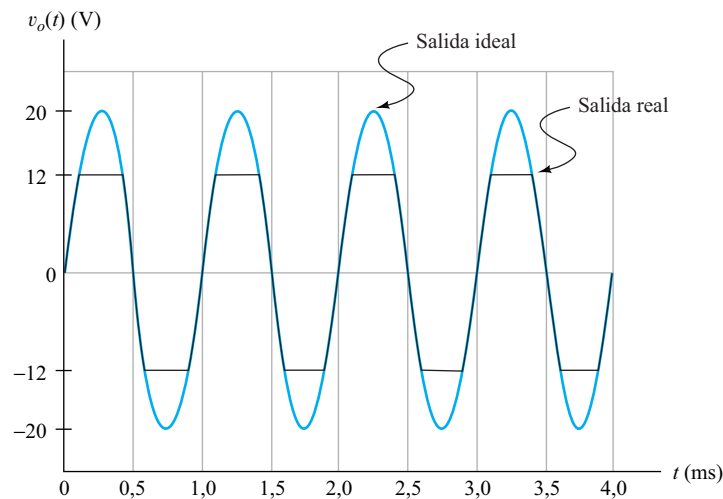


Figura 2.30. Salida del circuito de la Figura 2.29 para $R_L = 10 \text{ k}\Omega$ y $V_{s\max} = 5 \text{ V}$.



EJERCICIO

2.14. Para el circuito del Ejemplo 2.8, determinar la amplitud de la entrada que recorta la salida para una resistencia de carga de (a) 1 k Ω y (b) 200 Ω .

Respuesta (a) $V_{s\max} = 3$ V; (b) $V_{s\max} = 0,952$ V.

El *slew-rate*

La tensión de salida de un amplificador operacional no puede aumentar (o disminuir) más rápido que la velocidad de subida (*slew-rate*).

Otro efecto no lineal de los amplificadores operacionales reales es que la magnitud de la tasa de variación de la tensión de salida está limitada. Esto se denomina limitación de la velocidad de subida (**slew-rate**). La tensión de salida no puede aumentar (o disminuir) más rápido que ese límite. En forma de ecuación, el límite del *slew-rate* es

$$\left| \frac{dv_o}{dt} \right| \leq \text{SR} \quad (2.45)$$

El *slew-rate* de los operacionales típicos varía entre $\text{SR} = 10^5$ V/s y $\text{SR} = 10^8$ V/s. Para el $\mu\text{A}741$ alimentado a ± 15 V y con $R_L > 2$ k Ω , el valor típico es 5×10^5 V/s (que se suele expresar como 0,5 V/ μs).

El *slew-rate* ocasiona que la forma de onda de salida de un amplificador operacional real pueda llegar a ser muy diferente a la de un amplificador operacional ideal. Por ejemplo, consideremos el amplificador no inversor de la Figura 2.29. Vamos a suponer que el amplificador operacional presenta *slew-rate* de 0,5 V/ μs , y que la entrada es una onda senoidal de 50 kHz dada por

$$\begin{aligned} v_s(t) &= 0 \quad t < 0 \\ &= 2,5 \text{ sen}(10^5 \pi t) \quad t \geq 0 \end{aligned}$$

La forma de onda de la tensión de salida se ilustra en la Figura 2.31. En la figura también se representa la tensión del generador multiplicada por cuatro, que es la salida si suponemos que el amplificador operacional es ideal. En $t = 0$, la tensión de salida es cero. La salida ideal aumenta a una velocidad superior al *slew-rate* del amplificador operacional, de manera que la salida del amplificador operacional crece un máximo de 0,5 V/ μs . En el punto *A*, la salida real alcanza a la salida ideal, pero en ese momento la salida ideal disminuye a una velocidad superior al *slew-rate*. Por tanto, en el punto *A*, la salida del amplificador operacional comienza a disminuir a su máxima velocidad. Observe que, debido al *slew-rate*, la salida real del amplificador operacional es una forma de onda triangular.

Ancho de banda de potencia

El **ancho de banda de potencia** de un amplificador operacional es el margen de frecuencia para el cual el amplificador operacional puede producir una señal de salida senoidal sin distorsiones, con una amplitud de pico igual al máximo garantizado de la tensión de salida. A continuación, vamos a calcular una expresión para el ancho de

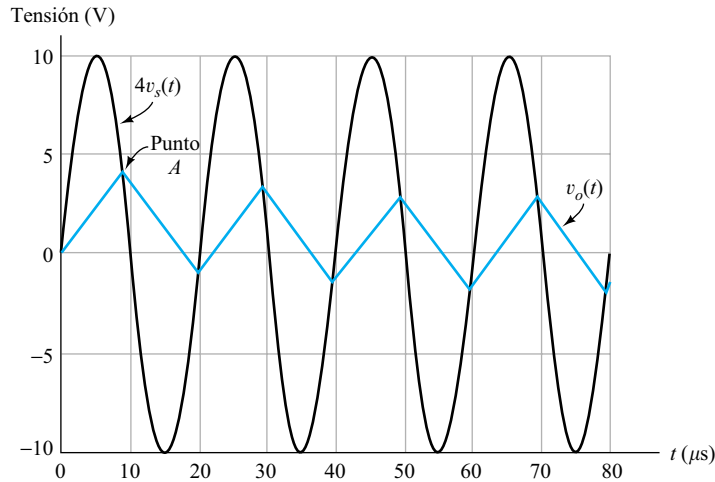


Figura 2.31. Salida del circuito de la Figura 2.29 para $R_L = 10 \text{ k}\Omega$, y $v_s(t) = 2,5 \text{ sen}(10^5 \pi t)$. Observe la limitación impuesta por el *slew-rate*.

banda de potencia en función del *slew-rate* y de la amplitud de pico. La tensión de salida viene dada por

$$v_o(t) = V_{o\text{max}} \text{sen}(\omega t)$$

Derivando respecto al tiempo se obtiene

$$\frac{dv_o(t)}{dt} = \omega V_{o\text{max}} \cos(\omega t)$$

La máxima velocidad de cambio es $\omega V_{o\text{max}} = 2\pi f V_{o\text{max}}$. Igualando esta expresión al límite de la velocidad de subida se obtiene

$$2\pi f V_{o\text{max}} = \text{SR}$$

Despejando la frecuencia se obtiene

$$f_{\text{FP}} = \frac{\text{SR}}{2\pi V_{o\text{max}}} \tag{2.46}$$

donde se ha expresado el ancho de banda de potencia total como f_{FP} . Una forma de onda de salida senoidal de amplitud total y sin distorsión, sólo es posible para frecuencias inferiores a f_{FP} .

El ancho de banda de potencia de un amplificador operacional es el margen de frecuencia para el cual el amplificador operacional puede producir una señal de salida senoidal sin distorsiones, con una amplitud de pico igual al máximo garantizado de la tensión de salida.

Ecuación del ancho de banda de potencia en función del *slew-rate* y de la tensión de pico de salida.

Ejemplo 2.9. Determinación del ancho de banda de potencia

Calcular el ancho de banda de potencia del amplificador operacional $\mu\text{A}741$ si el *slew-rate* es $\text{SR} = 0,5 \text{ V}/\mu\text{s}$, y la amplitud de salida máxima garantizada es $V_{o\text{max}} = 12 \text{ V}$.

Solución: Se sustituye la información proporcionada en la Ecuación (2.46) y se obtiene

$$f_{FP} = \frac{SR}{2\pi V_{o\max}} \cong 6,6 \text{ kHz}$$

Por tanto, se puede obtener del $\mu A741$ una salida senoidal sin distorsión de 12 V de pico para frecuencias menores a 6,6 kHz. □

EJERCICIO

2.15. Un determinado amplificador operacional presenta una excursión de tensión de salida de -4 a $+4$ V. La salida puede suministrar o absorber una corriente máxima de 10 mA. El límite de la velocidad de subida es $SR = 5 \text{ V}/\mu\text{s}$. Este amplificador operacional se utiliza en el circuito de la Figura 2.32 (suponemos que la señal de entrada es senoidal para todas las partes de este ejercicio).

- Calcular el ancho de banda de potencia del amplificador operacional.
- A una frecuencia de 1 kHz y $R_L = 1 \text{ k}\Omega$, ¿cuál es la tensión de pico de salida posible sin distorsión?
- A una frecuencia de 1 kHz y $R_L = 100 \Omega$, ¿cuál es la tensión de pico de salida posible sin distorsión?
- A una frecuencia de 1 MHz y $R_L = 1 \text{ k}\Omega$, ¿cuál es la tensión de pico de salida posible sin distorsión?
- Si $R_L = 1 \text{ k}\Omega$ y $v_s(t) = 5 \text{ sen}(2\pi 10^6 t)$, dibujar la forma de onda de salida respecto del tiempo.

Respuesta (a) $f_{FP} = 199 \text{ kHz}$; (b) 4 V; (c) 1 V; (d) 0,796 V. (e) La forma de onda de salida es una onda triangular con una amplitud de pico de 1,25 V.

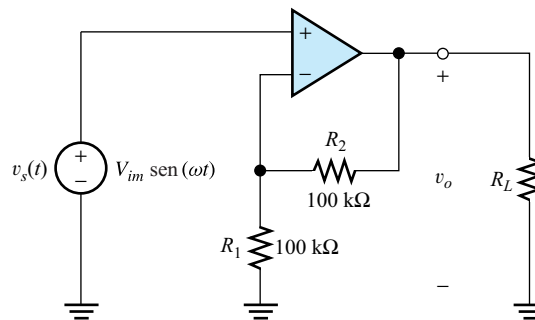


Figura 2.32. Circuito del Ejercicio 2.15.

2.8. ERRORES EN CONTINUA

Los amplificadores operacionales contienen circuitos de entrada acoplados en continua. La corriente continua entra a (o sale de) los dispositivos de entrada del amplificador operacional por los elementos conectados a los terminales de entrada, como el

generador de señal o las resistencias de realimentación. La corriente que entra por la entrada no inversora se denomina I_{B+} , y la que entra por la entrada inversora, I_{B-} . La media de estas corrientes se denomina **corriente de polarización**, (*bias current*) y se denota mediante I_B . Por tanto, se obtiene

$$I_B = \frac{I_{B+} + I_{B-}}{2} \tag{2.47}$$

Normalmente, los circuitos de entrada de los amplificadores operacionales son simétricos, y las corrientes de polarización que entran por las entradas inversora y no inversora son iguales. Sin embargo, en la práctica, los dispositivos no son exactamente iguales, y las corrientes de polarización tampoco lo son. La diferencia entre ambas corrientes de polarización se denomina **corriente de desviación** (*offset current*) y se denota mediante I_{off} . Por tanto,

$$I_{\text{off}} = I_{B+} - I_{B-} \tag{2.48}$$

Otro error en continua de los amplificadores operacionales es que la tensión de salida puede ser distinta de cero para una tensión de entrada nula. El amplificador operacional se comporta como si existiese un pequeño generador de corriente continua en serie con uno de los terminales de entrada, que se llama tensión de desviación (*offset voltage*).

Se pueden modelar los tres errores en continua colocando fuentes de continua en la entrada del amplificador operacional, como se ilustra en la Figura 2.33. Las fuentes I_B modelan la corriente de polarización; el generador $I_{\text{off}}/2$ modela la corriente de desviación y el generador V_{off} modela la tensión de desviación.

Las fuentes de las corrientes de polarización son iguales en magnitud, y tienen el mismo sentido (de entrada al amplificador en la Figura 2.33). En algunos amplificadores operacionales, la corriente de polarización puede tener un valor negativo, y las fuentes de corriente apuntarán hacia fuera del amplificador. La dirección de la corriente de polarización es predecible para un tipo determinado de amplificador operacional. Por ejemplo, veremos más adelante que, si los terminales de entrada de un amplificador operacional son los terminales de base de transistores bipolares *nnp*, la corriente de polarización I_B es positiva (suponiendo que las direcciones de referencia son las que se muestran en la Figura 2.33). Por el contrario, los transistores bipolares *pnp* tendrían un valor negativo para I_B .

Los errores en continua se modelan colocando fuentes de continua en la entrada del amplificador operacional, como se ilustra en la Figura 2.33.

Los tres errores en continua de los amplificadores operacionales reales son

1. Corriente de polarización de entrada,
2. Corriente de desviación de entrada, y
3. Tensión de desviación de entrada.

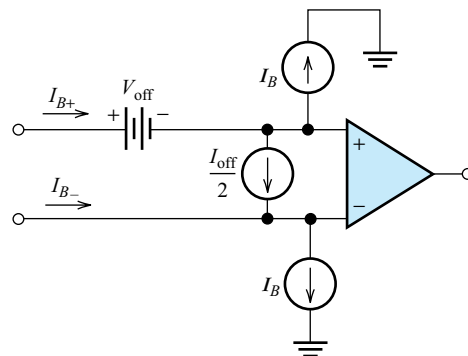


Figura 2.33. Dos fuentes de corriente y una fuente de tensión modelan los errores en continua de un amplificador operacional.

Como las corrientes de polarización son iguales en valor y sentido, se pueden diseñar circuitos de manera que se cancelen sus efectos. Por el contrario, la polaridad de la tensión de desviación y la dirección de la corriente de desviación son impredecibles, y varían de una unidad a otra. Por ejemplo, si la tensión de desviación de un tipo determinado de amplificador operacional posee un valor máximo de 2 mV, el valor de V_{off} puede variar entre -2 y $+2$ mV. Normalmente, la mayoría de los dispositivos poseen valores de desviación próximos a cero, y sólo unos pocos de la serie poseen valores cercanos a la especificación máxima. El máximo valor de la tensión de desviación para los amplificadores operacionales integrados, suele ser de unos pocos milivoltios.

Las corrientes de polarización son del orden de 100 nA para los amplificadores operacionales con entrada bipolar. Las corrientes de polarización son mucho menores en los amplificadores operacionales con entrada JFET, típicamente 100 pA a 25°C. Los amplificadores operacionales con entrada MOS presentan corrientes de polarización aún menores. Las especificaciones de la corriente de desviación suelen variar entre el 20 y el 50 % de la corriente de polarización.

El efecto de la corriente de polarización, de la corriente de desviación y de la tensión de desviación en los amplificadores inversores y no inversores, es añadir una tensión continua (normalmente no deseada) a la señal de salida pretendida. Se pueden analizar estos efectos considerando las fuentes que se muestran en la Figura 2.33, y suponiendo que el amplificador operacional es ideal.

El efecto de la corriente de polarización, de la corriente de desviación y de la tensión de desviación en los amplificadores inversores y no inversores, es añadir una tensión continua (normalmente no deseada) a la señal de salida.

Ejemplo 2.10. Caso más desfavorable de la tensión de salida en continua en un amplificador inversor

Calcular el peor caso de la tensión de salida en continua del amplificador inversor que se muestra en la Figura 2.34(a), suponiendo que $v_{\text{in}} = 0$. La corriente de polarización máxima del amplificador operacional es de 100 nA, el valor máximo de la corriente de desviación es de 40 nA, y el máximo de la tensión de desviación es de 2 mV.

Solución: Una primera aproximación es calcular la tensión de salida debida a cada una de las fuentes de continua actuando individualmente. Luego, utilizando el principio de superposición, se puede hallar la salida en el peor caso sumando las salidas producidas por todas ellas.

Primero, consideraremos la tensión de *offset*. El circuito con el generador de tensión de desviación se ilustra en la Figura 2.34(b). El generador de la tensión de desviación puede colocarse en serie con cualquier entrada; nosotros hemos decidido colocarlo en serie con la entrada no inversora. En este caso, el circuito tomará la forma de un amplificador no inversor (aunque está dibujado de manera diferente, el circuito de la Figura 2.34(b) es equivalente eléctricamente al amplificador no inversor de la Figura 2.11). Por tanto, la tensión de salida es la ganancia del amplificador no inversor multiplicada por la tensión de desviación:

$$V_{o, \text{voff}} = - \left(1 + \frac{R_2}{R_1} \right) V_{\text{off}}$$

Sustituyendo valores, se obtiene

$$V_{o, \text{voff}} = -11V_{\text{off}}$$

Calcular en primer lugar la tensión de salida debida al generador de tensión de desviación de entrada.

Como la tensión de desviación V_{off} presenta un valor máximo de 2 mV, el valor de $V_{o,\text{voff}}$ varía entre -22 y $+22$ mV. Sin embargo, la mayoría de los dispositivos presentarán un valor de $V_{o,\text{voff}}$ más cercano a cero.

A continuación, se consideran las fuentes de corrientes de polarización. En la Figura 2.34(c) se muestra el circuito con dichas fuentes. Como la entrada no inversora está conectada directamente a tierra, una de las fuentes de corriente de polarización está cortocircuitada, y no tiene efecto. Como suponemos que el amplificador operacional es ideal (al margen de las fuentes de corriente continua), se aplica la restricción del punto suma, y $v_i = 0$. Por tanto, la corriente I_1 es cero. Aplicando la ley de Kirchhoff para las corrientes se obtiene $I_2 = -I_B$. Desarrollando una ecuación de la tensión de la salida a través de R_2 y R_1 se obtiene

$$V_{o,\text{bias}} = -R_2 I_2 - R_1 I_1$$

Sustituyendo $I_1 = 0$, e $I_2 = -I_B$, se obtiene

$$V_{o,\text{bias}} = R_2 I_B$$

Como el valor máximo de I_B es 100 nA, el valor máximo de $V_{o,\text{bias}}$ es 10 mV. Como suele suceder, se especifica el valor máximo de I_B , pero no el valor mínimo.

Calcular en segundo lugar la tensión de salida producida por las fuentes de corrientes de polarización.

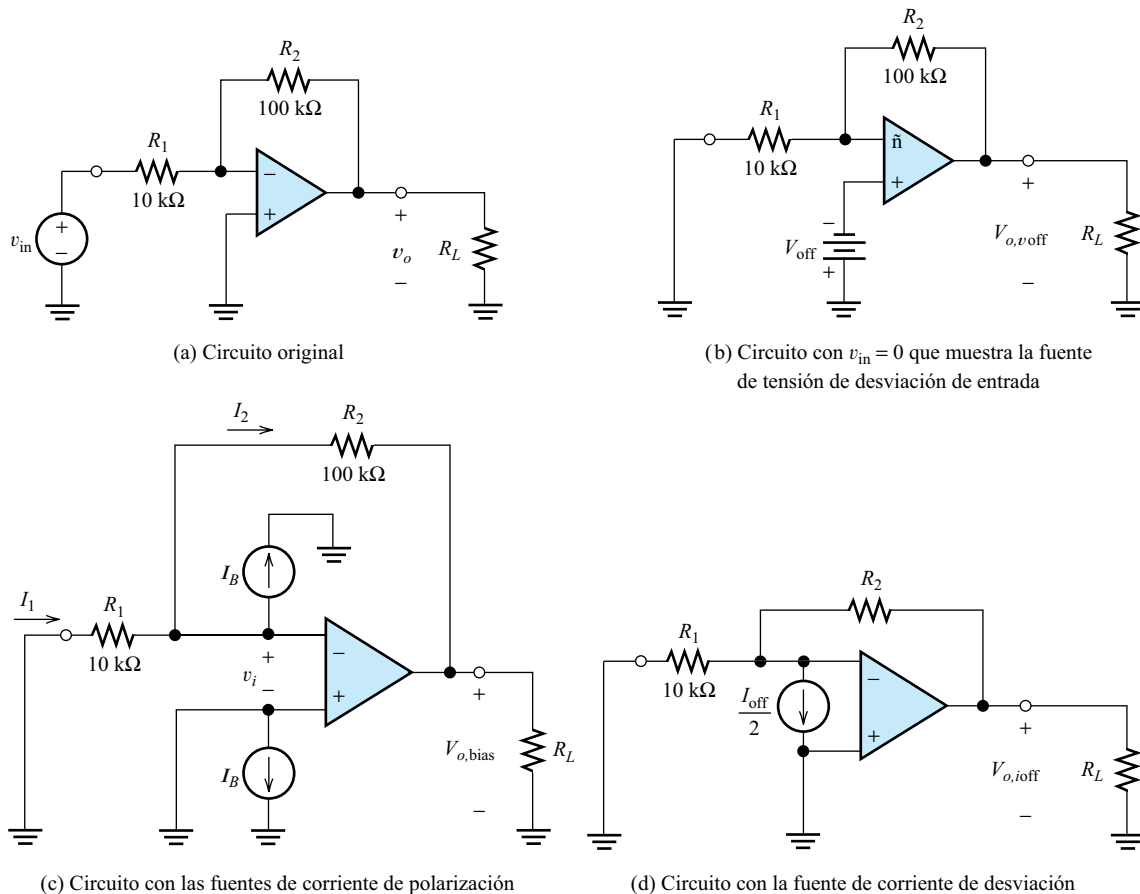


Figura 2.34. Circuito del Ejemplo 2.10.

Calcular en tercer lugar la tensión de salida producida por la fuente de la corriente de desviación.

Por último, sumar las contribuciones para determinar las tensiones de salida extremas.

Por tanto, $V_{o,bias}$ varía entre una tensión de entrada pequeña e indeterminada (de quizás unos pocos milivoltios) y 10 mV.

A continuación, se considera la fuente de la corriente de desviación. El circuito se muestra en la Figura 2.34(d). Mediante un análisis similar al de la corriente de polarización, se puede demostrar que

$$V_{o,ioff} = R_2(I_{off}/2)$$

La especificación máxima de I_{off} es 40 nA. Por tanto, el valor de $V_{o,ioff}$ varía entre -2 y $+2$ mV.

Mediante superposición, la tensión de salida en continua es la suma de las contribuciones de los diversos generadores actuando individualmente:

$$V_o = V_{o,voff} + V_{o,bias} + V_{o,ioff}$$

Por tanto, los valores extremos de la tensión de salida serán

$$V_o = 22 + 10 + 2 = 34 \text{ mV}$$

y

$$V_o = -22 + 0 - 2 = -24 \text{ mV}$$

Por tanto, la tensión de salida puede variar entre -24 y $+34$ mV de uno a otro dispositivo (se ha supuesto una contribución mínima de cero para la corriente de polarización). Los dispositivos típicos presentarían tensiones totales de salida más cercanas a cero que a estos valores extremos.

□

Cancelación de los efectos de las corrientes de polarización

Si se añade una resistencia R en serie con la entrada no inversora del amplificador operacional, como se muestra en la Figura 2.35, se anulan los efectos de las fuentes I_B .

Como se mencionó anteriormente, se pueden diseñar circuitos en los que los efectos de las dos fuentes de corriente de polarización se anulen. Por ejemplo, consideremos la configuración del amplificador inversor. Si se añade una resistencia R en serie con la entrada no inversora del amplificador operacional, como se muestra en la Figura 2.35, no se producen cambios en la ganancia del amplificador, pero se anulan los efectos de las fuentes I_B . Observe que el valor de R es igual a la combinación en paralelo de R_1 y R_2 .

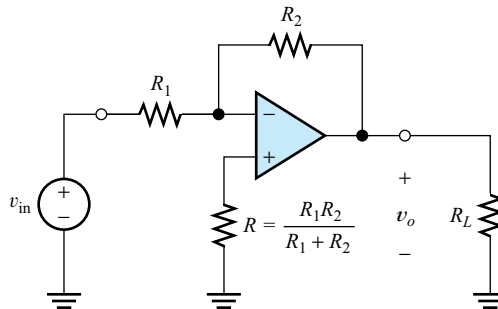


Figura 2.35. Al añadir la resistencia R al circuito amplificador inversor, se anulan los efectos de las corrientes de polarización.

EJERCICIO

- 2.16.** Considerar el amplificador que se ilustra en la Figura 2.35.
- (a) Suponer que el amplificador operacional es ideal, y hallar la expresión de la ganancia de tensión v_o/v_{in} . Observe que el resultado es el mismo que la Ecuación (2.5), calculada para el amplificador inversor sin la resistencia R de compensación de la corriente de polarización.
 - (b) Volver a dibujar el circuito con $v_{in} = 0$, pero incluyendo las fuentes de corriente de polarización. Mostrar que la tensión de salida es cero.
 - (c) Suponer que $R_1 = 10\text{ k}\Omega$, $R_2 = 100\text{ k}\Omega$, y la magnitud máxima de V_{off} es de 3 mV según las especificaciones. Hallar el margen de tensión de salida resultante del generador de tensión de desviación V_{off} .
 - (d) Suponer que $R_1 = 10\text{ k}\Omega$, $R_2 = 100\text{ k}\Omega$, y el valor máximo de I_{off} es 40 nA según las especificaciones. Hallar el margen de tensión de salida resultante de la corriente de *offset*.
 - (e) Suponiendo los valores de los puntos (c) y (d), ¿qué rango de tensiones de salida resultaría de la acción combinada de la corriente de polarización, la tensión de desviación y la corriente de desviación?

Respuesta (a) $v_o/v_{in} = -R_2/R_1$; (c) $\pm 33\text{ mV}$; (d) $\pm 4\text{ mV}$; (e) $\pm 37\text{ mV}$.

EJERCICIO

- 2.17.** Considerar el amplificador no inversor que se muestra en la Figura 2.36.

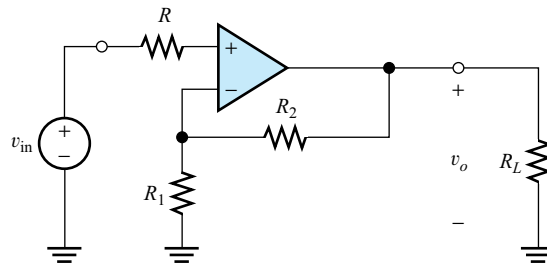


Figura 2.36. Amplificador no inversor, incluyendo una resistencia R para equilibrar los efectos de las corrientes de polarización. Véase el Ejercicio 2.17.

- (a) Hallar la expresión de la ganancia de tensión v_o/v_{in} . ¿Depende la ganancia del valor de R ? Explicar la respuesta.
- (b) Hallar la expresión de R en función de los valores de las otras resistencias, de manera que la tensión de salida debida a las corrientes de polarización sea cero.

Respuesta

- (a) $v_o/v_{in} = 1 + R_2/R_1$. La ganancia es independiente de R porque la corriente que atraviesa R es cero (suponiendo que el amplificador operacional es ideal).
- (b) $R = R_1/R_2$. (Utilizamos esta notación para indicar la combinación en paralelo de R_1 y R_2 .)

2.9. SIMULACIÓN DE CIRCUITOS CON AMPLIFICADORES OPERACIONALES

Los computadores son indispensables en el diseño de circuitos integrados complejos. Una herramienta de diseño importante es SPICE (Simulation Program with Integrated Circuit Emphasis: programa de simulación con énfasis en los circuitos integrados). El programa original fue desarrollado en la Universidad de California, en Berkeley, y distribuido públicamente. Actualmente están disponibles varias versiones de carácter comercial. El lector se habrá encontrado ya, seguramente, con alguna versión de SPICE en sus estudios de introducción a los circuitos.

En este libro se incluye la simulación de los circuitos electrónicos utilizando las versiones gratuitas de evaluación de *Schematics*, *PSpice* y *Probe* de OrCAD. También se proporcionan archivos esquemáticos en la página web para que el lector pueda modificar los circuitos y experimentar simulaciones. A medida que estén disponibles nuevas versiones del software, se irán cargando archivos de circuitos actualizados en la página web. Este libro no dispone de espacio suficiente como para proporcionar una descripción completa de estos programas, pero en la bibliografía se enumeran varios libros que sí incluyen una descripción exhaustiva de este software.

Originalmente, un circuito en SPICE consistía en una **serie de líneas**, que incluía: el título del programa, definiciones de componentes con descripciones de los mismos y de la topología de circuito, definiciones de modelos, descripción de análisis, tipos de salida y una instrucción de fin. Sigue siendo posible utilizar SPICE de esta manera, pero las versiones modernas del software comercial utilizan **interfaces gráficas de usuario**, mediante las cuales se dibuja el circuito en la pantalla de la computadora y se utilizan menús para seleccionar el tipo de análisis que hay que realizar y visualizar los resultados. Schematics y Capture son ejemplos de este tipo de interfaces. Probe es un programa que muestra resultados (formas de ondas, diagramas de Bode, etc.).

Se pueden descargar desde la página www.prenhall.com/hambley los archivos esquemáticos de los circuitos simulados en este libro.

Utilización del análisis en alterna para generar diagramas de Bode

A continuación, utilizaremos SPICE para hallar el diagrama de Bode de la ganancia de tensión del amplificador no inversor que se muestra en la Figura 2.37. Se ha utilizado Schematics para dibujar este circuito. El archivo del circuito se llama Fig2_37, y puede encontrarlo en la página web del libro. Después de cargar el software e iniciar Schematics, puede cargar el archivo utilizando el comando **file/open**.

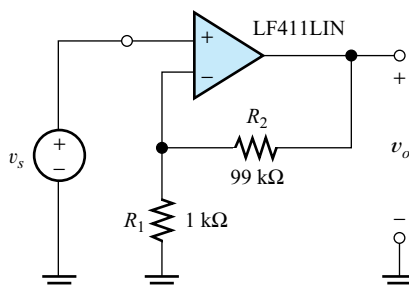


Figura 2.37. Amplificador no inversor.

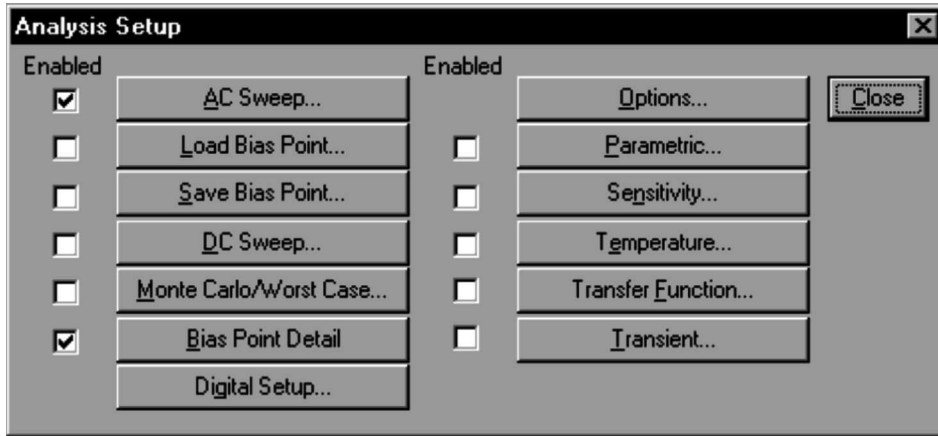


Figura 2.38. Ventana Analysis Setup.

Deseamos obtener el diagrama de Bode de la ganancia en bucle cerrado de este circuito, de manera que seleccionaremos un análisis de alterna del circuito. Utilizaremos el comando **analysis/setup** para mostrar el menú de la Figura 2.38. Pulsando con el ratón en **AC Sweep** (barrido en alterna), aparecerá la ventana que se muestra en la Figura 2.39. Para un diagrama de Bode, hay que seleccionar la opción Decade (década) en AC Sweep Type (tipo de barrido en alterna).

Ahora, deberemos seleccionar las frecuencias de comienzo y finalización para el análisis. Observando el circuito de la Figura 2.37, se comprueba que se trata de un amplificador no inversor. Se espera que la ganancia de continua en bucle cerrado sea

$$A_{0CL} = 1 + \frac{R_2}{R_1} = 100$$

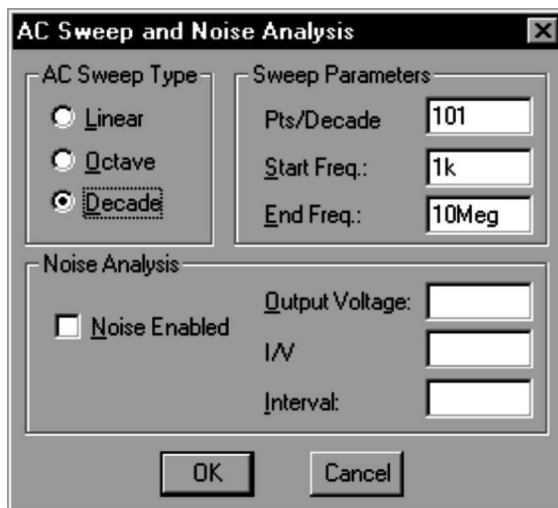


Figura 2.39. Ventana AC Sweep.

que es equivalente a 40 dB. El producto ganancia-ancho de banda del LF411 es aproximadamente $f_i = 4$ MHz, y la frecuencia de corte esperada en bucle cerrado es

$$f_{\text{BCL}} = \frac{f_i}{A_{\text{OCL}}} = 40 \text{ kHz}$$

Por tanto, seleccionamos una frecuencia inicial de 1 kHz y una frecuencia final de 10 MHz, porque este margen mostrará los valores clave del diagrama de Bode. Tras llevar a cabo estas selecciones, cerramos la ventana AC Sweep y la ventana Analysis Setup.

A continuación, utilizaremos los comandos **analysis/simulate** para realizar el análisis PSpice del circuito. Al finalizar el análisis de PSpice se iniciará Probe. En este punto, solicitaremos el diagrama de $20 \log |V_o|$, donde V_o es el fasor de la tensión de salida del amplificador operacional. Este diagrama es la ganancia V_o/V_s en decibelios, porque se ha seleccionado una señal de entrada de amplitud unidad. El diagrama de Bode resultante se muestra en la Figura 2.40 (las etiquetas de la figura han sido añadidas posteriormente al diagrama).

Como se esperaba, se comprueba que la ganancia de continua en bucle cerrado es de 40 dB, la frecuencia de corte en bucle cerrado es $f_{\text{BCL}} = 40$ kHz, el ancho de banda de ganancia unidad es $f_i = 4$ MHz, y la pendiente de la caída es de -20 dB/década.

Por conveniencia, en el ejemplo anterior se utilizó una tensión de entrada de 1 V, produciéndose una salida de 100 V. Sin embargo, el amplificador operacional LF411 no es capaz de producir una salida tan grande. PSpice utiliza un modelo linealizado para los dispositivos no lineales en el análisis en alterna y es necesario recordar que los valores de tensión en el análisis en alterna pueden no ser realistas.

Es necesario recordar que los valores de la tensión en el análisis en alterna pueden no ser realistas.

Modelo lineal para el amplificador operacional

Los **modelos** son subcircuitos que resultan convenientes en la representación del comportamiento externo de los amplificadores operacionales en los programas SPICE.

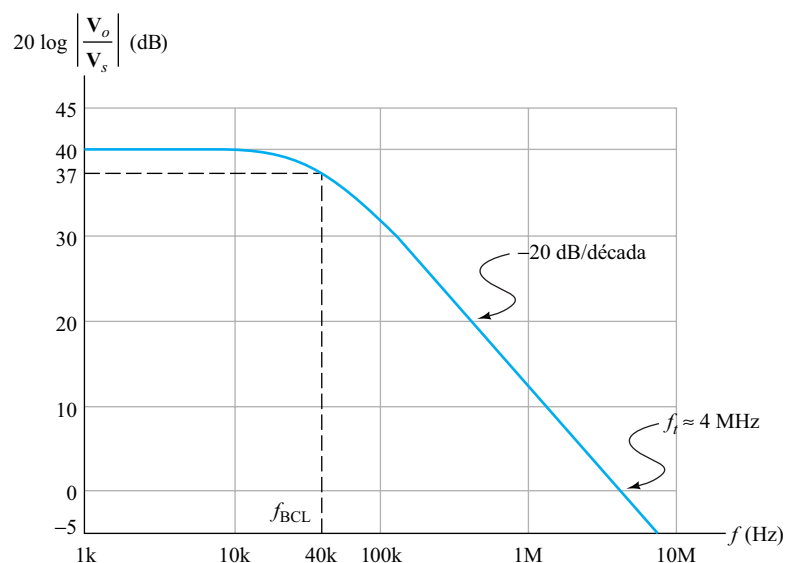


Figura 2.40. Diagrama de Bode de la ganancia para el circuito de la Figura 2.37.

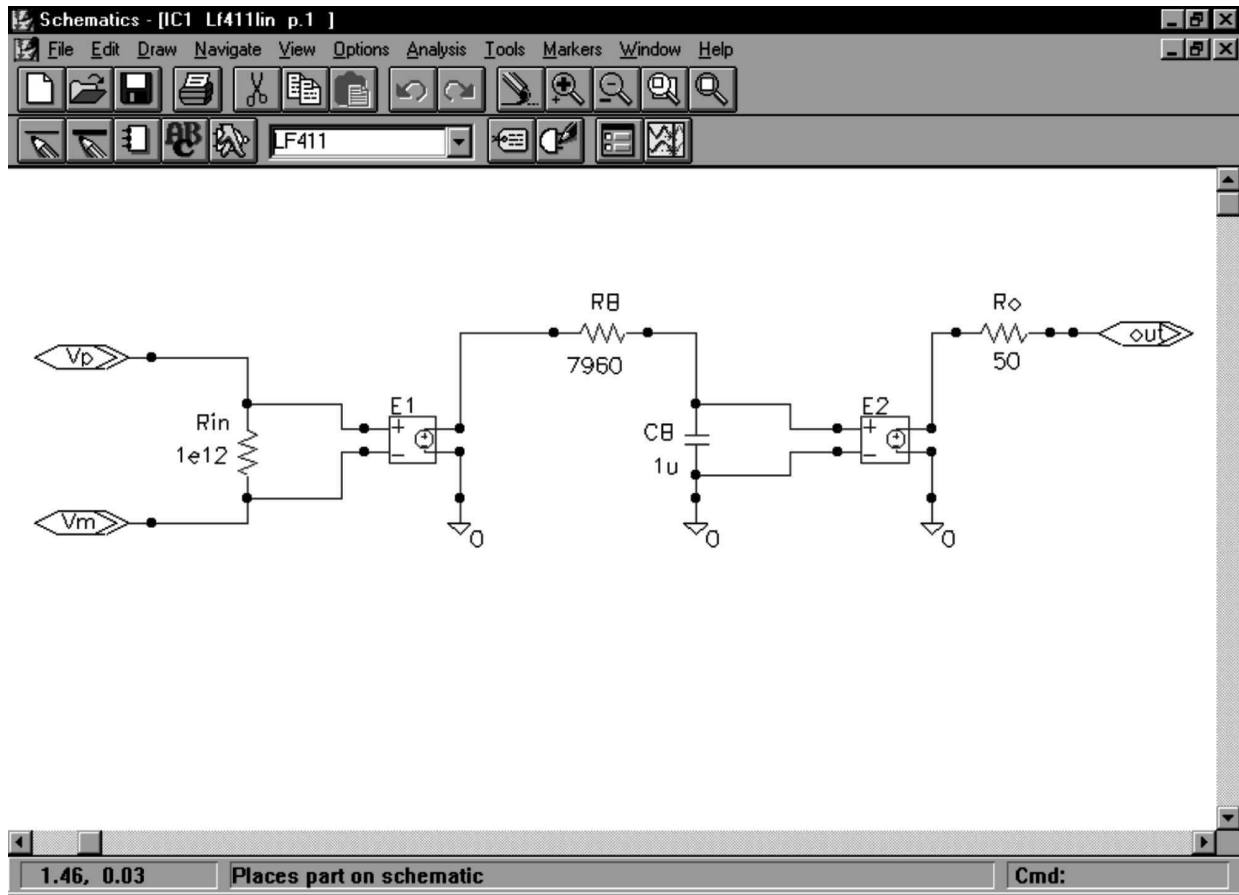


Figura 2.41. Modelo lineal para un amplificador operacional con compensación interna.

Los modelos, sin embargo, no representan con exactitud la estructura interna de un amplificador operacional pero una de sus ventajas es que son más sencillos y facilitan una simulación más rápida que la utilización de un modelo detallado del circuito interno.

Por ejemplo, si se retrocede al circuito de la Figura 2.37 y se hace doble clic en el símbolo del amplificador operacional, se puede observar el subcircuito que se ha utilizado para el LF411 (Figura 2.41). La resistencia R_{in} modela la resistencia de entrada del amplificador operacional y R_o modela la resistencia de salida. La resistencia R_B y el condensador C_B forman un filtro de paso bajo que modela la respuesta en frecuencia en bucle abierto. La frecuencia de corte en bucle abierto viene dada por

$$f_{BOL} = \frac{1}{2\pi R_B C_B} \quad (2.49)$$

Al seleccionar los valores de R_B y C_B para su utilización en el modelo, se elige C_B o R_B . Luego, suponiendo que f_{BOL} es conocida para el amplificador operacional que hay que modelar, se utiliza la Ecuación (2.49) para calcular el otro valor. No es necesario seleccionar valores reales para R_B o C_B . El elemento E_1 es una fuente de tensión con-

trolada por tensión que presenta una ganancia constante igual a la unidad. E_2 es una fuente de tensión controlada por tensión que presenta una ganancia constante igual a la ganancia de continua en bucle abierto del amplificador operacional A_{0OL} . Normalmente, se pueden determinar los valores de f_{BOL} , A_{0OL} , R_{in} y R_o a partir de la información proporcionada por el fabricante.

Este modelo lineal debe usarse con precaución ya que sus resultados serán válidos únicamente si el funcionamiento del circuito se mantiene dentro del margen lineal del amplificador operacional. Existen modelos más complejos proporcionados por los fabricantes de dispositivos y software que tienen en cuenta los efectos no lineales. Por ejemplo, si se deseara modelar el circuito Schmitt-trigger de la Figura 2.10, se debería utilizar el modelo no lineal, porque el circuito no funciona en la región lineal. LF411LIN es un modelo lineal para el amplificador operacional LF411, y el componente etiquetado como LF411 es un modelo no lineal más completo.

No se puede utilizar el modelo LF411 en la versión de evaluación para circuitos que contengan más de dos o tres amplificadores operacionales. Una ventaja del modelo más sencillo, LF411LIN, es que se pueden analizar circuitos lineales con más de tres amplificadores operacionales. Además, se pueden modificar los parámetros del modelo para simular otros tipos de amplificadores operacionales.

LF411LIN es un modelo lineal para el amplificador operacional LF411, y el componente LF411 es un modelo no lineal más completo.

Modelos no lineales

A continuación, se utilizará el modelo no lineal para el $\mu A741$ proporcionado por OrCAD, para poner de manifiesto los recortes producidos por una excursión de salida o una corriente de salida excesivas para el amplificador no inversor que se ilustra en la Figura 2.42. Es necesario incluir las tensiones de las fuentes de alimentación, que hemos elegido como ± 15 V. Suponiendo que el amplificador operacional es ideal, la ganancia de tensión viene dada por

$$A_v = 1 + \frac{R_2}{R_1}$$

Sustituyendo los valores que se muestran en la Figura 2.42 ($R_1 = 1$ k Ω y $R_2 = 3$ k Ω) se obtiene $A_v = 4$.

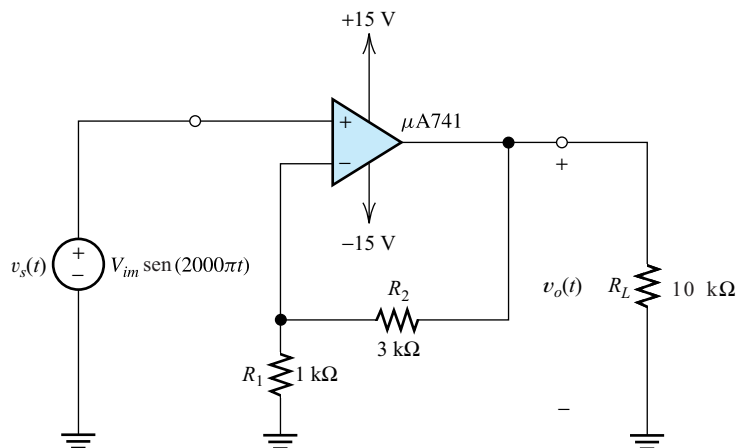


Figura 2.42. Amplificador no inversor utilizado para comprobar los efectos no lineales.

Primero consideraremos la tensión de salida para una entrada de $V_{s\max} = 1$ V de pico, $R_L = 10$ k Ω , y una frecuencia de la fuente de 1 kHz. Con estos valores, esperamos obtener una tensión de salida con un valor de pico de $V_{o\max} = A_v V_{s\max} = 4$ V, y una corriente de salida de $V_{o\max}/R_L = 0,4$ mA de pico. Tanto la corriente de pico como la tensión de pico están dentro del margen lineal del amplificador operacional $\mu A741$. Por tanto, se espera que la salida sea una onda senoidal sin distorsión. Es necesario realizar un análisis transitorio para comprobar las propiedades no lineales del amplificador operacional (en un análisis en alterna, se determina un modelo lineal para el circuito y se utiliza en PSpice, de manera que no se observan los efectos no lineales). Para configurar la fuente de entrada $v_s(t) = \text{sen}(2000\pi t)$, se hará doble clic en el símbolo correspondiente a la entrada, con lo que aparecerá el menú que se muestra en la Figura 2.43. Como no se desea realizar un análisis en continua ni en alterna, no será necesario asignar valores a los atributos «DC =» y «AC =». Sin embargo, es necesario configurar los atributos del generador utilizados en el análisis transitorio. El atributo «VOFF» es la componente continua, «VAMPL» es la amplitud de pico, y «FREQ» es la frecuencia. Por tanto, se configurará VOFF = 0, VAMPL = 1 y FREQ = 1000. Es necesario hacer clic en el botón **Save Attr** (guardar atributos) después de introducir cada valor ya que, de lo contrario, no se grabarán los valores.

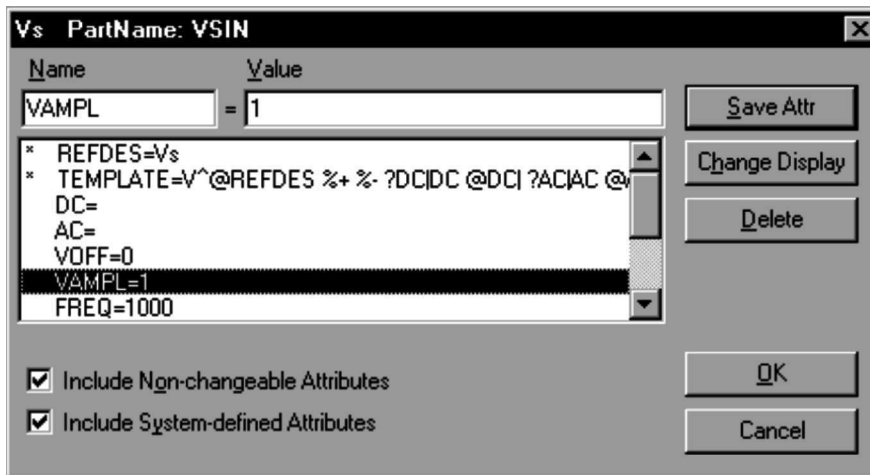


Figura 2.43. Ventana para la fuente $v_s(t)$.

A continuación, se utilizarán los comandos **analysis/setup/transient** para abrir la ventana de configuración del análisis transitorio que se muestra en la Figura 2.44. Se ha seleccionado un tiempo final de 4 ms, por lo que la simulación mostrará un conjunto de ciclos (concretamente, cuatro) de la señal de 1 kHz. Si ejecutamos este programa y utilizamos Probe para examinar la forma de onda de salida, veremos que la señal de salida es una onda senoidal sin distorsión, con una tensión de pico de 4 V, como se esperaba del análisis suponiendo un amplificador operacional ideal.

Volviendo a Schematic, hacemos doble clic en el generador de entrada, e incrementamos la amplitud de entrada a $VAMPL = 5$ V. Para un amplificador operacional ideal, esto resultaría en una salida de $V_{o\max} = 20$ V de pico. Sin embargo, con el $\mu A741$ se producen recortes para valores de salida superiores, aproximadamente, a 14 V. Si se cambia el valor de pico de la entrada en el programa PSpice anterior, se produce la forma de onda de la tensión de salida que se muestra en la Figura 2.45. En ella, se pueden observar los recortes en la forma de onda.

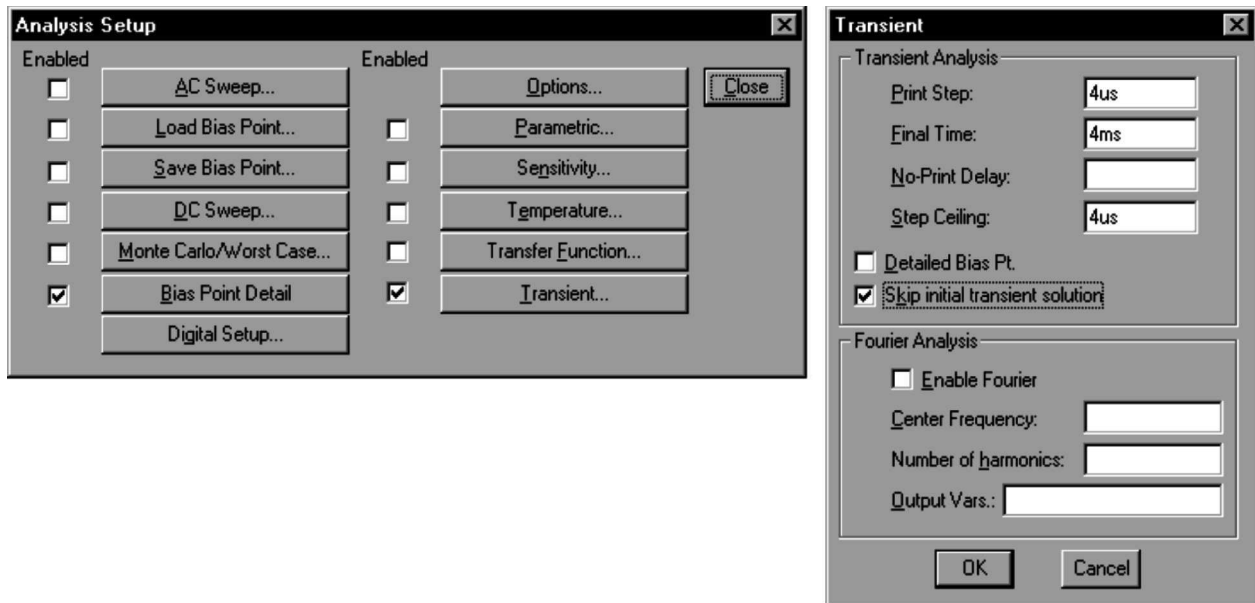


Figura 2.44. Ventanas de configuración del análisis.

A continuación, reducimos la amplitud de entrada a 1 V, y la resistencia de carga a $R_L = 50 \Omega$. Para un amplificador operacional ideal, se esperaría una tensión de pico de salida de $V_{o\max} = 4 \text{ V}$, y una corriente de pico de carga de $V_{o\max}/R_L = 80 \text{ mA}$. Sin embargo, la corriente de salida del $\mu\text{A}741$ está limitada a 40 mA (el modelo simula un $\mu\text{A}741$ con la especificación *máxima* del límite de la corriente de salida; sin embargo, el límite *típico* de la corriente de salida es de 25 mA para el $\mu\text{A}741$). Por tanto, se producen recortes debido a la limitación de corriente. La simulación del circuito y la utilización de Probe para examinar la tensión de salida, demuestran que se producen recortes con una tensión de salida de $40 \text{ mA} \times R_L = 2 \text{ V}$ de pico.

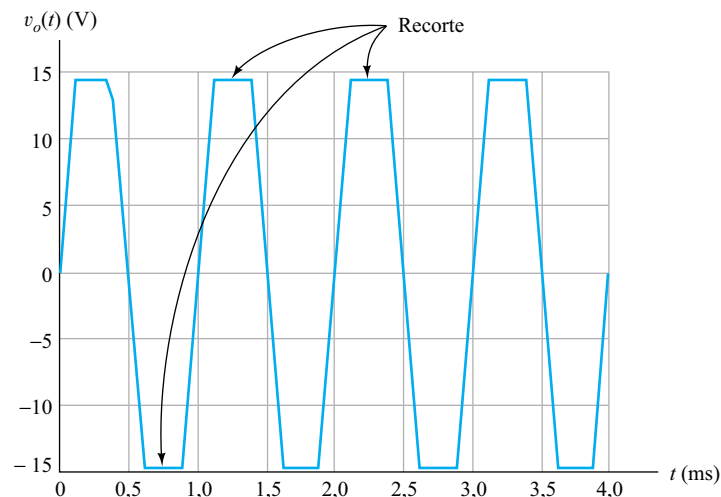


Figura 2.45. Salida del circuito de la Figura 2.42 para $R_L = 10 \text{ k}\Omega$, y $V_{im} = 5 \text{ V}$.

EJERCICIO

2.18. Comprobar que la función de transferencia $A(f) = V_o/V_i$ del modelo que se ilustra en la Figura 2.41(a) viene dada por la Ecuación (2.24). Suponer que la fuente de entrada V_i está conectado a los terminales de entrada, y que la carga es un circuito abierto. Suponer también que f_{BOL} está relacionado con R_B y C_B según la Ecuación (2.49).

EJERCICIO

2.19. Dibujar un modelo sencillo similar al de la Figura 2.41(a), incluyendo los valores de todos los elementos del circuito, para un amplificador operacional con una resistencia de entrada de $10\text{ M}\Omega$, una resistencia de salida de $100\ \Omega$, una ganancia de tensión de 90 dB , y un producto ganancia-ancho de banda de 15 MHz . Suponer que $R_B = 1\text{ k}\Omega$.

Respuesta El diagrama de circuito del modelo se muestra en la Figura 2.41(a). $R_{in} = 10\text{ M}\Omega$, $R_o = 100\ \Omega$, el producto de las ganancias de los generadores controlados por tensión debe ser igual a $A_{oOL} = 3,16 \times 10^4$, y $C_B = 0,336\ \mu\text{F}$.

EJERCICIO

2.20. Utilizar el modelo del amplificador operacional LF411LIN para obtener los diagramas de Bode de la magnitud de la ganancia de tensión para los amplificadores que se muestran en la Figura 2.46. Hallar el ancho de banda de 3 dB de cada amplificador. Calcular el producto ganancia-ancho de banda para cada circuito. ¿Qué circuito tiene las mejores prestaciones en lo que respecta al producto ganancia-ancho de banda? [*Consejo:* En Schematics, corte el bloque LF411LIN de la Figura 2.37 (guardado en el archivo Fig2_37) y péguelo en sus circuitos.]

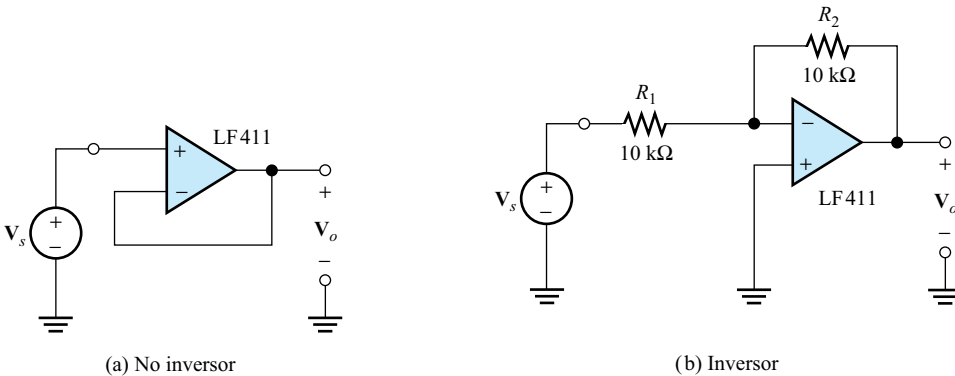


Figura 2.46. Amplificadores de ganancia unidad.

Respuesta Puede encontrar el archivo del circuito en la página web. Su nombre es Exer2_20. (a) A partir de los resultados de SPICE, se obtiene $A_{0CL} = 1$, $f_{BCL} = 4$ MHz, y el producto ganancia-ancho de banda = 4 MHz. (b) $|A_{0CL}| = 1$, $f_{BCL} = 2$ MHz, y el producto ganancia-ancho de banda = 2 MHz. Como hemos visto anteriormente, el circuito no inversor presenta mejores prestaciones en lo relativo al producto ganancia-ancho de banda.

2.10. CIRCUITOS AMPLIFICADORES

En esta sección, se presentan varios circuitos amplificadores muy útiles que emplean amplificadores operacionales con redes de realimentación resistivas. En muchos casos, las propiedades de los circuitos se enuncian sin demostración. Sin embargo, se pueden analizar los circuitos utilizando la restricción del punto suma, como hemos visto anteriormente en este capítulo.

Amplificador inversor

Es recomendable consultar esta sección cuando se precisen ideas para abordar cualquier problema de diseño.

El amplificador inversor se describió por primera vez en la Sección 2.3. En la Figura 2.47 se muestra el diagrama de circuito de una versión mejorada de dicha configuración. Se incluye la resistencia R_{bias} para anular los efectos de la corriente de polarización, como se estudió en la Sección 2.8. Suponiendo que el amplificador operacional es ideal, la impedancia de entrada del circuito es igual a R_1 , y la impedancia de salida es cero.

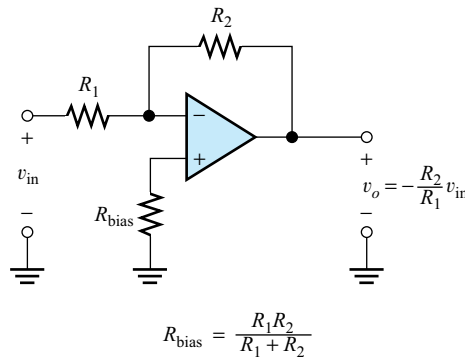


Figura 2.47. Amplificador inversor.

Amplificador inversor acoplado en alterna

El inversor acoplado en alterna puede ser útil cuando la señal contiene una componente continua no deseada.

Se puede obtener una versión acoplada en alterna del amplificador inversor, añadiendo un condensador en serie con R_1 . Sin embargo, en este caso, el valor de R_{bias} debería ser igual a R_2 . Se muestra este circuito en la Figura 2.48. El circuito es útil si la señal de entrada contiene una componente continua no deseada.

Amplificador sumador

En la Figura 2.49 aparece el amplificador sumador. En el Ejercicio 2.1 se analizó una versión más sencilla de este circuito, suponiendo que el amplificador operacional

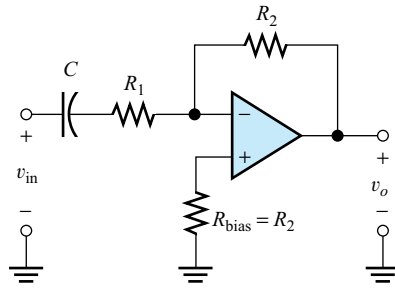


Figura 2.48. Amplificador inversor acoplado en alterna.

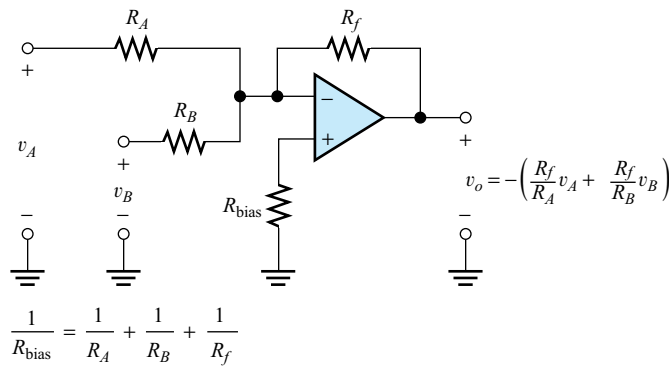


Figura 2.49. Amplificador sumador.

era ideal. Aquí se incluye la resistencia R_{bias} para compensar los efectos de las corrientes de polarización de entrada. Suponiendo que el amplificador operacional es ideal, la impedancia de entrada para el generador v_A es R_A , y la impedancia de entrada para el generador v_B es R_B . La impedancia de salida es cero.

Amplificador no inversor

En la Figura 2.50 se muestra el amplificador no inversor. En la Sección 2.4 se analizó este circuito. Se ha incluido la resistencia R_{bias} para equilibrar los efectos de las corrientes de polarización de entrada. Suponiendo que el amplificador operacional es ideal, la impedancia de entrada es infinita, y la impedancia de salida es cero. Por tanto, el amplificador no inversor es un amplificador ideal de tensión.

Amplificador no inversor acoplado en alterna

En el amplificador no inversor acoplado en continua de la Figura 2.50, la corriente de polarización de entrada del amplificador operacional fluye a través de la fuente de señal de entrada. A veces, no se desea que esto suceda; en otros casos, la fuente de señal puede contener una gran componente continua, que deberá ser eliminada para que no se sature el amplificador. En este caso, el amplificador acoplado en alterna que se muestra en la Figura 2.51 puede ser bastante útil.

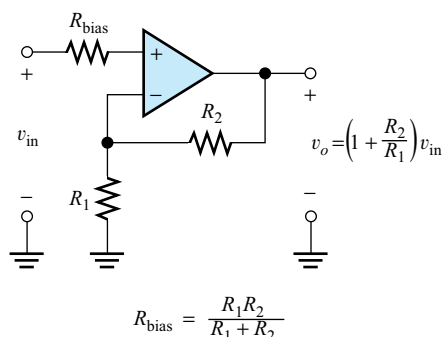


Figura 2.50. Amplificador no inversor. El comportamiento de este circuito se aproxima al de un amplificador ideal de tensión.

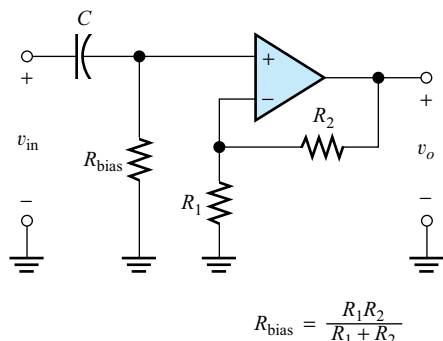
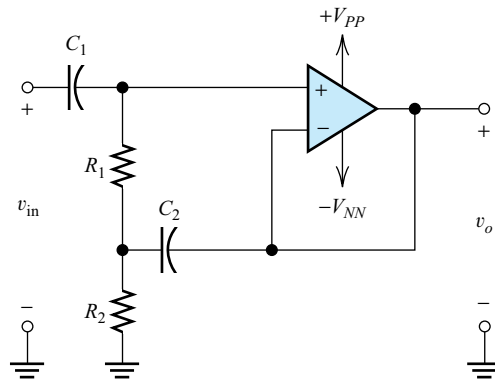


Figura 2.51. Amplificador no inversor acoplado en alterna.

Es importante observar que se precisa la resistencia R_{bias} para proporcionar un camino para la corriente de polarización en continua. Si se omite R_{bias} , la corriente de polarización carga el condensador de acoplamiento hasta salir de la zona activa del amplificador operacional. Suponiendo que el amplificador operacional es ideal y que se trabaja en el margen de frecuencias medias, la ganancia de tensión es $1 + R_2/R_1$, la impedancia de entrada es R_{bias} , y la impedancia de salida es cero.

Seguidor de tensión acoplado en alterna

Una de las desventajas del circuito que se muestra en la Figura 2.51 es que la impedancia de entrada en alterna se reduce (a R_{bias}) debido a la necesidad de proporcionar un camino en continua para la corriente de polarización. En la Figura 2.52 se muestra un seguidor de tensión acoplado en alterna con una impedancia de entrada mucho mayor (infinita para un amplificador operacional ideal). Para frecuencias en las que los condensadores se comportan como cortocircuitos, la resistencia R_1 parece estar conectada entre el terminal de entrada y el terminal de salida del amplificador. Observe que, como la ganancia del amplificador es la unidad, la tensión de salida es igual a la tensión de entrada. Por tanto, la tensión en R_1 es cero, no fluye corriente a través de R_1 y la impedancia de entrada es muy alta.



Este circuito presenta una impedancia de entrada muy alta, combinada con el acoplamiento en alterna.

Figura 2.52. Seguidor de tensión acoplado en alterna con resistencias de polarización en montaje bootstrap.

Amplificador diferencial

La Figura 2.53 muestra un amplificador diferencial. Suponiendo que el amplificador operacional es ideal, y que $R_4/R_3 = R_2/R_1$, se puede observar que la tensión de salida es una constante multiplicada por la señal diferencial de entrada ($v_1 - v_2$). La ganancia para la señal de modo común es cero (consulte la Sección 1.11, en la que se describen las señales de modo común). Para minimizar los efectos de la corriente de polarización, se debería seleccionar $R_2 = R_4$ y $R_1 = R_3$. La impedancia de salida del circuito es cero. La impedancia de entrada para v_1 es $R_3 + R_4$.

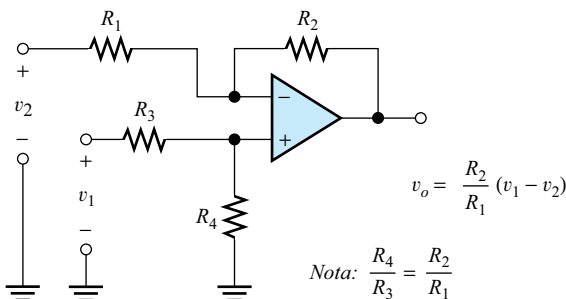


Figura 2.53. Amplificador diferencial.

Por la red de realimentación (R_1 y R_2) fluye una corriente que depende de v_1 hasta la entrada v_2 . Por tanto, el circuito no parece ser pasivo, visto desde v_2 y el concepto de la impedancia de entrada no se aplica a v_2 (salvo que v_1 sea cero).

En algunas aplicaciones, las señales de entrada incluyen impedancias internas, y la señal deseada es la diferencia entre las tensiones internas. En esos casos, se puede diseñar el circuito incluyendo las resistencias internas de v_2 y v_1 como parte de R_1 y R_3 , respectivamente. Sin embargo, para obtener un rechazo en modo común muy alto es necesario adaptar lo suficientemente bien las relaciones entre las resistencias. Esto puede resultar problemático si las impedancias de los generadores no son lo suficientemente pequeñas como para resultar despreciables y, además, no forman parte del circuito amplificador.

Este circuito es muy útil cuando el generador contiene una gran componente de modo común no deseada.

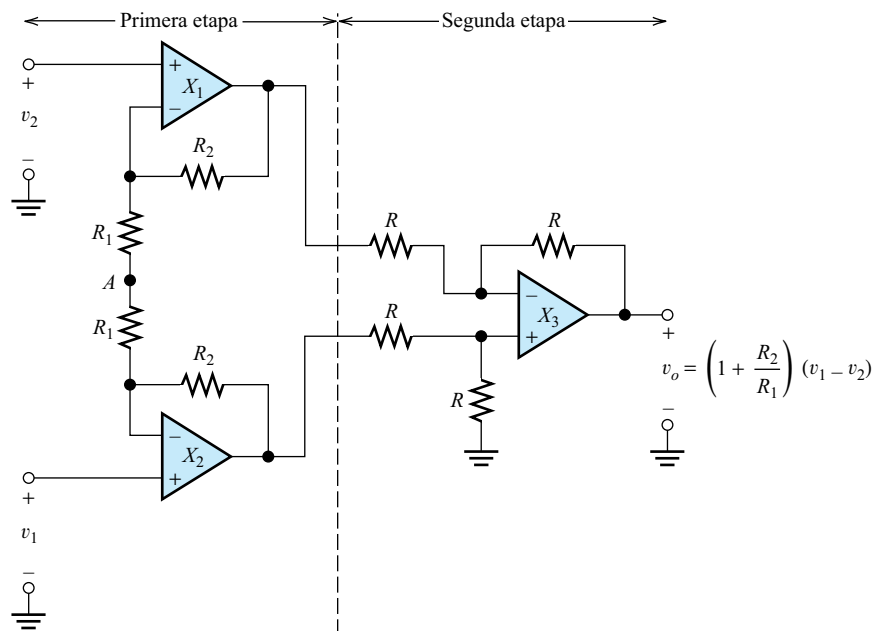


Figura 2.54. Amplificador diferencial de instrumentación.

Amplificador diferencial de instrumentación

La Figura 2.54 muestra un circuito amplificador diferencial mejorado, en el cual el rechazo en modo común no depende de las resistencias internas de las fuentes. Debido a la restricción del punto suma en las entradas de X_1 y X_2 , las corrientes extraídas de las fuentes v_1 y v_2 son nulas. Por tanto, las impedancias de entrada vistas por ambas fuentes son infinitas, y la tensión de salida no depende de sus impedancias internas. Observe que la segunda etapa es una versión de ganancia unidad del amplificador diferencial que se muestra en la Figura 2.53.

La señal de modo diferencial se ve sometida a una mayor ganancia en la primera etapa que la señal de modo común.

Una característica importante de este circuito es que la tensión de modo diferencial se ve sometida a una mayor ganancia en la primera etapa que la tensión de modo común. Para ilustrar este punto, consideraremos en primer lugar una entrada diferencial pura (por ejemplo, $v_1 = -v_2$). Luego, como el circuito es simétrico, el punto A permanece a tensión nula. Por tanto, para una entrada puramente diferencial, se puede considerar que el punto A está conectado a masa. En este caso, los amplificadores de entrada X_1 y X_2 están configurados como amplificadores no inversores con ganancias de $(1 + R_2/R_1)$. La ganancia diferencial de la segunda etapa es la unidad. Por tanto, la ganancia total para la señal diferencial es $(1 + R_2/R_1)$.

A continuación, consideraremos una tensión pura de modo común (por ejemplo, $v_1 = v_2 = v_{cm}$). Debido a la restricción del punto suma, la tensión entre los terminales de entrada de X_1 o X_2 es cero. Por tanto, las tensiones en los terminales de entrada inversores de X_1 y X_2 son iguales a v_{cm} , la tensión en las resistencias R_1 conectadas en serie es cero, y no fluye corriente por ellas. En consecuencia, no fluye corriente por las resistencias R_2 , y las tensiones de salida de X_1 y X_2 son iguales a v_{cm} , con lo que se demuestra que la ganancia de la primera etapa es la unidad para la señal de modo común.

Sin embargo, la ganancia diferencial de la primera etapa es $(1 + R_2/R_1)$, que puede ser mucho mayor que la unidad, obteniéndose por tanto una reducción de la amplitud

de la tensión en modo común con respecto a la diferencial (observe que, si el punto *A* estuviese conectado a masa, la ganancia para la tensión en modo común sería la misma que para la diferencial).

En la práctica, la combinación en serie de las dos resistencias R_1 se implementa con una única resistencia porque no es necesario tener acceso al punto *A*. Por tanto, no es necesario adaptar los valores de los componentes para R_1 . Además, no se requiere adaptar con precisión las resistencias R_2 para obtener una ganancia diferencial mayor que la ganancia en modo común en la primera etapa. Finalmente, como la primera etapa reduce la amplitud relativa de la tensión en modo común, no es tan crítico adaptar las resistencias de la segunda etapa.

Aunque es más complejo, el amplificador diferencial de la Figura 2.54 tiene unas mejores prestaciones que el de la Figura 2.53. La razón de rechazo de modo común es independiente de las resistencias internas de las fuentes, la impedancia de entrada vista por ambas fuentes es infinita, y no resulta tan fundamental adaptar las resistencias.

Aunque es más complejo, el amplificador diferencial de la Figura 2.54 tiene unas mejores prestaciones que el de la Figura 2.53.

Convertidores de tensión a corriente

En la Figura 2.55 se muestra un circuito que fuerza una corriente a través de la carga que es directamente proporcional a la tensión de entrada. Se dice en este circuito que la carga está *en flotación*, porque ningún extremo está conectado a masa. Suponiendo que el amplificador operacional es ideal, la impedancia de entrada y la impedancia de salida son infinitas. En otras palabras, el circuito es un amplificador ideal de transconductancia.

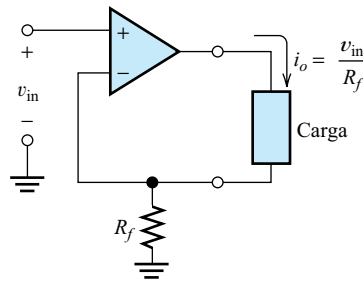


Figura 2.55. Convertidor de tensión a corriente (amplificador de transconductancia).

Muchas veces, la carga debe tener un extremo conectado a masa. En este caso, será útil el **circuito Howland**, que se muestra en la Figura 2.56. Una desventaja de este circuito es que las relaciones entre las resistencias deben adaptarse cuidadosamente para que la corriente de carga sea independiente de la impedancia de carga.

Suponiendo que el amplificador operacional es ideal y que las resistencias están adaptadas, el circuito presenta una impedancia de salida infinita. Sin embargo, la impedancia de entrada es finita, y depende de la impedancia de carga.

Convertidor de corriente a tensión

En la Figura 2.57 se ilustra un circuito que produce una tensión de salida proporcional a la corriente de entrada. Debido a la restricción del punto suma, se fuerza a que la tensión en bornes de la fuente de entrada sea cero. Por tanto, la impedancia de entrada del circuito es cero. Además, la tensión de salida es independiente de la carga. Por

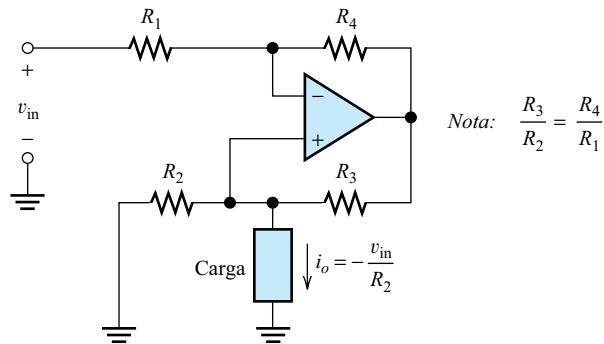


Figura 2.56. Convertidor de tensión a corriente con la carga conectada a masa (circuito Howland).

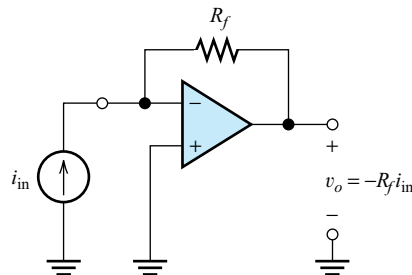


Figura 2.57. Convertidor de corriente a tensión (amplificador de transresistencia).

tanto, la impedancia de salida es cero. Con un amplificador operacional ideal, el circuito es un amplificador ideal de transresistencia.

Amplificadores de corriente

El circuito que se muestra en la Figura 2.58 presenta las características de un amplificador ideal de corriente: impedancia de entrada nula e impedancia de salida infinita. Observe que la carga está en flotación. Se puede obtener un amplificador de corriente con una carga conectada a masa, conectando en cascada un convertidor de corriente a tensión y el circuito Howland de la Figura 2.56.

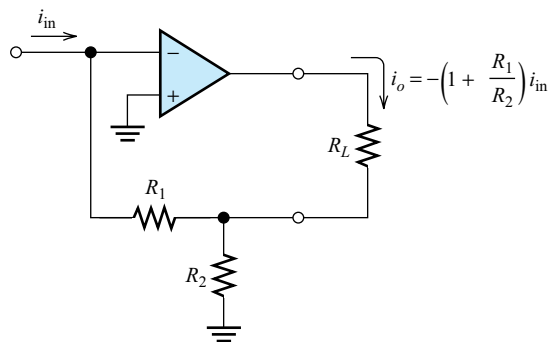
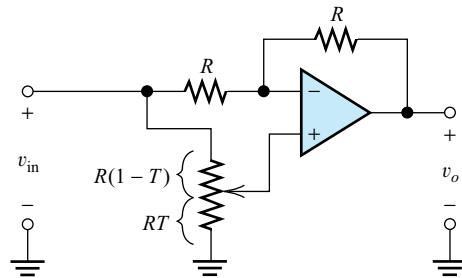


Figura 2.58. Amplificador de corriente.

EJERCICIO

2.21. Expresar la ganancia de tensión del circuito que se muestra en la Figura 2.59 en función de T , suponiendo que el amplificador operacional es ideal (T varía entre cero y la unidad, según la posición del cursor del potenciómetro).



Ésta es una buena solución en los casos donde se requiere una ganancia variable que pase por cero.

Figura 2.59. Amplificador de ganancia variable. Véase el Ejercicio 2.21.

Respuesta $A_v = 2T - 1$. Observe que la ganancia varía entre -1 y $+1$, pasando por 0 , al girar el potenciómetro.

EJERCICIO

2.22. Suponiendo que el amplificador operacional es ideal, utilizar la restricción del punto suma para verificar la expresión para la corriente de salida en el convertidor de tensión a corriente de la Figura 2.55. Hallar también las resistencias de entrada y salida del circuito.

Respuesta $R_{in} = \infty, R_o = \infty$.

EJERCICIO

2.23. Repetir el Ejercicio 2.22 para el circuito Howland que se muestra en la Figura 2.56. Suponer que la carga es una resistencia R_L para hallar la resistencia de entrada.

Respuesta $R_{in} = (R_1 R_2) / (R_2 + R_L), R_o = \infty$.

2.11. INTEGRADORES Y DERIVADORES

La Figura 2.60 muestra el diagrama de un **integrador**, que es un circuito que produce una tensión de salida proporcional a la integral en el tiempo de la tensión de entrada. El circuito integrador suele ser útil en algunas aplicaciones de instrumentación. Por ejemplo, consideremos una señal de un acelerómetro proporcional a la aceleración de un pistón en el motor de un automóvil. Al integrar la señal de aceleración se obtiene una señal proporcional a la velocidad del pistón. Si se vuelve a integrar, se obtiene una señal proporcional a la posición del pistón. Se pueden utilizar estas señales para

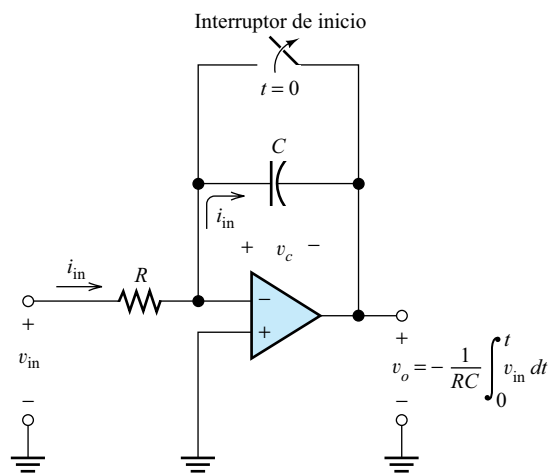


Figura 2.60. Integrador.

El integrador es útil en los sistemas de control y en los conformadores de onda.

estudiar el diseño de los motores, o para controlar el encendido y la inyección de gasolina en un automóvil.

En la Figura 2.60 se produce realimentación negativa a través del condensador. Por tanto, suponiendo que el amplificador operacional es ideal, la tensión en la entrada inversora del amplificador operacional es cero. La corriente de entrada viene dada por

$$i_{in}(t) = \frac{v_{in}(t)}{R} \quad (2.50)$$

La corriente que entra en el terminal de entrada del amplificador operacional (ideal) es cero. Por tanto, la corriente de entrada i_{in} atraviesa el condensador. Supongamos que el interruptor de inicio se abre en $t = 0$. De acuerdo con esto, la tensión del condensador es cero en $t = 0$. La tensión en bornes del condensador será

$$v_c(t) = \frac{1}{C} \int_0^t i_{in}(x) dx \quad (2.51)$$

donde x es una variable «ficticia» de integración.

Al obtener la ecuación de la tensión de salida, pasando por el condensador y luego hasta masa, a través de los terminales de entrada, se obtiene

$$v_o(t) = -v_c(t) \quad (2.52)$$

Utilizando la Ecuación (2.50) para sustituir i_{in} en la Ecuación 2.51 y sustituyendo este resultado por $v_c(t)$ en la Ecuación (2.52) se obtiene

$$v_o(t) = -\frac{1}{RC} \int_0^t v_{in}(x) dx \quad (2.53)$$

Por tanto, la tensión de salida es $-1/RC$ multiplicado por la integral en el tiempo de la tensión de entrada (el término *integral en el tiempo* implica que el límite superior de la integración es variable en el tiempo). Si se desea disponer de un integrador con una constante de ganancia positiva, se puede conectar en cascada el integrador con un

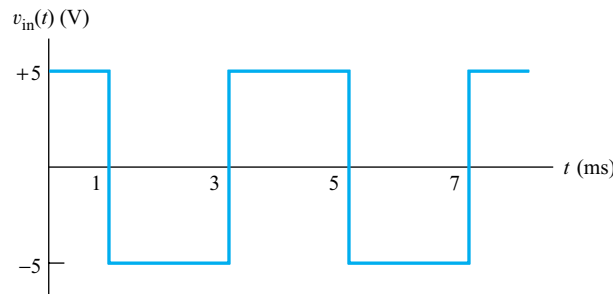


Figura 2.61. Onda cuadrada de entrada para el Ejercicio 2.24.

amplificador inversor. Se puede ajustar la magnitud de la constante de la ganancia eligiendo adecuadamente los valores de R y C .

Por supuesto, al seleccionar un condensador es recomendable utilizar el menor valor posible, para minimizar el coste, el volumen y el peso. Sin embargo, para una constante de ganancia dada $1/RC$, un valor de C pequeño implica un valor grande de R y valores pequeños de i_{in} . Por tanto, la corriente de polarización del amplificador operacional se vuelve más significativa a medida que disminuye la capacidad. Como es habitual, habrá que realizar el diseño buscando una solución de compromiso.

EJERCICIO

- 2.24. Considerar el integrador de la Figura 2.60 con la entrada de onda cuadrada que se muestra en la Figura 2.61. (a) Si $R = 10\text{ k}\Omega$, $C = 0,1\text{ }\mu\text{F}$, y el amplificador operacional es ideal, dibujar la forma de onda de salida a escala. (b) Si $R = 10\text{ k}\Omega$, ¿qué valor de C es necesario para que la tensión pico a pico de salida sea de 2 V ?

Respuesta (a) Consulte la Figura 2.62; (b) $C = 0,5\text{ }\mu\text{F}$.

Este ejercicio ilustra una aplicación del integrador para conformación de onda.

EJERCICIO

- 2.25. Considerar el circuito de la Figura 2.60 con $v_{in} = 0$, $R = 10\text{ k}\Omega$, y $C = 0,01\text{ }\mu\text{F}$. Como se indica en la figura, el interruptor de inicio se abre en $t = 0$. El amplificador operacional es ideal excepto por una corriente de polarización de $I_B = 100\text{ nA}$. (Suponer que las corrientes de entrada polarización (en vez de salir, entrar en los terminales de entrada del amplificador operacional.) (a) Hallar la expresión de la tensión de salida del circuito en función del tiempo. (b) Repetir para $C = 1\text{ }\mu\text{F}$.

Respuesta (a) $v_o(t) = 10t$; (b) $v_o(t) = 0,1t$.

EJERCICIO

- 2.26. Añadir una resistencia igual a R en serie con la entrada no inversora del amplificador operacional de la Figura 2.60, y repetir el Ejercicio 2.25.

Respuesta (a) $v_o(t) = -1\text{ mV}$; (b) $v_o(t) = -1\text{ mV}$.

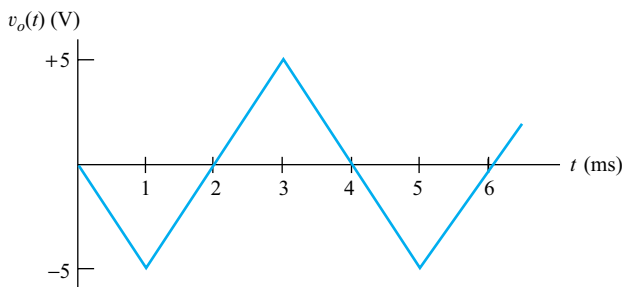


Figura 2.62. Respuesta del Ejercicio 2.24(a).

Circuito derivador

En la Figura 2.63 se muestra un **derivador** que produce una tensión de salida proporcional a la derivada en el tiempo de la tensión de entrada. Mediante un análisis similar al utilizado para el integrador, se puede demostrar que el circuito produce una tensión de salida dada por

$$v_o(t) = -RC \frac{dv_{in}}{dt} \quad (2.54)$$

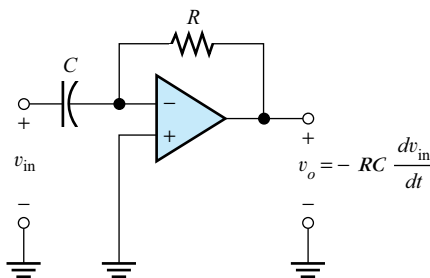


Figura 2.63. Diferenciador.

EJERCICIO

2.27. Hallar la Ecuación (2.54).

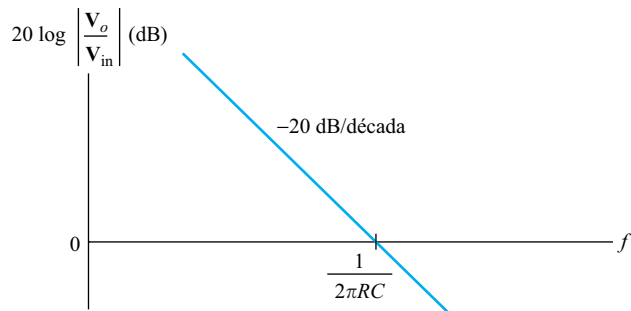
Respuesta en frecuencia

Si se considera un análisis en régimen permanente senoidal del circuito integrador, se puede observar que la función de transferencia viene dada por

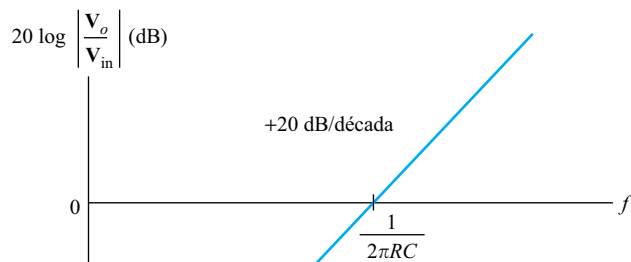
$$\frac{V_o}{V_{in}}(f) = -\frac{1}{j2\pi fRC} \quad (2.55)$$

Para el derivador, la función de transferencia es

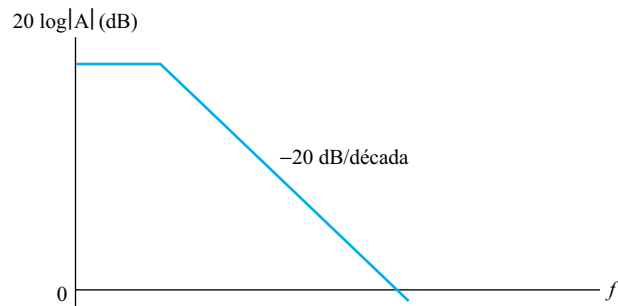
$$\frac{V_o}{V_{in}}(f) = -j2\pi fRC \quad (2.56)$$



(a) Integrador



(b) Derivador



(c) Ganancia en bucle abierto de un amplificador operacional típico

Figura 2.64. Diagramas de Bode comparativos.

En las Figuras 2.64(a) y (b) se ilustran los diagramas de Bode de la función de transferencia del integrador y del diferenciador, respectivamente. Observe que la ganancia del integrador cruza 0 dB a una frecuencia $f = 1/(2\pi RC)$, y presenta una pendiente de -20 dB/década. La ganancia del derivador también cruza 0 dB a una frecuencia $f = 1/(2\pi RC)$, pero muestra una pendiente de $+20$ dB/década. En la Figura 2.64(c) también se muestra la ganancia de tensión en bucle abierto de un amplificador operacional típico.

Normalmente, las prestaciones de los integradores se aproximan más al ideal que las prestaciones de los derivadores, porque la ganancia del integrador ideal disminuye a frecuencias altas, frecuencias para las cuales se reduce la ganancia en bucle abierto del amplificador operacional. Por el contrario, el derivador ideal presenta una ganancia alta para frecuencias altas, lo cual no es posible para los amplificadores operacionales reales. En otras palabras, las limitaciones de ancho de banda del amplificador

Las prestaciones de los integradores se aproximan más al ideal que las de los diferenciadores.

El derivador presenta una alta ganancia para frecuencias altas, lo que tiende a acentuar el ruido.

operacional hacen que la ganancia de ambos circuitos sea más baja que la ideal a frecuencias altas. Como la ganancia del integrador es baja a frecuencias altas, la discrepancia es menos perceptible.

Otra razón para evitar los derivadores es que las señales de entrada suelen contener ruido de alta frecuencia y el derivador presenta una alta ganancia para frecuencias altas, lo que tiende a acentuar el ruido.

RESUMEN

- Un amplificador diferencial presenta dos terminales de entrada. Si las tensiones de entrada de los terminales son v_1 y v_2 , la tensión diferencial es $v_1 - v_2$, y la tensión en modo común es $\frac{1}{2}(v_1 + v_2)$.
- Un amplificador operacional presenta una ganancia diferencial infinita, una ganancia en modo común nula, una impedancia de entrada infinita, una impedancia de salida nula, y un ancho de banda infinito.
- En un circuito de realimentación negativa, parte de la señal de salida vuelve a la entrada en oposición a la señal del generador.
- La restricción del punto suma se aplica cuando se utilizan amplificadores operacionales ideales en circuitos con realimentación negativa. La tensión de salida toma el valor necesario para llevar a cero la tensión de entrada y la corriente de entrada del amplificador operacional diferencial.
- En el análisis de circuitos con amplificadores operacionales ideales primero se verifica si se produce realimentación negativa; luego, se supone que se aplica la restricción del punto suma y, por último, se usan los principios habituales del análisis de circuitos, como las leyes de Kirchhoff y la ley de Ohm, para calcular los valores que interesen.
- En la Figura 2.4 se muestra el circuito amplificador inversor. Suponiendo que el amplificador operacional es ideal, la ganancia de tensión en bucle cerrado es $A_v = -R_2/R_1$, la impedancia de entrada es R_1 , y la impedancia de salida es cero.
- En la Figura 2.11 se muestra el circuito amplificador no inversor. Suponiendo que el amplificador operacional es ideal, la ganancia de tensión en bucle cerrado es $A_v = 1 + R_2/R_1$, la impedancia de entrada es infinita, y la impedancia de salida es cero.
- En la Figura 2.12 se muestra el seguidor de tensión. Suponiendo que el amplificador operacional es ideal, la ganancia de tensión en bucle cerrado es $A_v = +1$, la impedancia de entrada es infinita, y la impedancia de salida es cero.
- Las resistencias de un circuito con amplificador operacional pueden ser discretas o integradas. Al diseñar sistemas compactos con alta funcionalidad y coste bajo, sólo se utilizarán los componentes discretos como último recurso.
- El valor de la resistencia de capa R_{\square} de las diversas capas de material utilizadas en un circuito integrado, es un parámetro importante para el diseño de las resistencias integradas. El valor de una resistencia rectangular es $R = R_{\square}L/W$. Se puede ajustar esta sencilla fórmula para tener en cuenta las esquinas de las resistencias plegadas y los puntos de contacto.

- Al elegir los valores de las resistencias de un circuito con amplificadores operacionales, se evitarán las resistencias muy pequeñas para que las corrientes no sean excesivas. Las resistencias muy grandes, por su parte, ocupan demasiado espacio de chip, facilitan el acoplamiento de señales parásitas, y pueden dar lugar a componentes de continua no deseados en la salida, debido a la corriente de desviación de entrada.
- Los amplificadores operacionales reales presentan una impedancia de entrada finita, una impedancia de salida distinta de cero, una ganancia de continua en bucle abierto finita, y un ancho de banda finito.
- La respuesta en frecuencia en bucle abierto de algunos amplificadores operacionales de propósito general está limitada para evitar la inestabilidad. Dichos amplificadores operacionales suelen tener un polo dominante.
- El ancho de banda en bucle cerrado del amplificador inversor y del amplificador no inversor viene dado por $f_{BCL} = f_i / (1 + R_2/R_1)$. Para una misma ganancia, los amplificadores no inversores presentan un ancho de banda mayor que los amplificadores inversores.
- Para el amplificador no inversor, el producto de la ganancia es continua en bucle cerrado y el ancho de banda es constante. Por tanto, un parámetro importante del amplificador operacional real es su producto ganancia-ancho de banda que también se denomina ancho de banda de ganancia unidad. Los amplificadores operacionales de propósito general presentan anchos de banda de ganancia unidad de unos pocos megahercios.
- Los márgenes de la tensión de salida y de la corriente de salida de un amplificador operacional están limitados. La forma de onda de salida se recorta si la señal de salida alcanza (y tiende a sobrepasar) cualquiera de estos límites.
- El límite del *slew-rate* es la máxima velocidad de cambio posible para la tensión de salida. El ancho de banda de potencia es la frecuencia más alta a la que el amplificador operacional podrá producir una onda senoidal de máxima amplitud sin sobrepasar el límite del *slew-rate*.
- Los amplificadores operacionales reales presentan diversos errores en continua, como la tensión de desviación de entrada, la corriente de polarización de entrada y la corriente de desviación de entrada. Estos efectos se pueden modelar utilizando las fuentes que se muestran en la Figura 2.33.
- SPICE es una herramienta útil en el diseño de circuitos electrónicos.
- El comportamiento externo de los amplificadores operacionales se puede simular mediante modelos.
- Se pueden diseñar muchos circuitos prácticos con amplificadores operacionales; en la Sección 2.10 se exponen algunos ejemplos. Los diseñadores expertos siempre buscan nuevas ideas para el diseño de circuitos.

Problemas

Sección 2.1: El amplificador operacional ideal

2.1. Un amplificador diferencial presenta unas tensiones de entrada v_1 y v_2 . Escribir la definición de la tensión diferencial de entrada y de la tensión de entrada en modo común.

2.2. Las señales de entrada de un amplificador diferencial son

$$v_1(t) = 0,1 \cos(20\pi t) + 20 \sin(120\pi t)$$

y

$$v_2(t) = -0,1 \cos(20\pi t) + 20 \sin(120\pi t)$$

Hallar la expresión para la tensión de modo común y la diferencial.

2.3. Exponer las características de los amplificadores operacionales ideales.

2.4. Suponiendo que se precisan dos terminales para las conexiones de alimentación, ¿cuál es el límite práctico en el número de amplificadores operacionales de un CI de 14 terminales? Suponga que es preciso poder acceder a los terminales de entrada y de salida de todos los amplificadores operacionales.

Sección 2.2: La restricción del punto suma

2.5. Definir el término *restricción del punto suma*. ¿Se aplica si existe realimentación positiva?

2.6. Exponer los pasos en el análisis de un circuito con amplificadores operacionales ideales.

2.7. Exponer y describir brevemente una o dos situaciones en las que es útil la realimentación negativa en la vida cotidiana o en los sistemas mecánicos.

2.8. Con realimentación positiva, las señales pueden crecer indefinidamente. Exponer y describir brevemente uno o dos ejemplos de realimentación positiva en ámbitos distintos al de los circuitos electrónicos.

Sección 2.3: El amplificador inversor

2.9. Dibujar el diagrama de circuito para la configuración del amplificador inversor básico. Hallar la expresión de la ganancia de tensión del circuito en función de las resistencias, suponiendo que el amplificador operacional es ideal. Hallar las expresiones de la impedancia de entrada y de la impedancia de salida del circuito.

2.10. Cada uno de los circuitos mostrados en la Figura P2.10 emplea realimentación negativa. Suponer que los amplificadores operacionales son ideales, y utilizar la restricción del punto suma. Analizar los circuitos para hallar el valor de v_o para cada circuito.

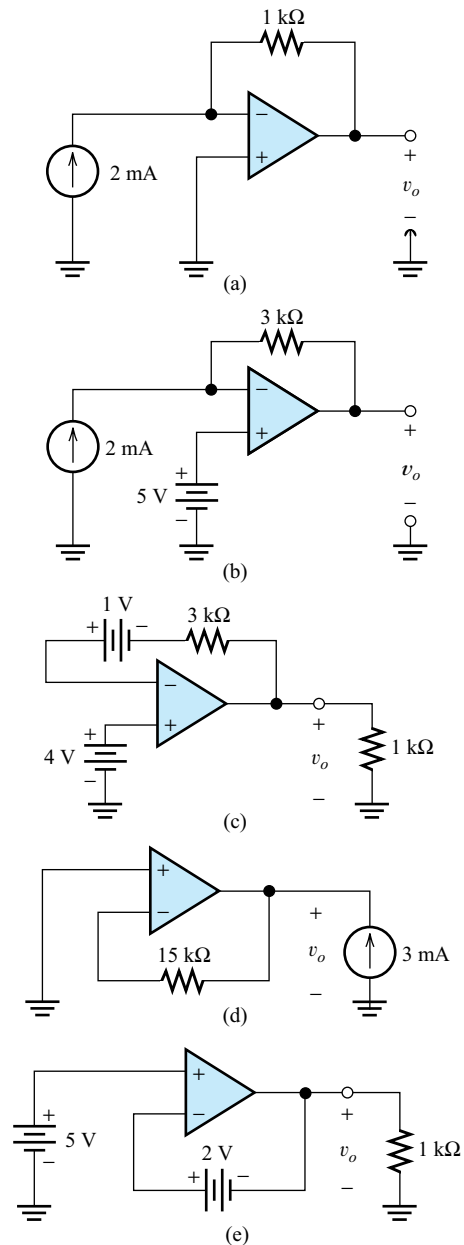


Figura P2.10

2.11. Un amplificador operacional determinado presenta una ganancia en bucle abierto de $A_{OL} = 10^4$. Se utiliza dicho amplificador operacional en una configuración inversor tal como se ilustra en la Figura 2.4, con $R_2 = 10 \text{ k}\Omega$ y $R_1 = 1 \text{ k}\Omega$. La tensión de salida varía entre -12 V y $+12 \text{ V}$. ¿Cuál es el margen de v_x ? ¿Cuál es el margen aproximado de v_{in} (suponiendo que el amplificador operacional es ideal)? ¿Es despreciable v_x en comparación con v_{in} ? ¿Está justificada la suposición de la restricción del punto suma en este caso?

2.12. En este problema se tratará un tema conocido como el **efecto Miller**. Consideremos la situación que se muestra en la Figura P2.12, en la que se conecta una impedancia Z_f entre la entrada de un amplificador y el terminal de salida. (a) Demostrar que la impedancia de entrada es $Z_{in} = Z_f / (1 - A_v)$. (b) Suponer que $Z_f = 10 \text{ k}\Omega$ y $A_v = -10^5$. Calcular el valor de Z_{in} . Comentar el resultado. (c) Suponer que $Z_f = 10 \text{ k}\Omega$ y $A_v = +2$. Comentar el resultado. (d) Suponer que Z_f consiste en un condensador de 1 pF , y que $A_v = -100$. ¿Qué capacidad equivalente se puede observar en los terminales de entrada?

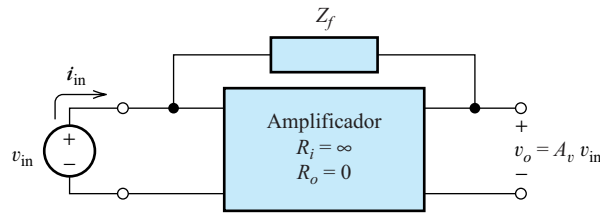


Figura P2.12

2.13. Hallar la expresión de la impedancia de entrada del amplificador inversor suponiendo un valor finito de A_{OL} . Suponer que la impedancia de entrada del amplificador operacional es infinita, y que la impedancia de salida del amplificador operacional es cero. Evaluar la expresión obtenida para $R_1 = 1 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, y $A_{OL} = 10^4$. ¿Cuál es la impedancia de entrada suponiendo que A_{OL} es infinita? Calcular la diferencia porcentual entre las dos respuestas.

2.14. Determinar la ganancia de tensión en bucle cerrado del circuito que se muestra en la Figura P2.14, supo-

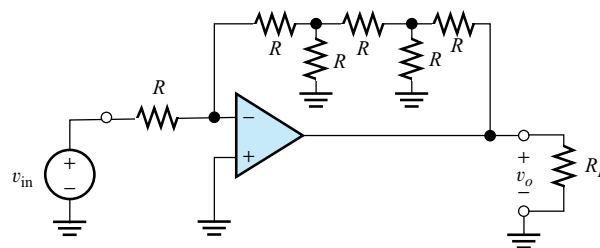


Figura P2.14

niendo que el amplificador operacional es ideal. Todas las resistencias presentan valores iguales.

2.15. Suponer que las resistencias R_1 y R_2 utilizadas en un amplificador inversor presentan tolerancias de $\pm 1\%$. ¿Cuál es la tolerancia de la ganancia?

2.16. Utilizar el circuito equivalente del amplificador operacional que se muestra en la Figura 2.2 para hallar la expresión de la ganancia de tensión en bucle cerrado del inversor que se ilustra en la Figura 2.4. Evaluar la expresión obtenida para $R_1 = 1 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, y $A_{OL} = 10^4$. Repetir para $A_{OL} = 10^5$ y en el límite cuando A_{OL} tiende a infinito.

2.17. Dibujar el diagrama de circuito de un amplificador inversor con $R_1 = 1 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, $R_L = 1 \text{ k}\Omega$, y $v_{in} = 1 \text{ V}$. Mostrar la corriente en cada rama del circuito, y explicar de qué modo se cumple la ley de Kirchhoff para las corrientes.

2.18. En el circuito de la Figura P2.18 se emplea realimentación negativa. Utilizar la restricción del punto suma (para ambos amplificadores operacionales) para obtener la expresión de las ganancias de tensión $A_1 = v_{o1}/v_{in}$ y $A_2 = v_{o2}/v_{in}$.

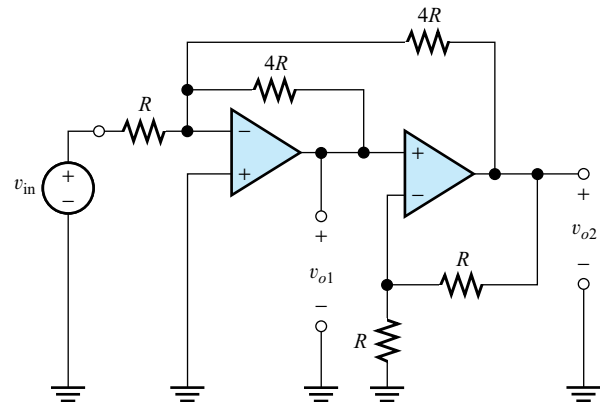


Figura P2.18

Sección 2.4: El amplificador no inversor

2.19. Dibujar el circuito del amplificador no inversor. Hallar la expresión de la ganancia de tensión del circuito en función de las resistencias, suponiendo que el amplificador operacional es ideal. Obtener la expresión de la impedancia de entrada y de la impedancia de salida del circuito.

2.20. ¿Qué es un seguidor de tensión? Dibujar su circuito.

2.21. ¿Cómo puede ser útil un amplificador como el seguidor de tensión? ¿Por qué no se conecta la fuente a la carga para obtener una ganancia de tensión igual a la unidad sin utilizar un amplificador operacional?

2.22. Analizar el circuito con amplificador operacional ideal que se muestra en la Figura P2.22 para hallar la expresión de v_o en función de v_A , v_B , y los valores de las resistencias.

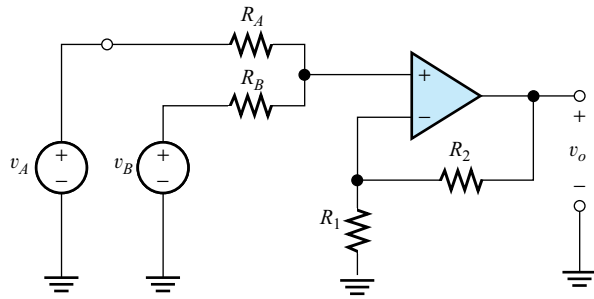


Figura P2.22

2.23. Analizar cada uno de los circuitos con amplificadores operacionales ideales que se muestran en la Figura P2.23 para hallar la expresión de i_o . ¿Cuál es el valor de

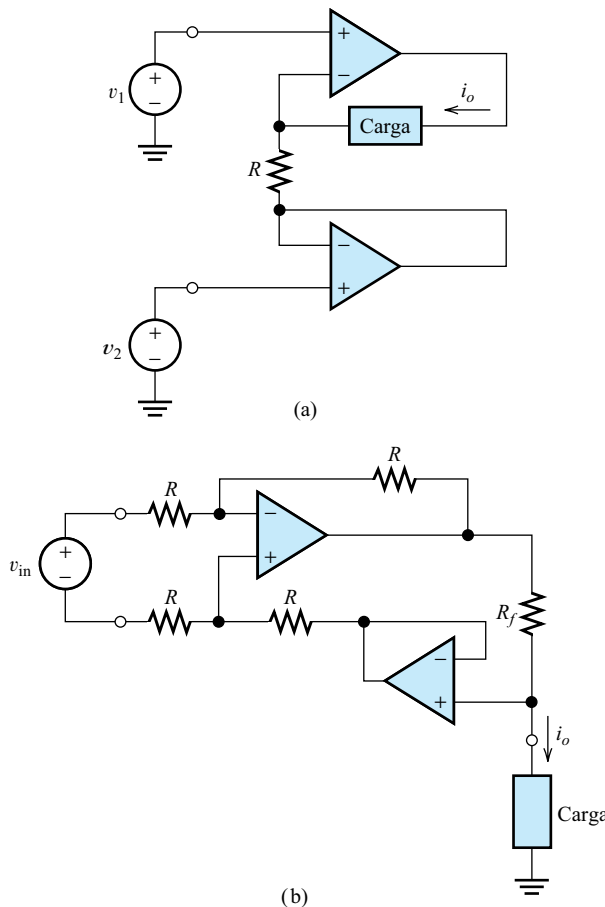
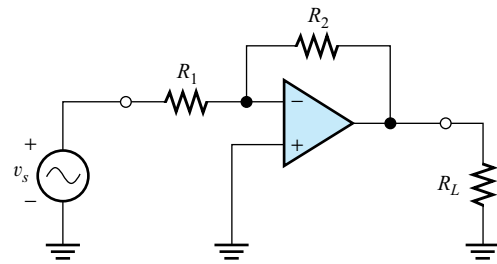


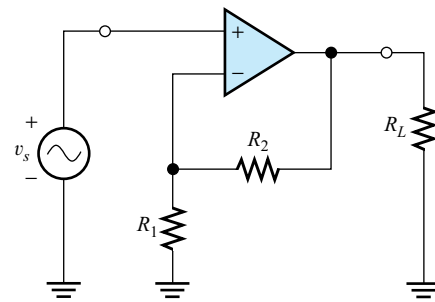
Figura P2.23. Circuitos convertidores de tensión a corriente.

la resistencia de salida (vista por la carga) para cada uno de estos circuitos? ¿Por qué?

2.24. Hallar la expresión de la ganancia de potencia de cada uno de los amplificadores que se muestran en la Figura P2.24. Suponer que los amplificadores operacionales son ideales. ¿Qué circuito presenta la ganancia de potencia más alta?



(a) Amplificador inversor



(b) Amplificador no inversor

Figura P2.24

2.25. Considerar el circuito que se ilustra en la Figura P2.25.

- (a) Hallar la expresión de la tensión de salida en función de la corriente de entrada y de los valores de las resistencias.
- (b) ¿Qué valor presenta la impedancia de salida de este circuito?
- (c) ¿Qué valor presenta la impedancia de entrada de este circuito?

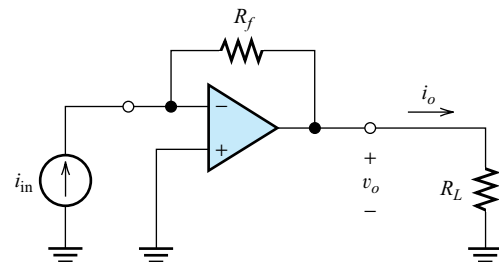


Figura P2.25

(d) Se puede clasificar este circuito como un amplificador ideal. ¿Qué tipo de amplificador es? (Consulte la Sección 1.9 para revisar los diversos tipos de amplificadores ideales.)

2.26. Suponga que se diseña un amplificador inversor utilizando resistencias con una tolerancia del 5% y un amplificador operacional ideal. La ganancia nominal del amplificador es de -2 . ¿Cuál es la ganancia mínima y máxima posible, suponiendo que los valores de las resistencias están dentro del margen permitido por la tolerancia? ¿Cuál es la tolerancia de la ganancia?

2.27. Repetir el Problema 2.26 para un amplificador no inversor con una ganancia nominal de tensión de $+2$.

2.28. Considerar los circuitos que se muestran en las Figuras P2.28(a) y (b). Uno de los circuitos presenta realimentación negativa, y el otro presenta realimentación positiva. Suponer que los amplificadores operacionales son ideales, y que la tensión de salida está limitada a ± 5 V. Para la forma de onda de entrada que se muestra en la Figura P2.28(c), dibujar la tensión de salida $v_o(t)$ en función del tiempo. Puede utilizar SPICE (consulte la Sección 2.9) para verificar las respuestas.

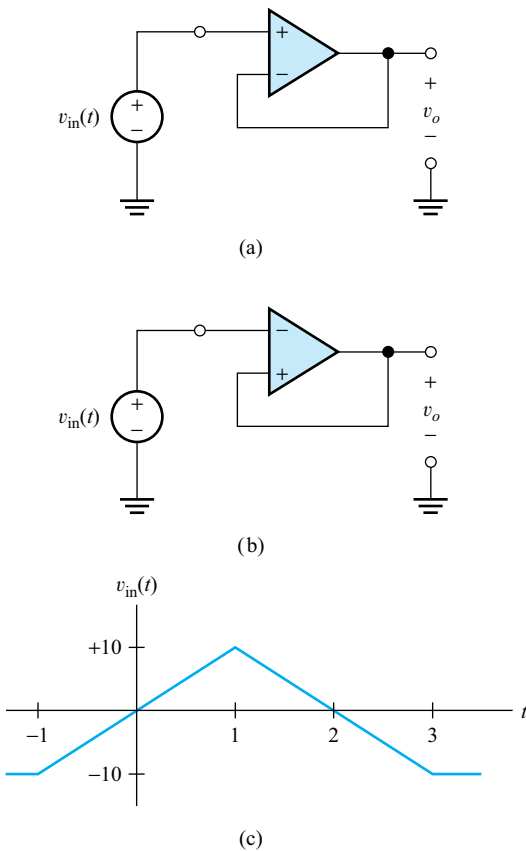


Figura P2.28

2.29. Repetir el Problema 2.28 para los circuitos de las Figuras P2.29(a) y (b) (la forma de onda de la tensión de entrada se muestra en la Figura P2.28(c)).

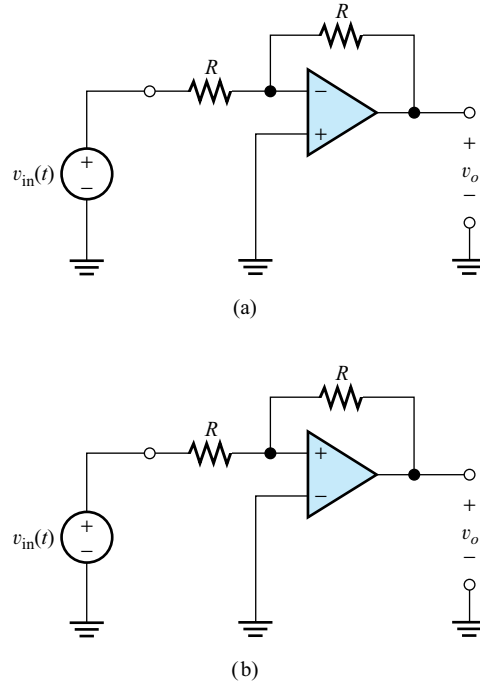


Figura P2.29

Sección 2.5: Diseño de amplificadores sencillos

2.30. ¿Por qué suele estar el valor R_{\square} de las resistencias integradas fuera del control de los diseñadores de circuitos?

2.31. Suponer que se desea diseñar un amplificador utilizando un amplificador operacional. ¿Qué problemas están asociados con la utilización de resistencias de realimentación muy pequeñas? ¿Y con resistencias de realimentación muy grandes?

2.32. Suponer que $R_{\square} = 200 \Omega/\square$ para una capa determinada. Hallar el nuevo valor de R_{\square} si se dobla el grosor de la película. Justificar la respuesta.

D2.33. Diseño de una resistencia pelicular. Diseñar una resistencia de $10 \text{ k}\Omega$ similar a la Figura 2.19 (es decir, dibujar la distribución de la resistencia, mostrando sus dimensiones). El material presenta $R_{\square} = 200 \Omega/\square$. Utilizar contactos de tipo «hueso de perro» (que cuentan como 0,65 cuadrados cada uno). Contar las esquinas como 0,56 cuadrados cada una. Distribuir la resistencia de manera que la región que ocupe sea aproximadamente cuadrada. La anchura mínima de la resistencia es $W = 10 \mu\text{m}$,

y la separación mínima entre lados de la resistencia es $W_{\text{espacio}} = 5 \mu\text{m}$. Tratar de obtener el menor área posible.

1. Elegir la anchura mínima para reducir el área ocupada. 2. Determinar la longitud total necesaria. 3. Determinar el área ocupada por la resistencia incluyendo las bandas de protección. 4. Plegar la resistencia de manera que ocupe una región aproximadamente cuadrada. 5. Calcular la resistencia de la configuración elegida y ajustar una de sus dimensiones para obtener exactamente $10 \text{ k}\Omega$.

D2.34. Diseño de un amplificador no inversor. Diseñar un amplificador con una impedancia de entrada nominal de $10 \text{ k}\Omega$ y una ganancia nominal de tensión de $+10$. Utilizar resistencias discretas de tolerancia 5% . 1. Diseñar un amplificador no inversor con una ganancia de diez. 2. Colocar una resistencia de $10 \text{ k}\Omega$ en paralelo con los terminales de entrada para obtener la impedancia de salida deseada.

D2.35. Diseño de un amplificador inversor. Diseñar un amplificador con un amplificador operacional de ganancia nominal -100 . No utilizar resistencias menores a $1 \text{ k}\Omega$. Tratar de minimizar la resistencia total utilizada. Considerar la configuración de circuito que se muestra en la Figura 2.6.

D2.36. Diseño con un área mínima de chip. Suponga que un amplificador operacional ocupa un área de chip equivalente a la de una resistencia de $10 \text{ k}\Omega$. Diseñar un amplificador con una ganancia de 100 . No utilizar resistencias menores de $1 \text{ k}\Omega$. Tratar de consumir la mínima área de chip posible. Se pueden utilizar varios amplificadores operacionales. Suponga que el área ocupada por una resistencia es proporcional a su valor. Una aproximación es conectar en cascada varias etapas de amplificadores no inversores. Otra aproximación es utilizar el circuito de la Figura 2.15 que se analizó en el Ejercicio 2.6.

D2.37. Diseño de un amplificador sumador modificado. Diseñar un circuito para el cual la tensión de salida sea $v_o = A_1 v_1 + A_2 v_2$. Las tensiones v_1 y v_2 son tensiones de entrada. Diseñar el circuito para obtener $A_1 = 5$ y $A_2 = -10$. Utilizar resistencias discretas del 5% de tolerancia. Las impedancias de entrada pueden tomar cualquier valor. Una aproximación es utilizar la configuración de circuito de la Figura 2.23. Otra aproximación es modificar el amplificador diferencial de la Figura 2.53.

D2.38. Diseño de un amplificador sumador modificado. Repetir el Problema D2.37 para el caso de que las impedancias de entrada deban ser tan grandes como sea posible (idealmente circuitos abiertos). Una aproximación sencilla es añadir seguidores de tensión en las entradas del circuito diseñado para el Problema 2.37. Sin embargo, otra aproximación es utilizar dos amplificadores operacionales. Para obtener impedancias de entrada alta, se deberán aplicar las señales de entrada a los terminales de entrada no inversores.

D2.39. Diseño de un inversor con alta impedancia de entrada. Un generador de señal determinado presenta una resistencia interna que fluctúa entre los límites $1 \text{ k}\Omega$

y $1 \text{ M}\Omega$. Diseñar un amplificador que produzca una versión amplificada de la tensión interna del generador. Utilizar resistencias discretas estándar del 5% de tolerancia. La ganancia de tensión deberá ser -20 , con una tolerancia mejor de $\pm 15\%$. Se precisa una impedancia de entrada muy alta. Considerar un seguidor de tensión o un amplificador no inversor conectado en cascada con un inversor.

Sección 2.6: Desviaciones de los amplificadores operacionales en trabajo lineal

2.40. Enunciar las desviaciones de un amplificador operacional real en trabajo lineal.

2.41. Considere la configuración de amplificador no inversor para un amplificador operacional con un polo dominante. ¿Cómo están relacionadas la ganancia en continua y el ancho de banda?

2.42. El objetivo de este problema es investigar los efectos de la ganancia finita, de la impedancia de entrada finita, y de la impedancia de salida distinta de cero del amplificador operacional en el seguidor de tensión. Considere el circuito que se muestra en la Figura P2.42, incluyendo el modelo del amplificador operacional.

- Hallar la expresión de la ganancia de tensión del circuito v_o/v_s . Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1 \text{ M}\Omega$, y $R_o = 25 \Omega$. Comparar este resultado con la ganancia del circuito que se obtendría suponiendo que el amplificador operacional es ideal.
- Hallar la expresión de la impedancia de entrada del circuito $Z_{in} = v_s/i_s$. Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1 \text{ M}\Omega$, y $R_o = 25 \Omega$. Comparar este resultado con la impedancia de entrada que se obtendría con un amplificador operacional ideal.
- Hallar la expresión de la impedancia de salida del circuito Z_o . Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1 \text{ M}\Omega$, y $R_o = 25 \Omega$. Comparar este resultado con la impedancia de salida del circuito que se obtendría suponiendo que el amplificador operacional es ideal.

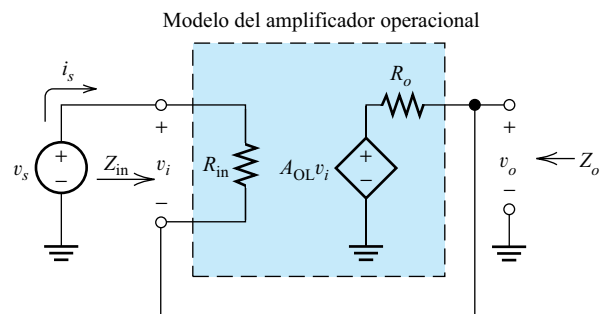


Figura P2.42

2.43. El objetivo de este problema es comprobar los efectos de la ganancia finita, de la impedancia de entrada finita, y de la impedancia de salida distinta de cero del amplificador operacional en configuración de amplificador inversor. Considere el circuito que se muestra en la Figura P2.43, incluyendo el modelo del amplificador operacional.

- (a) Hallar la expresión de la ganancia de tensión del circuito v_o/v_s . Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1\text{ M}\Omega$, $R_o = 25\ \Omega$, $R_1 = 1\text{ k}\Omega$, y $R_2 = 10\text{ k}\Omega$. Comparar este resultado con la ganancia que se obtendría con un amplificador operacional ideal.
- (b) Hallar la expresión de la impedancia de entrada del circuito $Z_{in} = v_s/i_s$. Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1\text{ M}\Omega$, $R_o = 25\ \Omega$, $R_1 = 1\text{ k}\Omega$, y $R_2 = 10\text{ k}\Omega$. Comparar este resultado con la impedancia de entrada que se obtendría para un amplificador operacional ideal.
- (c) Hallar la expresión de la impedancia de salida del circuito Z_o . Evaluar la expresión para $A_{OL} = 10^5$, $R_{in} = 1\text{ M}\Omega$, $R_o = 25\ \Omega$, $R_1 = 1\text{ k}\Omega$, y $R_2 = 10\text{ k}\Omega$. Comparar este resultado con la impedancia de salida que se obtendría con un amplificador operacional ideal.

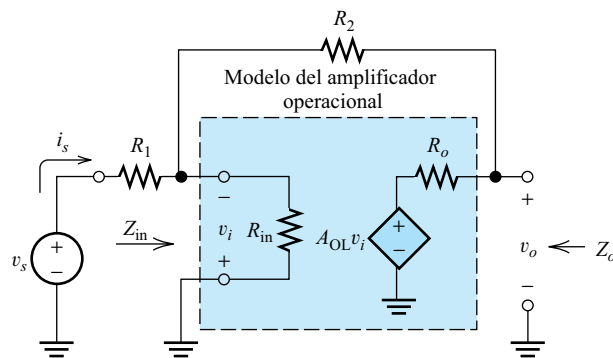


Figura P2.43

2.44. Un amplificador operacional determinado presenta un ancho de banda a ganancia unidad de 15 MHz. Si utilizamos este amplificador operacional en configuración de amplificador no inversor, con una ganancia de continua de 10, ¿cuál es el ancho de banda de 3 dB? Repetir para una ganancia de continua de 100.

2.45. Un amplificador operacional de polo dominante presenta $A_{oOL} = 50.000$, y $f_{BOL} = 100\text{ Hz}$. Dibujar el diagrama de Bode de A_{OL} a escala.

2.46. Un amplificador operacional determinado presenta una ganancia de continua en bucle abierto de 200.000, y un ancho de banda de 3 dB de 5 Hz. Hallar la magnitud y la fase de la ganancia en bucle abierto a una frecuencia de (a) 100 Hz, (b) 1.000 Hz, y (c) 1 MHz.

2.47. Considerar dos alternativas para diseñar un amplificador con una ganancia de continua de 100. La primera alternativa es utilizar una única etapa no inversora con una ganancia de 100. La segunda alternativa es conectar en cascada dos etapas no inversoras, cada una con una ganancia de 10. Se utilizarán amplificadores operacionales con un producto ganancia-ancho de banda de 10^6 . Escribir la expresión de la ganancia en función de la frecuencia para cada alternativa. Hallar el ancho de banda de 3 dB para cada alternativa.

2.48. Un amplificador compensado internamente (de polo dominante) presenta una ganancia de continua de 200.000, y un ancho de banda de 3 dB de 5 Hz. Dibujar a escala el diagrama de Bode de la ganancia en bucle abierto. Si se utiliza este amplificador operacional en configuración de amplificador no inversor, con una ganancia de continua en bucle cerrado de 100, dibujar a escala el diagrama de Bode de la ganancia en bucle cerrado. Repetir para una ganancia de continua en bucle cerrado de 10.

Sección 2.7: Análisis en gran señal

2.49. Definir los términos *slew-rate* y *ancho de banda de potencia*.

2.50. La tensión de salida de un amplificador operacional determinado varía entre -10 V y $+10\text{ V}$, y produce o absorbe una corriente máxima de 20 mA. El límite del *slew-rate* velocidad de subida es $SR = 10\text{ V}/\mu\text{s}$. Este amplificador operacional se utiliza en el circuito de la Figura 2.32.

- (a) Hallar el ancho de banda de potencia del amplificador operacional.
- (b) Para una frecuencia de 1 kHz y $R_L = 1\text{ k}\Omega$, ¿qué tensión máxima de salida es posible sin distorsión?
- (c) Para una frecuencia de 1 kHz y $R_L = 100\ \Omega$, ¿qué tensión máxima de salida es posible sin distorsión?
- (d) Para una frecuencia de 1 MHz y $R_L = 1\text{ k}\Omega$, ¿qué tensión máxima de salida es posible sin distorsión?
- (e) Si $R_L = 1\text{ k}\Omega$ y $v_s(t) = 5\text{ sen}(2\pi 10^6 t)$, dibujar a escala la forma de onda de salida en función del tiempo.

2.51. Suponer que se desea diseñar un amplificador que pueda producir una tensión de salida senoidal de 100 kHz con una amplitud de 5 V. ¿Cuál es la mínima especificación de tiempo de subida tolerable para el amplificador operacional?

2.52. Una forma de medir el *slew-rate* de un amplificador operacional es aplicar una onda senoidal (o una onda cuadrada) a la entrada del amplificador, y aumentar la frecuencia hasta que la forma de onda de la salida sea triangular. Suponer que una señal de entrada de 1 MHz produce una forma de onda de salida triangular con un

valor pico a pico de 4 V. ¿Cuál es la especificación de tiempo de subida para el amplificador operacional?

2.53. Un amplificador determinado de polo dominante presenta un ancho de banda de ganancia unidad de 5 MHz. Se utiliza este amplificador operacional en una configuración de amplificador no inversor, con una ganancia de continua de 100. Si la tensión de entrada $v_{in}(t)$ es la función escalón que se ilustra en la Figura P2.53, dibujar a escala la forma de onda de salida, suponiendo que no se producen recortes ni existe ninguna limitación por *slew-rate*. Si el *slew-rate* del amplificador operacional es $1 \text{ V}/\mu\text{s}$, ¿cuál es la amplitud máxima V_m de la función escalón que se puede aplicar a la entrada, si se desea evitar la limitación impuesta por el *slew-rate*?



Figura P2.53

2.54. La tensión de salida de un amplificador operacional varía entre -10 y $+10$ V, y puede suministrar o absorber 25 mA. El *slew-rate* es $10 \text{ V}/\mu\text{s}$. Se utiliza el amplificador operacional en la configuración mostrada en la Figura P2.54.

- Hallar el ancho de banda de potencia del amplificador operacional.
- Para una frecuencia de 5 kHz y $R_L = 100 \Omega$, ¿qué tensión máxima de salida es posible sin distorsión?
- Para una frecuencia de 5 kHz y $R_L = 10 \text{ k}\Omega$, ¿qué tensión máxima de salida es posible sin distorsión?
- Para una frecuencia de 100 kHz y $R_L = 10 \text{ k}\Omega$, ¿qué tensión máxima de salida es posible sin distorsión?

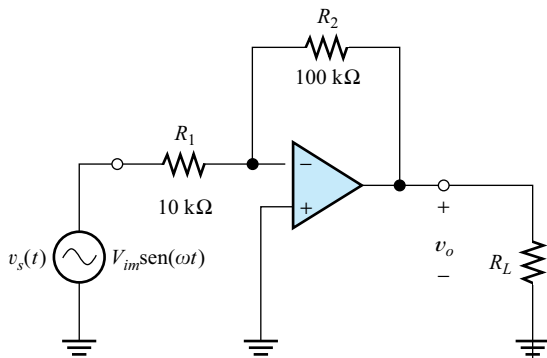


Figura P2.54

2.55. Considerar el **amplificador en puente** que se ilustra en la Figura P2.55. (a) Suponiendo que los amplificadores operacionales son ideales, hallar la expresión de la ganancia de tensión v_o/v_s . (b) Si $v_s(t) = 3 \text{ sen } \omega t$, dibujar $v_1(t)$, $v_2(t)$ y $v_o(t)$ a escala en función del tiempo. (c) Si los amplificadores operacionales están alimentados con ± 15 V y recortan a una tensión de salida de ± 14 V, ¿cuál es el valor pico de $v_o(t)$ en el punto de recorte? (Comentario: este circuito puede ser útil si se necesita una tensión de pico de salida superior en magnitud a las tensiones de alimentación.)

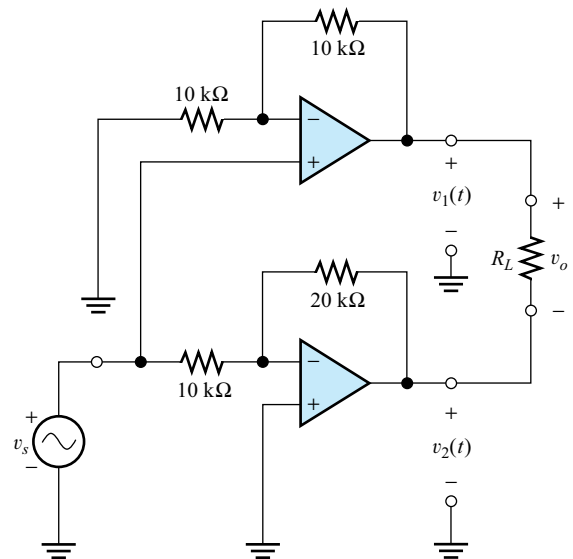


Figura P2.55. Amplificador de puente.

Sección 2.8: Errores en continua

2.56. Dibujar el símbolo de circuito de un amplificador operacional, añadiendo las fuentes que modelan los errores en continua.

2.57. ¿Cuál es la principal ventaja de utilizar un amplificador operacional de entrada FET, en comparación con un amplificador operacional con entrada bipolar?

2.58. Hallar las tensiones de salida en continua del amplificador inversor que se muestra en la Figura 2.34[a] para $v_{in} = 0$ en el peor caso. La corriente máxima de polarización es de 200 nA, la magnitud máxima de la corriente de desviación es de 50 nA y la magnitud máxima de la tensión de desviación es 4 mV.

2.59. A veces, es necesario un amplificador acoplado en alterna. El circuito que se muestra en la Figura P2.59 representa una manera inadecuada de obtener el acoplamiento en alterna. Explicar por qué. (Consejo: Considerar

el efecto de la corriente de polarización.) Demostrar la manera de añadir un componente (incluyendo su valor) de forma que la corriente de polarización no afecte a la tensión de salida de este circuito.

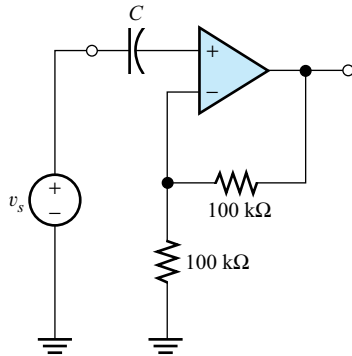


Figura P2.59. Un amplificador mal diseñado.

2.60. Considere el amplificador que se muestra en la Figura P2.54. Con una tensión de entrada en continua nula para la fuente de entrada, se desea que la tensión de salida en continua no supere los 100 mV en magnitud.

- (a) Ignorando los demás errores en continua, ¿cuál es la tensión máxima de desviación permitida para el amplificador operacional?
- (b) Ignorando los demás errores en continua, ¿cuál es la corriente máxima de polarización permitida para el amplificador operacional?
- (c) Demostrar la manera de añadir una resistencia al circuito, incluyendo su valor, de forma que se anulen los efectos de las corrientes de polarización.
- (d) Suponiendo que se utiliza la resistencia del punto (c) e ignorando la tensión de desviación, ¿cuál es la corriente máxima de desviación permitida para el amplificador operacional?

Sección 2.9: Simulación de los circuitos con amplificadores operacionales

2.61. Dibujar un modelo lineal (circuito equivalente) de un amplificador operacional con un polo dominante.

2.62. ¿Qué es un modelo en un análisis con SPICE? ¿Para qué es útil?

2.63. La hoja de especificaciones de un amplificador operacional determinado muestra una ganancia de tensión de continua en bucle abierto de 80 dB, una resistencia de entrada de 100 kΩ, una resistencia de salida de 50 Ω, y un ancho de banda de ganancia unidad de 10⁶ Hz. Dibujar un modelo lineal del amplificador operacional, incluyendo los valores numéricos de todos los componentes.

2.64. Considere el circuito sumador inversor de la Figura P2.64. La tensión de salida viene dada por

$$V_o = A_A V_A + A_B V_B$$

Utilizar el modelo del amplificador operacional que se muestra en la Figura 2.41(a) con los programas SPICE para obtener los diagramas de Bode de las ganancias de tensión A_A y A_B . (Consejo: Fije $V_B = 0$ para hallar A_A , y $V_A = 0$ para hallar A_B). ¿Qué relación existe entre los anchos de banda de 3 dB de las dos ganancias? Hallar el producto ganancia-ancho de banda para A_A . Repetir para A_B . (Consejo: Una manera sencilla de configurar este modelo de amplificador operacional es cortar el símbolo del amplificador operacional del archivo Fig2_37 y pegarlo en el circuito.)

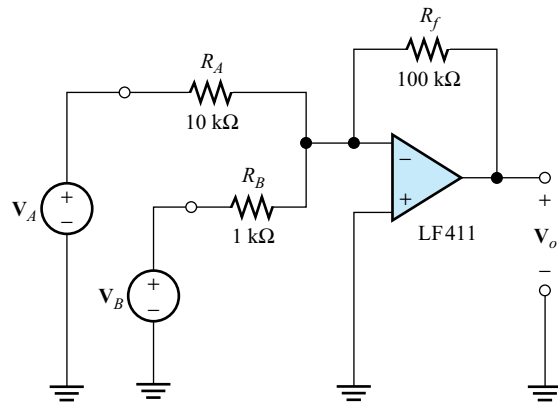


Figura P2.64. Sumador inversor.

2.65. Utilice SPICE para obtener los diagramas de Bode de la magnitud y fase de la impedancia de salida del circuito de la Figura P2.64. Utilizar el modelo de amplificador operacional de la Figura 2.41. ¿Es inductiva o es capacitiva la impedancia de salida? (Consejo: Fije $V_A = V_B = 0$ y conecte una fuente de corriente de 1 A a la salida. La impedancia de salida será igual a la tensión en el terminal de salida. Asimismo, una manera sencilla de configurar este modelo amplificador operacional es cortar el símbolo del amplificador operacional del archivo Fig2_37 y pegarlo en el circuito.)

2.66. Utilice SPICE para obtener el diagrama de Bode de la ganancia de tensión V_o/V_{in} del circuito de la Figura 2.52. Utilice el modelo de amplificador operacional para el $\mu A741$ proporcionado con PSpice. Suponga que las tensiones de alimentación son +15 V y -15 V. Seleccione un margen de frecuencias para el análisis desde 1 Hz hasta 10 kHz. Los valores de los componentes son

- (a) $R_1 = 100 \text{ k}\Omega$, $R_2 = 100 \text{ k}\Omega$, $R_{\text{bias}} = 200 \text{ k}\Omega$, $C_1 = 0,1 \text{ }\mu\text{F}$, y $C_2 = 0,1 \text{ }\mu\text{F}$.

- (b) $R_1 = 190 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, $R_{\text{bias}} = 200 \text{ k}\Omega$,
 $C_1 = 0,01 \text{ }\mu\text{F}$, y $C_2 = 1 \text{ }\mu\text{F}$.
- (c) Comparar y comentar los resultados de los puntos (a) y (b).

2.67. Utilice SPICE para analizar el amplificador inversor de la Figura P2.67. Utilice tensiones de alimentación de $\pm 15 \text{ V}$. Halle el diagrama de Bode de la ganancia de tensión V_o/V_s . Estime el margen de frecuencias en el que será válida la restricción del punto suma (en este problema, el margen válido será aquel en el cual la tensión en la entrada inversora sea inferior al 1% del valor de v_s). Dibuje la magnitud y la fase de la impedancia de entrada en función de la frecuencia. Por último, dibuje la magnitud de la impedancia de salida en función de la frecuencia. Compare los resultados con los del análisis del amplificador operacional ideal.

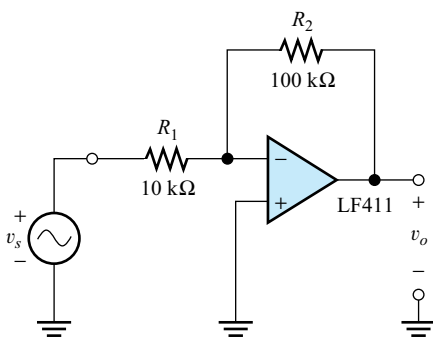


Figura P2.67

Sección 2.10: Circuitos amplificadores

2.68. Dibujar los circuitos de los siguientes elementos, incluyendo resistencias para anular los efectos de la corriente de polarización (donde sea necesario): (a) un amplificador inversor acoplado en continua; (b) un amplificador inversor acoplado en alterna; (c) un amplificador sumador de dos entradas; (d) un amplificador no inversor acoplado en continua; (e) un amplificador no inversor acoplado en alterna; (f) un amplificador diferencial con un único amplificador operacional; (g) un convertidor de tensión a corriente con carga flotante; (h) un convertidor de corriente a tensión; (i) un amplificador de corriente.

D2.69. Diseño de un inversor acoplado en alterna. Diseñar un amplificador inversor acoplado en alterna. En frecuencias medias, la magnitud de la impedancia de entrada deberá ser al menos de $10 \text{ k}\Omega$. El ancho de banda de 3 dB deberá abarcar desde 100 Hz (o menos) hasta 10 kHz (o más). A 1 kHz, la magnitud de la ganancia deberá ser $10 \pm 5\%$. Incluir una o más resistencias para minimizar el efecto de la corriente de polarización. Utilizar un programa (o programas) SPICE para verificar que el diseño cumple las especificaciones proporcionadas. *Aña-*

dir un condensador de acoplamiento a un inversor como se muestra en la Figura 2.48. Para obtener la precisión deseada se utilizarán resistencias del 1% de tolerancia o una resistencia ajustable.

D2.70. Amplificador no inversor acoplado en alterna. Repetir el Problema D2.69 para un amplificador no inversor acoplado en alterna. *Añadir un condensador de acoplamiento y una resistencia a la entrada de un amplificador no inversor como se muestra en la Figura 2.51. Para obtener la precisión deseada se utilizarán resistencias del 1% de tolerancia o una resistencia ajustable.*

D2.71. Amplificador no inversor acoplado en alterna con alta impedancia de entrada. Repetir el Problema D2.69 para un amplificador no inversor acoplado en alterna con una impedancia de entrada de al menos $20 \text{ M}\Omega$ a una frecuencia de 1 kHz. *Utilizar una configuración de circuito similar a la Figura 2.52. Para obtener la precisión deseada se utilizarán resistencias del 1% de tolerancia o una resistencia ajustable.*

D2.72. Amplificador diferencial. Diseñar un amplificador diferencial con un único amplificador operacional, con una ganancia diferencial nominal de 10. Utilizar un amplificador operacional $\mu\text{A}741$, y resistencias estándar del 1% de tolerancia. Se dispone de fuentes de alimentación de $+15 \text{ V}$ y -15 V . Escribir un programa en PSpice para representar en función de la frecuencia la magnitud de la ganancia en modo diferencial (para una señal en modo diferencial $v_1 = -v_2$), para el margen comprendido entre 100 Hz y 1 MHz. Utilizar un análisis de Monte Carlo con el mayor número de ejecuciones que su computador pueda realizar en un tiempo razonable. Repetir el programa para la ganancia en modo común ($v_1 = v_2$). ¿Cuál es la razón de rechazo de modo común aproximada a $f = 1 \text{ kHz}$ en el peor caso? *La configuración del circuito se muestra en la Figura 2.53. En la simulación de PSpice, después de dibujar el circuito, haga doble clic en cada resistencia y especifique una tolerancia del 1%. Luego utilice el menú analysis/setup/Monte Carlo para configurar el análisis.*

D2.73. Amplificador diferencial de instrumentación. Repetir el Problema D2.72 utilizando el LF411 y el circuito de instrumentación que se muestra en la Figura 2.54 (en este caso, se deberá utilizar el modelo lineal para el LF411 que se ilustra en la Figura 2.41, porque la versión de evaluación de PSpice no admitirá un circuito de esta complejidad con el modelo completo no lineal del amplificador operacional). Si se ha completado el Problema P2.72, comparar los resultados. (*Consejo:* Una manera sencilla de configurar este modelo del amplificador operacional es cortar el símbolo del amplificador operacional del archivo Fig2_37 y pegarlo en el circuito.) *En la simulación PSpice, después de dibujar el circuito, haga doble clic en cada resistencia y especifique una tolerancia del 1%. Luego utilice el menú analysis/setup/Monte Carlo para configurar el análisis.*

D2.74. Amplificador de corriente. Diseñar un amplificador de corriente con una ganancia nominal de $3 \pm 5\%$ utilizando componentes discretos. La carga es una resistencia de valor desconocido entre 500Ω y $1 \text{ k}\Omega$. Utilizar un programa PSpice para verificar el diseño para una corriente de entrada senoidal de 1 kHz y 2 mA de pico. *Utilizar la configuración del circuito que se muestra en la Figura 2.58.*

Sección 2.11: Integradores y derivadores

2.75. Dibujar a escala la tensión de salida del circuito que se muestra en la Figura P2.75, en función del tiempo. A veces se utiliza un circuito integrador como contador (aproximado) de pulsos. Suponer que la tensión de salida es de -10 V . ¿Cuántos pulsos de entrada se han aplicado? (Suponer que los pulsos tienen una amplitud de 5 V y una duración de 2 ms , como se muestra en la figura.)

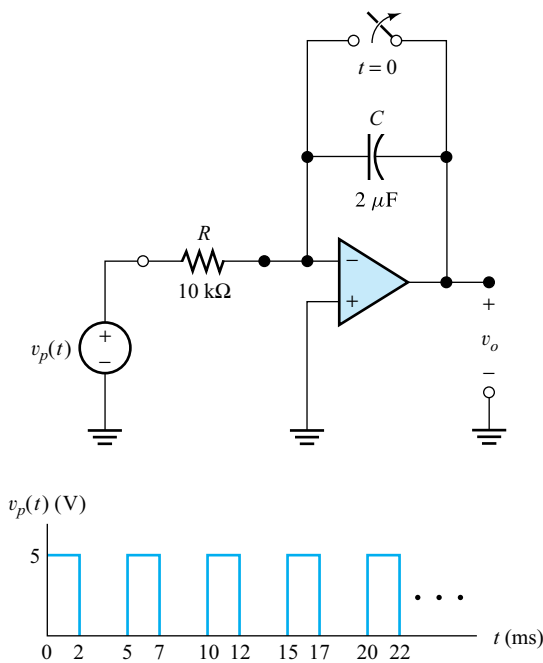


Figura P2.75

2.76. Dibujar a escala la tensión de salida del circuito amplificador operacional ideal que se muestra en la Figura P2.76, en función del tiempo.

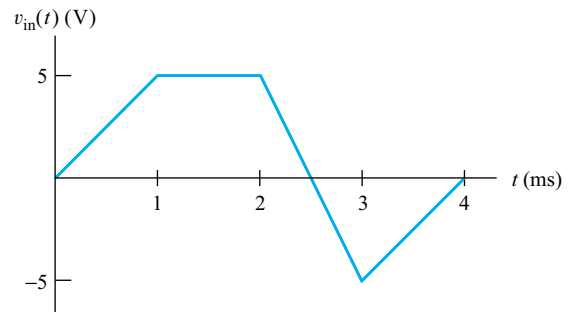
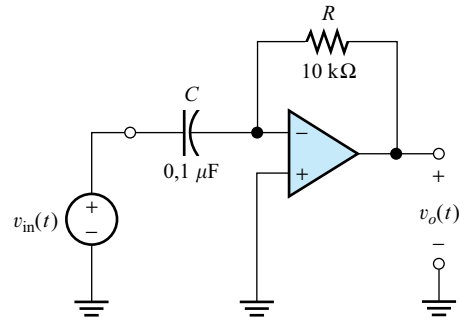


Figura P2.76

D2.77. Diseño de un derivador. El desplazamiento del brazo de un robot en una dirección determinada está representado por una señal de tensión $v_{in}(t)$. Un voltio corresponde a un desplazamiento de 10 cm con respecto a la posición de referencia. Diseñar un circuito que produzca una tensión $v_1(t)$ proporcional a la velocidad del brazo del robot, de forma que 1 m/s corresponda a 1 V . Diseñar un circuito adicional que produzca una tensión v_2 proporcional a la aceleración del brazo del robot, de manera que 1 m/s^2 corresponda a 1 V . *La velocidad es la derivada del desplazamiento, por lo que se necesita un diferenciador. Igualmente, la aceleración es la derivada de la velocidad.*

Diodos y circuitos con diodos

En este capítulo y en los dos siguientes se presentan los dispositivos electrónicos más importantes; veremos sus aplicaciones básicas en circuitos y técnicas de análisis útiles. En este capítulo, estudiaremos el diodo. En primer lugar, se verán las características externas de los diodos y sus aplicaciones en circuitos. Luego, en las últimas tres secciones, se expone el funcionamiento interno de los diodos semiconductores.

3

3.1.	Características del diodo	138
3.2.	Análisis de la línea de carga	140
3.3.	El modelo del diodo ideal	143
3.4.	Circuitos rectificadores	145
3.5.	Circuitos conformadores de onda	150
3.6.	Circuitos lógicos con diodos	156
3.7.	Circuitos reguladores de tensión	157
3.8.	Circuitos lineales equivalentes en pequeña señal	162
3.9.	Conceptos básicos sobre semiconductores	168
3.10.	Física del diodo de unión	176
3.11.	Conmutación y comportamiento en alta frecuencia	181
3.12.	Simulación de circuitos con diodos	189
	Resumen	194
	Problemas	197

3.1. CARACTERÍSTICAS DEL DIODO

El diodo es un dispositivo electrónico de gran importancia, que posee dos terminales: el **ánodo** y el **cátodo**. El símbolo del diodo se muestra en la Figura 3.1(a), mientras que en la Figura 3.1(b) se muestra su característica tensión-corriente. Como se ve en la Figura 3.1(a), la tensión v_D en el diodo se toma como positiva de ánodo a cátodo. De igual manera, la corriente i_D en el diodo se referencia como positiva cuando circula de ánodo a cátodo.

La corriente fluye a través del diodo en la dirección que indica la flecha.

Para valores moderadamente negativos de v_D , la corriente i_D es muy pequeña.

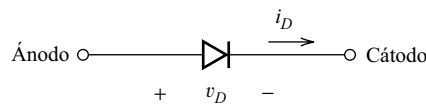
Si se aplica una tensión de polarización suficientemente grande al diodo, permite el flujo de una corriente.

Puede observarse en la curva característica que, si la tensión v_D es positiva en el diodo, pasa un flujo de corriente grande incluso con pequeñas tensiones. Esta condición se denomina **polarización directa**. Así, la corriente fluye fácilmente a través del diodo en la dirección que indica la flecha o el símbolo del diodo.

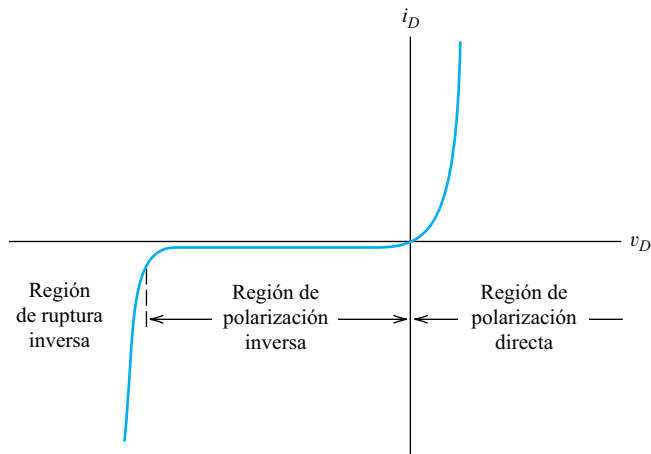
Por otra parte, para valores moderadamente negativos de v_D , la corriente i_D es muy pequeña. A esto se le llama región de **polarización inversa**, como puede verse en la curva característica del diodo. Si se aplica una tensión de polarización inversa suficientemente grande al diodo, su modo de operación entra en la región de **ruptura inversa** o **zona de avalanza**, permitiendo el flujo de una elevada corriente. Mientras que la potencia disipada en el diodo no eleve demasiado su temperatura, el modo de trabajo en ruptura inversa no destruirá el dispositivo. De hecho, veremos que a menudo se hace trabajar deliberadamente a los diodos en la región de ruptura inversa.

Diodos de pequeña señal

Para fabricar diodos, se utilizan diversos materiales y estructuras. Por el momento, limitaremos nuestro estudio a los diodos de silicio de pequeña señal, que pueden



(a) Símbolo del circuito



(b) Curva característica tensión-corriente

Figura 3.1. Diodo semiconductor.

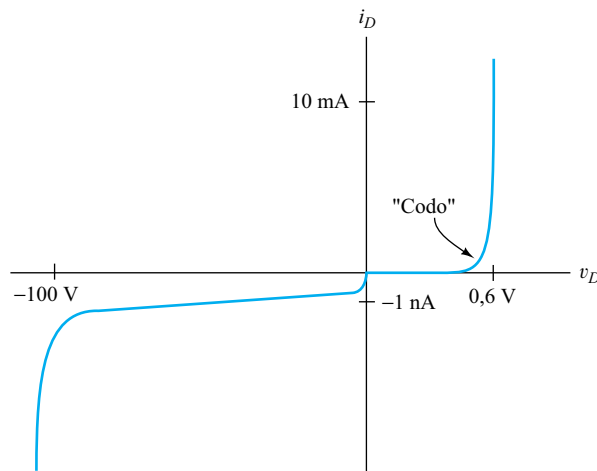


Figura 3.2. Curva característica tensión-corriente para un diodo típico de silicio de pequeña señal a una temperatura de 300° K. Tenga en cuenta los cambios de escala.

encontrarse comúnmente en circuitos electrónicos de baja y media potencia. Uno de esos diodos discretos es el 1N4148, distribuido por varios fabricantes. Los diodos en los circuitos integrados tienen características similares a las de los diodos discretos de pequeña señal.

En la Figura 3.2 se muestra la curva característica de un diodo típico de silicio de pequeña señal trabajando a una temperatura de 300° K. Observe que las escalas para la tensión y la corriente en la región de polarización directa son diferentes a las utilizadas en la región de polarización inversa. Esto ayuda a presentar con claridad los detalles de la curva característica ya que los valores de corriente son mucho más pequeños, y los de tensión mucho más grandes, en la región de polarización inversa que en la región de polarización directa.

En la región de polarización directa, los diodos de silicio de pequeña señal conducen muy poca corriente (mucho menos de 1 mA), hasta que se aplica una tensión directa de 0,6 a 0,7 V (suponiendo que el diodo se encuentra a una temperatura de aproximadamente 300° K). Entonces, la corriente aumenta muy rápidamente a medida que se sigue incrementando la tensión. Decimos que la curva característica de polarización directa presenta un *codo* sobre los 0,6 V. A medida que aumenta la temperatura, la tensión de codo disminuye a razón de aproximadamente 2 mV/K.

En la región de polarización inversa, para diodos de silicio de pequeña señal a temperatura ambiente, la corriente típica es de, aproximadamente, 1 nA. A medida que aumenta la temperatura, la corriente inversa también aumenta. Una regla empírica dice que la corriente inversa se dobla para cada incremento de temperatura de 10° K.

Cuando se alcanza la ruptura inversa, la corriente aumenta de valor rápidamente. La tensión para la que ocurre esto se llama **tensión de ruptura**. Por ejemplo, la tensión de ruptura de la curva característica del diodo mostrada en la Figura 3.2 es, aproximadamente, de -100 V. Las tensiones de ruptura pueden oscilar entre unos pocos voltios y centenares de voltios. En algunas aplicaciones se necesitan diodos que operen en las regiones de polarización directa y polarización inversa no conductora sin entrar en la región de ruptura. Los diodos para estas aplicaciones precisan una tensión de ruptura mayor que la mayor tensión inversa que vayan a soportar.

A medida que aumenta la temperatura, la tensión de codo disminuye a razón de aproximadamente 2 mV/K.

Una regla empírica dice que la corriente inversa se dobla para cada incremento de temperatura de 10° K.

Diodos zéner

Los diodos zéner se usan en aplicaciones para las que se necesita una tensión constante en la zona de ruptura.

Los diodos que trabajan en la zona de ruptura se denominan **diodos zéner** o **diodos de avalancha**. Los diodos zéner se usan en aplicaciones para las que se necesita una tensión constante en la región de ruptura. Por tanto, los fabricantes intentan optimizar los diodos zéner para obtener una curva característica prácticamente vertical en la región de ruptura. El símbolo modificado del diodo que se muestra en la Figura 3.3 es el que se usa para los diodos zéner. Hay disponibles diodos zéner discretos con tensiones de ruptura especificadas con una tolerancia de $\pm 5\%$.

En la práctica, existen dos mecanismos que pueden causar la ruptura inversa. Para diodos con una tensión de ruptura superior a 6 V, el responsable es un efecto conocido como **avalancha**. Por ello, los diodos con tensiones de ruptura más elevadas se llaman, consecuentemente, **diodos de avalancha**. Por debajo de los 6 V, un fenómeno de la mecánica cuántica, conocido como efecto túnel, es el responsable de la ruptura. Hablando estrictamente, los diodos zéner son aquéllos que se encuentran en el margen inferior de valores de ruptura. Sin embargo, en la práctica, ambos términos se utilizan de manera indistinta para todos los diodos de ruptura.



Figura 3.3. Símbolo del diodo zéner.

3.2. ANÁLISIS DE LA LÍNEA DE CARGA

La curva característica tensión-corriente de los diodos no es lineal. En los próximos capítulos, veremos que las curvas características de otros dispositivos electrónicos tampoco son lineales. A causa de esta no linealidad, muchas de las técnicas aprendidas en los cursos básicos de teoría de circuitos para trabajar con circuitos lineales no se pueden aplicar a circuitos que empleen diodos. De hecho, la mayor parte de nuestros estudios sobre electrónica consistirán en técnicas para analizar circuitos con elementos no lineales.

Los métodos gráficos constituyen un enfoque para analizar este tipo de circuitos. Por ejemplo, consideremos el circuito de la Figura 3.4. Aplicando la ley de tensiones de Kirchoff, podemos escribir

$$V_{SS} = Ri_D + v_D \quad (3.1)$$

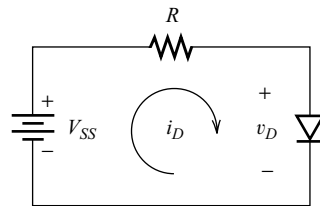


Figura 3.4. Circuito para el análisis de la línea de carga.

Los métodos gráficos constituyen un enfoque para analizar circuitos con elementos no lineales.

Ecuación de la línea de carga.

Supongamos que los valores de V_{SS} y de R se conocen, y que deseamos hallar i_D y v_D . Así, la Ecuación (3.1) tiene dos incógnitas, por lo que se necesita otra relación entre i_D y v_D para hallar una solución. La relación necesaria se ve de forma gráfica en la Figura 3.5, en la que se muestra la curva característica tensión-corriente del diodo.

Podemos obtener la solución trazando la Ecuación (3.1) en los mismos ejes que la curva característica del diodo. Como esta ecuación es lineal, se representa como una línea recta que se puede dibujar si hallamos dos puntos que satisfagan la ecuación. Un método sencillo para hallar estos puntos es suponer que $i_D = 0$. Entonces la Ecuación (3.1) queda así: $v_D = V_{SS}$. Este par de valores aparece como el punto A en la Figura 3.5. Hallamos un segundo punto suponiendo que $v_D = 0$, en cuyo caso la ecuación queda como $i_D = V_{SS}/R$. Esta pareja de valores aparece como el punto B en la Figura 3.5. Entonces, uniendo los puntos A y B, se obtiene una línea que se denomina **línea de carga**. El **punto de trabajo** es la intersección de la línea de carga y la curva característica del diodo. El punto de trabajo representa la solución simultánea de la Ecuación (3.1) y de la característica del diodo.

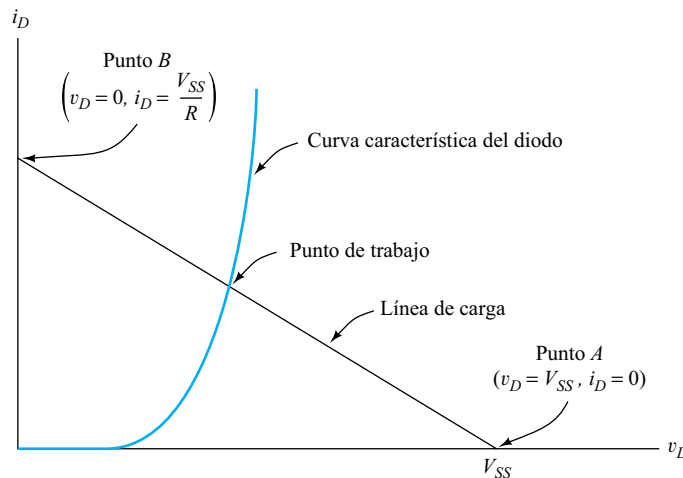


Figura 3.5. Análisis de la línea de carga del circuito de la Figura 3.4.

Ejemplo 3.1. Construcción de la línea de carga en un circuito con diodo

Si el circuito de la Figura 3.4 tiene $V_{SS} = 2\text{ V}$, $R = 1\text{ k}\Omega$, y un diodo con la curva característica de la Figura 3.6, encontrar la tensión y la corriente del diodo en el punto de trabajo.

Solución: Primero se localizan los extremos de la línea de carga. Sustituyendo $v_D = 0$ y los valores que se proporcionan para V_{SS} y R en la Ecuación (3.1), se obtiene $i_D = 2\text{ mA}$. Estos valores se representan como punto B en la Figura 3.6. Al sustituir $i_D = 0$ y $V_{SS} = 2\text{ V}$, resulta que $v_D = 2\text{ V}$. Estos valores se representan como punto A en la figura. Al trazar la línea de carga, se obtiene un punto de trabajo de $v_D \cong 0,7\text{ V}$, e $i_D \cong 1,3\text{ mA}$, como se muestra en la figura.

Localizar dos puntos en la línea de carga y trazar una recta que pase por ellos.

□

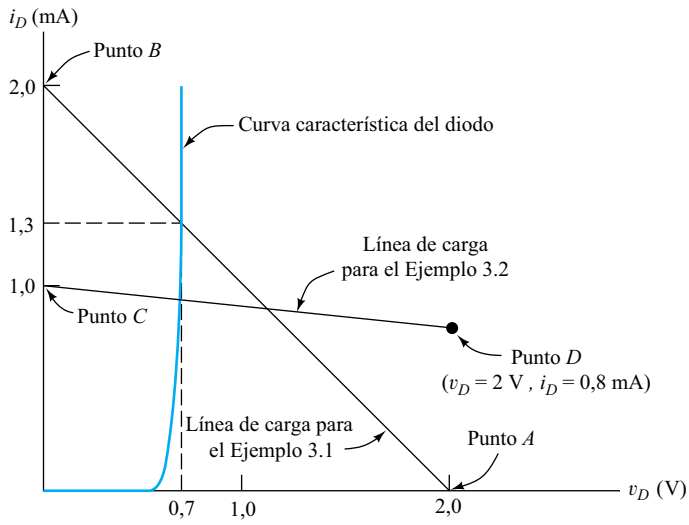


Figura 3.6. Análisis de la línea de carga para los Ejemplos 3.1 y 3.2.

Ejemplo 3.2. Construcción cuando un extremo de la recta está fuera del gráfico

Repetir el Ejemplo 3.1 para $V_{SS} = 10 \text{ V}$ y $R = 10 \text{ k}\Omega$.

Solución: Si suponemos que $v_D = 0$, y sustituimos en la Ecuación (3.1), obtenemos que $i_D = 1 \text{ mA}$. Trazamos esto como punto C en la Figura 3.6.

Procediendo como antes, suponemos que $i_D = 0$, con lo que $v_D = 10 \text{ V}$. Este es un punto perfectamente válido de la línea de carga, pero se tendría que dibujar fuera de la hoja. Por supuesto, podemos utilizar cualquier otro punto que satisfaga la Ecuación (3.1) para hallar la línea de carga. Como ya tenemos el punto C en el eje i_D , un buen punto que podríamos usar sería el del borde derecho de la Figura 3.6. Así, asumimos que $v_D = 2 \text{ V}$, y sustituyendo los valores en la Ecuación (3.1) resulta que $i_D = 0,8 \text{ mA}$. Trazamos estos valores como punto D. Ahora dibujamos la línea de carga, y encontramos que los valores del punto de trabajo son de $v_D \cong 0,68 \text{ V}$, e $i_D \cong 0,93 \text{ mA}$. □

EJERCICIO

3.1. Hallar el punto de trabajo para el circuito de la Figura 3.4 si la curva característica del diodo es la mostrada en la Figura 3.7 y

- $V_{SS} = 2 \text{ V}$, y $R = 100 \Omega$;
- $V_{SS} = 15 \text{ V}$, y $R = 1 \text{ k}\Omega$;
- $V_{SS} = 1,0 \text{ V}$, y $R = 20 \Omega$.

Respuesta

- $v_D \cong 1,08 \text{ V}$, $i_D \cong 9,2 \text{ mA}$;
- $v_D \cong 1,18 \text{ V}$, $i_D \cong 13,8 \text{ mA}$;
- $v_D \cong 0,91 \text{ V}$, $i_D \cong 4,5 \text{ mA}$;

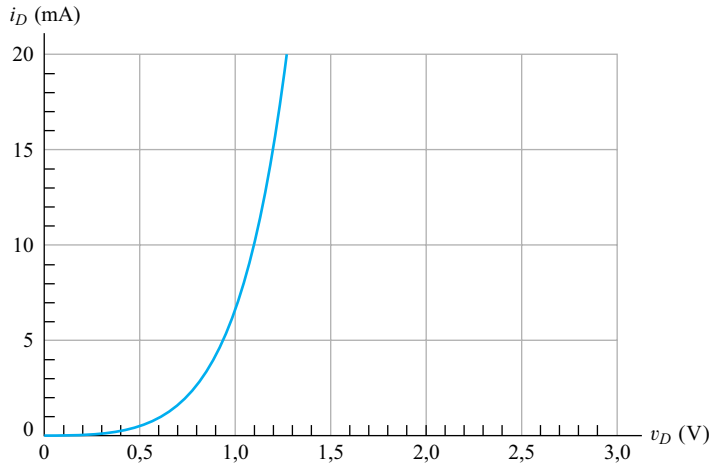


Figura 3.7. Curva característica del diodo del Ejercicio 3.1.

3.3. EL MODELO DEL DIODO IDEAL

Aunque el análisis de la línea de carga de los circuitos con diodos nos proporciona resultados precisos y reveladores, necesitamos modelos más simples para analizar con rapidez circuitos que contengan varios diodos. Un modelo muy útil para ello es el **modelo del diodo ideal**, un conductor perfecto con una caída de tensión cero en conducción directa. En conducción inversa, el diodo ideal es un circuito abierto. Utilizaremos esta presunción de diodo ideal si podemos considerar la caída de tensión del diodo en directa y la corriente inversa como despreciables, o si preferimos una comprensión básica a un análisis exacto de un circuito. La curva característica tensión-corriente del diodo ideal se muestra en la Figura 3.8. Si i_D es positiva, v_D es cero, y decimos que el diodo está en conducción. Por otra parte, si v_D es negativa, i_D es cero, y decimos que el diodo está al corte.

Utilizaremos esta presunción de diodo ideal si podemos considerar la caída de tensión del diodo en directa y la corriente inversa como despreciables, o si preferimos una comprensión básica a un análisis exacto de un circuito.

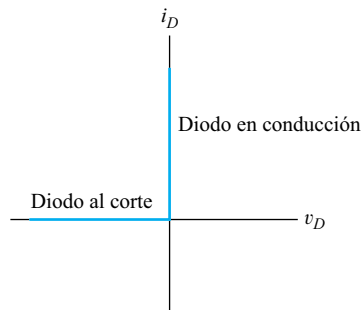


Figura 3.8. Curva característica tensión-corriente del diodo ideal.

Estados supuestos para el análisis de circuitos con diodos ideales

Al analizar un circuito con diodos ideales, puede que inicialmente no sepamos qué diodos están en conducción y cuáles al corte. Por tanto, nos vemos forzados a aventurar condiciones. Luego, analizamos el circuito para encontrar las corrientes en los dio-

Paso 1: Suponer unos estados para los diodos.

Paso 2: Resolver el circuito hallando i_D para los diodos que se suponen en conducción y v_D para los que se suponen al corte.

Paso 3: Comprobar si i_D es positiva en los diodos que se suponen en conducción, y si v_D es negativa en todos los que se suponen al corte. Si lo son, ya tenemos la solución. Si no, volver al paso 1.

dos que hemos supuesto que están en conducción, y las tensiones en los que hemos supuesto que están al corte. Si i_D es positiva en los diodos supuestamente en conducción y si v_D es negativa en los supuestamente al corte, nuestras presunciones son correctas, y ya hemos resuelto el circuito (estamos suponiendo que i_D se referencia como positiva en conducción directa y v_D es positiva en el ánodo). Si no es así, debemos hacer otros supuestos respecto a los diodos y comenzar de nuevo. Después de algo de práctica, nuestra primera presunción será casi siempre correcta, al menos en circuitos simples.

Ejemplo 3.3. Solución de un circuito suponiendo el estado de los diodos

Analizar el circuito de la Figura 3.9(a) usando el modelo de diodo ideal.

Solución:

Paso 1: Comenzamos suponiendo que D_1 está al corte y D_2 conduce.

Paso 2: Con D_1 al corte y D_2 en conducción, el circuito equivalente es el que se ve en la Figura 3.9(b). Al resolver, obtenemos que $i_{D2} = 0,5$ mA, y $v_{D1} = 7$ V.

Paso 3: Como la corriente en D_2 es positiva, nuestra suposición de que D_2 está en conducción parece ser correcta. Sin embargo, también tenemos que $v_{D1} = +7$ V, lo que no es coherente con la presunción de que D_1 está al corte. Por tanto, debemos volver al paso 1 y hacer otra suposición.

Paso 1: Ahora supondremos que D_1 está en conducción y D_2 está al corte.

Paso 2: El circuito equivalente para estas suposiciones es el que se muestra en la Figura 3.9(c). Al resolverlo, hallamos que $i_{D1} = 1$ mA y $v_{D2} = -3$ V.

Paso 3: Estos valores sí son coherentes con las presunciones que hacíamos de los diodos (D_1 en conducción y D_2 al corte), y, por tanto, son correctas. □

No podemos deducir el estado de un diodo en particular hasta que hayamos encontrado una combinación de estados que sea válida para todos los diodos del circuito.

En el Ejemplo 3.3, se observa que, incluso aunque la corriente fluye en conducción directa en D_2 en nuestra primera suposición de los estados de los diodos, la solución correcta es que D_2 está al corte. Por ello, en general no podemos deducir el estado de un diodo en particular hasta que hayamos encontrado una combinación de estados que sea válida para todos los diodos del circuito.

Para un circuito con n diodos, hay 2^n posibles estados. Por tanto, una búsqueda completa termina siempre proporcionando la solución.

EJERCICIO

3.2. Demostrar que la condición D_1 al corte y D_2 al corte no es válida para el circuito de la Figura 3.9(a)

EJERCICIO

3.3. Demostrar que la condición D_1 en conducción y D_2 en conducción no es válida para el circuito de la Figura 3.9(a)

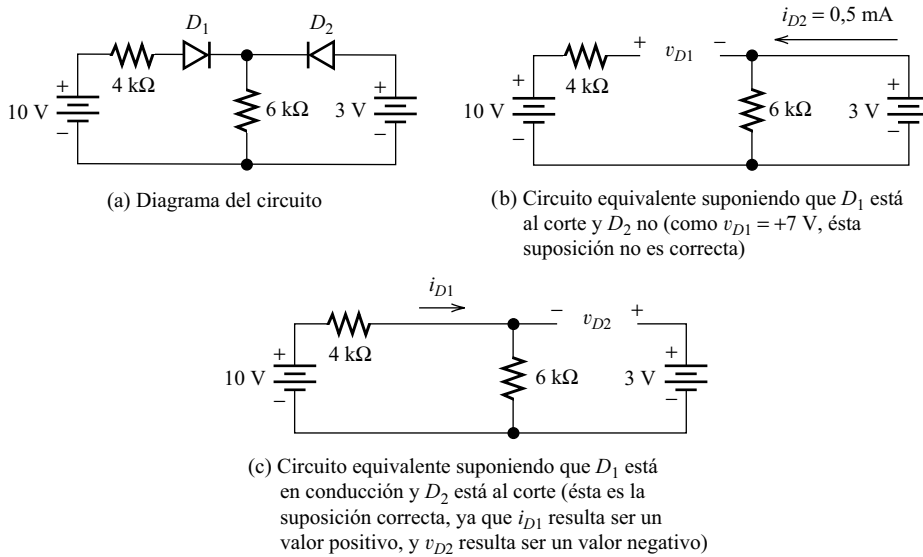


Figura 3.9. Análisis de un circuito con diodos usando el modelo del diodo ideal. Véase el Ejemplo 3.3.

EJERCICIO

3.4. Determinar los estados de los diodos de los circuitos mostrados en la Figura 3.10. Suponer diodos ideales.

Respuesta (a) D_1 está en conducción; (b) D_2 está al corte; (c) D_3 está al corte y D_4 está en conducción

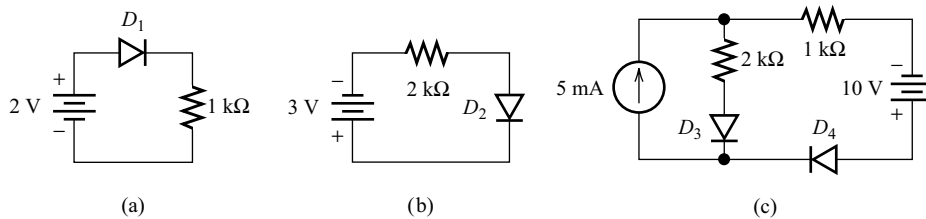


Figura 3.10. Circuitos para el Ejercicio 3.4.

3.4. CIRCUITOS RECTIFICADORES

Ahora que ya conocemos el diodo y dos métodos para analizar circuitos con diodos, vamos a considerar algunos circuitos prácticos. En primer lugar, veremos varios tipos de **rectificadores** que convierten la corriente alterna en corriente continua. Los rectificadores son la base de las fuentes de alimentación electrónicas y de los circuitos de carga de baterías. También se utilizan en el procesamiento de señales (por ejemplo, para demodular algunas señales de radio) y en la conversión de precisión de una tensión alterna a una continua en un voltímetro electrónico.

Circuitos rectificadores de media onda

En la Figura 3.11 se puede ver un **rectificador de media onda** con una fuente de onda senoidal y una carga resistiva. Cuando la tensión de la fuente $v_s(t)$ es positiva, el diodo se encuentra en polarización directa. Entonces, si se supone que es un diodo ideal, aparecerá en la carga la tensión de la fuente. Para un diodo real típico, la tensión de salida es algo menor que la de la fuente en una cantidad igual a la caída de tensión en el diodo, que es, aproximadamente, de 0,7 V en diodos de silicio a temperatura ambiente. Si la tensión de la fuente es negativa, el diodo se halla polarizado en inversa y no fluye ninguna corriente por la carga. Incluso para diodos reales típicos, solo fluye una corriente inversa muy pequeña. Así, tan sólo los semiciclos positivos de la fuente de tensión pasarán por la carga.

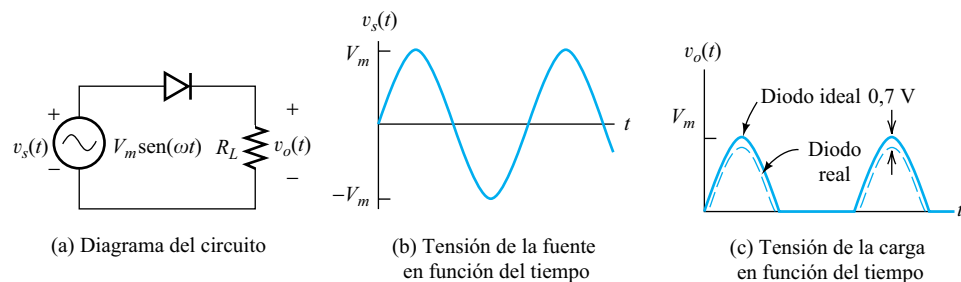


Figura 3.11. Rectificador de media onda con carga resistiva.

Rectificador de media onda con condensador de filtrado

A menudo, se desea convertir una tensión alterna en una tensión continua casi constante, que se utilizaría como fuente de alimentación para circuitos electrónicos. Una manera de igualar la tensión de salida del rectificador es situar una gran capacidad en los terminales de salida de éste. El circuito y las formas de onda de la corriente y la tensión, se pueden ver en la Figura 3.12. Cuando la fuente de corriente alterna llega a un pico positivo, el condensador queda cargado con la tensión de pico (suponiendo un diodo ideal). Luego, cuando la tensión de la fuente cae por debajo de la tensión almacenada en el condensador, el diodo se polariza inversamente, y no pasa ninguna corriente por él. El condensador continúa proporcionando corriente a la carga, descargándose hasta el siguiente pico positivo en la tensión alterna. Como se ve en la figura, la corriente fluye por el diodo en forma de pulsos que recargan el condensador.

A causa del ciclo de carga-descarga, la tensión de la carga tiene una pequeña componente de alterna, llamada **rizado**. En general, es aconsejable minimizar el rizado, por lo que elegimos el valor de capacidad más grande posible. En este caso, el condensador estará descargándose durante casi todo el tiempo (o el periodo). La carga que desaparece del condensador durante un ciclo de descarga es

$$Q \cong I_L T \quad (3.2)$$

donde I_L es la corriente media en la carga, y T es el período de la tensión alterna. Como la carga que se extrae del condensador es el producto del cambio de tensión y la capacidad, también podemos decir que:

$$Q = V_r C \quad (3.3)$$

donde V_r es la tensión de rizado de pico a pico, y C es la capacidad. Igualando las partes derechas de las Ecuaciones (3.2) y (3.3), podemos hallar C :

$$C = \frac{I_L T}{V_r} \tag{3.4}$$

Ecuación para el cálculo de la capacidad de filtro que se necesita en un rectificador de media onda.

En la práctica, la Ecuación (3.4) es aproximada, ya que la corriente de la carga puede variar con el tiempo y, además, el condensador no se descarga durante todo el periodo. Sin embargo, en el diseño de fuentes de alimentación, esta ecuación proporciona un valor inicial de capacidad. Desde luego, podemos utilizar la simulación por computador para refinar el valor de capacidad.

La tensión media que se proporciona a la carga está aproximadamente a medio camino entre las tensiones mínima y máxima. Así, observando la Figura 3.12, vemos que la tensión media de la carga es

$$V_L \cong V_m - \frac{V_r}{2} \tag{3.5}$$

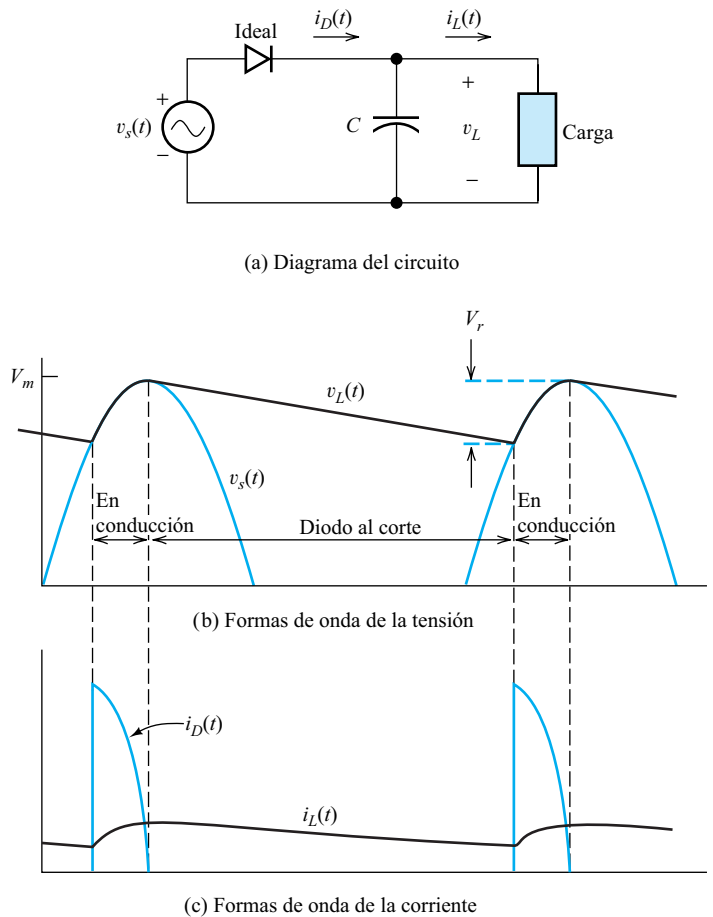


Figura 3.12. Rectificador de media onda con condensador de filtrado.

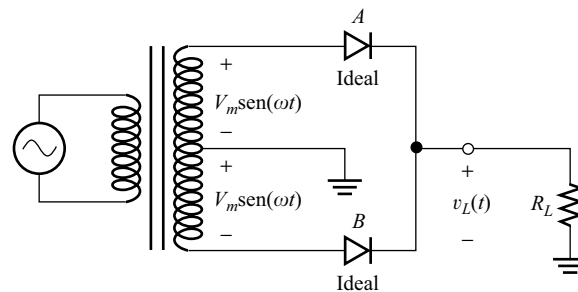
Tensión inversa de pico

Un aspecto importante de los circuitos rectificadores es la **tensión inversa de pico** en los diodos. Desde luego, la especificación de tensión de ruptura de los diodos debería ser de mayor valor que la tensión inversa de pico. Por ejemplo, en el circuito de media onda con carga resistiva de la Figura 3.11, su valor es V_m .

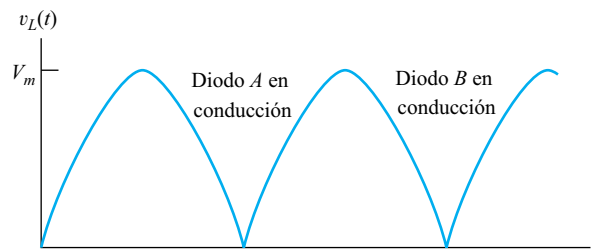
Ahora, si vemos en la Figura 3.12 el pico negativo de la tensión alterna de entrada, vemos que la polarización inversa del diodo es la suma de la tensión de la fuente y la tensión almacenada en el condensador. Así, añadiendo un condensador de filtrado en paralelo con la carga, el valor de la tensión inversa de pico se incrementa hasta (aproximadamente) $2V_m$.

Circuitos rectificadores de onda completa o de doble onda

Existen bastantes circuitos **rectificadores de onda completa**. Uno de ellos utiliza un transformador con toma intermedia y dos diodos, como se ve en la Figura 3.13. Este circuito consiste en dos rectificadores de media onda con fuentes de tensión desfasadas y una carga común. Los diodos conducen en semiciclos alternos.



(a) Diagrama del circuito



(b) Tensión de salida

Figura 3.13. Rectificador de onda completa.

El transformador permite que el diseñador elija un valor para la entrada del rectificador. Más aún, el transformador aísla a la carga de la línea de corriente alterna. Además de suministrar las tensiones de corriente alterna desfasadas, el transformador también permite que se pueda ajustar el valor de V_m seleccionando la relación de espiras, lo cual es importante puesto que la tensión alterna disponible no suele tener la amplitud adecuada para rectificarla directamente: normalmente, se requiere una tensión de continua más baja.

Un segundo tipo de rectificador de onda completa es el **punto de diodos**, que se ve en la Figura 3.14. Cuando la tensión alterna es positiva en el extremo superior del devanado secundario, la corriente fluye por el diodo *A*, luego pasa por la carga, y vuelve por el diodo *B*, como se muestra en la figura. Con una tensión inversa a la anterior, la corriente fluye por los diodos *D* y *C*. Observamos que, en cualquier caso, la corriente fluye por la carga siempre en la misma dirección.

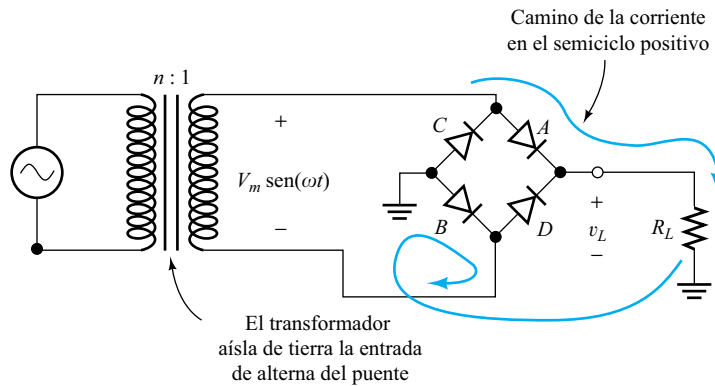


Figura 3.14. Rectificador de onda completa con puente de diodos.

Normalmente, se utiliza un transformador, por lo que ninguno de los terminales de entrada del puente están conectados a masa. Esto es necesario si un lado de la carga se va a conectar a tierra, como se ve en la figura.

Si se desea filtrar la tensión sobre la carga, se puede poner un condensador en paralelo con la carga, como en el circuito de media onda visto anteriormente. En circuitos de onda completa, el condensador se descarga sólo durante un semiciclo antes de recargarse. Por ello, la capacidad requerida en el circuito de onda completa será sólo la mitad de la necesaria en el circuito de media onda. Por tanto, modificaremos la Ecuación (3.4) para el circuito de onda completa, resultando:

$$C = \frac{I_L T}{2V_r} \tag{3.6}$$

Ecuación para calcular la capacidad de filtro que se necesita en un rectificador de onda completa.

EJERCICIO

3.5. Se necesita que una fuente de alimentación proporcione a una carga de 0,1 A y una tensión media de 15 V. La fuente de alterna de que disponemos es de 110 V rms, con una frecuencia de 60 Hz. Suponer que se va a utilizar el circuito de onda completa de la Figura 3.14 con un condensador de filtro en paralelo con la carga. La tensión de rizado de pico a pico será de 0,4 V. Suponer 0,7 V de caída de tensión del diodo en directa. Hallar la relación de espiras *n* que se necesita, y el valor aproximado del condensador de filtro. (Recomendación: Para conseguir una tensión de carga media de 15 V con un rizado de 0,4V, diseñar para una tensión de carga de pico de 15,2 V.)

Respuesta $n = 9,37, C = 2083 \mu\text{F}$.

EJERCICIO

- 3.6. Repetir el Ejercicio 3.5 usando el circuito de la Figura 3.13 con un condensador de filtro en paralelo con R_L . Calcular la relación de transformación, que es la proporción entre el número de vueltas del primario y el número de vueltas del secundario entre la toma intermedia y un extremo.

Respuesta $n = 9,79$, $C = 2083 \mu\text{F}$.

3.5. CIRCUITOS CONFORMADORES DE ONDA

En los sistemas electrónicos, se utilizan muchos **circuitos conformadores de onda**. Estos circuitos transforman una forma de onda en otra. Se emplean en generadores de funciones utilizados para generar señales de prueba eléctricas. Normalmente, un oscilador genera una onda cuadrada que se pasa por un integrador (véase la Sección 2.11), con lo que resulta una onda triangular. Después, esta onda triangular se pasa por un circuito conformador de ondas cuidadosamente diseñado para producir una onda senoidal y las tres formas de onda quedan disponibles para el usuario. Se pueden encontrar numerosos ejemplos de circuitos conformadores de onda en transmisores y receptores de televisión o radar.

Se pueden encontrar numerosos ejemplos de circuitos conformadores de onda en transmisores y receptores de televisión o radar.

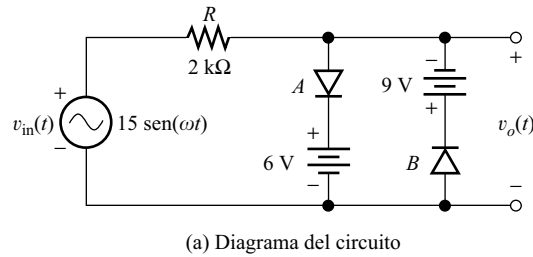
Circuitos recortadores

Los diodos pueden utilizarse para construir **circuitos recortadores**, en los que una porción de la onda de la señal de entrada se recorta. Por ejemplo, el circuito de la Figura 3.15(a) recorta cualquier parte de la onda de entrada por encima de 6 V o por debajo de -9 V, suponiendo diodos ideales. Si la tensión de entrada está comprendida entre -9 y $+6$ V, ambos diodos están al corte y no pasa ninguna corriente por ellos. Por tanto, no hay caída de tensión en la resistencia R , y la tensión de salida v_o es igual a la tensión de entrada v_{in} . Por otro lado, si v_{in} es mayor de 6 V, el diodo A conduce y la tensión de salida es de 6 V porque el diodo conecta la fuente de 6 V a los terminales de salida. De igual modo, si v_{in} es menor de -9 V, el diodo B está en conducción, y la tensión de salida es de -9 V. A partir de una onda de entrada senoidal de 15 V de pico, obtenemos una onda de salida como la que se ve en la Figura 3.15(b); la curva de la función de transferencia del circuito se puede ver en la Figura 3.15(c).

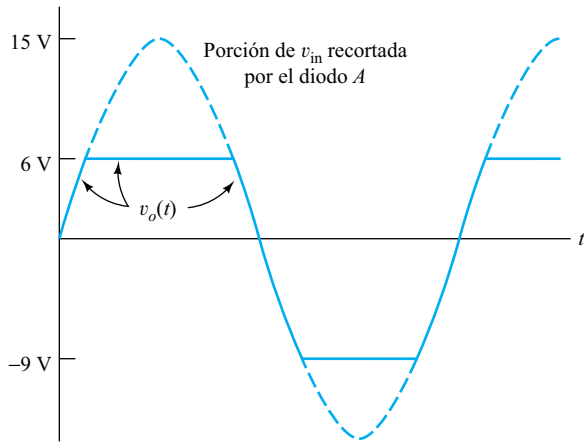
Se elige una resistencia R que sea lo bastante grande como para que la corriente por el diodo en conducción directa se encuentre dentro de unos límites razonables (normalmente, unos pocos miliamperios), pero lo bastante pequeña como para que la corriente del diodo en inversa dé lugar a una caída de tensión despreciable. Con frecuencia, en un circuito dado, se puede encontrar un amplio margen de resistencias que ofrezcan un resultado satisfactorio.

Cambio de fuentes de tensión por diodos zéner

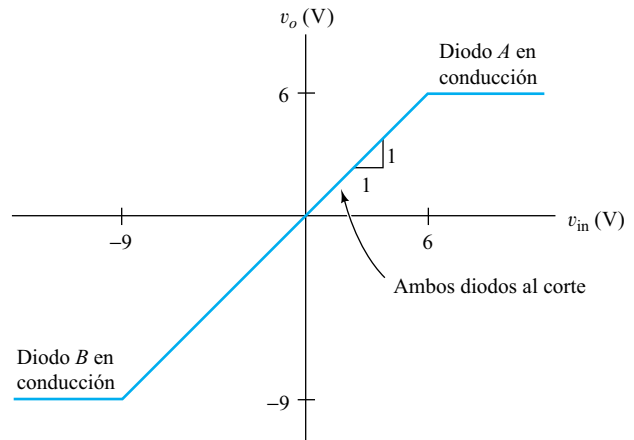
En la Figura 3.15 se han supuesto diodos ideales. Si se utilizan diodos de silicio de pequeña señal, debemos esperar una caída de tensión de 0,6 a 0,7 V, por lo que deberíamos reducir la tensión de la fuente para compensar. Es más, no es recomendable el



(a) Diagrama del circuito



(b) Formas de onda



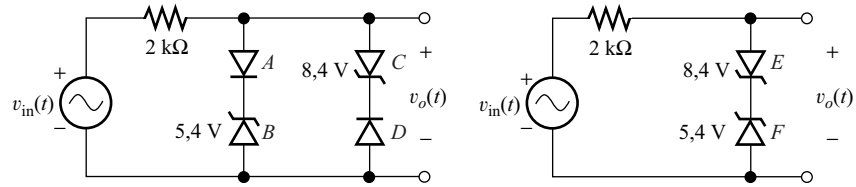
(c) Curva característica de transferencia

Figura 3.15. Circuito recortador.

uso de fuentes de continua mientras sea posible ya que puede que necesiten un mantenimiento periódico. Recuerde que, en la región de ruptura, la tensión inversa en un diodo zéner es casi constante. Así, en un circuito recortador, podemos utilizar diodos zéner en lugar de fuentes (por supuesto, un diodo zéner se comporta como una fuente de tensión únicamente en la región de ruptura).

Los circuitos reales equivalentes a los de la Figura 3.15 son los mostrados en la Figura 3.16. A los diodos zéner se les denomina por sus tensiones de ruptura. En el circuito de la Figura 3.16(a), ninguno de los diodos conduce si la tensión de entrada está entre -9 y $+6$ V. Sin embargo, cuando la tensión de entrada sobrepasa los $+6$ V, el diodo *A* está polarizado directamente, y el diodo *B* está en avalancha. Por tanto, la tensión de salida es la caída de tensión en conducción directa del diodo *A*, más la tensión de avalancha del diodo *B*. La tensión de salida es, por tanto, igual a $0,6 + 5,4 = 6,0$ V. Por otra parte, si la tensión de entrada es inferior a -9 V, el diodo *D* está en conducción directa, y el diodo *C* está en avalancha, con lo que resulta una tensión de salida de -9 V.

En el circuito de la Figura 3.16(b), los diodos no conducen corriente, y $v_o = v_{in}$, a menos que uno de los diodos esté en avalancha. Para $v_{in} > 6$ V, el diodo *E* está en polarización directa, y el diodo *F* está en avalancha, con lo que tenemos $v_o = 6$ V. De igual manera, para $v_{in} < -9$ V, el diodo *F* está polarizado en directa, y el diodo *E* está en avalancha, por lo que tenemos $v_o = -9$ V.



(a) Circuito de la Figura 3.15 con fuentes sustituidas por diodos zéner, donde se tiene en cuenta una caída de tensión directa del diodo de 0,6 V

(b) Circuito más simple

Figura 3.16. Circuitos con prácticamente el mismo funcionamiento que el circuito de la Figura 3.15.

EJERCICIO

- 3.7. Dibujar a escala la curva de transferencia característica de los circuitos de las Figuras 3.17(a) y (b). Suponer en los diodos una caída de tensión en conducción directa de 0,6 V. Dibujar a escala las formas de onda de salida si $v_{in}(t) = 15 \text{ sen } \omega t$.

Respuesta Véanse las Figuras 3.17(c) y (d).

EJERCICIO

- 3.8. Diseñar circuitos recortadores que tengan las curvas características de transferencia que se muestran en las figuras 3.18(a) y (b). Suponer caídas de tensión en conducción directa en los diodos de 0,6 V. (*Recomendación para la parte b:* incluir una resistencia en serie con los diodos que empiezan a conducir con $v_{in} = 3 \text{ V}$ para conseguir la pendiente necesaria para la sección entre $v_{in} = 3 \text{ V}$ y 6 V.)

Respuesta Véanse las Figuras 3.18(c) y (d).

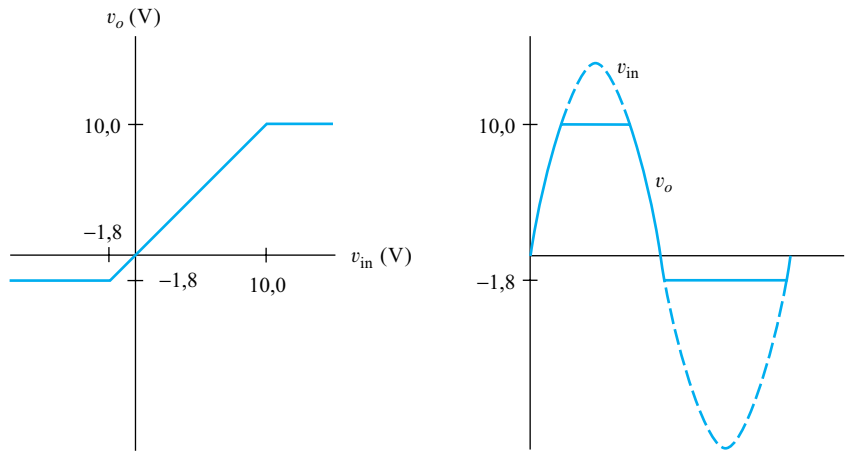
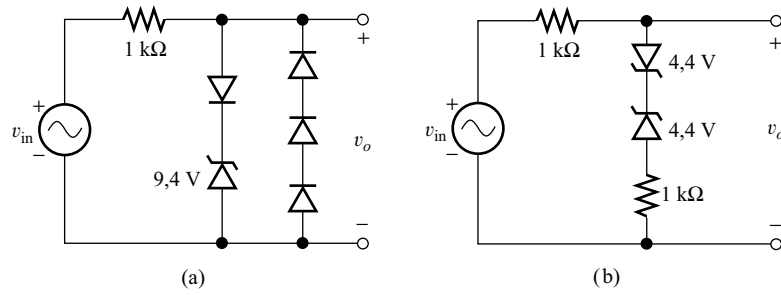
Circuitos limitadores

Otro circuito conformador de onda es el **circuito limitador**, utilizado para añadir una componente continua a una onda de entrada de corriente alterna, de manera que se obligue a que los picos positivos (o negativos) tengan un valor especificado. En otras palabras, los picos de la onda «se limitan» a un valor de tensión especificado. Se puede ver un ejemplo de circuito fijador en la Figura 3.19. En este circuito, los picos positivos se limitan a -5 V .

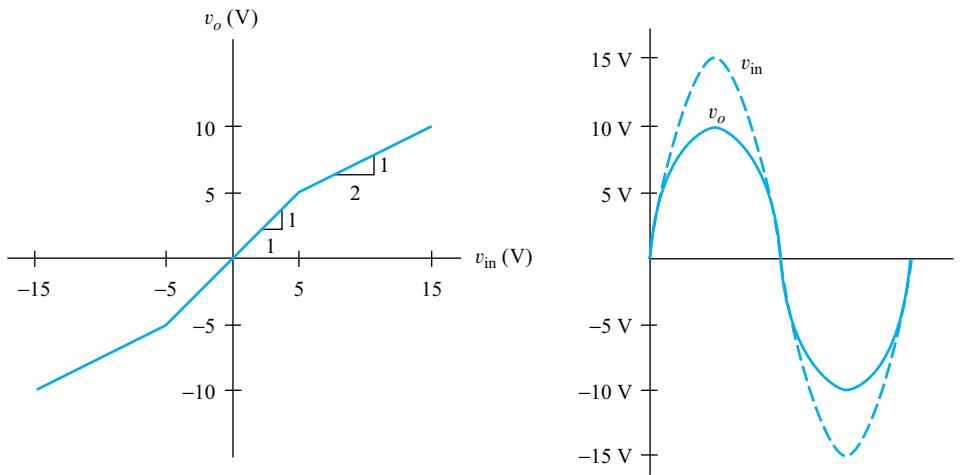
El condensador tiene un valor elevado, por lo que se descarga muy lentamente y se puede considerar que la caída de tensión en él es constante. A causa de ese elevado valor de capacidad, tiene una impedancia muy pequeña para la señal de entrada de corriente alterna. Así, la tensión de salida del circuito es

$$v_o(t) = v_{in}(t) - V_C \quad (3.7)$$

Si el recorrido positivo de la señal de entrada intenta forzar un valor de tensión superior a -5 V , el diodo conduce, incrementando el valor de V_C . Por ello, el conden-



(c) Respuestas para el circuito de la parte (a)



(d) Respuestas para el circuito de la parte (b)

Figura 3.17. Véase el Ejercicio 3.7.

sador se carga con un valor que iguala el valor máximo de la tensión de salida a -5 V. Se incluye una resistencia grande para permitir que el condensador se descargue lentamente. Esto es necesario para que el circuito pueda ajustarse si la onda de entrada cambia su amplitud a un valor más pequeño.

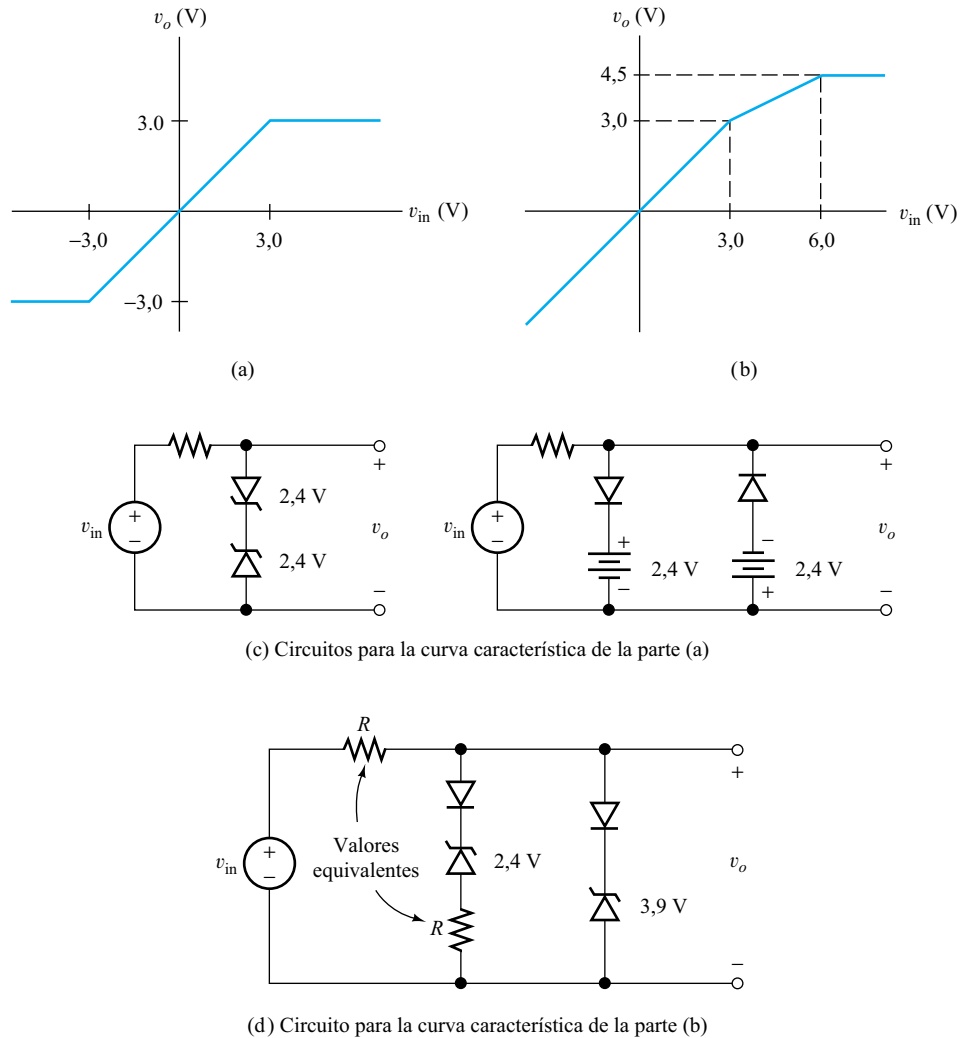


Figura 3.18. Véase el Ejercicio 3.8.

Desde luego, podemos cambiar la tensión de limitación del circuito cambiando la tensión de la fuente constante. Al invertir la dirección del diodo, hacemos que se limite el pico negativo en lugar del positivo. Si la tensión de limitación deseada necesita que el diodo esté polarizado en inversa, es necesario conectar la resistencia de descarga a una fuente de tensión continua adecuada, para asegurarse de que el diodo conduce y realiza correctamente la función de limitación. A menudo es más conveniente usar diodos zéner que fuentes constantes. En la Figura 3.20(a) podemos ver un circuito con estas características.

EJERCICIO

3.9. Considere el circuito de la Figura 3.20(a). Suponer que el condensador es lo suficientemente grande para que la tensión en él no provoque una descarga apreciable a través de R durante un ciclo de la corriente de entrada.

(a) ¿Cuál es la tensión de salida en régimen permanente si $v_{in}(t) = 0$?

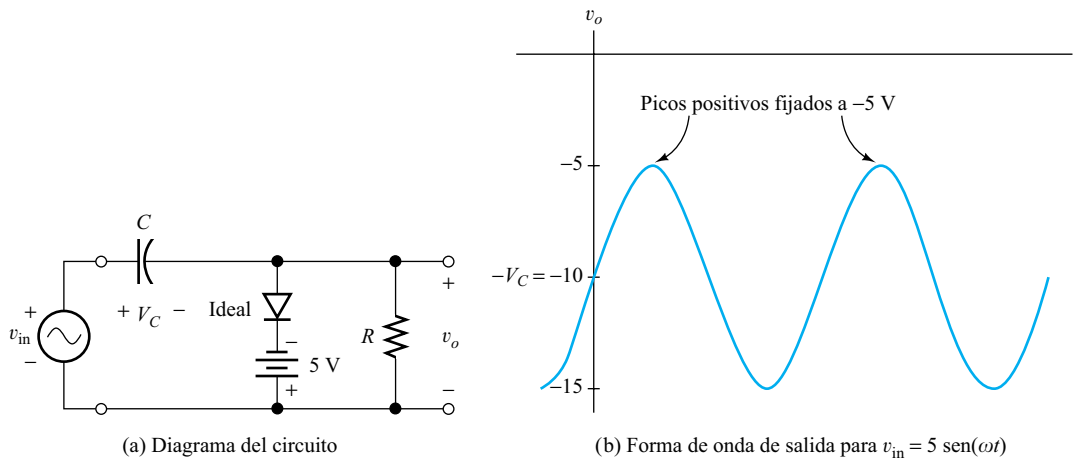


Figura 3.19. Ejemplo de circuito limitador.

- (b) Dibujar a escala la salida en régimen permanente en función del tiempo si $v_{in}(t) = 2 \text{ sen}(\omega t)$.
- (c) Suponer que la resistencia se conecta a masa en lugar de a -15 V . En este caso, dibujar a escala la salida en régimen permanente en función del tiempo si $v_{in}(t) = 2 \text{ sen}(\omega t)$.

Respuesta (a) Para $v_{in}(t) = 0$, tenemos $v_o = -5 \text{ V}$. (b) Véase la Figura 3.20(b). (c) Véase la Figura 3.20(c).

EJERCICIO

3.10. Diseñar un circuito que fije los picos negativos de una señal de corriente alterna a $+6 \text{ V}$. Se pueden utilizar fuentes de tensión, resistencias y condensadores de cualquier valor, además de diodos zéner o convencionales (o ambos). Tener en cuenta una caída de tensión en directa en el diodo de $0,6 \text{ V}$.

Respuesta Puede ver una solución en la Figura 3.21.

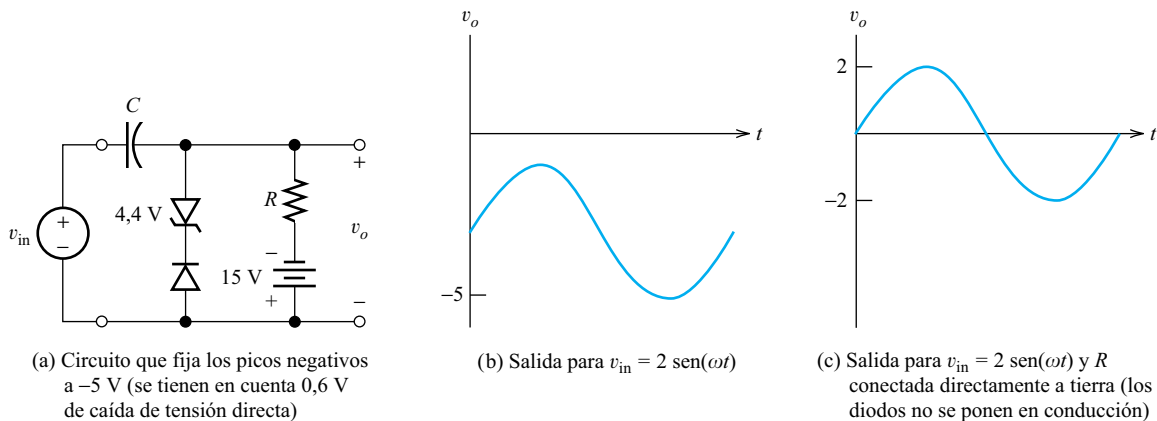


Figura 3.20. Véase el Ejercicio 3.9.

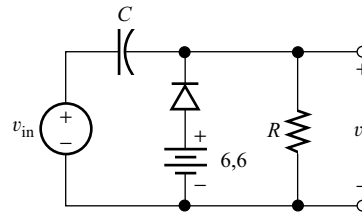


Figura 3.21. Respuesta del Ejercicio 3.10.

EJERCICIO

3.11. Repetir el Ejercicio 3.10 para un circuito que fije los picos positivos a +6 V.

Respuesta Puede ver una solución en la Figura 3.22.

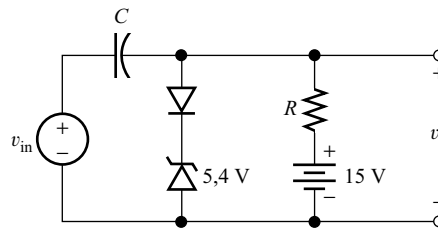


Figura 3.22. Respuesta del Ejercicio 3.11.

Elección de R y C

Elegir los valores de R y C para un circuito fijador, requiere adoptar un cierto compromiso.

Elegir los valores de R y C para un circuito limitador, requiere adoptar un cierto compromiso. Por una parte, queremos que el condensador tenga una impedancia muy pequeña comparada con la de la resistencia para la señal de corriente alterna. Esto es necesario, porque se desea que la parte de corriente alterna de la onda de salida sea idéntica a la de entrada. Por otra parte, si hacemos la constante de tiempo RC demasiado grande, al circuito le cuesta tiempo ajustarse a reducciones en la amplitud de la onda de entrada. Por ahora, podemos hacer que R sea una resistencia de un valor bastante grande, digamos de $10\text{ k}\Omega$ a $100\text{ k}\Omega$, para que las corrientes de pico en los diodos no tengan que ser muy elevadas (no más de unos pocos miliamperios). Luego, elegimos C de manera que la constante de tiempo RC sea grande comparada con el período de la señal alterna de entrada, por ejemplo en un orden de magnitud. Esto nos proporciona un circuito limitador con una acción limitadora cercana a la deseada. Después, podemos simular el circuito y ajustar los valores hasta que su rendimiento sea satisfactorio.

3.6. CIRCUITOS LÓGICOS CON DIODOS

Es posible construir una puerta lógica OR usando diodos, como se ve en la Figura 3.23(a). Supongamos que los niveles lógicos de entrada son de +5 V para el 1 lógico, y de 0 V para el 0 lógico. Entonces, el nivel de salida del circuito es alto (es decir, $v_o \cong 5\text{ V}$) si cualquiera de las entradas está a nivel alto. Si todas las entradas están a nivel bajo, la salida está a nivel bajo ($v_o = 0$). De esta forma, el circuito realiza la función lógica OR.

Si suponemos diodos ideales, los niveles lógicos de salida son los mismos que los de entrada. Sin embargo, si se utilizan diodos reales, la salida de la puerta OR de la

Figura 3.23(a) a nivel alto es una tensión más baja que la entrada, a causa de la caída de tensión en conducción directa. Así, si tenemos cierto número de puertas en cascada, al final, la tensión de salida para el estado alto será demasiado baja como para ser reconocida como un 1 lógico. Este serio problema es el que evita que los circuitos lógicos basados solamente en diodos sean ampliamente utilizados.

En la Figura 3.23(b) se muestra una puerta AND con diodo. En este circuito, la salida está a nivel alto (+5 V) sólo si todas las entradas están a nivel alto. No es posible construir un inversor lógico usando diodos normales. Éste es otro serio inconveniente de la lógica de diodos. Sin embargo, las puertas de diodos pueden resultar útiles en ocasiones.

No es posible construir un inversor lógico usando diodos ordinarios.

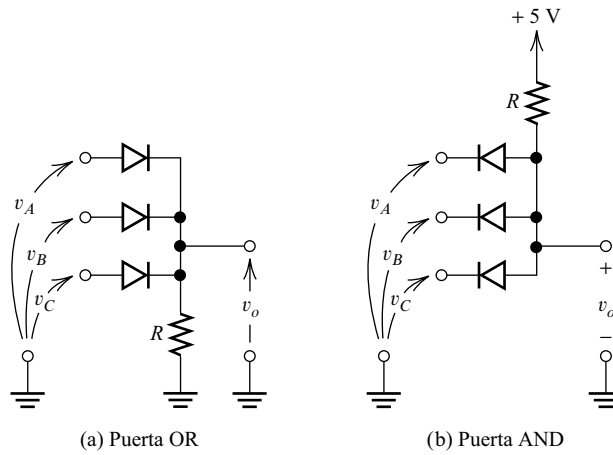


Figura 3.23. Puertas lógicas con diodos.

3.7. CIRCUITOS REGULADORES DE TENSIÓN

A veces, se necesita suministrar tensión en continua a una carga (normalmente, cualquier circuito electrónico, como un amplificador), pero las fuentes primarias de energía eléctrica tienen tensiones variables. Por ejemplo, los circuitos rectificadores que se han estudiado en la Sección 3.4, generan salidas con rizado. Además, las tensiones de salida del rectificador cambian cuando la tensión de la línea de corriente alterna fluctúa. Para eliminar esas fluctuaciones en la tensión, colocamos un **regulador de tensión** entre la fuente y la carga, como podemos ver en la Figura 3.24.

La **regulación de entrada** es la medida de cuánto cambia la tensión de la carga según va cambiando la tensión de la fuente. Se define como

$$\text{Regulación de la fuente} = \frac{\Delta V_{\text{carga}}}{\Delta V_{SS}} \times 100\% \tag{3.8}$$

Ecuación que define la regulación de entrada.

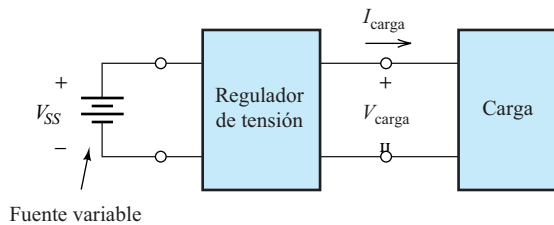


Figura 3.24. Un regulador de tensión proporciona una tensión constante a una carga.

Donde ΔV_{carga} es el cambio en la tensión de la carga resultante de cambiar ΔV_{SS} en la fuente de entrada.

La **regulación a plena carga** es una medida del cambio en la tensión de la carga a medida que cambia la corriente en la carga. Se define como

Ecuación que define la regulación a plena carga.

$$\text{Regulación de la carga} = \frac{V_{\text{sin-carga}} - V_{\text{plena-carga}}}{V_{\text{plena-carga}}} \times 100\% \quad (3.9)$$

Idealmente, preferiríamos que la regulación a plena carga y de entrada fueran cero para la mayoría de aplicaciones.

donde $V_{\text{sin-carga}}$ es la tensión en la carga para una corriente cero en la carga, y $V_{\text{plena-carga}}$ es la tensión de la carga para la corriente de carga nominal. Idealmente, la regulación a plena carga y de entrada deberían ser cero para la mayoría de aplicaciones.

Regulador de tensión con un diodo zéner

Este circuito es muy utilizado cuando se necesita una tensión de referencia constante.

El circuito regulador de tensión que vemos en la Figura 3.25, proporciona una tensión de salida casi constante a partir de una fuente variable. El diodo zéner debe tener una tensión de ruptura igual a la tensión de salida que se desea. La resistencia R limita la corriente en el diodo a un valor seguro para que el diodo no disipe demasiada potencia (para un correcto funcionamiento, es necesario que el valor mínimo de la tensión de alimentación variable sea mayor que la tensión de salida deseada).

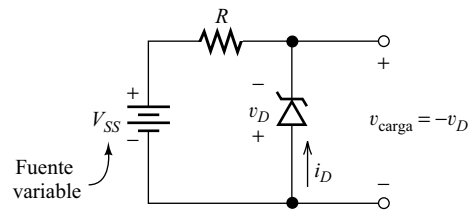


Figura 3.25. Circuito regulador que proporciona una tensión de salida casi constante a partir de una tensión de alimentación constante.

Suponiendo que disponemos de la curva característica del zéner, podemos utilizar la línea de carga para analizar el funcionamiento de este circuito regulador. Como antes, usamos las leyes de Kirchhoff para escribir una ecuación que relacione v_D e i_D . En este circuito, el diodo trabaja en la región de avalancha con valores negativos de v_D e i_D . Para el circuito de la figura, tenemos

$$V_{SS} + Ri_D + v_D = 0 \quad (3.10)$$

Ésta es la ecuación de una línea recta, por lo que, situando dos puntos cualquiera, tenemos bastante para construir la línea de carga. La intersección de la línea de carga con la curva característica del diodo nos muestra el punto de trabajo.

Ejemplo 3.4. Análisis de un circuito regulador con diodo zéner

En el circuito regulador de tensión de la Figura 3.25, $R = 1 \text{ k}\Omega$, y se utiliza un zéner con las características que se se muestran en la Figura 3.26. Encontrar la tensión de salida para $V_{SS} = 15 \text{ V}$. Repetir el ejercicio para $V_{SS} = 20 \text{ V}$. Determinar el porcentaje de regulación de entrada.

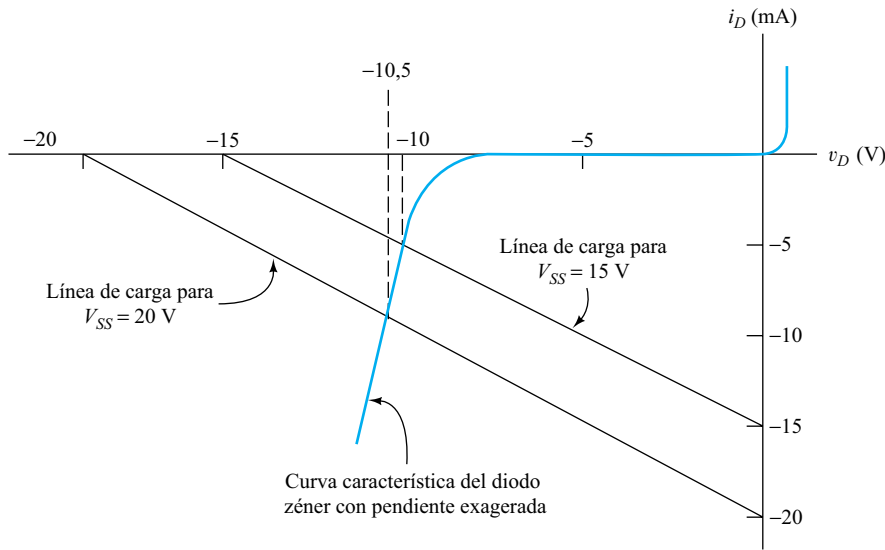


Figura 3.26. Véase el Ejemplo 3.4.

Solución: Las rectas de carga para los dos valores de V_{SS} se muestran en la Figura 3.26. Observe que las dos rectas de carga son paralelas. Al examinar la Ecuación (3.10), se ve que la pendiente de la línea de carga es $-1/R$. Así, al cambiar la tensión de alimentación, cambiará su posición, pero no su pendiente.

Las tensiones de salida se determinan a partir de los puntos de trabajo en los que las rectas de carga se cortan con la curva característica del diodo. Las tensiones de salida resultan ser: $v_o = 10,0$ V para $V_{SS} = 15$ V, y $v_o = 10,5$ V para $V_{SS} = 20$ V. Así, un cambio de 5 V en la tensión de alimentación nos da un cambio de sólo 0,5 V en la tensión de salida regulada. La regulación de entrada es

$$\text{Regulación de entrada} = \frac{\Delta V_{\text{carga}}}{\Delta V_{SS}} \times 100\% = \frac{0,5}{5} \times 100\% = 10\%$$

Los diodos zéner reales son capaces de exhibir unas prestaciones mucho mejores que éstas. La pendiente de las curvas características se ha acentuado en la Figura 3.26 en aras de la claridad, pero los diodos zéner reales poseen una pendiente casi vertical en la región de avalancha. □

Las tensiones de avalancha de los zéner dependen de la temperatura. En general, los diodos de silicio con tensiones de avalancha menores de 6 V presentan una reducción en los valores de tensión de ruptura al aumentar la temperatura. A la inversa, las tensiones de ruptura de unos 6 V tienden a incrementar su valor con la temperatura, mientras que las tensiones de ruptura en torno a 6 V tienden a ser casi independientes de la temperatura. Más aún, la curva característica tiende a ser más vertical en diodos zéner con tensiones de ruptura cercanas a los 6 V. Así, los diodos zéner con tensiones de ruptura de 6 V nos proporcionan el mejor comportamiento como referencias de tensión estables.

... los diodos zéner con tensiones de ruptura de 6 V nos proporcionan el mejor comportamiento como referencias de tensión estables.

Análisis con la línea de carga de circuitos complejos

Cualquier circuito que contenga resistencias, fuentes de tensión, fuentes de corriente y un solo elemento no lineal de dos terminales, puede analizarse mediante la técnica de la línea de carga. En primer lugar, se halla el equivalente de Thévenin de la porción lineal del circuito, como se ve en la Figura 3.27. Después, se construye la línea de carga para encontrar el punto de trabajo en la curva característica del dispositivo no lineal. Una vez conocido el punto de trabajo del elemento no lineal, ya pueden hallarse las tensiones y corrientes en el circuito original.

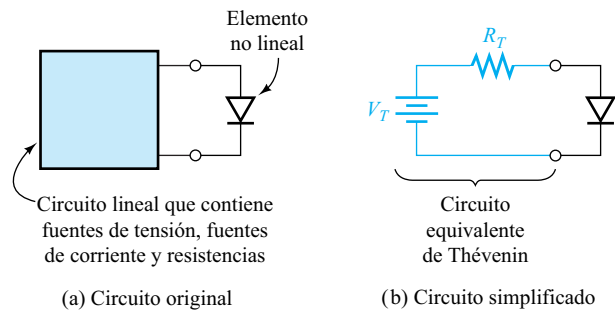


Figura 3.27. El análisis de un circuito que contiene un solo elemento no lineal, puede realizarse mediante el análisis de línea de carga de un circuito simplificado.

Ejemplo 3.5. Análisis en carga de un circuito regulador basado en diodo zéner

Consideremos el circuito regulador con diodo zéner de la Figura 3.28(a). La curva característica del diodo se puede ver en la Figura 3.29. Hallar la tensión de carga v_L y la corriente de la fuente I_s si $V_{SS} = 24 \text{ V}$, $R = 1,2 \text{ k}\Omega$, y $R_L = 6 \text{ k}\Omega$.

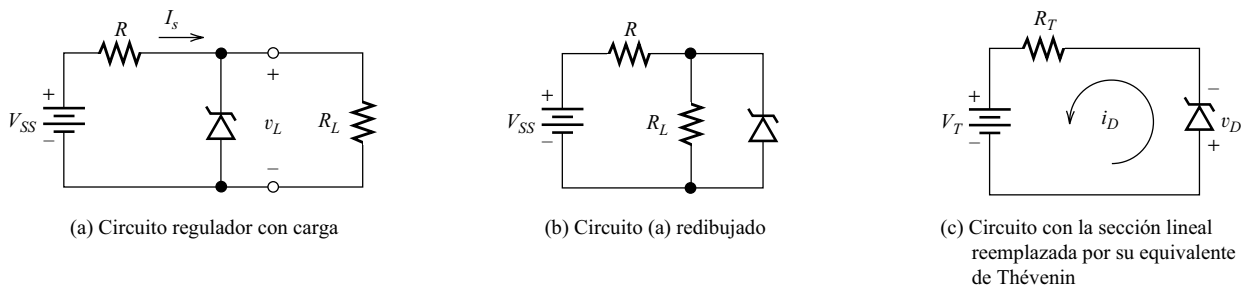


Figura 3.28. Véase el Ejemplo 3.5.

Solución: Considerar en primer lugar el circuito tal y como se ha vuelto a dibujar en la Figura 3.28(b), donde hemos agrupado los elementos lineales a la izquierda del diodo. Después, hallar el equivalente de Thévenin de la parte lineal del circuito. La tensión de Thévenin es la tensión de circuito abierto dada por

$$V_T = V_{SS} \frac{R_L}{R + R_L} = 20 \text{ V}$$

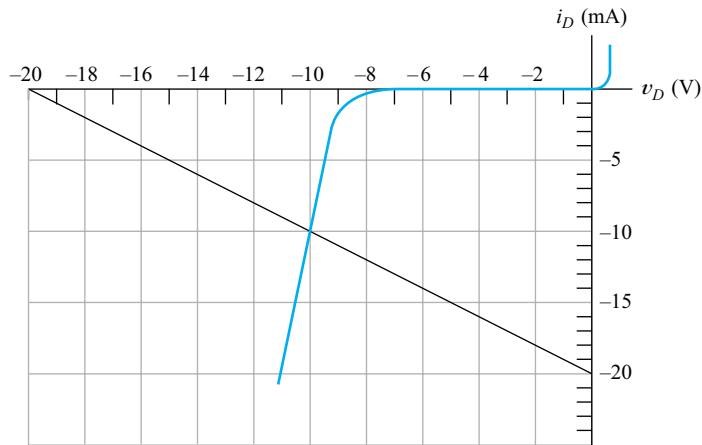


Figura 3.29. Curva característica del diodo zéner para el Ejemplo 3.5.

Podemos hallar la resistencia de Thévenin poniendo a cero la tensión de la fuente. Al reducir V_{SS} a cero, la fuente de tensión se transforma en un cortocircuito. Entonces nos quedan R y R_L en paralelo, con lo que la resistencia de Thévenin es

$$R_T = \frac{RR_L}{R + R_L} = 1 \text{ k}\Omega$$

El circuito equivalente que resulta se muestra en la Figura 3.28c.

Ahora, se puede escribir la ecuación de la línea de carga a partir del circuito equivalente:

$$V_T + R_T i_D + v_D = 0$$

Usando los valores hallados para V_T y R_T , se puede construir la línea de carga que se muestra en la Figura 3.29 y localizar el punto de trabajo. Éste resulta ser $v_L = -v_D = 10,0 \text{ V}$.

Una vez conocida v_L , podemos hallar las tensiones y corrientes en el circuito original. Por ejemplo, sirviéndonos del valor de la tensión de salida de $10,0 \text{ V}$ en el circuito original de la Figura 3.28(a), hallamos que $I_s = (V_{SS} - v_L)/R = 11,67 \text{ mA}$. □

EJERCICIO

3.12. Hallar la tensión en la carga en el Ejemplo 3.5 si (a) $R_L = 1,2 \text{ k}\Omega$, y (b) $R_L = 400 \Omega$.

Respuesta (a) $v_L \cong 9,4 \text{ V}$; (b) $v_L \cong 6,0 \text{ V}$.

EJERCICIO

3.13. Considerar el circuito de la Figura 3.30(a). Suponer que la curva característica en la zona de avalancha es vertical, como se ve en la Figura 3.30(b). Hallar la

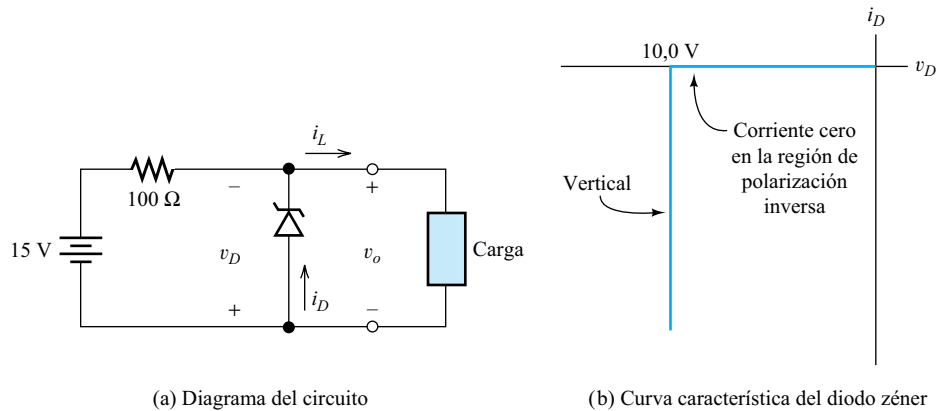


Figura 3.30. Véase el Ejercicio 3.13.

tensión de salida v_o para (a) $i_L = 0$; (b) $i_L = 20 \text{ mA}$; (c) $i_L = 100 \text{ mA}$. (Pista: A partir del circuito, tenemos

$$15 = 100(i_L - i_D) - v_D$$

Construir una línea de carga diferente para cada valor de i_L .)

Respuesta (a) $v_o = 10,0 \text{ V}$; (b) $v_o = 10,0 \text{ V}$; (c) $v_o = 5,0 \text{ V}$.

3.8. CIRCUITOS LINEALES EQUIVALENTES EN PEQUEÑA SEÑAL

Vamos a encontrar muchos ejemplos de circuitos electrónicos (especialmente amplificadores), en los que las tensiones continuas de alimentación se utilizan para **polarizar** un dispositivo no lineal en un punto de trabajo y en los que se inyecta al circuito una pequeña señal de alterna. Frecuentemente, el análisis de esos circuitos se divide en dos partes. En primer lugar, se analiza el circuito de corriente continua para hallar el punto de trabajo. En este análisis de las condiciones de polarización, hay que tener en cuenta los aspectos no lineales del dispositivo. En la segunda parte del análisis, se considera la pequeña señal de alterna. Como las características del dispositivo son casi lineales si se consideran regiones de trabajo lo suficientemente pequeñas, es posible hallar un **circuito lineal equivalente en pequeña señal** para el dispositivo no lineal y utilizarlo en el análisis de alterna.

A menudo, la principal preocupación en el diseño de estos circuitos es lo que sucede con la señal de alterna. Las tensiones continuas de alimentación simplemente polarizan el dispositivo en el punto de trabajo adecuado. Por ejemplo, en una radio portátil, lo primordial es que la señal sea recibida, demodulada, amplificada y transferida al altavoz. Las corrientes continuas proporcionadas por las baterías son sólo necesarias para que los dispositivos realicen su trabajo con las señales de alterna. Sin embargo, la mayor parte de los esfuerzos de diseño se centran en hacer que las pequeñas señales de alterna que sean procesadas.

El circuito lineal equivalente de pequeña señal es una aproximación analítica importante que puede aplicarse a muchos tipos de circuitos electrónicos. En esta sección demostraremos los principios con un circuito simple con diodo. En los siguientes dos capítulos, se emplearán técnicas similares para los circuitos amplificadores con transistores.

El circuito lineal equivalente de pequeña señal es una aproximación analítica importante que puede aplicarse a muchos tipos de circuitos electrónicos.

Resistencia dinámica

Ahora vamos a mostrar que, en el caso de un diodo, el circuito equivalente de pequeña señal es una resistencia. Considere las curvas características del diodo de la Figura 3.31. Suponemos que la tensión continua de alimentación hace que el circuito trabaje en el **punto de reposo**, o **punto Q**, indicado en la curva característica. Entonces, una pequeña señal alterna que se inyecte al circuito desplaza el punto de trabajo instantáneo ligeramente por encima y por debajo del punto Q. Para una señal de alterna lo suficientemente pequeña, la curva característica es casi una recta. Por tanto, se puede escribir

$$\Delta i_D \cong \left(\frac{di_D}{dv_D} \right)_Q \Delta v_D \tag{3.11}$$

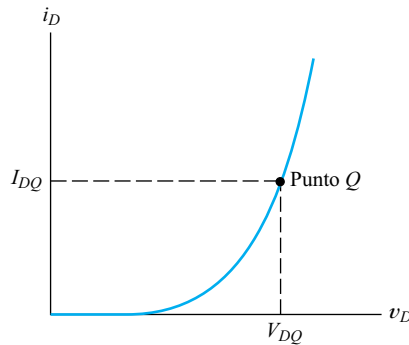


Figura 3.31. Curva característica del diodo, mostrando el punto Q.

donde Δi_D es el pequeño cambio en la corriente del diodo a partir del valor del punto Q, causado por la señal de alterna, Δv_D es el cambio en la tensión del diodo a partir del valor del punto Q, y $(di_D/dv_D)_Q$ es la pendiente de la curva característica del diodo, evaluada en el punto Q. Observe que la pendiente está expresada en unidades de resistencia inversa. De acuerdo con ello, la **resistencia dinámica** del diodo se define como

$$r_d = \left[\left(\frac{di_D}{dv_D} \right)_Q \right]^{-1} \tag{3.12}$$

y la Ecuación (3.11) se convierte en

$$\Delta i_D \cong \frac{\Delta v_D}{r_d} \tag{3.13}$$

La resistencia dinámica de un diodo es la inversa de la pendiente de la curva característica evaluada en el punto Q.

Vamos a eliminar el símbolo Δ , y vamos a designar a los cambios de corriente y tensión, a partir de los valores del punto Q, como v_d y i_d . Por tanto, para esas pequeñas señales de alterna, escribimos

$$i_d = \frac{v_d}{r_d} \tag{3.14}$$

Como muestra la Ecuación (3.12), la resistencia equivalente del diodo para la pequeña señal de alterna, sería la inversa de la pendiente de su curva característica.

La ecuación de Shockley

Teóricamente, bajo ciertas suposiciones simples, podemos escribir la siguiente relación entre corriente y tensión en un diodo:

$$i_D = I_s \left[\exp\left(\frac{v_D}{nV_T}\right) - 1 \right] \quad (3.15)$$

A esta relación, se la llama **ecuación de Shockley**. I_s es la **corriente de saturación** y tiene un valor del orden de 10^{-14} A para diodos de unión de pequeña señal a 300 °K. El parámetro n es el **coeficiente de emisión**, y toma valores entre 1 y 2. La tensión V_T viene dada por

$$V_T = \frac{kT}{q} \quad (3.16)$$

y se le denomina **tensión térmica**. La temperatura de la unión, en grados kelvin, es T . Además, $k = 1,38 \times 10^{-23}$ J/K es la constante de Boltzmann, y $q = 1,60 \times 10^{-19}$ C es el valor de la carga eléctrica del electrón. A una temperatura de 300 K, tenemos que $V_T \cong 26$ mV.

La pendiente de la curva característica del diodo se puede hallar derivando la ecuación de Shockley, con lo que tenemos

$$\frac{di_D}{dv_D} = I_s \frac{1}{nV_T} \exp\left(\frac{v_D}{nV_T}\right) \quad (3.17)$$

Sustituyendo la tensión en el punto Q , tenemos

$$\left. \frac{di_D}{dv_D} \right|_Q = I_s \frac{1}{nV_T} \exp\left(\frac{V_{DQ}}{nV_T}\right) \quad (3.18)$$

En condiciones de polarización directa con V_{DQ} al menos varias veces más grande que V_T (por ejemplo, para $V_{DQ} \geq 0,1$ V), el -1 de dentro del paréntesis de la Ecuación (3.15) es despreciable. Así, podemos escribir

$$I_{DQ} \cong I_s \exp\left(\frac{V_{DQ}}{nV_T}\right) \quad (3.19)$$

Usando la Ecuación (3.19) para sustituir en la Ecuación (3.18), tenemos

$$\left. \frac{di_D}{dv_D} \right|_Q \cong \frac{I_{DQ}}{nV_T} \quad (3.20)$$

Ecuación clave para la resistencia dinámica del diodo.

En resumen, para señales que causen pequeños cambios del punto Q , podemos considerar el diodo como una resistencia lineal.

Sustituyendo en la Ecuación (3.12), hallaremos la resistencia dinámica de pequeña señal del diodo en el punto Q :

$$r_d = \frac{nV_T}{I_{DQ}} \quad (3.21)$$

En resumen, para señales que causen pequeños cambios del punto Q , podemos considerar el diodo como una resistencia lineal. Siempre que el diodo esté polarizado en directa, el valor de la resistencia es el que nos da la Ecuación (3.21).

Notación de corrientes y tensiones en circuitos electrónicos

Vamos a revisar la notación que hemos utilizado para las corrientes y tensiones del diodo, ya que se van a utilizar notaciones similares a lo largo del libro.

- v_D e i_D (símbolos en minúsculas con subíndice en mayúsculas) representan la corriente y la tensión totales instantáneas en el diodo. A veces, podemos querer enfatizar la naturaleza variable en el tiempo de estos valores, y entonces utilizaremos $v_D(t)$ e $i_D(t)$.
- V_{DQ} e I_{DQ} representan la corriente y la tensión de corriente continua del diodo en el punto Q .
- v_d e i_d (símbolos en minúsculas y subíndices en minúsculas) representan las (pequeñas) señales de corriente alterna. Si se desea enfatizar su naturaleza variable en el tiempo, se utilizará $v_d(t)$ e $i_d(t)$.

Esta notación se ilustra en la Figura 3.32.

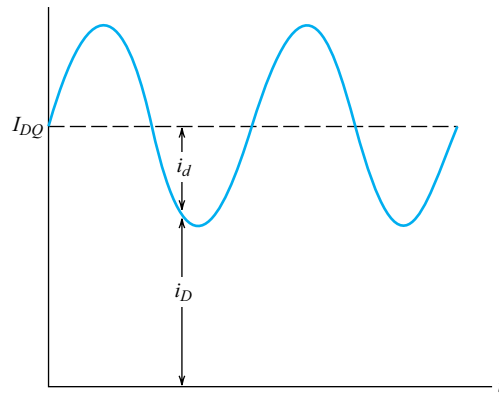


Figura 3.32. Corrientes de los diodos.

EJERCICIO

3.14. Calcular la resistencia dinámica de un diodo de unión pn con $n = 1$ a una temperatura de 300 K, para $I_{DQ} =$ (a) 0,1 mA; (b) 1 mA; (c) 10 mA.

Respuesta (a) 260 Ω ; (b) 26 Ω ; (c) 2,6 Ω .

Atenuador controlado por tensión

Vamos a considerar ahora un ejemplo de análisis de un circuito lineal equivalente, para un circuito simple de un atenuador controlado por tensión, como el que puede verse en la Figura 3.33. A la entrada del circuito, tenemos una pequeña tensión alterna, $v_{in}(t)$, y la salida $v_o(t)$ es una versión atenuada de la entrada. Vamos a ver que la cantidad de atenuación depende del valor de la tensión de control de continua V_C .

Observamos que la señal alterna que vamos a atenuar está unida al circuito por medio de un **condensador de acoplamiento**. La tensión de salida está conectada a la carga R_L mediante un segundo condensador de acoplamiento. Elegiremos unos valores de capacidad que se asimilen a cortocircuitos para la señal de alterna. Sin embargo,

Este tipo de análisis será muy importante al analizar circuitos con transistores.

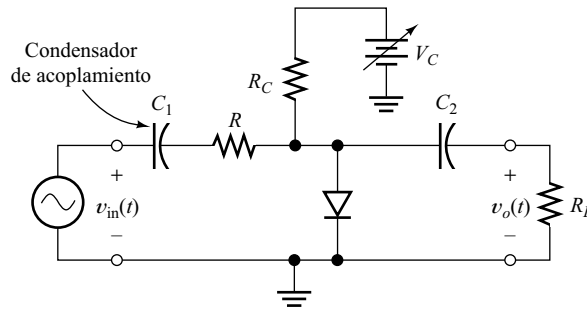


Figura 3.33. Atenuador variable que utiliza un diodo como resistencia controlada.

los condensadores de acoplamiento son circuitos abiertos para la continua. Por ello, el punto Q del diodo no se ve afectado por la fuente de señal ni por la carga. Esto puede ser importante para un circuito que deba funcionar con fuentes y cargas diferentes que podrían afectar al punto Q . Más aún, los condensadores de acoplamiento evitan que las (a veces no deseadas) corrientes de continua fluyan a través de la fuente o la carga.

A causa de los condensadores de acoplamiento, sólo hemos de considerar V_C , R_C y el diodo, para hacer el cálculo de la polarización y encontrar el punto Q . El circuito de continua se muestra en la Figura 3.34. Podemos utilizar cualquiera de las técnicas vistas anteriormente en este capítulo para hallar el punto Q . Una vez conocido, podemos sustituir la corriente I_{DQ} en el punto Q en la Ecuación (3.21) para calcular la resistencia dinámica del diodo.

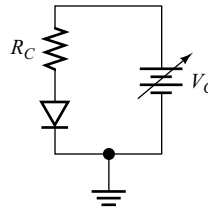


Figura 3.34. Circuito equivalente en continua de la Figura 3.33 para el análisis de punto Q .

La fuente de tensión continua se comportará como un cortocircuito para señales alternas.

Ahora, volveremos a centrar nuestra atención en la señal de alterna. La fuente de señal alterna hace que fluya una corriente alterna a través de la fuente V_C . Sin embargo, V_C es una fuente de tensión continua y, por definición, la tensión en bornes de la misma es constante. Como la fuente de tensión continua tiene una componente alterna de corriente, pero no de tensión alterna, dicha fuente de tensión continua se comportará como un cortocircuito para señales alternas. Este concepto es importante y lo utilizaremos muchas veces al dibujar los circuitos equivalentes en alterna.

El circuito equivalente para señales alternas se muestra en la Figura 3.35. La fuente de control y los condensadores se han sustituido por cortocircuitos y el diodo se ha sustituido por su resistencia dinámica. Este circuito es un divisor de tensión que puede analizarse por medio de un análisis de circuito lineal ordinario. Escribiremos la combinación en paralelo de R_C , R_L y r_d como

$$R_p = R_C \parallel R_L \parallel r_d = \frac{1}{1/R_C + 1/R_L + 1/r_d} \tag{3.22}$$

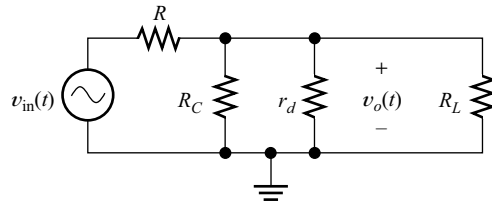


Figura 3.35. Circuito equivalente en pequeña señal correspondiente al circuito de la Figura 3.33.

Luego la atenuación del circuito será

$$A_v = \frac{v_o}{v_{in}} = \frac{R_p}{R + R_p} \tag{3.23}$$

Por supuesto, A_v es menor que uno.

EJERCICIO

- 3.15.** Suponer que en el circuito de la Figura 3.33, $R = 100 \Omega$, $R_C = 2 \text{ k}\Omega$, y $R_L = 2 \text{ k}\Omega$. El diodo tiene $n = 1$, y está a una temperatura de $300 \text{ }^\circ\text{K}$. Para analizar el punto Q , supondremos una tensión constante en el diodo de $0,6 \text{ V}$. Hallar el valor de la corriente del diodo y A_v en el punto Q para $V_C =$ (a) $1,6 \text{ V}$; (b) $10,6 \text{ V}$.

Respuesta (a) $I_{DQ} = 0,5 \text{ mA}$, $A_v = 0,331$; (b) $I_{DQ} = 5 \text{ mA}$, $A_v = 0,0492$.

EJERCICIO

- 3.16.** A una temperatura de $300 \text{ }^\circ\text{K}$, un diodo de unión dado tiene un valor de $i_D = 0,1 \text{ mA}$ para $v_D = 0,6 \text{ V}$. Suponer que n es la unidad, y usar $V_T = 0,026 \text{ V}$. Hallar el valor de la corriente de saturación I_s . Calcular a continuación la corriente del diodo para $v_D = 0,65 \text{ V}$ y $0,70 \text{ V}$. (*Pista:* Como $v_D > 0,1 \text{ V}$, tenemos $i_D \cong I_s \exp(v_D/nV_T)$.)

Respuesta $I_s = 9,50 \times 10^{-15} \text{ A}$, $i_D = 0,684 \text{ mA}$, $i_D = 4,68 \text{ mA}$.

EJERCICIO

- 3.17.** Consideremos un diodo con polarización directa, de manera que $i_D \cong I_s \exp(v_D/nV_T)$. Suponer que $V_T = 0,026 \text{ V}$, y $n = 1$. (a) ¿Qué incremento debemos aplicar a v_D para doblar la corriente? (b) ¿Y para incrementar la corriente en un factor de 10?

Respuesta (a) $\Delta v_D = 18 \text{ mV}$; (b) $\Delta v_D = 59,9 \text{ mV}$.

El conocimiento cualitativo de la física de semiconductores ayuda a comprender el comportamiento del diodo y del transistor, especialmente en circuitos lógicos digitales de alta velocidad.

3.9. CONCEPTOS BÁSICOS SOBRE SEMICONDUCTORES

En esta sección y en la siguiente, trataremos la física básica de semiconductores y el funcionamiento interno del diodo. Nuestro estudio de la física de dispositivos será breve y, en su mayor parte, de forma cualitativa. Se intentará ofrecer un marco para la comprensión del comportamiento del diodo y del transistor, particularmente sus características en conmutación y en alta frecuencia.

Existen varios materiales válidos para la fabricación de dispositivos electrónicos de estado sólido; los más destacables son: silicio (Si), germanio (Ge) y arseniuro de galio (GaAs). A causa del amplio uso del silicio, basaremos en él la mayor parte de nuestro estudio. La física de otros semiconductores es, al menos bajo un punto de vista cualitativo, similar a la del silicio.

Silicio intrínseco

El modelo de Böhr para un átomo de silicio aislado, consiste en un núcleo que contiene 14 protones y la mayor parte de la masa del átomo con un total de 14 electrones rodeando al núcleo en órbitas específicas. Las órbitas de los electrones se encuentran agrupadas en lo que llamamos **capas**. La más interior (la de menor energía) contiene dos orbitales. La siguiente capa, de mayor energía, contiene 8 orbitales. Cada orbital puede tener como máximo un solo electrón. Así, para un átomo de silicio en su estado de energía más bajo, la capa más interna contiene dos electrones, la siguiente capa contiene ocho electrones, y los cuatro electrones que restan ocupan orbitales en la capa exterior, también llamada **capa de valencia**. Son estos electrones de valencia exteriores, los que proporcionan los portadores de carga en el estado sólido del material.

En un cristal de silicio **intrínseco** (puro), cada átomo se posiciona formando una especie de retícula, con cuatro átomos cercanos. Cada par de átomos cercanos forma un **enlace covalente**, consistente en dos electrones que orbitan alrededor del par. Cada átomo aporta un electrón a cada uno de los cuatro enlaces con sus vecinos. Podemos ver esto claramente en el diagrama de la Figura 3.36. En el cristal real, la disposición

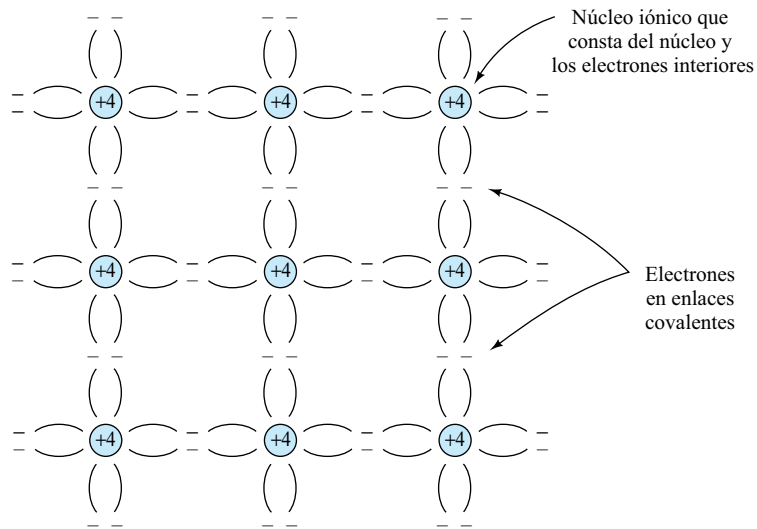


Figura 3.36. Cristal de silicio intrínseco.

de los átomos es tridimensional: cada átomo está en el centro de un tetraedro, con un átomo vecino en cada esquina.

Con temperaturas de cero absoluto, los electrones están en los menores estados de energía disponibles. Así, todos los electrones de valencia forman parte de enlaces covalentes, y no son libres de moverse por el cristal. En estas condiciones, el silicio es un aislante eléctrico. Sin embargo, a «temperatura ambiente» (aproximadamente 300 °K), algunos electrones alcanzan la suficiente energía térmica como para liberarse de sus enlaces. Estos **electrones libres** pueden moverse con facilidad por el cristal. Esta situación se ilustra en la Figura 3.37.

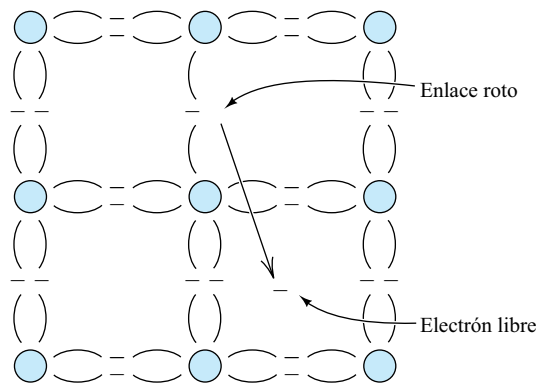


Figura 3.37. La energía térmica puede romper un enlace, creando un hueco y un electrón libre, pudiendo moverse ambos con libertad por todo el cristal.

Si aplicamos tensión al silicio intrínseco, fluirá una corriente. Sin embargo, el número de electrones libres es relativamente pequeño comparado con el que encontramos en un buen conductor. Por ello, se clasifica el silicio intrínseco como **semiconductor**. El silicio contiene unos 5×10^{22} átomos/cm³. A temperatura ambiente, hay $n_i \cong 1,45 \times 10^{10}$ electrones libres por cm³. Así, sólo un electrón por cada $1,4 \times 10^{13}$ electrones de valencia se ha liberado de su enlace a temperatura ambiente.

Conducción por huecos

Los electrones libres no son la única manera en la que la corriente fluye por el silicio intrínseco. Un electrón de un enlace cercano puede rellenar un enlace roto, como se ve en la Figura 3.38. Aunque son los electrones del enlace los que realmente se mueven, es mejor centrarnos en el vacío que dejan en los **huecos**. Podemos imaginar un hueco como un portador de carga positiva que se mueve libremente por el cristal, mientras que los electrones de enlace sólo pueden moverse si hay algún hueco cercano.

Podemos imaginar un hueco como un portador de carga positiva que se mueve libremente por el cristal.

En un semiconductor intrínseco, existe un número igual de huecos y electrones libres que pueden moverse con facilidad por el cristal. Llamaremos a la concentración de electrones libres n_i , y a la concentración de huecos p_i . Así, podemos decir que

$$n_i = p_i \tag{3.24}$$

en un material puro. Cuando se aplica un campo eléctrico al cristal, ambos tipos de portadores contribuirán al flujo de corriente

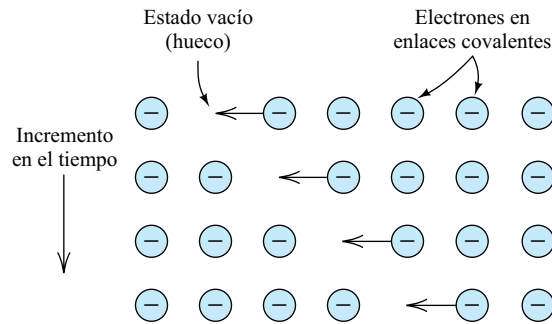


Figura 3.38. A medida que los electrones se desplazan a la izquierda para llenar un hueco, el hueco se desplaza a la derecha.

Generación y recombinación

Los electrones libres y los huecos son generados por la energía térmica, que causa la ruptura de los enlaces covalentes a una velocidad que depende mucho de la temperatura. Cuanto más alta sea la temperatura, mayor será la velocidad de **generación**. Por otra parte, cuando un electrón libre encuentra un hueco, puede producirse una **recombinación**: el hueco y el electrón libre se combinan para formar un enlace covalente. A medida que la concentración de huecos y electrones libres aumenta, la recombinación ocurre con más frecuencia. Así, a una temperatura determinada, existe un equilibrio en el que la velocidad de recombinación iguala a la velocidad de generación de portadores de carga. Al aumentar la temperatura, este equilibrio se corresponde con una cada vez mayor concentración de portadores de carga.

Una concentración más alta de portadores de carga proporcionaría una mayor capacidad al material para conducir la corriente eléctrica. Así, la conductividad de un semiconductor intrínseco aumenta con la temperatura.

Material semiconductor de tipo n

Añadir al cristal pequeñas cantidades de las impurezas apropiadas, afecta de manera espectacular a la concentración relativa de huecos y electrones. Tenemos así un semiconductor **extrínseco**. Por ejemplo, si añadimos fósforo, que tiene cinco electrones de valencia, los átomos de fósforo se posicionan en la estructura cristalina y forman enlaces covalentes con sus cuatro vecinos. El quinto electrón de valencia sólo está débilmente unido al átomo de fósforo.

A temperaturas de trabajo normales, este electrón extra rompe su enlace con el átomo de impureza, y se convierte en un electrón libre. Sin embargo, el átomo de impureza no crea un hueco; la carga positiva que equilibra al electrón libre está bloqueada en el **núcleo iónico** del átomo de impureza. Así, podemos crear electrones libres añadiendo al silicio impurezas pentavalentes, llamadas **donantes**. Al material resultante, se le conoce como material de **tipo n** . Se puede ver la estructura cristalina del silicio de tipo n en la Figura 3.39.

En un material de tipo n , la conducción se debe principalmente a los numerosos electrones libres. Así, a los electrones libres se les llama **portadores mayoritarios**, mientras que a los huecos se les llama **portadores minoritarios**.

A temperaturas de trabajo normales, casi todos los átomos donantes aportan su quinto electrón. Decimos entonces que los donantes se han **ionizado**. Cada átomo

En un material de tipo n , a los electrones libres se les llama **portadores mayoritarios**, mientras que a los huecos se les llama **portadores minoritarios**.

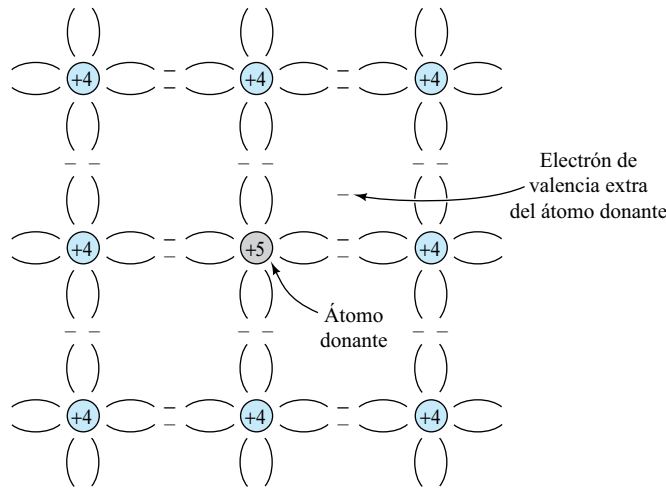


Figura 3.39. El silicio de tipo *n* se crea añadiendo átomos con impurezas de valencia cinco.

donante ionizado tiene asociada una carga positiva. Desde luego, la concentración de carga neta en el material es cero. La carga positiva de los donantes ionizados (y huecos) se equilibra con la carga negativa de los electrones libres. Así, podemos igualar la concentración de electrones libres a la suma de las concentraciones de huecos y donantes; es decir,

$$n = p + N_D \tag{3.25}$$

donde N_D representa la concentración de átomos donantes.

La Ley de acción de masas

No sólo aumenta la concentración de electrones libres por la adición de átomos donantes; la concentración de huecos se reduce a su vez, porque la mayor concentración de electrones hace más probable la recombinación. Resulta que el producto de la concentración de huecos por la concentración de electrones libres es constante (para una temperatura dada). A esto se le llama **ley de acción de masas**,

$$pn = p_i n_i \tag{3.26}$$

donde p_i es la concentración de huecos en el material intrínseco, y n_i es la concentración de electrones en el material intrínseco. Como la Ecuación (3.24) establece que la concentración de huecos y electrones es igual en los materiales intrínsecos, podemos escribir

$$pn = n_i^2 \tag{3.27}$$

Los huecos se van generando continuamente a causa de la energía térmica. Cada hueco recorre el material hasta que se combina con un electrón libre. La **vida media** de los portadores minoritarios es un parámetro importante en el comportamiento en conmutación de los diodos y otros dispositivos semiconductores. Llamaremos τ_p a la vida media de los huecos en un material tipo *n*.

Material semiconductor de tipo p

Añadiendo al silicio puro una impureza trivalente, como el boro, se produce un **material de tipo p** . Cada átomo de impureza ocupa una posición en la red cristalina y forma enlaces covalentes con tres de sus vecinos más próximos. El átomo de impureza no tiene el cuarto electrón que se necesita para completar el enlace con su cuarto vecino. A temperaturas de trabajo normales, un electrón de un átomo de silicio cercano se puede desplazar para llenar el cuarto enlace de cada átomo de impureza. Esto crea un hueco que se mueve libremente por el cristal. Sin embargo, el electrón se enlaza con el átomo de impureza ionizado. Así, la conducción en el material de tipo p se debe mayoritariamente a los huecos.

En un material de tipo p , los huecos se llaman portadores mayoritarios y, los electrones portadores, minoritarios.

En un material de tipo p , los huecos se llaman portadores mayoritarios y, los electrones portadores, minoritarios. Desde luego, esta terminología es la inversa a la de los materiales de tipo n .

Las impurezas de valencia tres se denominan **aceptadores**, porque aceptan un electrón extra. Con cada átomo aceptador ionizado, se asocia una carga negativa: hay presentes cuatro electrones enlazados, pero sólo hay la suficiente carga positiva en el núcleo iónico como para equilibrar la carga de tres electrones. La estructura cristalina reticular del silicio de tipo p se muestra en la Figura 3.40.

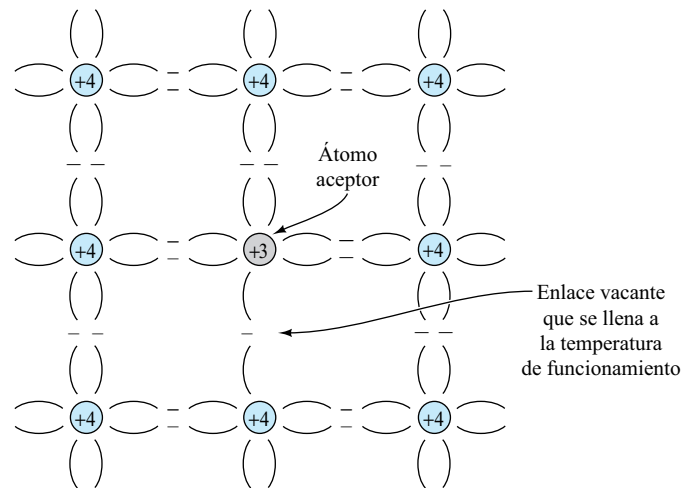


Figura 3.40. El silicio de tipo p se crea añadiendo átomos de impureza con valencia tres.

Si llamamos a la concentración de átomos aceptadores N_A , podemos escribir

$$N_A + n = p \quad (3.28)$$

porque la concentración de carga neta del material debe ser cero. La carga negativa de los átomos aceptadores ionizados más la de los electrones libres iguala a la carga positiva de los huecos

Cómo alternar el tipo de material

En la fabricación de circuitos integrados, es necesario añadir impurezas por etapas, como se ha visto en la Sección 1.3. Por ejemplo, podemos comenzar con un material

de tipo n , parte del cual queremos que cambie a tipo p . Esto se consigue añadiendo aceptadores. Cuando la concentración de aceptadores supera a la concentración de donadores inicial, el material se convierte en uno de tipo p . Después, se pueden añadir más donadores a la región p para volver a cambiarla a tipo n . Para materiales con ambos tipos de impurezas, tenemos

$$p + N_D = n + N_A \tag{3.29}$$

Ejemplo 3.6. Cálculo de la concentración de huecos y electrones libres

Supongamos que tenemos silicio con $N_A = 10^{13}$ átomos/cm³, y $N_D = 2 \times 10^{13}$ átomos/cm³. La concentración de electrones intrínsecos en el silicio a temperatura ambiente (300 °K) es de $1,45 \times 10^{10}$ cm⁻³. Hallar las concentraciones aproximadas de huecos y electrones para este material dopado.

A menudo, a las unidades del tipo átomos/cm³ (o electrones/cm³), las designaremos con cm⁻³, porque el número de átomos (o electrones) es un número que no tiene unidades.

Solución: Como la concentración de donadores es mayor que la de aceptadores, tenemos un material de tipo n . Así, podemos anticipar que n es mayor que n_i , y que p es menos que p_i . Reordenando la Ecuación (3.29), tenemos

$$n = p + N_D - N_A$$

Sustituyendo valores en esta ecuación, se obtiene

$$n = p + 10^{13}$$

Como $p < n_i = 1,45 \times 10^{10}$ cm⁻³, tenemos

$$n \cong N_D - N_A = 10^{13}$$

Usando ahora la ley de acción de masas dada por la Ecuación (3.27), obtenemos

$$np = n_i^2$$

Despejando p y sustituyendo, hallamos

$$p = 2,1 \times 10^7$$

Observe que la concentración de electrones libres es de unos seis órdenes de magnitud mayor, que la concentración de huecos en este material.



Deriva

Los portadores de carga se mueven al azar en el cristal debido a la agitación térmica. Las colisiones con la redícula provocan que los portadores de carga cambien de dirección con frecuencia. La dirección del desplazamiento tras una colisión es aleatoria. Por tanto, sin ningún campo eléctrico aplicado, la velocidad media de los portadores de carga en cualquier dirección es cero.

Si se aplica un campo eléctrico, se ejerce fuerza en los portadores de carga libres (para los huecos, la fuerza tiene el mismo sentido que el campo eléctrico, mientras que para los electrones, la fuerza tiene un sentido opuesto al del campo). Entre colisión y colisión, los portadores de carga se aceleran en la dirección de la fuerza. Cuando los portadores chocan con la retícula, su dirección de desplazamiento vuelve a ser aleatoria. Así, los portadores de carga no continúan acelerando. El resultado de esto es una velocidad media constante en la dirección de las fuerzas.

Al movimiento medio de los portadores de carga debido a la aplicación de un campo eléctrico se le llama **deriva**. La velocidad de deriva media es proporcional al vector de campo eléctrico E . Llamaremos al vector de velocidad de deriva de los electrones V_n , y al vector de velocidad de los huecos V_p . Así, podemos escribir

$$V_n = -\mu_n E \quad (3.30)$$

donde la constante de proporcionalidad μ_n se denomina **movilidad** de los electrones libres. A causa del signo menos, la dirección de la velocidad de deriva es la contraria a la del campo eléctrico.

De igual manera, para los huecos tenemos

$$V_p = \mu_p E \quad (3.31)$$

Para circuitos digitales de gran velocidad y circuitos analógicos de alta frecuencia, los dispositivos en los que la conducción se debe a los electrones son preferibles a aquéllos en los que la conducción se debe a los huecos.

Para el silicio a 300 °K, la movilidad aproximada de los electrones es de $\mu_n = 1.500 \text{ cm}^2/(\text{Vs})$, mientras que para los huecos es $\mu_p = 475 \text{ cm}^2/(\text{Vs})$ (Estos valores son aproximados; los valores exactos dependen de las concentraciones de impurezas y de los defectos del cristal.)

Para un determinado campo aplicado, los electrones se mueven unas tres veces más rápido que los huecos en el silicio. Más tarde, veremos que los transistores se pueden fabricar de manera que la corriente sea transportada principalmente por huecos o por electrones. Para circuitos digitales de gran velocidad y circuitos analógicos de alta frecuencia, los dispositivos en los que la conducción se debe a los electrones son preferibles a aquéllos en los que la conducción se debe a los huecos.

Difusión

Vamos a ver que existen varios mecanismos para crear una concentración mayor de lo normal de huecos ó electrones en una región concreta de un cristal semiconductor. A causa de su velocidad térmica aleatoria, la concentración de portadores de carga tiende a dispersarse con el tiempo. Esto provoca un flujo de corriente conocido como **corriente de difusión**. A menos que se continúe produciendo un exceso de portadores en una región concreta del cristal, la concentración de portadores tiende a convertirse en uniforme, y cesa la corriente de difusión.

El experimento de Shockley-Haynes

La difusión, la recombinación y la deriva se pueden ilustrar con el experimento, de Shockley-Haynes. En este experimento, se observa un exceso de portadores de carga minoritarios en un semiconductor extrínseco. Por ejemplo, consideremos la barra de material de tipo n de la Figura 3.41(a). En $t = 0$, un intenso resplandor de luz ilumina una estrecha región de la barra. La luz provoca que se rompan los enlaces covalentes

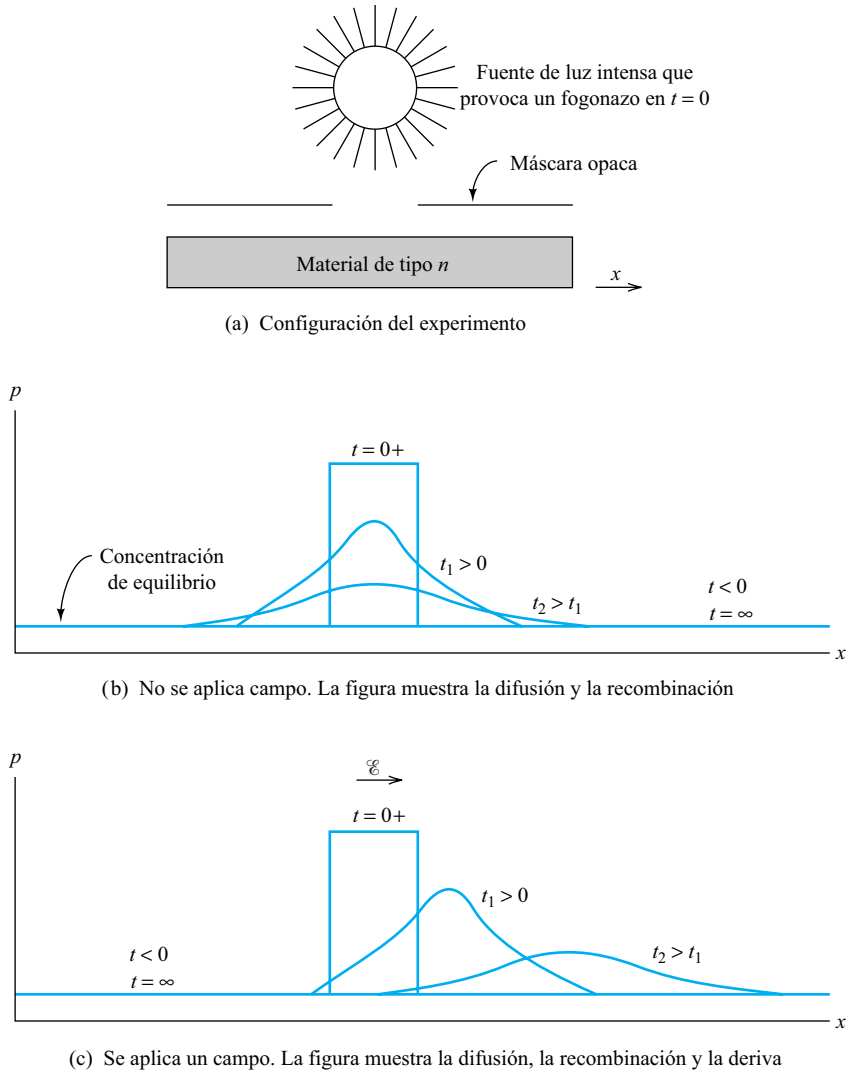


Figura 3.41. Experimento de Shockley-Haynes.

y se incremente la concentración de huecos en la parte iluminada de la barra. La Figura 3.41(b) muestra el gráfico de la concentración de huecos en función de x para $t = 0 +$ (es decir, inmediatamente después del resplandor que tiene lugar en $t = 0$). Con el tiempo, la concentración de huecos se dispersa debido a la difusión.

Desde luego, el exceso de huecos tiende a recombinarse, además de a dispersarse, debido a la difusión. Así, al final, la concentración de huecos vuelve a su punto de equilibrio. El tiempo que se necesita para que esto tenga lugar depende de la vida media del hueco, τ_p .

Si se aplica al cristal un campo eléctrico externo, los portadores también se desplazan debido a la deriva —véase la Figura 3.41(c)

En esta sección, hemos estudiado la conducción en los semiconductores. La recombinación, la deriva y la difusión de portadores de carga, son conceptos importantes en la comprensión del comportamiento de estos dispositivos. En la siguiente sección, vamos a aplicar estos conceptos a la unión pn .

EJERCICIO

3.18. Un cierto material de silicio dopado contiene 10^{16} átomos donantes/cm³. Hallar la concentración de electrones libres y la concentración de huecos.

Respuesta $n \cong 10^{16}$ electrones/cm³, $p \cong 2,1 \times 10^4$ huecos/cm³.

3.10. FÍSICA DEL DIODO DE UNIÓN

La unión *pn* no polarizada

Una unión *pn* consta de un único cristal de material semiconductor, que está dopado para producir material de tipo *n* en un lado y de tipo *p* en el otro. Se pueden añadir impurezas al cristal a medida que va creciendo, o añadir las más tarde, ya sea por difusión de átomos de impureza en el cristal, ya sea por implantación de iones. En la retícula cristalina, es importante que en la unión de la parte *n* con la parte *p* no haya ninguna interrupción. Esto sólo será posible si la unión se construye como un solo cristal. Sin embargo, resulta instructivo imaginar la formación de una unión *pn* juntando un cristal de tipo *p* y un cristal de tipo *n*.

Antes de unir las dos mitades de la unión, el lado *n* tiene una alta concentración de electrones libres y una baja concentración de huecos. En el material de tipo *p* tenemos la condición inversa. Inmediatamente después de unir los dos tipos de materiales, nos encontramos con un gradiente de concentración a lo largo de toda la unión para ambos tipos de portadores (véase la Figura 3.42)

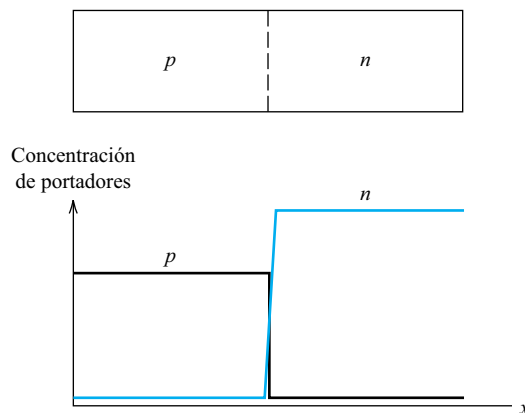


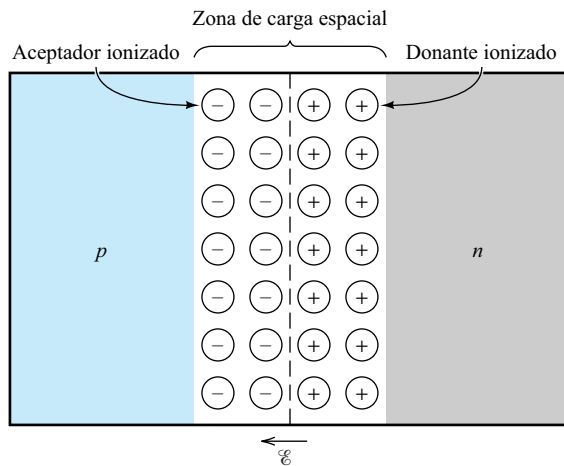
Figura 3.42. Si una unión *pn* pudiera formarse juntando un cristal de tipo *n* y un cristal de tipo *p*, existiría en la unión un elevado gradiente de concentración de huecos y de electrones inmediatamente después de unir los cristales.

Los portadores de carga se difunden siempre que exista un gradiente de concentración (a menos que algún tipo de fuerza se oponga a la difusión). En consecuencia, después de formarse la unión, los huecos se difunden del lado *p* al lado *n* y los electrones se difunden en el sentido contrario. Esta difusión mutua causa que la carga negativa neta crezca en el lado *p* de la unión (porque están saliendo huecos cargados positivamente y están entrando electrones). De igual manera, la carga positiva crece en el lado *n*. Así, se crea un campo eléctrico en el cristal que apunta del lado *n* al lado *p*.

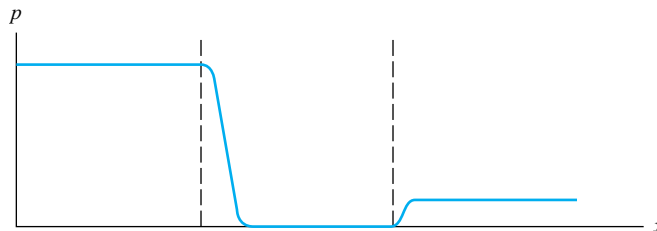
Este campo se opone a que continúe la difusión, la cual pronto cesa por completo. Después de difundirse a través de la unión, los portadores de carga se convierten en portadores minoritarios que se recombinan con rapidez.

El resultado es que se forma una **zona de carga espacial** en la unión, que se extiende una corta distancia hacia ambos lados. Podemos ver esto en la Figura 3.43(a). Prácticamente, no existe ningún portador de carga libre en la zona de carga espacial. En el lado *p* de la zona de carga espacial, existe una capa de cargas negativas enlazadas: la carga asociada con los átomos aceptadores ionizados. Algunos de los huecos que equilibraban originalmente esta carga negativa, han cruzado al lado *n* y algunos se han combinado con electrones que cruzaron desde el lado *n*.

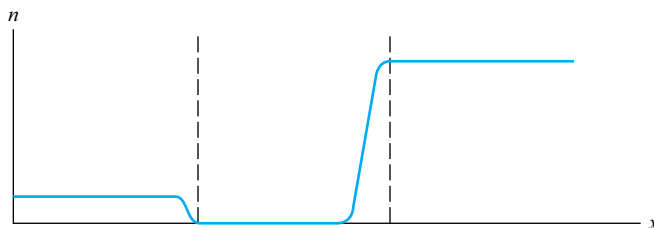
En el lado *p* de la región de vaciamiento, existe una capa de cargas negativas enlazadas.



(a) Unión *pn*



(b) Concentración de huecos



(c) Concentración de electrones libres

Figura 3.43. La difusión de portadores mayoritarios hacia los lados opuestos provoca la aparición en la unión de una zona de carga espacial.

En el lado n de la zona de carga espacial, tenemos una capa de cargas positivas enlazadas.

El efecto principal del campo eléctrico en la zona de carga espacial es evitar que continúe la difusión de portadores mayoritarios a través de la unión.

De igual forma, en el lado n de la zona de carga espacial, tenemos una capa de cargas positivas enlazadas, que constituyen la carga positiva asociada con los átomos donantes ionizados.

En la Figura 3.43(a), se muestra la capa de átomos aceptadores cargados negativamente justo en el interior del lado p , y la capa de átomos donantes cargados positivamente justo en el interior del lado n . Por supuesto, los átomos aceptadores se extienden por todo el material p , pero fuera de la zona de carga espacial, su carga negativa se equilibra con la carga positiva de los huecos. De igual forma, los átomos donantes se extienden por todo el material n y, fuera de zona de carga espacial, su carga positiva se equilibra por la carga negativa de los electrones libres. En las Figuras 3.43(b) y 3.43(c) se puede ver un gráfico de la concentración de huecos y electrones libres en función de la distancia.

Observamos que la concentración de carga neta y el campo eléctrico resultante se encuentran confinados a la zona de carga espacial. Por supuesto, todo el cristal es eléctricamente neutro: la carga positiva en el lado n de la zona de carga espacial se equilibra con la carga negativa en el lado p .

El efecto principal del campo eléctrico en la zona de carga espacial es evitar que continúe la difusión de portadores mayoritarios a través de la unión. Por ejemplo, un hueco del lado p que intente cruzar la unión, experimentará una fuerza que le empujará de vuelta al lado p . Decimos que existe una barrera de potencial electrostático para los portadores mayoritarios.

Un electrón que cruza del lado n al lado p pierde energía en la zona de carga espacial a causa del campo eléctrico. Así, el electrón ve en la unión una barrera de potencial. La altura de esta barrera, que llamamos ϕ_0 , es normalmente de aproximadamente 1 electrón voltio. De igual manera, los huecos del lado p tienen menos energía potencial que los huecos del lado n .

Si no se aplica ninguna tensión externa a la unión, dos corrientes iguales, pero opuestas, cruzan la unión, de manera que el flujo de corriente neta es cero. Una componente de la corriente se debe a los portadores minoritarios de ambos lados de la unión que entran en la zona de carga espacial. Por ejemplo, los huecos del lado n que entran en la zona de carga espacial se ven arrastrados por el campo eléctrico hacia el lado p . De igual forma, los electrones del lado p que entran en la zona de carga espacial se ven arrastrados hacia el lado n . Esta corriente minoritaria se dirige del lado n al lado p . Por otra parte, portadores mayoritarios, particularmente energéticos, pueden cruzar la zona de carga espacial en dirección opuesta al campo, dando lugar a una corriente que fluye desde el lado p al lado n .

La unión pn en polarización inversa

Una unión pn está polarizada en inversa si se aplica una fuente de tensión externa con la polaridad positiva aplicada al lado n respecto al lado p , como se muestra en la Figura 3.44. La tensión aplicada ayuda al campo de la barrera de potencial en la zona de carga espacial. Así, los portadores mayoritarios se ven sujetos aún más firmemente a sus lados respectivos de la unión. Como los portadores mayoritarios se ven apartados de la unión, la zona de carga espacial se hace mayor.

Aplicando una tensión superior a unas pocas décimas de voltios, la corriente debida a los portadores mayoritarios se reduce prácticamente a cero. Por tanto, sólo los portadores minoritarios contribuyen a la corriente estando en polarización inversa. La corriente inversa es pequeña ya que hay pocos portadores minoritarios libres. Además, como la corriente se ve limitada por el número de portadores de carga minoritarios, es casi independiente del valor de la tensión inversa.

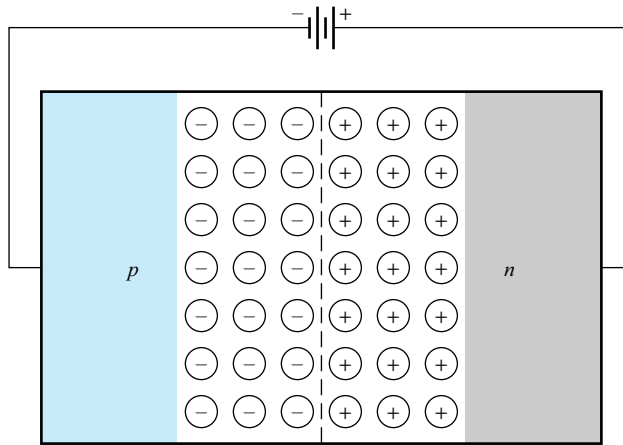


Figura 3.44. En polarización inversa, la zona de carga espacial se hace más ancha.

La concentración de portadores minoritarios se mantiene a ambos lados de la unión gracias a la generación térmica. A medida que aumenta la temperatura, aumenta la concentración de portadores minoritarios y la corriente inversa.

La corriente a través de una unión *pn* se relaciona con la tensión aplicada mediante la ecuación de Shockley:

$$i_D = I_s \left[\exp\left(\frac{v_D}{nV_T}\right) - 1 \right]$$

En polarización inversa, v_D es negativa, y si v_D es lo suficientemente grande en magnitud, la ecuación puede escribirse como $i_D = -I_s$. Por tanto, podemos identificar la corriente de saturación I_s como la corriente aportada por los portadores minoritarios al atravesar la unión.

El diseñador del dispositivo puede controlar el valor de I_s seleccionando el grado de dopaje. Por ejemplo, si ambos lados de la unión están muy dopados, las concentraciones de portadores minoritarios son muy pequeñas, e I_s es pequeña. Por el contrario, un dopaje ligero (ya sea en un lado o en los dos) da lugar a valores de I_s más altos. Los diodos de silicio normales de pequeña señal tienen una I_s del orden de 10^{-14} A.

Además de depender de los valores de dopaje, el valor de I_s depende del área de unión. El valor de I_s es aproximadamente proporcional al área de la unión. Un diodo que se vaya a utilizar en aplicaciones de rectificación de alta potencia debe tener un área de unión grande, para permitir que la potencia disipada se disperse sin un aumento excesivo de la temperatura. Así, I_s es mucho mayor en dispositivos de alta potencia que en los de baja potencia. Además, I_s aumenta con la temperatura, duplicándose aproximadamente cada 5° C, debido al incremento de generación térmica de los portadores minoritarios.

La corriente de polarización inversa que se observa en los diodos de silicio reales es mucho mayor que I_s , debido a efectos secundarios que no se tienen en cuenta en la ecuación de Shockley, particularmente, debido a la generación de portadores en la zona de carga espacial. Por ello, no se puede encontrar ningún valor de I_s válido en la zona de polarización directa midiendo la corriente inversa real. De todas formas, aunque la corriente inversa real es mucho mayor que I_s , la corriente inversa normalmente es lo suficientemente pequeña como para despreciarla en el cálculo de circuitos.

La corriente de polarización inversa que se observa en los diodos de silicio reales es mucho mayor que I_s , debido a efectos secundarios que no tiene en cuenta la ecuación de Shockley.

Con corrientes elevadas, la caída de tensión óhmica provocada por el flujo de corriente a través del semiconductor dopado se hace significativa. Esta caída de tensión puede representarse colocando una resistencia R_s en serie con la unión modelada por la ecuación de Shockley. En este caso, los valores de tensión y de corriente en los terminales del dispositivo se relacionan del siguiente modo

$$v_D = nV_T \ln[(i_D/I_s) + 1] + R_s i_D \quad (3.32)$$

Esta ecuación tiene en cuenta la resistencia en serie de la unión pn .

Normalmente, R_s varía entre 10Ω y 100Ω para dispositivos de pequeña señal.

La unión pn en polarización directa

Si se aplica una tensión positiva al lado p respecto del lado n , la unión pn se polariza directamente. La polarización directa actúa oponiéndose al campo existente en la zona de carga espacial, que se hace más estrecha mientras el campo eléctrico disminuye. Así, la barrera de potencial para los portadores mayoritarios disminuye, y fluye una corriente elevada por la unión.

En la práctica, existe una barrera de potencial incluso con polarización directa. Si se aplicara suficiente polarización directa para reducir la barrera de potencial a cero, fluiría una corriente excesivamente elevada y la unión se destruiría por sobrecalentamiento.

Después de atravesar la unión, los portadores se difunden alejándose de ella, hasta que se combinan con los portadores mayoritarios. Por ejemplo, los electrones del lado n superan la barrera y cruzan al lado p , donde se convierten en portadores minoritarios. Estos electrones se difunden en el lado p , y al final se combinan con huecos.

En la Figura 3.45 se ilustran las concentraciones de electrones y huecos en función de la distancia en una unión con polarización directa. Observe que la concentración de huecos p es más alta en el material de tipo p , y decrece rápidamente al cruzar la zona de carga espacial, porque el campo empuja a los huecos de vuelta hacia el lado p . En el lado n , se observa una densidad de huecos decreciente con la distancia, porque los huecos se combinan con electrones a medida que se difunden. Al alejarse de la unión

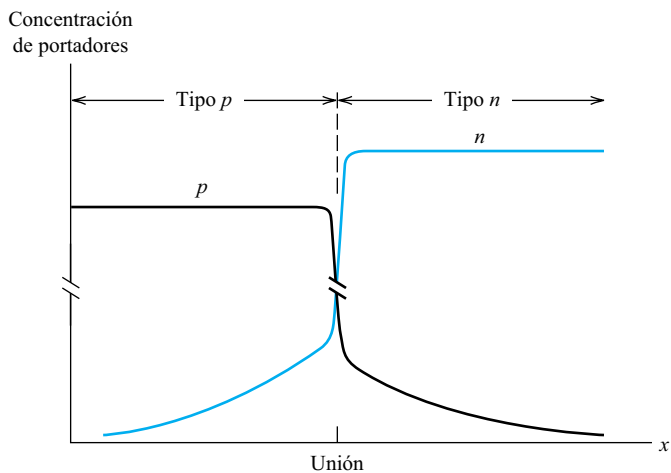


Figura 3.45. Concentración de portadores en función de la distancia para una unión pn polarizada en directa.

en el lado n , la concentración de huecos viene determinada por nivel de dopaje del donante. Lo mismo puede aplicarse a la concentración de electrones.

Parte de la corriente que atraviesa la unión se debe a los huecos, y parte a los electrones. Por tanto, podemos dividir la corriente en corriente de huecos y corriente de electrones. La corriente total será la suma de estas dos componentes. Al alejarse de la unión en el lado n , la concentración de huecos desciende, y la corriente predominante es la corriente de electrones. De igual forma, cuanto mayor es la distancia a la unión en el lado p , la corriente que predomina es la corriente de huecos.

El diseñador del dispositivo puede controlar la parte de la corriente debida a electrones que atraviesa la unión, seleccionando apropiadamente los niveles de dopaje en los dos lados de la unión. Por ejemplo, si el lado n está muy dopado comparado con el lado p , la corriente que cruza la unión es mayoritariamente de electrones. Por el contrario, si el lado p está más dopado, la corriente en la unión es predominantemente de huecos. Este tema cobrará importancia en el Capítulo 4, en el que se estudian los transistores bipolares.

El diseñador del dispositivo puede controlar la parte de la corriente debida a electrones que atraviesa la unión, seleccionando apropiadamente los niveles de dopaje en los dos lados de la unión.

3.11. CONMUTACIÓN Y COMPORTAMIENTO EN ALTA FRECUENCIA

Hemos visto que la unión pn conduce poca corriente cuando está inversamente polarizada, mientras que conduce con facilidad corrientes elevadas cuando está polarizada directamente. En muchas aplicaciones, como circuitos lógicos de alta velocidad y rectificadores de alta frecuencia, son deseables diodos que puedan conmutar con rapidez entre los estados de conducción y no conducción.

Desgraciadamente, la unión pn presenta dos mecanismos de almacenamiento de carga que ralentizan la conmutación. Ambos mecanismos pueden modelarse como capacidades no lineales. Antes de ver el almacenamiento de carga en las uniones pn , repasaremos brevemente los condensadores lineales convencionales.

En muchas aplicaciones, son deseables diodos que puedan conmutar con rapidez entre los estados de conducción y no conducción.

Repaso de la capacidad

Un condensador se construye separando con un aislante dos placas conductoras (véase la Figura 3.46). Si se aplica una tensión a los terminales del condensador, la carga entra y se acumula en una placa. Mientras, la corriente sale del otro terminal, y se acumula una carga de polaridad opuesta en la otra placa.

El valor de la carga Q neta en una placa es proporcional a la tensión aplicada V . Por tanto, tenemos que

$$Q = CV \tag{3.33}$$

Para un condensador de placas paralelas, como el que se muestra en la Figura 3.46, la capacidad viene dada por

$$C = \frac{\epsilon A}{d} \tag{3.34}$$

donde A es el área de la placa, d es la distancia entre las placas, y ϵ es la **constante dieléctrica** del material entre ambas. Frecuentemente, la constante dieléctrica se expresa del siguiente modo

$$\epsilon = \epsilon_r \epsilon_0 \tag{3.35}$$

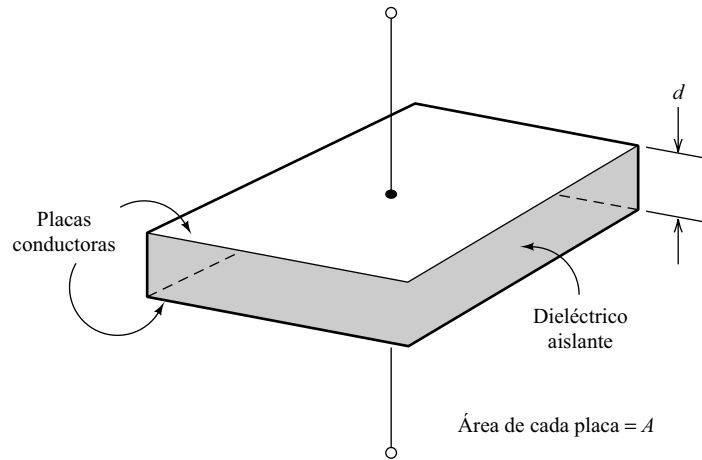


Figura 3.46. Condensador de placas paralelas.

donde ϵ_r es la **constante dieléctrica relativa**, y $\epsilon_0 \cong 8,85 \times 10^{-12}$ F/m es la constante dieléctrica en vacío. De hecho, la Ecuación (3.34) es una aproximación que es exacta sólo si el valor de d es mucho más pequeño que la anchura y longitud de las placas.

Fíjese en que la capacidad del condensador de placas paralelas es proporcional al área de las placas, e inversamente proporcional a la distancia entre ellas.

Capacidad de transición

Consideremos la unión *pn* en polarización inversa. A medida que aumenta el valor de la tensión aplicada a la unión, el campo en la zona de carga espacial se hace mayor y los portadores mayoritarios son alejados de la unión. Esto se ilustra en la Figura 3.47.

La carga en la zona de carga espacial es similar a la carga almacenada en un condensador de placas paralelas. Sin embargo, a diferencia de lo que ocurre con el condensador de placas paralelas, cada incremento de carga que se almacena en la zona de carga espacial está separado por una distancia mayor. Así, la unión polarizada en inversa se comporta como un condensador, pero la **capacidad de transición** no es constante. En otras palabras, la carga almacenada no es directamente proporcional a la tensión aplicada. Como la relación entre la carga almacenada y la tensión no es lineal, decimos que la capacidad de transición es no lineal.

El valor de la capacidad se define como

$$C_j = \left| \frac{dQ}{dv_D} \right| \quad (3.36)$$

donde dQ es el diferencial de la carga almacenada en un lado de la zona de carga espacial, y dv_D es el diferencial de la tensión. Esto es similar al concepto de resistencia dinámica de un diodo que vimos en la Sección 3.8. C_j es la capacidad del diodo para una pequeña señal alterna sobrepuesta a un punto Q de corriente continua.

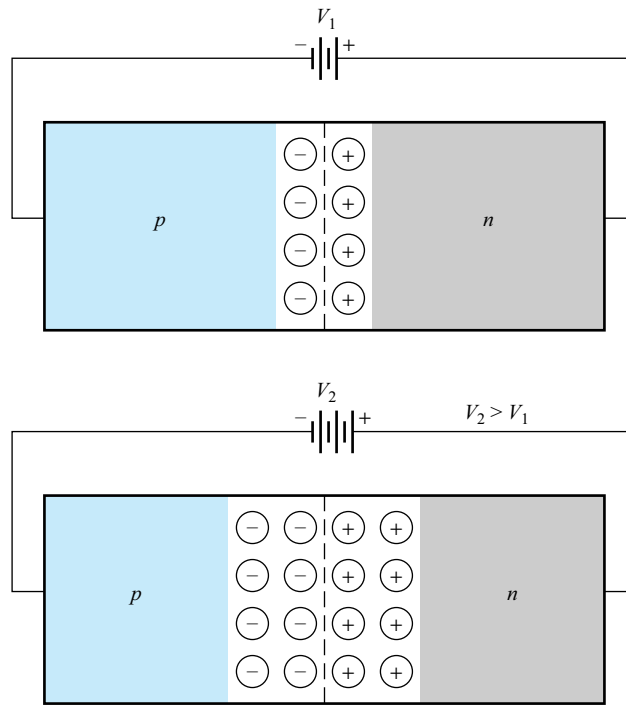


Figura 3.47. A medida que la tensión de polarización inversa aumenta, la carga almacenada en la zona de carga espacial también aumenta.

La capacidad de transición incremental es

$$C_j = \frac{C_{j0}}{[1 - (V_{DQ}/\phi_0)]^m} \tag{3.37}$$

Ecuación clave para la capacidad de transición incremental (para pequeña señal).

donde C_{j0} es la capacidad de transición incremental para polarización cero, V_{DQ} es la tensión del punto de trabajo (punto Q), que es negativa para polarización inversa, ϕ_0 es la barrera de potencial (aproximadamente igual a un voltio), y m es un coeficiente que depende de cómo cambia el dopaje con la distancia por toda la unión. Para un cambio lineal en el dopaje a través de la unión, $m = 1/3$, y para una unión abrupta, $m = 1/2$.

Para el diodo de pequeña señal 1N4148, los valores aproximados de esos parámetros son: $C_{j0} = 2$ pF, $m = 1/2$, y $\phi_0 = 1$. En la Figura 3.48 se muestra una gráfica de la capacidad de transición en función de la tensión de polarización utilizando dichos valores de parámetros.

La capacidad de transición de polarización cero C_{j0} es aproximadamente proporcional al área de la unión. Así, es más grande en rectificadores de alta potencia, que deben ser físicamente grandes para la disipación de valores de potencia más altos.

El valor de C_{j0} también depende de los niveles de dopaje. En uniones altamente dopadas, se puede almacenar una gran cantidad de carga cerca de la unión (como en un condensador de placas paralelas con una pequeña separación entre ellas). Así, C_{j0} es relativamente grande para uniones muy dopadas, y pequeña para uniones poco dopadas.

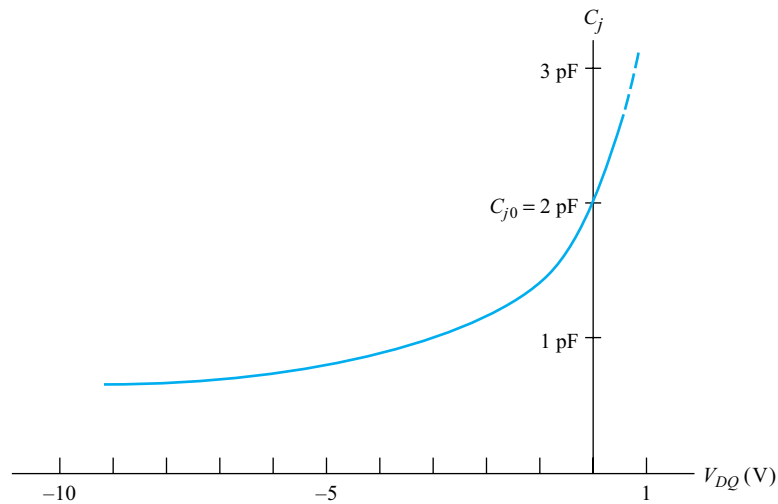


Figura 3.48. Capacidad de transición en función de la tensión de polarización para el diodo 1N4148.

Capacidad de difusión

Otro mecanismo básico de almacenamiento de carga ocurre cuando la unión pn está polarizada en directa. Para simplificar nuestro estudio, consideraremos una unión abrupta con un dopaje mucho mayor en el lado p que en el lado n . Esto es, $N_A \gg N_D$. En ocasiones, se le llama a esto unión p^+n , donde p^+ indica el alto dopaje del material p . Para este tipo de diodo en polarización directa, la corriente que atraviesa la unión se debe principalmente a huecos que cruzan del lado p al lado n .

Consideremos la concentración de huecos en la unión p^+n polarizada en directa que se muestra en la Figura 3.49. La carga asociada a los huecos que han cruzado la unión, es una carga que se encuentra almacenada, y en la figura está representada por las áreas sombreadas. Cuanto mayor es la corriente directa, más huecos atraviesan la unión, y la carga almacenada aumenta. Dado que esta carga está asociada con los huecos que se difunden en el lado n de la unión, llamamos a este efecto **capacitancia de difusión**.

La capacitancia de difusión incremental se puede representar de forma aproximada como

$$C_{\text{dif}} = \frac{\tau_T I_{DQ}}{V_T} \quad (3.38)$$

donde τ_T es un parámetro llamado **tiempo de tránsito** de los portadores minoritarios. Para la unión p^+n , $\tau_T = \tau_p$ es la vida media de los huecos en el lado n de la unión. Por otro lado, para una unión pn^+ , tenemos $\tau_T = \tau_n$, que es la vida media de los electrones libres en el lado p . En una unión con niveles de dopaje comparables, τ_T es una media ponderada de ambas vidas medias. Por último, I_{DQ} es la corriente del diodo en el punto Q y, como antes, $V_T = kT/q$.

Modelo completo en pequeña señal para el diodo

En la Figura 3.50(a) se ve un circuito equivalente en pequeña señal para el diodo de unión pn en polarización directa. La resistencia R_s representa la resistencia óhmica del

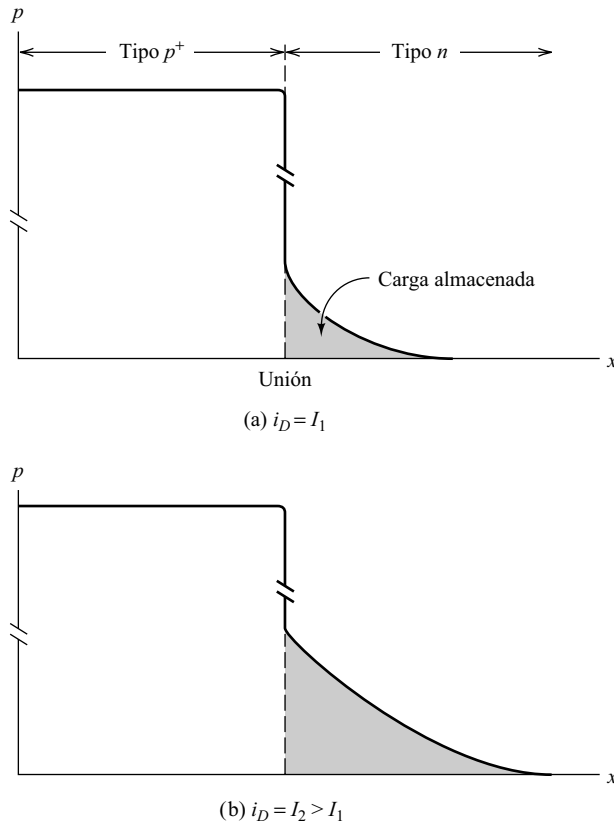


Figura 3.49. Concentración de huecos en función de la distancia para dos valores de corriente directa.

material base en ambos lados de la unión. r_d es la resistencia dinámica de la unión pn explicada en la Sección 3.8, donde se vio que

$$r_d = \frac{nV_T}{I_{DQ}}$$

Además, C_j es la capacidad de transición, y C_{dif} es la capacidad de difusión.

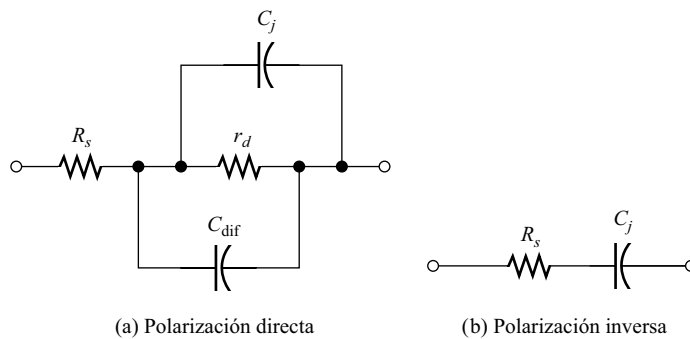


Figura 3.50. Circuitos lineales en pequeña señal para el diodo de unión pn .

Todos los parámetros del circuito equivalente, excepto R_s , dependen del punto de polarización. Bajo condiciones de polarización inversa, C_{dif} es cero, y r_d es un circuito abierto. Por tanto, el circuito equivalente simplificado es el mostrado en la Figura 3.50(b).

Este circuito equivalente es válido para el diodo de unión pn en un amplio margen de frecuencias, siempre que se apliquen las condiciones de pequeña señal. Sin embargo, los diodos son más usados con señales grandes y debe tomarse en cuenta su comportamiento no lineal. Vamos a ver algunos ejemplos de esto.

Comportamiento en conmutación o en gran señal

Consideremos el circuito de la Figura 3.51. La forma de onda de la tensión de fuente $v_s(t)$ se muestra en la Figura 3.52(a). Hasta el instante $t = 10$ ns, v_s es igual a $+50$ V y el diodo está polarizado en directa. En $t = 10$ ns, la tensión de la fuente conmuta rápidamente a -50 V, polarizando inversamente el diodo.

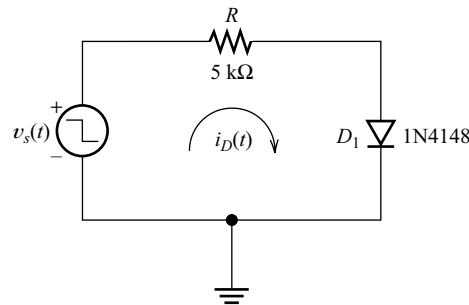


Figura 3.51. Circuito que muestra el comportamiento en conmutación de un diodo unión pn .

La corriente resultante del diodo se muestra en la Figura 3.52(b). Como era de esperar, la corriente del diodo es, aproximadamente, de $50 \text{ V}/5 \text{ k}\Omega = +10 \text{ mA}$ hasta $t = 10$ ns. Entonces, la fuente de tensión da un salto hasta -50 V. En lugar de caer inmediatamente hasta cero, la corriente del diodo se invierte a $I_R \cong -10 \text{ mA}$. Aproximadamente en $t = 18$ ns, la corriente comienza a disminuir, y se aproxima a cero en $t = 25$ ns. En el intervalo inmediatamente posterior a la inversión de polaridad de la fuente, el diodo continúa actuando como si estuviera polarizado en directa. Es el tiempo de **almacenamiento**, t_s , que se muestra en la Figura 3.52(b).

Podemos explicar el funcionamiento del diodo de la siguiente forma. Para simplificar el estudio, supondremos un diodo que está muy dopado en el lado p en comparación con el lado n . Cuando se aplica una polarización directa, los huecos fluyen por la unión hacia el lado n . Estos huecos son portadores minoritarios que se difunden en el lado n , y que, al final, se combinan con electrones libres. Cuando v_s invierte su polaridad, los huecos almacenados en el lado n pueden cruzar de nuevo la unión hacia el lado p . La corriente fluye fácilmente en dirección inversa hasta que se agota el exceso de huecos del lado n . Esto explica el tiempo de almacenamiento en la forma de onda de la corriente del diodo.

El tiempo de almacenamiento en un diodo de unión pn es

$$t_s = \tau_T \ln \left(\frac{I_F - I_R}{-I_R} \right) \quad (3.39)$$

donde τ_T es el tiempo de tránsito de los portadores minoritarios, I_F es la corriente directa antes de la conmutación, e I_R es la corriente inversa durante el tiempo de almacenamiento. Observe que se toma como referencia la corriente en conducción directa, y que I_R toma un valor negativo.

Después de que todos los huecos en exceso han vuelto a cruzar la unión (o se han combinado con electrones libres en el lado n), la capacidad de transición del diodo se carga a través de la resistencia. Así, tras el tiempo de almacenamiento, vemos un tránsito aproximadamente exponencial de la corriente en la Figura 3.52(b). Como la capacidad de transición no es lineal, el tránsito no es exactamente exponencial, como el de un circuito lineal RC . Al tiempo que dura el intervalo de este tránsito se le denomina **tiempo de transición**, y se representa por t_t . Por definición, se asume que el final del intervalo de transición ocurre cuando la corriente inversa del diodo alcanza un valor especificado, normalmente $I_R/10$.

El intervalo total de tiempo que pasa hasta que el diodo se convierte en poco más o menos un circuito abierto, se llama **tiempo de recuperación inverso**, y se representa por t_{rr} . El tiempo de recuperación inverso es la suma del tiempo de almacenamiento más el tiempo de transición:

$$t_{rr} = t_s + t_t \tag{3.40}$$

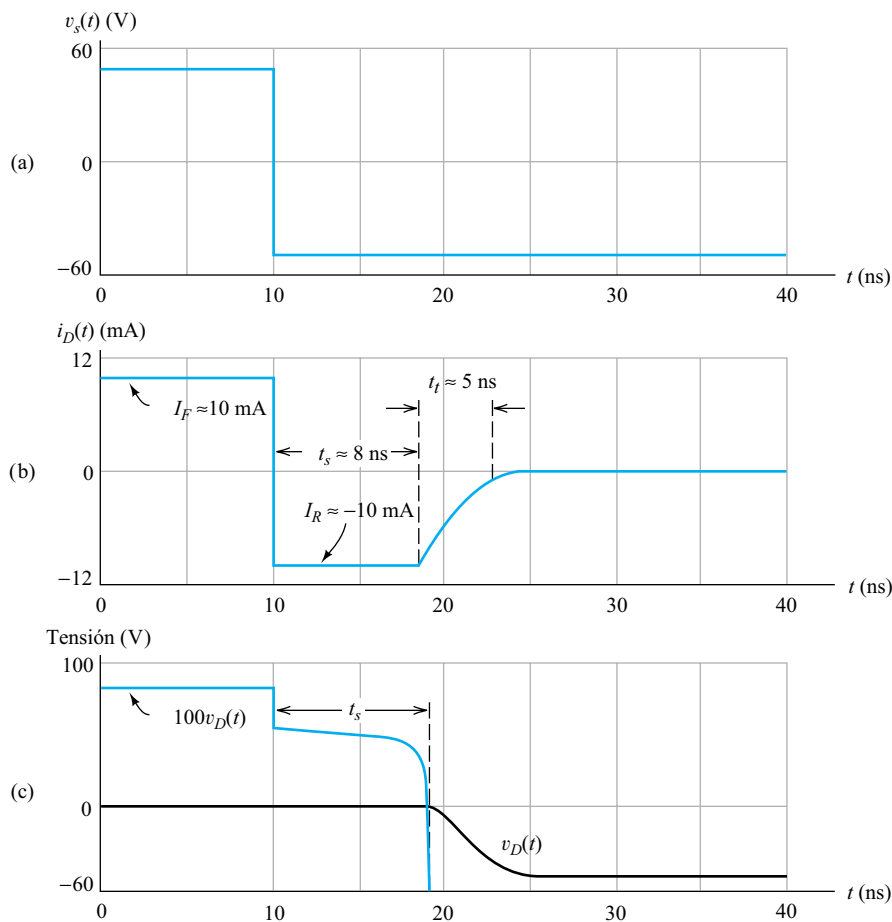


Figura 3.52. Formas de onda del circuito de la Figura 3.51.

El tiempo de transición t_t depende de la resistencia del circuito. Recuerde el concepto de la constante de tiempo RC en un circuito lineal. Incluso, aunque la capacidad de transición no sea lineal, el tiempo de transición es proporcional a la resistencia del circuito.

En las hojas de datos de los diodos, se ofrecen a menudo tiempos de almacenamiento y de recuperación inversa para una corriente directa determinada I_F , una corriente inversa I_R , y la resistencia del circuito. Normalmente, también se ofrecen en las hojas de datos los circuitos de prueba con los que se han obtenido estas especificaciones.

En la Figura 3.52(c) se ilustra la tensión del diodo. Para poder observar detalladamente la tensión del diodo durante la polarización directa, también se ha dibujado la tensión multiplicada por 100. Observe que la tensión del diodo permanece positiva durante el tiempo de almacenamiento, lo que demuestra que el diodo continúa actuando como si estuviera polarizado en directa, aunque la corriente ya haya invertido su dirección.

La tensión en el terminal del diodo cae en cierta medida cuando se invierte la corriente ya que la caída de tensión en la resistencia óhmica R_s del diodo invierte su polaridad. Antes de $t = 10$ ns, la tensión en el terminal es la suma de la tensión de la unión y la caída de tensión óhmica. Por el contrario, entre $t = 10$ ns y $t = 18$ ns, la tensión en el terminal es la tensión de la unión menos la caída óhmica.

Puede ser instructivo considerar otra forma de onda para la tensión de la fuente en el circuito de la Figura 3.51. Por ejemplo, la Figura 3.53(a) muestra una tensión de fuente que es cero hasta el instante $t = 10$ ns. Entonces, conmuta a -50 V. La corriente de diodo correspondiente es la mostrada en la Figura 3.53(b). En este caso, como la corriente del diodo es cero antes de que $t = 10$ ns, no hay una concentración de huecos en exceso en el lado n de la unión. Por tanto, no hay intervalo de almacenamiento. El diodo entra inmediatamente en la fase de transición y conmuta a un circuito abierto con mucha más rapidez, si la corriente directa es cero antes de la conmutación.

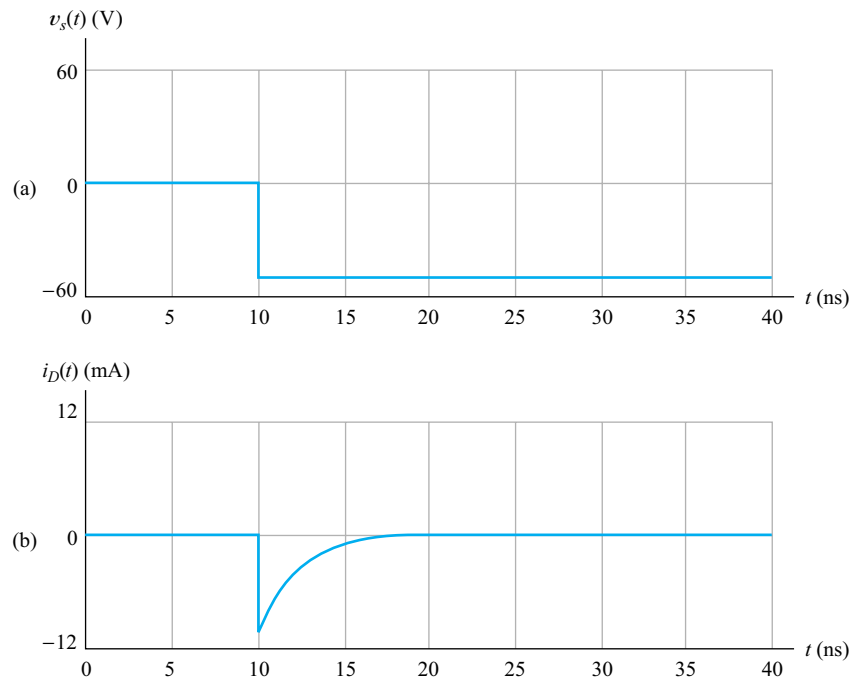


Figura 3.53. Otro conjunto de formas de onda para el circuito de la Figura 3.51. Observe la ausencia del intervalo de almacenamiento.

EJERCICIO

- 3.19.** Consideremos un condensador de placas paralelas como el de la Figura 3.46. Las placas tienen unas medidas de $20 \mu\text{m} \times 30 \mu\text{m}$. La constante dieléctrica relativa del material entre las armaduras es $\epsilon_r = 11,9$ (el valor correspondiente al silicio). La capacidad es de 1 pF, una capacidad de transición típica para polarización nula en un diodo discreto de pequeña señal. Hallar la distancia entre las placas. La respuesta es el espesor aproximado con polarización cero de la zona de carga espacial.

Respuesta $d = 6,32 \times 10^{-8} \text{ m}$.

EJERCICIO

- 3.20.** Cierta diodo de unión abrupta ($m = 1/2$) tiene una capacidad de transición con polarización nula de $C_{j0} = 5 \text{ pF}$, y una barrera de potencial de $\phi_0 = 0,8 \text{ V}$. (a) Calcular la capacidad de transición para una tensión de polarización inversa de 5 V. (b) Hacer lo mismo para una tensión de polarización inversa de 50 V.

Respuesta (a) $C_j = 1,86 \text{ pF}$; (b) $C_j = 0,627 \text{ pF}$.

EJERCICIO

- 3.21.** Cierta diodo tiene un tiempo de transición de 10 ns. Hallar los valores para los parámetros del circuito equivalente en pequeña señal r_d y C_{dif} si $I_{DQ} = 5 \text{ mA}$. Suponer un coeficiente de emisión $n = 1$, y una temperatura de 300°K .

Respuesta $r_d = 5,2 \Omega$, y $C_{\text{dif}} = 1920 \text{ pF}$.

3.12. SIMULACIÓN DE CIRCUITOS CON DIODOS

En esta sección, se presentan varios ejemplos del uso de SPICE para analizar circuitos con diodos.

Ejemplo 3.7. Trazar con SPICE la curva característica del diodo

Obtener una gráfica de la curva característica tensión-corriente a temperatura ambiente del diodo zéner 1N750, con corrientes que varíen entre -10 mA y 10 mA . El 1N750 tiene una tensión de avalancha de, aproximadamente, $4,7 \text{ V}$. Repetir el ejemplo para temperaturas de 0, 25, 50, 75 y 100°C .

Solución: En primer lugar, iniciamos Schematics y dibujamos un circuito que tenga una fuente de corriente continua y un diodo 1N750. El circuito resultante se muestra en la Figura 3.54. Luego, empleamos los comandos **analysis/setup/dc sweep** (análisis/configurar/barrido en continua) para acceder a la ventana que se muestra

El archivo del circuito se llama Fig3_54, y puede encontrarse en la página web.

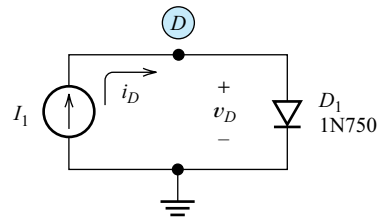


Figura 3.54. Circuito usado para representar la curva característica V - I del diodo zéner 1N750.

en la Figura 3.55. En ella, proporcionamos el nombre de la fuente de corriente continua que deseamos variar, y el margen de los valores de corriente. Observe que se ha seleccionado un barrido lineal.

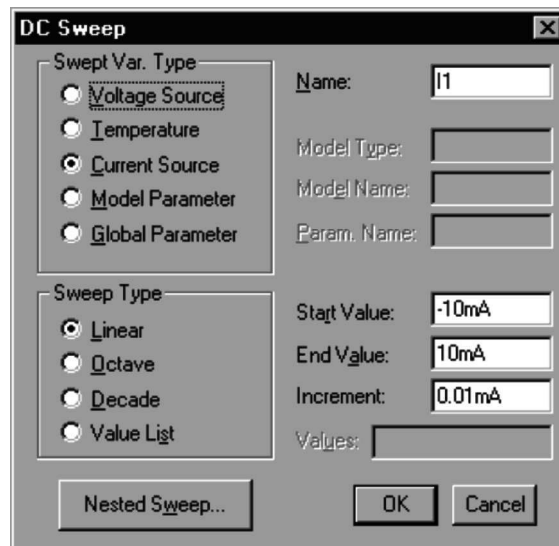


Figura 3.55. Ventana de configuración del barrido en continua (Dc-sweep).

A continuación, con el comando **analysis/simulate** (análisis/similar), se arranca la simulación, tras la cual se inicia Probe. Como hemos definido un barrido para la fuente de corriente, Probe presenta la corriente en el eje x . Sin embargo, deseamos trazar la gráfica con la corriente en el eje y y la tensión en el eje x . Por tanto, usamos los comandos **plot/x-axis/axis variable** (gráfico/eje x /variable de eje) para acceder a la ventana mostrada en la Figura 3.56. A continuación, se elige $V(D)$ como variable. Después, usamos el comando **trace/add** (trazar/agregar) y seleccionamos $I(D1)$ como variable para el eje y . Todo esto proporciona la gráfica que se muestra en la Figura 3.57, que es la gráfica típica de un diodo zéner.

Para obtener una familia de gráficas para varias temperaturas, volvemos a Schematics y usamos los comandos **analysis/setup/dc sweep/nested sweep** (análisis/configurar/barrido en continua/barrido anidado) para acceder a la ventana mostrada en la Figura 3.58. Seleccionamos la temperatura como variable de

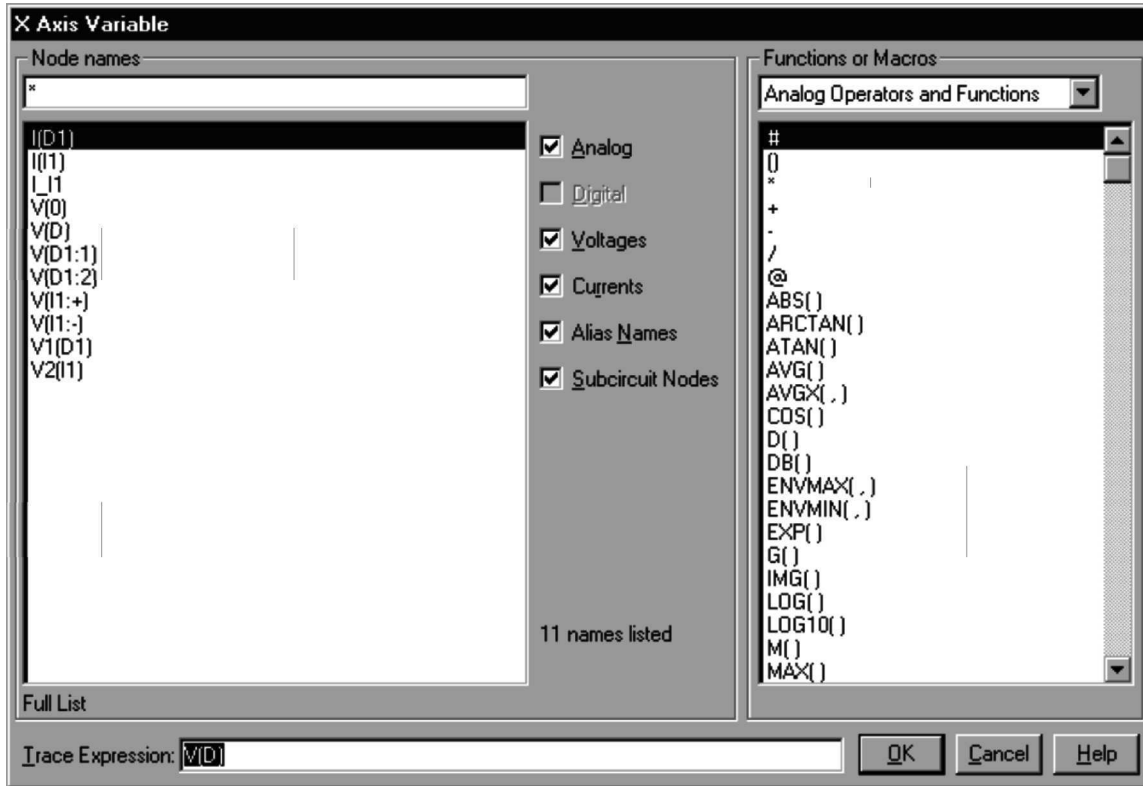


Figura 3.56. Ventana X-axis-variable.

barrido anidada, y elegimos el tipo de barrido como lineal y el margen de temperaturas deseado. *Hay que asegurarse de activar el barrido anidado.* Si volvemos después a Schematics y usamos la orden **analysis/simulate**, se simula el circuito y se inicia Probe. Igual que antes, cambiamos a V(D) la variable del eje x, y elegimos como traza I(D1). En la Figura 3.59 se muestra la familia de gráficas.

□

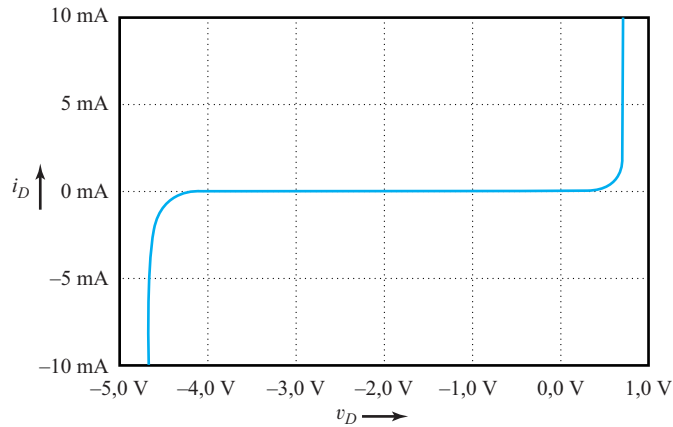


Figura 3.57. Gráfica generada por SPICE para el diodo zéner 1N750 a 25° C.

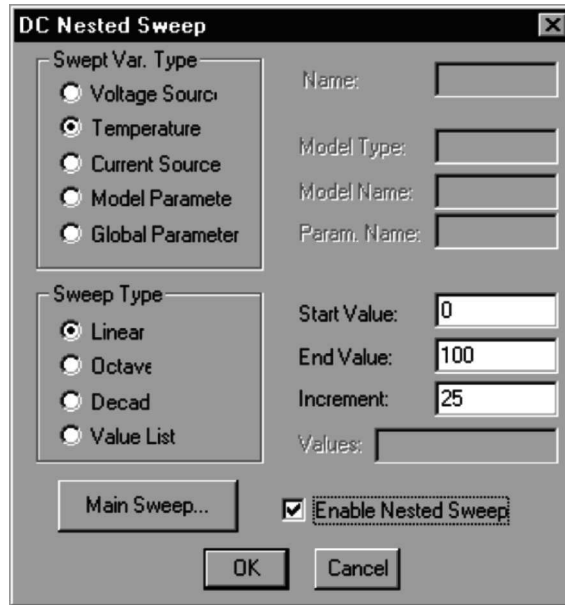


Figura 3.58. Ventana de configuración del barrido anidado en continua (DC-nested-sweep).

Ejemplo 3.8. Comportamiento en conmutación del diodo 1N4148

Utilizar DesignLab para simular el circuito de la Figura 3.51. Comparar los resultados obtenidos con los mostrados en la Figura 3.52.

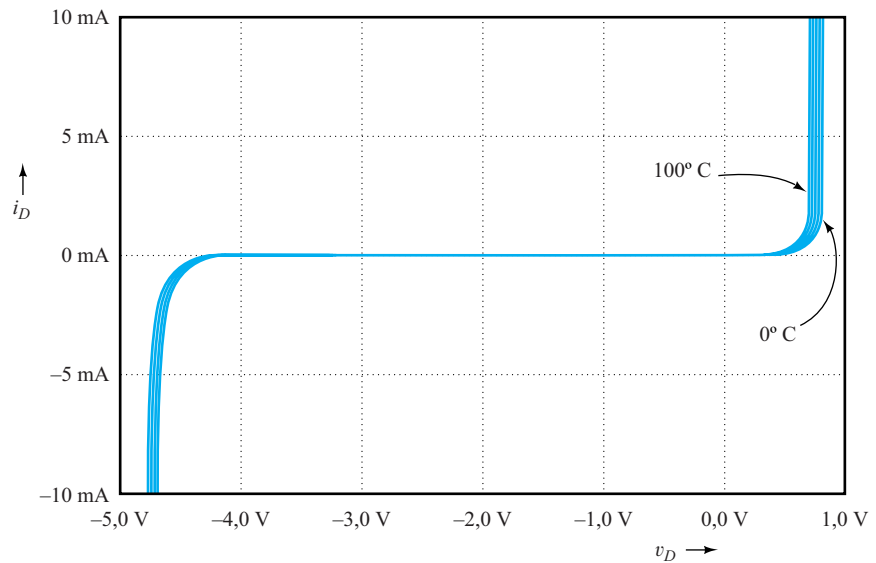


Figura 3.59. Curva característica del 1N750 para temperaturas entre 0 y 100° C, en incrementos de 25° C.

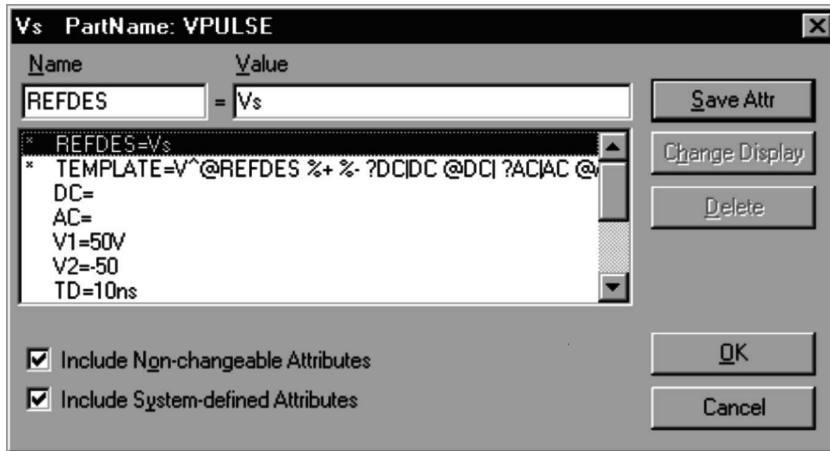


Figura 3.60. Ventana de la fuente de impulsos.

Solución: Primero usamos Schematics para dibujar el circuito (Figura 3.51). Luego, se hace doble clic con el botón izquierdo del ratón en el símbolo de la fuente de tensión para acceder a la ventana de la Figura 3.60. Para definir el impulso de la Figura 3.52(a), hay que especificar una serie de atributos, como $V1 = 50\text{ V}$, $V2 = -50\text{ V}$, y $TD = 10\text{ ns}$. A continuación, con el comando **analysis/setup/transient** (análisis/configurar/transitorio) se accede a la ventana mostrada en la Figura 3.61. Se elige un tiempo final de 40 ns y una escala de $0,1\text{ ns}$. Después de usar el comando **analysis/simulate**, se inicia Probe, y se selecciona $I(D1)$ como variable para trazar. La gráfica que se obtiene es idéntica a la de la Figura 3.52(b).

El archivo del circuito se llama Fig3_51, y puede encontrarse en la página web.

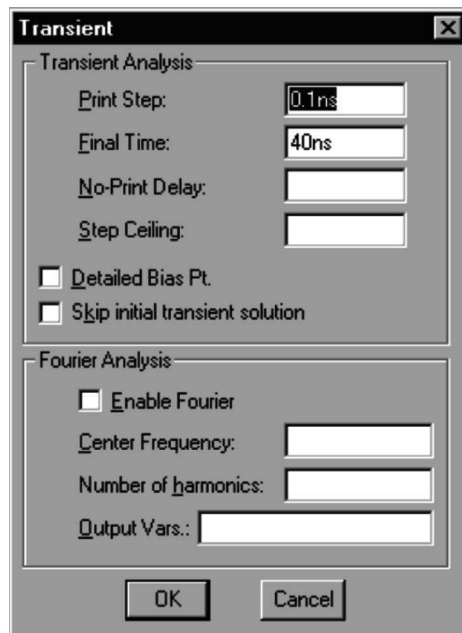


Figura 3.61. Ventana de configuración del análisis transitorio (Transient). □

El uso inteligente de la simulación por computadora puede ayudarnos a convertirnos en expertos diseñadores de circuitos electrónicos.

Casi todos los circuitos vistos en este libro pueden simularse usando DesignLab u otros paquetes software similares. El uso inteligente de la simulación por computadora puede ayudarnos a convertirnos en expertos diseñadores de circuitos electrónicos. Elegimos un circuito, reflexionamos sobre cómo trabaja y después lo simulamos y comparamos el resultado con nuestras expectativas. Cuando los resultados nos satisfagan, intentaremos un circuito más complejo; cuando no lo hagan, volvemos a reflexionar sobre nuestra comprensión del circuito. Tras obtener experiencia con circuitos conocidos, podrá comenzar a diseñar sus propios circuitos.

EJERCICIO

3.22. Usar SPICE para obtener la curva característica tensión-corriente del diodo 1N4148.

EJERCICIO

3.23. Usar SPICE para simular el circuito de la Figura 3.51 para la forma de onda de fuente de la Figura 3.53(a). Dibujar la corriente del diodo en función del tiempo.

Respuesta El resultado debería ser muy similar al mostrado en la Figura 3.53(b). Puede que haya algunas diferencias dependiendo del modelo de diodo.

RESUMEN

- Los diodos son dispositivos de dos terminales que conducen la corriente fácilmente en una dirección, pero no en la otra.
- A temperatura ambiente, un diodo de silicio de señal tiene una tensión de unos 0,6 V al conducir la corriente en directa. Al aumentar la temperatura, la tensión directa disminuye unos 2 mV/K. Con polarización inversa, la corriente es muy pequeña, normalmente de 1 nA. Se puede considerar que la corriente inversa se dobla con cada incremento de temperatura de 10° K. Al final, si se aplica la tensión suficiente, el diodo entra en la región de ruptura inversa.
- A los diodos que trabajan en la región de ruptura se les llama diodos zéner. Estos diodos se suelen utilizar en aplicaciones para las que se desea una tensión de avalancha constante.
- Los circuitos que contienen un dispositivo no lineal, como por ejemplo un diodo, pueden analizarse mediante una técnica gráfica llamada análisis con la línea de carga. La ecuación de la línea de carga se obtiene aplicando las leyes de Kirchoff para corrientes o tensiones. La gráfica de la ecuación es una línea recta que puede dibujarse a partir de dos puntos cualesquiera.
- El modelo del diodo ideal es un cortocircuito para corrientes directas y un circuito abierto para tensiones inversas.
- Los circuitos rectificadores son útiles en circuitos de carga de baterías, y para la conversión de corriente alterna en corriente continua casi constante en cualquier

circuito de electrónica, como amplificadores. Se usan transformadores para ajustar la tensión alterna al valor que se necesita. Se pueden utilizar circuitos de media onda y de onda completa.

- La tensión de avalancha de los diodos usados en un rectificador deben rebasar la máxima tensión inversa esperada en el circuito.
- Los circuitos conformadores de onda convierten una forma de onda en otra. Ejemplos de esto son los circuitos recortadores y los limitadores.
- Las puertas lógicas AND y OR pueden construirse a partir de diodos, resistencias y fuentes de tensión. Sin embargo, las puertas lógicas con diodos tienen dos inconvenientes: en primer lugar, producen niveles de salida que no están tan bien separados como los niveles de tensión de entrada y, en segundo lugar, no existe un inversor lógico basado en diodos que sea práctico.
- Trabajando con fuentes de alimentación variables, los reguladores de tensión proporcionan a la carga tensiones casi constantes. Los porcentajes de regulación de la fuente y de regulación de la carga son especificaciones importantes en un regulador de tensión.
- A menudo, el análisis de circuitos electrónicos no lineales se realiza en dos pasos: primero se determina el punto de trabajo en continua y se halla el circuito lineal equivalente en pequeña señal para los dispositivos no lineales; en segundo lugar, se analiza el circuito equivalente.
- Para baja frecuencia, el circuito equivalente de pequeña señal de un diodo es su resistencia dinámica que es igual a la pendiente inversa de la curva característica del diodo, evaluada en el punto de trabajo.
- La ecuación de Shockley relaciona la tensión y la corriente en la unión pn . Una serie de efectos secundarios dan lugar a una corriente inversa mayor que la que predice la ecuación. Para corrientes directas elevadas, la ecuación se vuelve inexacta debido a la caída de tensión óhmica en la resistencia serie.
- El silicio forma un cristal en el que cada átomo establece enlaces covalentes con sus cuatro vecinos más cercanos. A temperaturas normales, una pequeña fracción de los enlaces se rompen, produciendo huecos y electrones libres que pueden conducir la corriente. Las concentraciones de huecos y electrones libres son iguales en el silicio puro. Al aumentar la temperatura, aumenta la concentración de portadores y la conductividad.
- Añadiendo al silicio impurezas donantes (valencia cinco), se forma un material de tipo n , en el que la conducción se debe sobre todo a los electrones libres. Los huecos (portadores minoritarios) se forman por generación térmica, y al final se recombinan con electrones.
- Añadiendo al silicio impurezas aceptadoras (valencia tres), se forma un material de tipo p , en el que la conducción se debe sobre todo a los huecos.
- De acuerdo con la ley de acción de masas, el producto de la concentración de electrones libres y la concentración de huecos es una constante independiente del nivel de dopaje. Así, a medida que aumenta la concentración de un tipo de portadores, disminuye la concentración del otro tipo.
- Se puede convertir el silicio de tipo n en material de tipo p y viceversa, varias veces, añadiendo alternativamente impurezas donantes y aceptoras. Esto resulta

necesario en la fabricación de circuitos integrados. Para materiales con ambos tipos de impurezas, podemos escribir

$$p + N_D = n + N_A$$

- Los portadores se mueven en un semiconductor por difusión siempre que existe un gradiente de concentración. Los portadores se desplazan de regiones de alta concentración a regiones de baja concentración.
- Al aplicarse un campo eléctrico, los portadores se mueven gracias a la deriva.
- En el silicio, los electrones se difunden y derivan más rápidamente que los huecos. Por eso, para obtener una respuesta rápida son preferibles dispositivos en los que la corriente sea portada por los electrones libres.
- En una unión pn , aparece una zona de carga espacial en la unión, con una capa de carga neta positiva justo dentro del lado n y una capa de carga negativa en el lado p . Estas capas de carga forman una barrera de campo eléctrico que tiende a sujetar a los portadores mayoritarios en sus lados respectivos de la unión. Corrientes iguales y opuestas cruzan la unión. Una componente de corriente se debe a los portadores mayoritarios y la otra, a los minoritarios.
- Con polarización inversa, la barrera de la unión se hace mayor, deteniendo la corriente de portadores mayoritarios. La corriente inversa se debe a los portadores minoritarios y a efectos de segundo orden.
- Con polarización directa, la barrera de la unión se hace menor y la corriente de portadores mayoritarios aumenta de una manera importante.
- La corriente en una unión pn viene dada por la ecuación de Shockley:

$$i_D = I_s \left[\exp\left(\frac{v_D}{nV_T}\right) - 1 \right]$$

- La capacidad de transición se asocia con el almacenamiento de la carga en la zona de carga espacial. La capacidad de difusión aparece a causa de los portadores minoritarios almacenados en los lados opuestos de la unión con polarización directa. Ambas capacidades son no lineales. El circuito equivalente de alta frecuencia de la unión pn se muestra en la Figura 3.50.
- Los efectos del almacenamiento de carga provocan una ralentización de la conmutación del diodo. Si una unión ha estado polarizada en directa, conduce bien en dirección inversa hasta que la concentración de portadores minoritarios se agota a ambos lados de la unión.
- La simulación por computador es una poderosa herramienta para el diseño de circuitos.

Problemas

Sección 3.1: Características del diodo

- 3.1. Dibujar el símbolo de circuito de un diodo. Etiquetar el ánodo y el cátodo.
- 3.2. Dibujar a escala la curva característica tensión-corriente de un diodo de señal, e indicar las diversas regiones.
- 3.3. ¿Qué es un diodo zéner? ¿Para qué se suele utilizar? ¿Qué otros dos nombres tiene? Dibujar a escala la curva característica de un diodo zéner de 5,6 V (es decir, un diodo zéner con una tensión de avalancha igual a 5,6 V).
- 3.4. Recuerde que las tensiones directas de los diodos de silicio de pequeña señal disminuyen unos 2 mV/K. Un diodo de este tipo tiene una tensión de 0,600 V, con una corriente de 1 mA a una temperatura de 25°C. Hallar la tensión del diodo a 1 mA y una temperatura de 175°C.
- 3.5. Trazar i en función de v a escala, para los circuitos de la Figura P3.5. Los diodos son dispositivos de silicio normales de señal a 300°K. Se muestran las tensiones de avalancha de los diodos zéner. Suponer 0,6 V para todos los diodos (incluso los zéner) en la región de polarización directa.

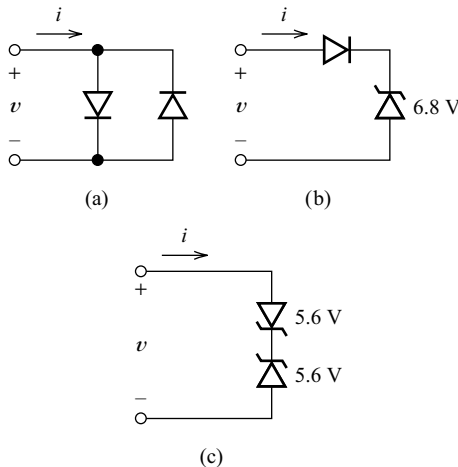


Figura P3.5

- 3.6. Considerar el circuito de la Figura P3.6. Suponer que la corriente inversa del diodo es independiente de la tensión inversa. Si $v_o = 0,5\text{ V}$ a una temperatura de 70°C, averiguar su valor a 50°C y a 100°C. (Pista: Se puede

considerar que la corriente inversa se duplica por cada incremento de temperatura de 10°K.

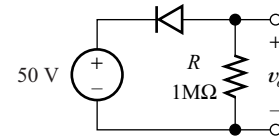


Figura P3.6

- 3.7. Cierta diodo está a una temperatura de 25°C. De repente, se le aplica una corriente directa de 100 mA y la tensión pasa a ser de 0,65 V. Tras varios minutos, el diodo se calienta debido a la disipación de potencia y la tensión es de 0,45 V. Averiguar la temperatura del diodo.
- 3.8. En ocasiones, puede que queramos obtener una tensión de referencia combinando en serie varios diodos normales, en lugar de usar un diodo zéner. ¿Cuántos diodos debemos colocar en serie para obtener una tensión de referencia de 3 V? Suponer que cada diodo tiene una caída de tensión directa de 0,6 V. ¿En qué porcentaje cambia esta tensión al aumentar la temperatura 10° C?

Sección 3.2: Análisis con la línea de carga de carga

- 3.9. Utilizar el análisis gráfico con la línea de carga para hallar las corrientes y tensiones que se indican en los circuitos de la Figura P3.9. Las curvas características de los dispositivos se pueden ver en las Figuras P3.9(d) y (e).
- 3.10. Considerar el circuito de la Figura 3.4. Dibujar la línea de carga del circuito para una fuente de 1 V y $R = 500\ \Omega$. Repetir el problema para una fuente de 0,5 V y $R = 500\ \Omega$. ¿Varía la pendiente de la línea de carga cuando lo hace la tensión de la fuente? Hallar una expresión para la pendiente de la línea de carga en términos de la resistencia del circuito R .
- 3.11. Dibujar a escala la línea de carga en los ejes $i_D - v_D$, para el circuito de la Figura P3.11(a). Repetir el problema para la Figura P3.11(b).

- 3.12. Dibujar a escala la corriente i en función de v para los circuitos de la Figura P3.12. Las curvas características de cada diodo se muestran en las Figuras P3.9(d) y (e).

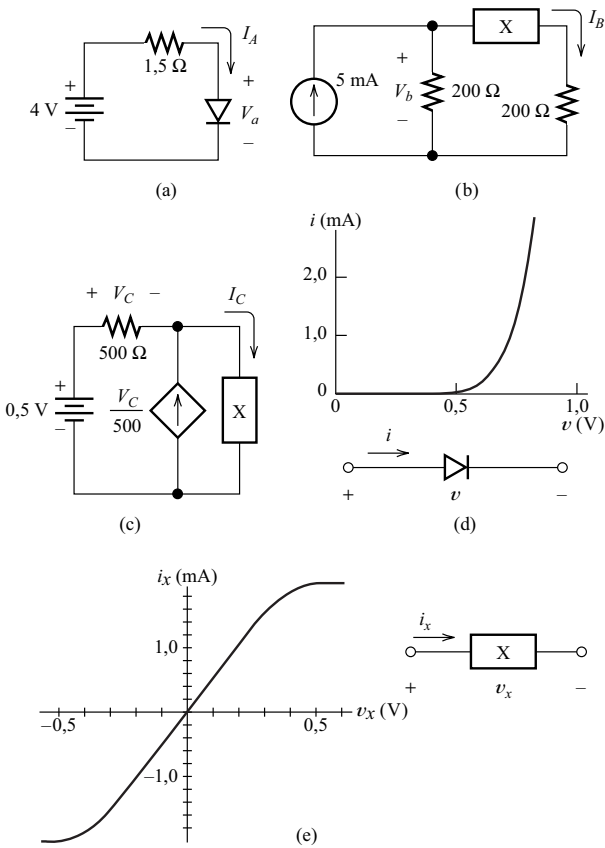


Figura P3.9

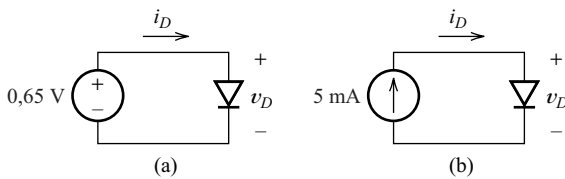


Figura P3.11

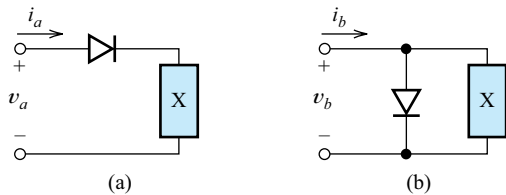


Figura P3.12

Sección 3.3: El modelo de diodo ideal

3.13. Describir el modelo de diodo ideal. Dibujar su curva característica $i-v$.

3.14. Después de resolver un circuito con diodos ideales, ¿qué comprobación es necesaria para los diodos que se supone que inicialmente están en conducción? ¿Y al corte?

3.15. Suponiendo diodos ideales, hallar los valores de I y V para los circuitos de la Figura P3.15.

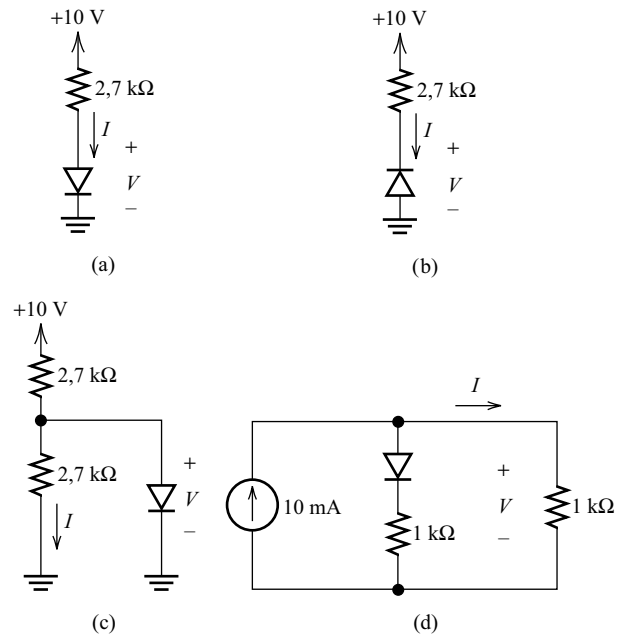


Figura P3.15

3.16. Suponiendo diodos ideales, hallar los valores de I y V para los circuitos de la Figura P3.16.

3.17. Suponiendo diodos ideales, hallar los valores de I y V para los circuitos de la Figura P3.17. Para la parte (b), considerar $V_{in} = 0, 2, 6, \text{ y } 10 \text{ V}$. Dibujar la gráfica de V en función de V_{in} para $-10 \leq V_{in} \leq 10$.

3.18. Dos diodos ideales están conectados en serie, apuntando en direcciones opuestas. ¿Cuál es el circuito equivalente? Repetir el problema para el caso de que los diodos estén en paralelo.

D3.19. **Circuito de protección de polaridad inversa.** Se va a alimentar un equipo electrónico muy costoso con una batería. Si la batería se conecta accidentalmente con la polaridad equivocada, se dañaría el circuito. Mostrar cómo conectar un fusible y un diodo para proteger el circuito y para evitar cortocircuitar la batería. *No queremos colocar el diodo en serie con la batería, porque en condiciones de trabajo normales eso reduciría la tensión suministrada al circuito.*

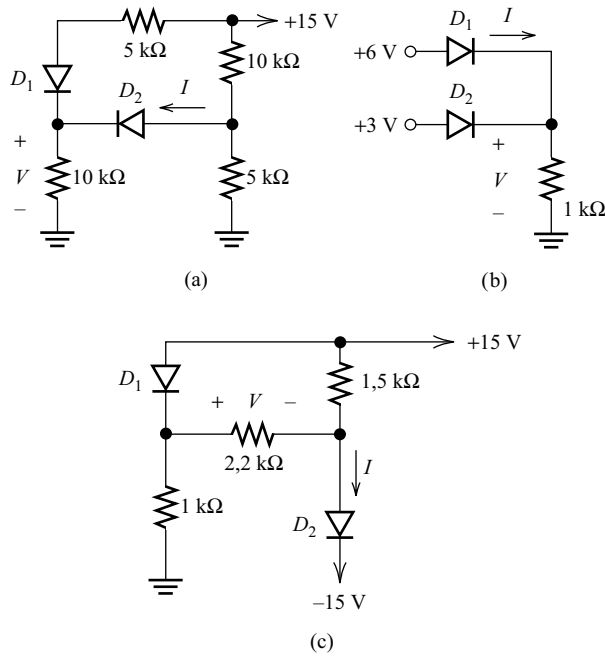


Figura P3.16

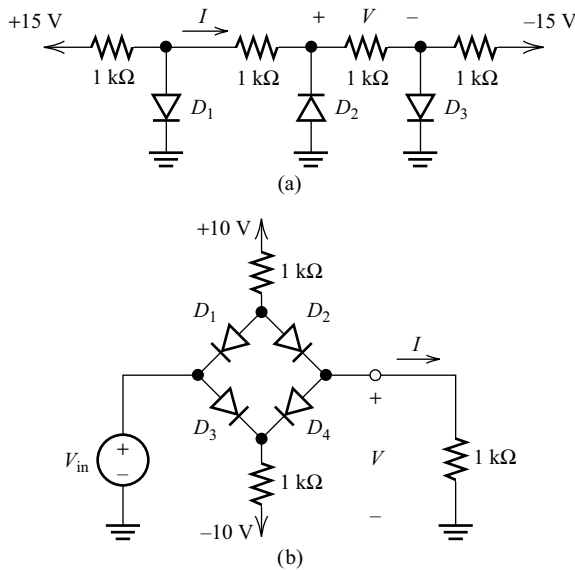


Figura P3.17

Sección 3.4: Circuitos rectificadores

3.20. Trazar las funciones de transferencia (v_o en función de v_{in}) para los circuitos de la Figura P3.20. Trazar también a escala v_o en función del tiempo para $v_{in}(t) = 10 \text{ sen}(200\pi t)$, Suponer diodos ideales.

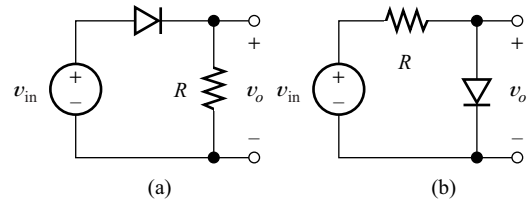


Figura P3.20

- 3.21.
- (a) Demostrar que el valor medio de una onda senoidal con rectificación de media onda es el valor de pico dividido por π .
 - (b) Determinar el valor medio de una onda senoidal con rectificación de onda completa. (Pista: El valor medio de una tensión periódica $v(t)$ viene dado por

$$V_{\text{avg}} = \frac{1}{T} \int_0^T v(t) dt$$

donde T es el periodo.)

- 3.22. La Figura P3.22 muestra un voltímetro de alterna. Suponer el diodo ideal. Supongamos que el medidor se sitúa a fondo de escala cuando la corriente media es de 5 mA. Suponer que la resistencia del amperímetro es despreciable. ¿Para qué valor de R corresponderá la corriente a fondo de escala a una tensión alterna de 10 V rms? (Pista: El valor medio de una onda senoidal con rectificación de media onda es el valor de pico dividido por π .)

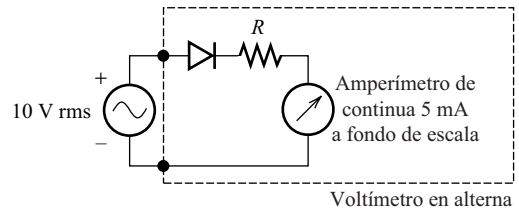


Figura P3.22

- 3.23. Dibujar el diagrama de circuito de un rectificador de media onda que entregue una tensión continua casi fija a una carga a partir de una fuente de corriente alterna. Incluir un transformador para ajustar el nivel de tensión. Dibujar dos circuitos de onda completa diferentes.

- 3.24. Considere el circuito cargador de baterías de la Figura P3.24 con $V_m = 20 \text{ V}$, $R = 10 \Omega$, y $V_B = 14 \text{ V}$.

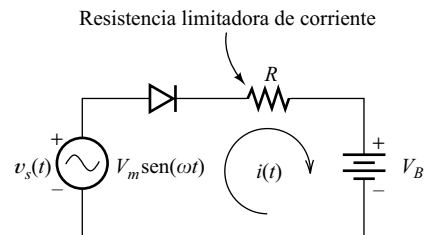


Figura P3.24. Cargador de baterías de media onda.

Hallar la corriente de pico, suponiendo un diodo ideal. Además, hallar el porcentaje de cada ciclo en el que el diodo está en conducción. Dibujar a escala $v_s(t)$ e $i(t)$ en función del tiempo.

D3.25. Diseño de un rectificador de media onda. Como alimentación, se dispone de una fuente de alterna de 110 V rms y 60 Hz. Diseñar una fuente de alimentación rectificadora de media onda que suministre a una carga una tensión media de 9 V con un rizado de pico a pico de 2 V. La corriente media de la carga es de 100 mA. Suponer que los diodos y transformadores disponibles son ideales. Dibujar el diagrama de circuito del diseño. Especificar los valores de todos los componentes utilizados. Asegurarse de especificar la relación de espiras del transformador.

1. *Determinar la tensión de pico de la carga que se necesita para conseguir la tensión media de carga deseada con el rizado especificado.*
2. *Determinar la relación de espiras.*
3. *Calcular la capacidad necesaria.*

D3.26. Diseño de un puente rectificador de onda completa. Repetir el problema D3.25 usando un puente rectificador de onda completa.

D3.27. Diseño de un rectificador de onda completa. Repetir el problema D3.25 usando dos diodos y un transformador con toma central en el devanado secundario para construir un rectificador de onda completa.

D3.28. Diseño de un rectificador con diodos no lineales. Repetir el problema D3.25, suponiendo que los diodos tienen caídas de tensión directas de 0,8 V.

1. *Determinar la tensión de pico de la carga que se necesita para conseguir la tensión media de carga deseada con el rizado especificado.*
2. *Tener en cuenta las caídas de tensión de los diodos y determinar la tensión de pico del secundario que se necesita.*
3. *Determinar la relación de espiras.*
4. *Calcular la capacidad que se necesita.*

3.29. Un rectificador de onda completa va a utilizarse para convertir 400 Hz de corriente alterna en corriente continua. La tensión continua de salida es de 15 V, y la corriente de carga es de 1 A. La tensión de rizado debe tener un valor pico a pico de 0,5 V o menor. Calcular la capacidad que se necesita. Repetir el problema para una fuente a 60 Hz. Comentar.

Sección 3.5: Circuitos conformadores de onda

3.30. ¿Qué es un circuito recortador? Dibujar un diagrama de circuito típico que incluya el valor de los componentes, forma de onda de entrada y la correspondiente forma de onda de salida.

3.31. Repetir el Problema 3.30 para un circuito limitador.

3.32. Circuito doblador de tensión. Considerar el circuito de la Figura P3.32. Los condensadores son muy grandes, de modo que se descargan sólo en una pequeña proporción en cada ciclo. De esa forma, no aparece ninguna tensión alterna en los condensadores, y la entrada de alterna más la tensión continua de C_1 deben aparecer en el punto A . Dibujar la gráfica de la tensión en el punto A en función del tiempo. Hallar la tensión en la carga. ¿Por qué se le llama a este circuito doblador de tensión? Determinar la tensión de pico inversa en cada diodo en términos de V_m .

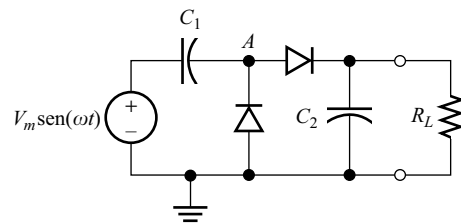


Figura P3.32

D3.33. Diseño de un recortador. Diseñar un circuito recortador para recortar las partes de una tensión de entrada que estén por encima de 3 V o por debajo de -5 V. La tensión de entrada va de -10 V a $+10$ V. Suponer que se dispone de diodos con una caída de tensión directa de 0,7 V. También se dispone de diodos zéner ideales con la tensión de avalancha que se necesite. Usar valores de resistencia con una tolerancia estándar del 5%, y diseñar para una corriente de pico de aproximadamente 1 mA en los diodos. Las tensiones de la fuente de alimentación disponibles son de ± 15 V. *Probar con la configuración del circuito mostrada en la Figura 3.16(a).*

D3.34. Diseño de un recortador. Repetir el problema D3.33 suponiendo que los niveles de recorte son de $+2$ V y $+5$ V (es decir, cualquier parte de la onda de entrada que esté por debajo de $+2$ V o por encima de $+5$ V se recortará). *Probar con la configuración del circuito mostrada en la Figura 3.16a, pero añadir una resistencia conectada a la fuente de alimentación positiva para mantener a uno de los diodos zéner en la región de disrupción.*

3.35. Considerar el circuito de la Figura P3.35. Permitir una caída de tensión directa de los diodos de 0,6 V. Dibujar a escala la curva característica de transferencia. (Combinar el puente rectificador con un diodo zéner es una manera simple de obtener curvas características casi idénticas para ambas polaridades de la tensión de entrada.)

D3.36. Curvas características de transferencia no lineales. Diseñar circuitos con las curvas características de transferencia que se muestran en la Figura P3.36. Suponer que v_m varía entre -10 y 10 V. Usar diodos, diodos zéner

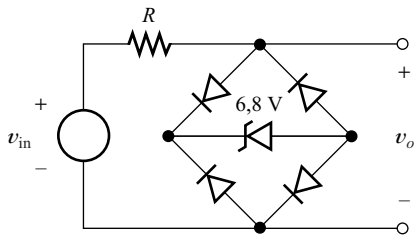
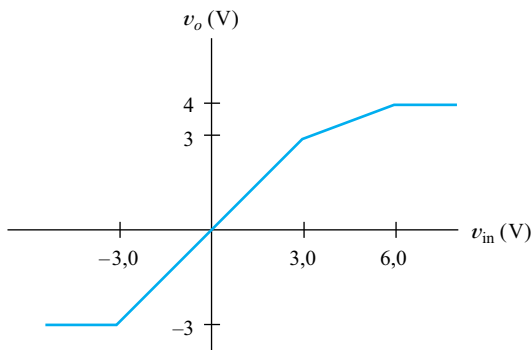
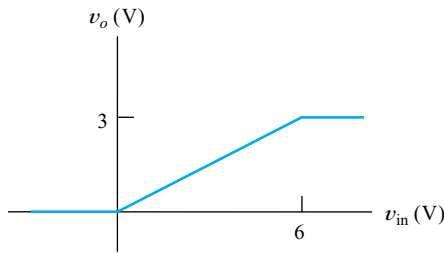


Figura P3.35

y valores de resistencia de tolerancia estándar del 5%. Suponer una caída de tensión directa en los diodos de 0,6 V, y suponer que los diodos zéner tienen una curva característica ideal en la zona de avalancha. Se dispone de fuentes de alimentación de ± 15 V. Consulte el Ejercicio 3.17 y la Figura 3.7 para obtener algunas ideas acerca de la configuración del circuito. Para la parte b puede que se necesite añadir una resistencia conectada a la fuente de alimentación positiva, para mantener algunos de los diodos polarizados en directa con $v_o = 0$.



(a)



(b)

Figura P3.36

D3.37. Diseño de un circuito limitador. Diseñar un circuito limitador que fije el extremo negativo de una onda de entrada periódica a -5 V. Usar diodos, diodos zéner y valores de resistencia con la tolerancia estándar del

5%. Suponer una caída de tensión directa en los diodos de 0,6 V, y suponer que los diodos zéner tienen una curva característica ideal en la zona de avalancha. Se dispone de fuentes de alimentación de ± 15 V. Consulte la Figura 3.20(a) para obtener algunas ideas.

D3.38. Diseño de un circuito limitador. Repetir el problema D3.37 para fijar el extremo positivo a $+5$ V. Consulte la Figura 3.20(a) para obtener algunas ideas.

3.39. (a) Considerar el interruptor electrónico de la Figura P3.39. Suponer diodos ideales: $R = R_L = 1$ k Ω , $V_{C1} = +5$ V, y $V_{C2} = -5$ V. Dibujar la curva característica de transferencia (v_o en función de v_{in}) para v_{in} variando entre -5 V y $+5$ V. (b) Repetir el problema para $V_{C1} = -5$ V y $V_{C2} = +5$ V.

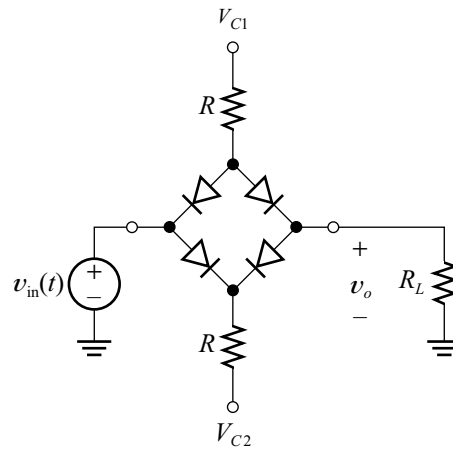


Figura P3.39. Interruptor electrónico.

Sección 3.6: Circuitos lógicos con diodos

3.40. Dibujar un diagrama de circuito de una puerta AND de dos entradas con un diodo. Repetir el problema para una puerta OR de dos entradas.

3.41. Explicar brevemente dos problemas que impiden que las puertas lógicas con diodos estén más extendidas.

D3.42. Diseño lógico con diodos. Dadas tres señales lógicas de entrada v_a , v_b y v_c , que toman los valores de 0 V (nivel bajo) y 5 V (nivel alto), diseñar un circuito con diodos ideales, resistencias y fuentes de tensión, para el que la tensión de salida esté a nivel alto (es decir, $v_o > 3$ V) si v_a y v_b están a nivel alto o si v_c está a nivel alto. La salida estará a nivel bajo (es decir, $v_o < 1$ V) para las restantes combinaciones de entrada. Combinar puertas de diodos como las que se muestran en la Figura 3.23.

3.43. Suponiendo diodos ideales con caídas de tensión directa de 0,6 V y niveles lógicos de entrada de 0 V y

5 V, ¿cuántas puertas OR de diodos se pueden poner en cascada si la tensión de salida que se pide para el nivel alto ha de ser superior a 3,5 V?

Sección 3.7: Circuitos reguladores de tensión

3.44. Dibujar el diagrama de un circuito regulador de tensión simple. Definir los conceptos de regulación de la fuente y regulación de la carga.

3.45. Un circuito regulador con un diodo zéner de 6 V trabaja a partir de una fuente que varía entre 10 y 14 V, con una resistencia en serie de $100\ \Omega$ y la carga consume una corriente que varía entre 0 y 30 mA. Determinar la disipación de potencia en el diodo zéner en el peor caso (es decir, la disipación de potencia más elevada).

3.46. Queremos diseñar un regulador de tensión con un diodo zéner de 5 V que trabaje a partir de una fuente que varía entre 10 y 14 V. La corriente de la carga va de 0 a 10 mA. Determinar el valor de la resistencia en serie necesaria para que el valor mínimo de la corriente del diodo zéner sea de 5 mA.

D3.47. Diseño de un regulador de tensión. Diseñar un circuito regulador de tensión que proporcione a una carga una tensión constante de 5 V a partir de una fuente de tensión variable. La corriente de la carga varía entre 0 y 100 mA y la tensión de la fuente varía entre 8 y 10 V. Se supone que disponemos de diodos zéner ideales. Las resistencias serán de un valor de tolerancia estándar del 5%. Dibujar el diagrama de circuito del regulador, y especificar el valor de cada componente. Hallar también la potencia disipada en el peor caso (la máxima) en cada componente del regulador. Intente aplicar el sentido común en el diseño. *Consulte la Figura 3.28 para obtener algunas ideas.*

D3.48. Diseño de un regulador de tensión. Repetir el problema D3.47, suponiendo que la fuente de tensión varía de 6 a 10 V.

D3.49. Diseño de un regulador de tensión. Repetir el problema D3.47, suponiendo que la corriente de carga varía de 0 a 1 A.

Sección 3.8: Circuitos equivalentes lineales de pequeña señal

3.50. Un diodo zéner ideal tiene una curva característica tensión-corriente vertical en la región de disrupción. ¿Cuál es el valor de la resistencia dinámica del diodo zéner ideal en la región de disrupción?

3.51. Un diodo de pequeña señal conduce 1 mA para una caída de tensión directa de 0,6 V a una temperatura

de 300°K . Determinar I_s suponiendo que $n = 1$. Repetir el problema para $n = 2$.

3.52. Resolver la ecuación de Shockley para v_D .

3.53. Considerar el circuito de la Figura P3.53. La tensión de la fuente tiene una componente continua más un rizado de alterna. El diodo tiene una caída de tensión directa de, aproximadamente, 0,6 V y $n = 1$. Hallar una expresión aproximada para la tensión de salida $v_D(t)$ que incluya los términos de continua y de pequeña señal alterna.

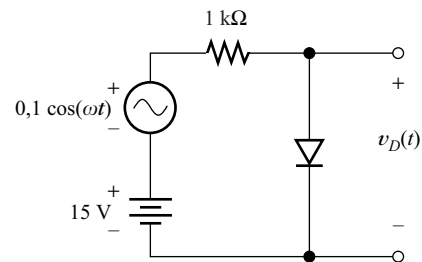


Figura P3.53

3.54. Cierta circuito integrado con un diodo de unión pn , tiene un valor de $n = 1$, y una caída de tensión directa de 0,6 V para una corriente directa de 1 mA. Otra unión en el mismo chip tiene idéntica estructura y dopaje que el primer diodo, pero el área de la unión es 10 veces más ancha. Hallar la tensión directa del segundo diodo para una corriente directa de 1 mA. (*Pista: I_s es proporcional al área de la unión.*)

3.55. El circuito de la Figura P3.55 se utiliza para proporcionar una tensión de salida de aproximadamente 2,4 V. Los diodos tienen un valor de $n = 1$. (a) Con la carga desconectada, determinar el cambio en v_o cuando la tensión de la fuente cambia de 10 a 12 V. Calcular la regulación de entrada de este circuito. (b) Para $V_s = 12\ \text{V}$, determinar el cambio en v_o cuando está conectada la carga, y hallar la regulación de entrada.

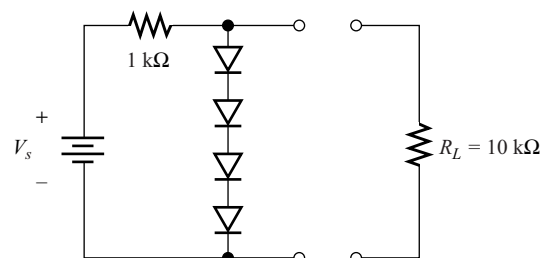


Figura P3.55

3.56. Suponer que cierto diodo tiene un valor de $n = 1$, y conduce una corriente directa de 2 mA. Suponer que $V_T = 26\ \text{mV}$. Determinar la resistencia dinámica del diodo.

do. Después, suponer que se coloca un diodo idéntico en paralelo con el primero y la corriente se divide de igual manera entre ellos. Determinar la resistencia dinámica de la combinación en paralelo. Comparar los resultados y comentar.

3.57. Considerar el circuito regulador de tensión de la Figura 3.28(a). Suponer que la resistencia dinámica del diodo zéner es r_z . Deducir las expresiones para la regulación de la fuente y la regulación de la carga en términos de R , r_z , y R_L . Suponer que la corriente en ausencia de carga es cero (es decir, R_L está desconectada del circuito).

3.58. En cierto diodo, $I_s = 10^{-14}$ A, y $n = 1$. Suponer que $V_T = 26$ mV.

- (a) Determinar la resistencia dinámica si la corriente directa es de 1 mA.
- (b) Usar la resistencia dinámica para hallar el cambio en la tensión del diodo si la corriente cambia a 1,1 mA.
- (c) Usar la ecuación de Shockley para determinar las tensiones del diodo para 1 mA y 1,1 mA. Comparar las diferencias entre estos valores con el cambio que se calculó en el punto (b). ¿Cuál es el error en porcentaje?

3.59. Un diodo de avalancha tiene

$$i_D = \frac{-10^{-6}}{(1 + v_D/5)^3} \text{ para } -5 \text{ V} < v_D < 0$$

donde i_D está en amperios. Dibujar i_D en función de v_D en la región de polarización inversa. Hallar la resistencia dinámica del diodo si $I_{DQ} = -1$ mA, y si $I_{DQ} = -10$ mA.

3.60. Considere el circuito regulador de tensión de la Figura 3.60. El rizado de alterna es de 1 V de pico a pico. La tensión de la carga es de 5 V. ¿Cuál es la corriente del punto Q en el diodo zéner? ¿Cuál es la máxima resistencia dinámica que permite el diodo, si el rizado de salida ha de ser menor de 10 mV de pico a pico?

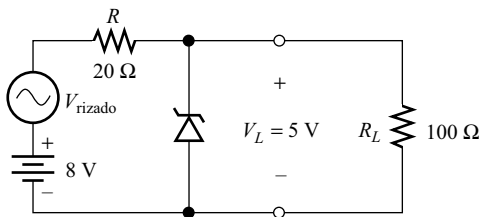


Figura P3.60

Sección 3.9: Conceptos básicos sobre semiconductores

3.61. Dibujar la estructura reticular cristalina del silicio intrínseco y designar las características principales.

3.62. ¿Cuál es la relación entre la concentración de huecos y la concentración de electrones libres en un semiconductor intrínseco?

3.63. Explicar brevemente la generación y recombinación de portadores de carga en un semiconductor.

3.64. ¿Cuál es la dependencia con respecto a la temperatura de la conductividad del silicio intrínseco? ¿Por qué?

3.65. Dibujar la estructura reticular cristalina del silicio tipo n . Repetir para el de tipo p e indicar las características principales.

3.66. Escribir una ecuación que relacione la concentración de átomos donantes, la de átomos aceptadores, la concentración de electrones libres y la concentración de huecos, en un semiconductor dopado.

3.67. Explicar brevemente la ley de acción de masas.

3.68. Explicar brevemente la conducción debida a la deriva. Definir la movilidad.

3.69. Explicar brevemente la conducción debida a la difusión.

3.70. Dado que el silicio tiene aproximadamente 5×10^{22} átomos/cm³, hallar el volumen ocupado por cada átomo de silicio y una estimación (un orden de magnitud) de la separación existente entre átomos cercanos, de centro a centro.

3.71. A 300 °K, un cierto material de silicio dopado contiene 10^{16} átomos aceptadores/cm³. Hallar la concentración de huecos y la de electrones libres.

3.72. Hallar la concentración de huecos y la de electrones libres en un material de silicio a 300 °K si

- (a) La concentración de aceptadores es de 10^{15} cm⁻³ y la concentración de donantes es de 10^{17} cm⁻³.
- (b) La concentración de aceptadores es de 10^{15} cm⁻³ y la concentración de donantes es de 10^{15} cm⁻³.

Sección 3.10: Física del diodo de unión

3.73. Dibujar una unión pn , mostrando la carga almacenada en la zona de carga espacial. Dibujar también la concentración de huecos y electrones en función de la distancia a lo largo de la unión.

3.74. Por una unión pn sin ninguna polarización externa fluyen dos corrientes iguales, pero opuestas. Explicarlo brevemente.

3.75. Explicar como varía con la temperatura la corriente de saturación I_s de una unión pn . ¿Y con el área de unión? ¿Y con el dopaje?

3.76. Trazar la gráfica de la concentración de huecos y electrones en función de la distancia en una unión pn , bajo condiciones de polarización directa. Trazar también la gráfica de la corriente de electrones y la de huecos en

función de la distancia. Suponer niveles iguales de dopaje en ambos lados de la unión.

3.77. Considerar el circuito de la Figura P3.77. Los diodos son idénticos, tienen un valor de $n = 1$ y están a 300°K . Antes de cerrar el interruptor, la tensión v es de 600 mV . Hallar v después de cerrarse el interruptor. Repetir el problema para $n = 2$.

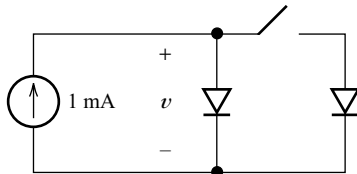


Figura P3.77

3.78. Un diodo unión tiene $n = 1$, y trabaja a 300°K , con una corriente de 1 mA y una tensión de 600 mV . (a) ¿Cuánto debe aumentar la corriente para doblar la corriente? (b) ¿Y para aumentar la corriente un orden de magnitud? Repetir los apartados (a) y (b) para $n = 2$.

3.79. Absorción de corriente. Considerar los diodos de la Figura P3.79. Los diodos son idénticos, y tienen un valor de $n = 1$. En cada diodo, una corriente directa de 100 mA da una tensión de 700 mV a una temperatura de 300°K . (a) Si ambos diodos están a 300°K , ¿cuáles son los valores de I_A e I_B ? (b) Si el diodo A está a 300°K y el diodo B está a 305°K , hallar de nuevo I_A y I_B . Suponer que I_s dobla su valor para cada incremento de temperatura de 5°K . (Pista: Responder a la parte (a) usando la simetría. Para la parte (b) se puede hallar una ecuación fundamental para la tensión en los diodos. Resolver por el método de prueba y error.) Una observación importante que debe hacerse en relación con este problema es que, comenzando a la misma temperatura, los diodos teóricamente deberían conducir cada uno la mitad de la corriente total. Sin embargo, si un diodo conduce ligeramente más, se calienta más, con lo que absorbe aún más corriente. Al final, uno de los diodos absorbe la mayor parte de la corriente. La absorción se observa particularmente con corrientes elevadas, para las que hay un calentamiento significativo.

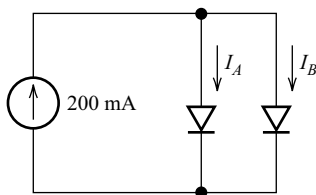


Figura P3.79

3.80. Cierta diodo tiene un valor de $n = 1$. A 300°K , $v_D = 650\text{ mV}$ cuando $i_D = 1\text{ mA}$. Dibujar i_D en función

de v_D para este diodo a 300°K en papel milimetrado semilogarítmico (utilice el eje lineal para v_D y el eje logarítmico para i_D). Considerar que i_D varía de $0,1$ a 100 mA . Repetir el problema colocando una resistencia $R_s = 10\ \Omega$ en serie con el diodo.

3.81. Se sabe que cierto diodo de unión p^+n tiene un coeficiente de emisión de $n = 1$. Para una tensión directa de $0,6\text{ V}$, la corriente es de 1 mA . Tenemos un segundo diodo idéntico, excepto que las concentraciones de dopaje en ambos lados de la unión son dos veces mayores que en el primer diodo. ¿Cuál es la tensión directa del segundo diodo con una corriente de 1 mA ? Suponer una temperatura de 300°K . (Pista: La corriente de saturación I_s es proporcional a la concentración de portadores minoritarios en el lado n de la unión. Aumentar el dopaje, se reduce la concentración de portadores minoritarios.)

3.82. Cierta unión pn tiene un valor de $N_A = 10^{15}\text{ cm}^{-3}$ en el lado p , y de $N_D = 10^{15}\text{ cm}^{-3}$ en el lado n . Trazar a escala la concentración de huecos y electrones libres en función de la distancia a través de la unión. Utilizar para la concentración una escala logarítmica. Indicar el lado p , la zona de carga espacial, y el lado n . Suponer polarización cero y una temperatura de 300°K .

Sección 3.11: Conmutación y comportamiento a alta frecuencia

3.83. Nombrar las dos capacidades asociadas a un diodo de unión pn . ¿Cuál es más importante en polarización inversa? ¿Y en polarización directa?

3.84. Dibujar el circuito equivalente a pequeña señal para un diodo de unión pn bajo polarización directa.

3.85. Un diodo de unión se conecta en serie con una resistencia y una fuente de tensión. Antes del instante $t = 0$, la fuente polariza en directa al diodo, y la corriente es I_F . En $t = 0$, la polaridad de la fuente se invierte. Dibujar la corriente del diodo en función del tiempo. Señalar en el gráfico el tiempo de almacenamiento, el tiempo de transición y el tiempo de recuperación inversa.

3.86. Un condensador está formado por una placa cuadrada de aluminio separada de un sustrato de silicio por una capa de dióxido de silicio que tiene un grosor de 1000 Angstroms ($1\text{ angstrom} = 10^{-10}\text{ m}$). Hallar las dimensiones de la placa de aluminio para una capacidad de 30 pF . La constante dieléctrica relativa del dióxido de silicio es de aproximadamente $3,97$.

3.87. Una unión pn tiene los siguientes valores $C_{j0} = 100\text{ pF}$, $\phi_0 = 1,0\text{ V}$ y $m = 1/2$. Hallar la capacidad de transición para una tensión de polarización directa de 1 V y para 10 V . Repetir el problema para $m = 1/3$.

3.88. Cierta diodo tiene una corriente de saturación $I_s = 10^{-12}$, un coeficiente de emisión $n = 1$, y un tiempo de tránsito $\tau_T = 1\ \mu\text{s}$. Trazar la capacidad de difusión en

función de la tensión directa para $0 < v_D < 0,7$ V. Suponer una temperatura de 300°K .

3.89. Cierta diodo tiene los siguientes parámetros:

- $I_s = 10^{-15}$ A;
- $n = 1$;
- $C_{j0} = 5$ pF;
- $\phi_0 = 0,9$ V;
- $m = 0,333$;
- $R_s = 20$ Ω ;
- $\tau_T = 6$ ns.

Hallar su circuito equivalente en pequeña señal, incluyen- do valores, si el diodo está:

- (a) Polarizado en inversa con $V_{DQ} = -20$ V.
- (b) Polarizado en directa con $I_{DQ} = 1$ mA.
- (c) Polarizado en directa con $I_{DQ} = 10$ mA.

3.90. Considerar el circuito de la Figura P3.90. Antes del instante $t = 0$, la tensión de la fuente es de $+5$ V. En el instante $t = 0$, conmuta bruscamente a -5 V. En un osciloscopio con una capacidad de entrada de 7 pF, se

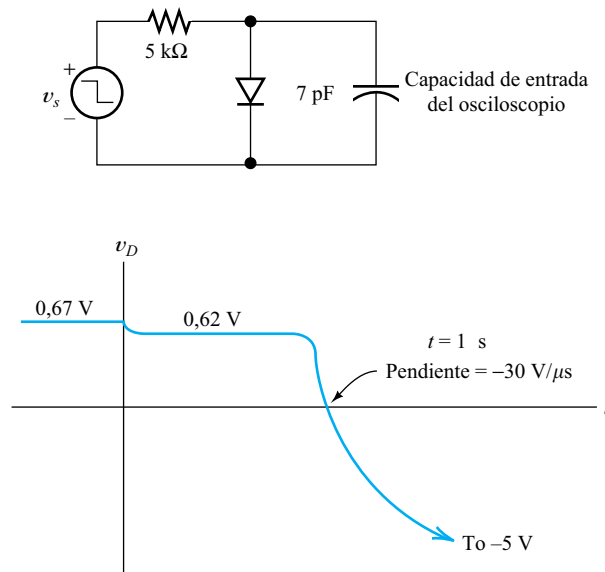


Figura P3.90

mide la tensión en bornes del diodo. La forma de onda de la tensión es la mostrada en la figura. Para el diodo, hallar

- (a) La resistencia óhmica R_s .
- (b) La capacidad de la unión para polarización cero C_{j0} . Despreciar el efecto de R_s para esta parte del problema. [Pista: $dQ/dv_D = (dQ/dt)/(dv_D/dt)$. Asimismo, $dQ/dt = i_D$.]
- (c) El tiempo de tránsito τ_T .

Sección 3.12: Simulación por computador de circuitos con diodos

D3.91. Diseño de un termómetro electrónico. Se puede usar un diodo como sensor de temperatura ya que su tensión directa disminuye unos 2 mV/ $^\circ\text{C}$. Diseñar un termómetro electrónico que genere $v_o = T/10$, donde T es la temperatura del diodo en $^\circ\text{C}$ y v_o es la tensión de salida del circuito en voltios. Diseñarlo para temperaturas que oscilen entre 0 y 50°C . Usar fuentes de alimentación con tensiones de ± 15 V, cualquier diodo o amplificador operacional para el que se disponga de modelos en SPICE y resistencias discretas con tolerancias del 5% . Incluir en el diseño dos resistencias ajustables, para poder ajustar los niveles de salida cero y máxima. Verificar el diseño usando SPICE. *Sugerencias:* Usar un regulador de diodo zéner para obtener una tensión de referencia constante que proporcione corriente al diodo sensor (es). Usar para el sensor varios diodos en serie, para obtener un cambio en la tensión mayor con respecto a la temperatura. Usar amplificadores y un sumador (véase la Figura 2.7) para derivar la tensión de salida deseada a partir de la tensión de referencia y la tensión del sensor.

3.92. Realizar con SPICE un análisis transitorio del rectificador de media onda con condensador limitador de la Figura 3.12. Usar un diodo 1N4002 o cualquier otro para el que se disponga de su modelo SPICE. La tensión de la fuente es una onda senoidal de 10 V de pico y 60 Hz. La carga es una resistencia de 100 Ω , y $C = 1000$ μF . Obtener gráficas de la tensión de la carga y la corriente del diodo en función del tiempo durante unos 5 ciclos. Determinar la corriente media de la carga, la corriente de pico del diodo y el rizado pico a pico. Repetir el problema para $C = 2000$ μF y comparar los resultados. Comentarlos.

3.93. Usar SPICE para trazar la curva característica tensión-corriente del diodo 1N4148 para temperaturas de 0 , 50 y 100°C . Obtener también las gráficas de la resistencia dinámica en función de la corriente para cada temperatura.

UN GENERADOR DE FUNCIONES

Tras estudiar los tres primeros capítulos de este libro, hemos visto muchos circuitos útiles, y nos hemos familiarizado con algunos conceptos importantes. De igual modo que se puede escribir una poesía con un vocabulario relativamente limitado, se pueden diseñar una gran variedad de circuitos útiles e interesantes usando los conocimientos adquiridos hasta el momento. En esta sección, «Proceso de diseño de un circuito», tendremos la ocasión de ver cómo trabaja un diseñador de circuitos. Analizaremos el diseño de un generador de funciones con las siguientes características:

- El circuito debe generar una onda senoidal, una onda cuadrada simétrica y una onda simétrica triangular. Todas las formas de onda deben tener amplitudes de pico de, aproximadamente, 5 V.
- El circuito debe proporcionar un medio práctico de variar la frecuencia de las formas de onda entre 1 kHz y 10 kHz.
- El circuito debe estar compuesto por resistencias de valor estándar fijo, resistencias ajustables, condensadores de valores estándar, amplificadores operacionales y diodos.
- Al circuito se le alimentará a partir de +15 V y -15 V. Sin embargo, las curvas características de las formas de onda de salida no deben depender en demasía de las tensiones de la fuente de alimentación.

De igual modo que se puede escribir una poesía con un vocabulario relativamente limitado, se pueden diseñar una gran variedad de circuitos útiles e interesantes usando el conocimiento que hemos adquirido hasta ahora.

Desarrollo de un diagrama de bloques

Un diseño comienza con una idea. Por ejemplo, la idea usada en este diseño es el generar una onda cuadrada, integrar la onda cuadrada para obtener una onda triangular y luego transformar la onda triangular en una onda senoidal usando un circuito conformador de onda no lineal.

Un diseño comienza con una idea.

Desde luego, para la mayoría de los problemas de diseño hay muchas ideas alternativas. Por ejemplo, podríamos diseñar un oscilador senoidal, aplicar la onda senoidal a un Schmitt trigger para generar la onda cuadrada, e integrar la onda cuadrada para obtener la onda triangular. Otra idea sería almacenar los valores de amplitud de las tres formas de onda en circuitos de memoria digitales. Los valores almacenados se leerían de las memorias, y se aplicarían convertidores digitales-analógicos para generar los puntos sucesivos de las formas de onda. Las formas de onda periódicas se obtendrían como resultado de recorrer repetidamente los valores almacenados.

De hecho, ninguna de estas ideas es original. Todas las aproximaciones mencionadas se han utilizado muchas veces, y son maneras estándar de diseñar generadores de ondas. Con la experiencia se van acumulando numerosas aproximaciones a problemas comunes de diseño.

Con la experiencia se van acumulando numerosas aproximaciones a problemas comunes de diseño.

Tras seleccionar la aproximación, el diseñador dibuja el diagrama de bloques del circuito que va a diseñar. El diagrama de bloques del circuito que nos ocupa se muestra en la Figura AD1.1. El Schmitt trigger produce una salida de onda cuadrada con niveles de ± 5 V (los circuitos Schmitt trigger se han estudiado en la última parte de la Sección 2.3; véase la Figura 2.10 y el estudio adjunto). La salida del Schmitt trigger se integra para formar una onda triangular. El diseñador ha anticipado que usará el integrador con amplificador operacional de la Sección 2.11, que tiene una ganancia constante negativa. Así, la pendiente negativa del triángulo corresponde al semiciclo positivo de la onda cuadrada.

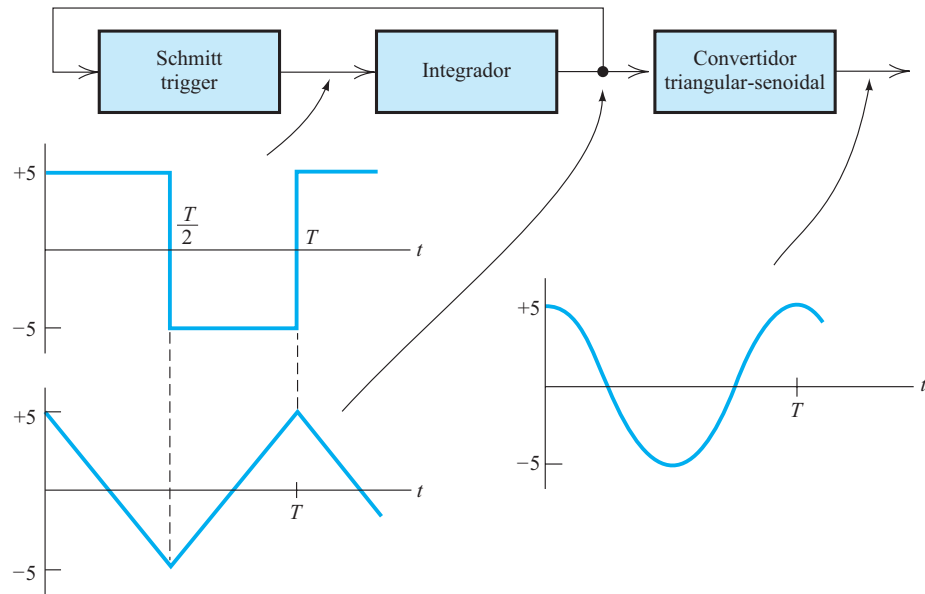


Figura AD1.1. Diagrama de bloques del generador de funciones.

Observar que la salida del integrador se devuelve a la entrada del Schmitt trigger. Cuando la onda triangular alcanza $+5$ ó -5 V, la salida del Schmitt trigger cambia de estado. Así, se necesita un Schmitt trigger con unos niveles umbral de entrada de ± 5 V, y niveles de salida de ± 5 V. El circuito que se desea es similar al que vimos en la Sección 2.3.

La tensión de salida de un circuito integrador con amplificador operacional viene dada por la Ecuación (2.53).

$$v_o(t) = -\frac{1}{RC} \int_0^t v_{in}(x) dx$$

La variable x es una variable ficticia. El diseñador planea variar la frecuencia de las formas de onda cambiando la ganancia $1/RC$ del integrador (mediante una resistencia variable). Con una baja ganancia del integrador (es decir, alta resistencia), la onda triangular cambia lentamente, costándole más tiempo ir de un extremo a otro, con lo que tenemos una frecuencia más baja. Por el contrario, una ganancia del integrador alta nos dará una frecuencia más alta.

Observe que las amplitudes de las ondas triangular y cuadrada son independientes de la ganancia del integrador. En su lugar, estas amplitudes dependen de los umbrales y los niveles de salida del comparador. Así, se puede cambiar la frecuencia sin afectar a las amplitudes.

El diseñador trabaja por separado con cada uno de los bloques funcionales, y luego los une para formar el generador de funciones completo. Por supuesto, los circuitos se afectan mutuamente, y los diseñadores se ven forzados a pasar repetidamente de uno a otro bloque. Para ahorrar espacio y simplificar la explicación, preferimos mostrar el diseño final de cada circuito y no presentar la historia completa de cómo se desarrolló. Igual que si cocináramos un pastel o construyéramos una casa, el diseño de circuitos es un proceso engorroso, pero el resultado final puede ser muy atractivo.

Igual que si cocináramos un pastel o construyéramos una casa, el diseño de circuitos es un proceso engorroso, pero el resultado final puede ser muy atractivo.

Diseño del Schmitt trigger

Vamos a intentar utilizar componentes con los que ya nos hemos familiarizado. Así, utilizaremos el LF411 como comparador al diseñar el Schmitt trigger. De hecho, el LF411 está hecho para ser utilizado como amplificador operacional y, a causa de sus limitaciones en cuanto a *slew-rate*, no es tan rápido como los CI que se usan como comparadores. Sin embargo, el LF411 es adecuado para este diseño.

Con tensiones de alimentación de ± 15 V, la salida del LF411 se satura para aproximadamente ± 14 V. Por ello, debemos añadir algunos componentes para asegurarnos de que los niveles de salida de nuestro circuito sean los valores deseados (que son ± 5 V). Utilizamos un circuito recortador con diodo zéner similar a los de la Sección 3.5 para establecer los niveles de salida. Con la excepción del circuito recortador con diodos, el circuito del Schmitt trigger es similar al de la Figura 2.10. El diagrama de circuito propuesto se muestra en la Figura AD1.2.

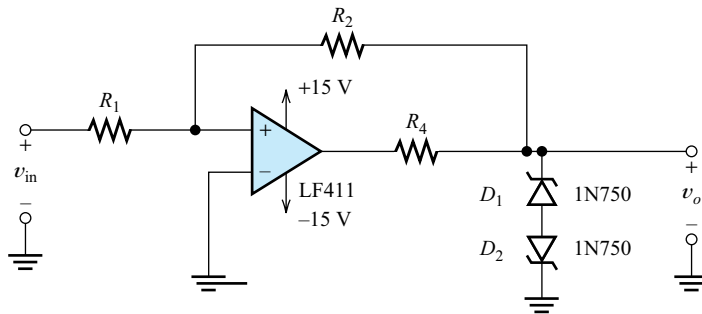


Figura AD1.2. Diagrama de circuito del Schmitt trigger.

La resistencia R_4 y los dos diodos zéner D_1 y D_2 forman un circuito recortador, asegurando unos niveles de tensión de salida simétricos y casi independientes de las tensiones de alimentación. Por ejemplo, cuando la salida del LF411 es alta (aproximadamente $+14$ V), D_2 está polarizado en directa, y D_1 está en avalancha. La tensión de salida resultante es la suma de la caída de tensión en directa de D_2 y la tensión de avalancha de D_1 , resultando ser de unos 5 V.

Cuando la salida del LF411 es baja, aparecen unos -14 V en su terminal de salida. Esta tensión actúa a través de R_4 para polarizar en directa D_1 y causar que D_2 entre en avalancha. En ese caso, la tensión de salida es de, aproximadamente, -5 V.

Debería elegirse un valor de R_4 lo suficientemente alto como para que la corriente de salida del LF411 fuera razonable (digamos de menos de 10 mA de valor) para los dos estados de salida. Sin embargo, si R_4 es demasiado grande, no hay suficiente corriente para R_2 y para la entrada del integrador. Elegimos para R_2 un valor de 100 k Ω , un valor grande para minimizar sus requisitos de corriente. Además, diseñaremos el integrador de manera que su impedancia de entrada mínima sea de unos 20 k Ω . Luego, seleccionando $R_4 = 5,1$ k Ω , tenemos suficiente corriente para R_2 y para la entrada del integrador, así como para asegurarnos de que los diodos trabajen como se pretende.

Por último, seleccionamos el valor de R_1 de manera que las tensiones umbral del Schmitt trigger sean lo más cercanas posibles a $+5$ y -5 V. En el umbral, la tensión en la entrada no inversora del amplificador operacional es cero. Además, la suma de la

corriente que pasa por R_1 y la que pasa por R_2 debe ser cero. Por tanto, en el umbral podemos escribir

$$\frac{v_{in}}{R_1} + \frac{v_o}{R_2} = 0 \quad (\text{AD1.1})$$

Consideremos que la tensión de salida es $v_o = +5 \text{ V}$. La tensión de umbral deseada será de $v_{in} = -5 \text{ V}$. Sustituyendo estos valores en la Ecuación AD1.1, tenemos

$$\frac{-5}{R_1} + \frac{5}{R_2} = 0$$

Resolviendo esta ecuación para R_1 , obtenemos que $R_1 = R_2$. Como hemos seleccionado previamente $R_2 = 100 \text{ k}\Omega$, también elegimos $R_1 = 100 \text{ k}\Omega$.

Hemos completado el diseño del Schmitt trigger. Podemos ver el diagrama del circuito en la Figura AD1.2; los valores de las resistencias son

$$R_1 = 100 \text{ k}\Omega$$

$$R_2 = 100 \text{ k}\Omega$$

$$R_4 = 5,1 \text{ k}\Omega$$

Los umbrales de entrada son (aproximadamente) $\pm 5 \text{ V}$, y los niveles de salida son $\pm 5 \text{ V}$.

Está claro que los diseñadores de circuitos necesitan estar familiarizados con el tamaño, el coste y otros parámetros de los componentes disponibles. Estos conocimientos pueden adquirirse leyendo las hojas de datos de los fabricantes de dispositivos y los catálogos de los distribuidores. Puede comenzar mirando el catálogo disponible en www.digikey.com.

Examine el catálogo disponible en www.digikey.com para familiarizarse con componentes prácticos para los circuitos electrónicos.

Diseño del integrador

El diagrama del circuito integrador se puede ver en la Figura AD1.3. Este circuito se estudia en la Sección 2.11. La resistencia variable se utiliza como control de frecuencia. La tensión de salida viene dada por

$$v_o(t) = -\frac{1}{R_5 C_1} \int_0^t v_{in}(x) dx + v_o(0)$$

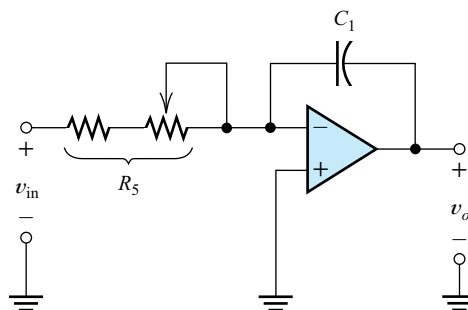


Figura AD1.3. Integrador de ganancia variable.

En el instante $t = T/2$, esto se convierte en

$$v_o(T/2) = -\frac{1}{R_5 C_1} \int_0^{T/2} v_{in}(x) dx + v_o(0) \quad (\text{AD1.2})$$

Relacionándolo con las formas de onda de entrada y de salida del integrador de la Figura AD1.1, tenemos que

$$v_o(0) = 5,0$$

y

$$v_o(T/2) = -5,0$$

Durante el intervalo de tiempo entre 0 y $T/2$, tenemos que $v_{in}(t) = 5$. Sustituyendo esos valores en la Ecuación AD1.2, obtenemos

$$-5 = -\frac{1}{R_5 C_1} \int_0^{T/2} 5 dx + 5,0$$

que nos da

$$R_5 C_1 = 0,25T \quad (\text{AD1.3})$$

Queremos elegir un valor pequeño para el condensador (para minimizar su coste y su tamaño). Supongamos que elegimos $C_1 = 1000$ pF. Consideremos una frecuencia de 10 kHz, para la que $T = 100$ μ s. Usamos entonces la Ecuación AD1.3 para determinar que $R_5 = 25$ k Ω . Para una frecuencia de 1 kHz, tenemos $R_5 = 250$ k Ω . Así, elegiremos una R_5 que sea la combinación en serie de una resistencia fija de 15 k Ω y una variable de 500 k Ω . Esto permitirá que la frecuencia pueda ajustarse en un margen un poco más amplio del deseado (para tomar en consideración las tolerancias de los componentes).

Desde luego, la elección de un valor para C_1 no es arbitraria. Si seleccionamos para C_1 un valor más grande, el valor de R_5 se hace menor. En consecuencia, R_5 extrae más corriente del Schmitt trigger. Si C_1 es demasiado grande y R_5 es demasiado pequeña, el Schmitt es incapaz de suministrar la corriente. En el proceso de diseño, debemos ir de una parte a otra, del diseño del Schmitt trigger al del integrador, para que los circuitos sean compatibles.

De este modo, hemos completado el diseño del integrador. El diagrama del circuito puede verse en la Figura AD1.3. Hemos elegido el amplificador operacional LF411, un condensador C_1 de 1000 pF y una resistencia R_5 , que es una combinación en serie de una resistencia fija de 15 k Ω y una variable de 500 k Ω .

Diseño del convertidor de onda triangular a onda senoidal

Una onda triangular puede convertirse en senoidal usando un circuito que tenga las curvas características de transferencia no lineales correctas. Se puede ver este proceso en la Figura AD1.4. La ecuación de la curva característica de transferencia ideal es

$$v_s = V_{sm} \operatorname{sen}\left(\frac{\pi}{2} \frac{v_t}{V_{tm}}\right) \quad (\text{AD1.4})$$

donde v_s es la tensión de salida senoidal, con un valor de pico de V_{sm} . La tensión triangular de entrada se denomina v_t , y V_{tm} es su valor de pico.

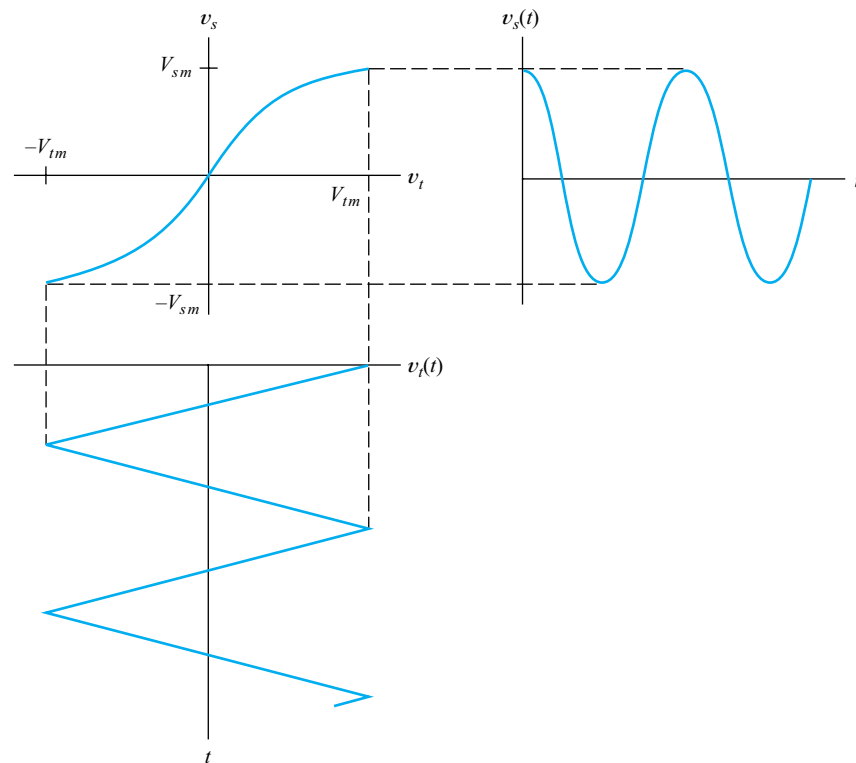


Figura AD1.4. Una onda triangular se convierte en una onda senoidal mediante la función de transferencia no lineal apropiada.

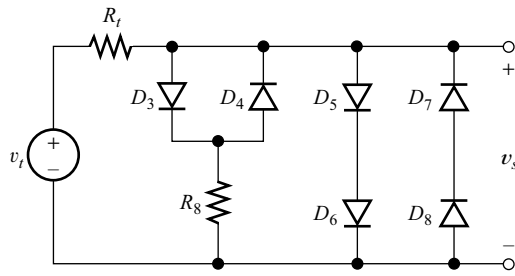
Se pueden utilizar varios circuitos no lineales con diodos y amplificadores para aproximarse a esta curva característica de transferencia no lineal. Proponemos utilizar el circuito que se muestra en la Figura AD1.5.

Funcionamiento básico del conformador de ondas

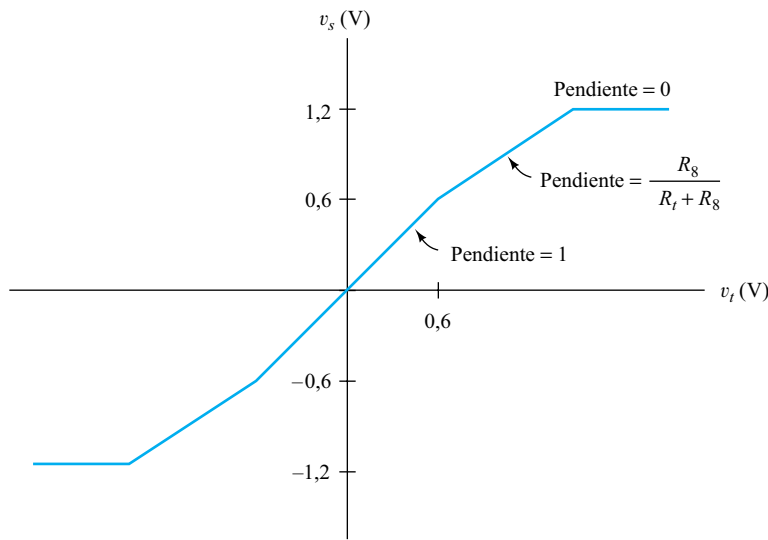
Inicialmente, suponemos que los diodos no conducen hasta que la tensión directa alcanza los 0,6 V. También suponemos una tensión constante de 0,6 V en polarización directa. (Estos valores son los normales para diodos de señal del estilo del 1N4148, que es el que el diseñador pretende usar en este circuito.) Con estas premisas, tenemos $v_s = v_i$ para $|v_i| < 0,6$ V. Esto es así porque ninguno de los diodos conduce para $|v_i| < 0,6$ V. Así, como se indica en la Figura AD1.5(b), la pendiente de la curva característica de transferencia en esta región es igual a la unidad.

Para $0,6 < |v_s| < 1,2$, D_3 o D_4 están conduciendo (dependiendo de la polaridad de v_s). Como suponemos una tensión directa constante, la resistencia dinámica de los diodos es cero en la región directa. La Figura AD1.6 muestra el circuito equivalente de pequeña señal con estas condiciones. Por tanto, la relación del incremento de tensión (para pequeña señal) del circuito es

$$\frac{\Delta v_s}{\Delta v_i} = \frac{R_8}{R_i + R_8} \quad (\text{AD1.5})$$



(a) Diagrama del circuito



(b) Curva característica de transferencia

Figura AD1.5. Circuito conformador de ondas con diodos.

Como se ve en la Figura AD1.5(b), ésta es la pendiente de la curva característica de transferencia para $0,6 < |v_s| < 1,2$.

Por último, cuando v_s llega a 1,2 voltios, los diodos D_5 y D_6 comienzan a conducir, y la pendiente de la curva característica de transferencia se hace cero.

De hecho, los diodos se van poniendo en conducción gradualmente. Por tanto, la curva característica de transferencia del circuito del diodo tiende a ser más una curva suave que los segmentos de recta que se muestran. Desde luego, esta curvatura tiende a permitir un mejor ajuste a la curva de transferencia senoidal deseada.

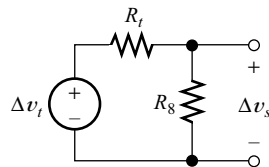


Figura AD1.6. Circuito equivalente para pequeña señal si D_3 (o D_4) conducen y el resto de los diodos no conducen.

Selección de los parámetros de los valores para el conformador de ondas

Ahora, consideraremos cómo seleccionar los parámetros del circuito para conseguir un buen ajuste a la curva característica senoidal. En particular, deseamos especificar la amplitud de pico de la onda triangular de entrada V_{im} y los valores de resistencia. Nuestro método consiste en igualar las pendientes de las curvas características de transferencia del circuito basado en diodos, a las pendientes correspondientes de la curva característica ideal.

Primero, hallaremos una expresión para la pendiente de la curva característica de transferencia ideal, derivando la Ecuación AD1.4 con respecto a v_i . El resultado es

$$\frac{dv_s}{dv_i} = V_{sm} \frac{\pi}{2V_{im}} \cos\left(\frac{\pi}{2} \frac{v_i}{V_{im}}\right) \quad (\text{AD1.6})$$

Evaluando para $v_i = 0$, encontramos que

$$\left. \frac{dv_s}{dv_i} \right|_{v_i=0} = V_{sm} \frac{\pi}{2V_{im}} \quad (\text{AD1.7})$$

Sin embargo, con $v_i = 0$, la pendiente del circuito basado en diodos es la unidad. Igualando esas pendientes, tenemos

$$V_{sm} \frac{\pi}{2V_{im}} = 1 \quad (\text{AD1.8})$$

Reordenando la ecuación, obtenemos

$$V_{im} = V_{sm} \frac{\pi}{2} \quad (\text{AD1.9})$$

Para el circuito basado en diodos, la amplitud de la salida es de $V_{sm} \cong 1,2$ V. Por tanto, la amplitud de entrada requerida es de $V_{im} = V_{sm}(\pi/2) \cong 1,88$ V.

Así, los valores y pendientes de las curvas características concuerdan para $v_i = 0$ y para $v_i = V_{im}$ (a condición de que elijamos una amplitud de entrada de $V_{im} \cong 1,88$ V).

Luego, igualamos las pendientes para $v_i = V_{im}/2$. Evaluando la Ecuación AD1.6, tenemos

$$\left. \frac{dv_s}{dv_i} \right|_{v_i=V_{im}/2} = V_{sm} \frac{\pi}{2V_{im}} \cos(\pi/4) \quad (\text{AD1.10})$$

Igualando esto para la pendiente correspondiente de la curva característica de transferencia del circuito basado en diodos, obtenemos

$$\frac{R_8}{R_i + R_8} = V_{sm} \frac{\pi}{2V_{im}} \cos(\pi/4) \quad (\text{AD1.11})$$

Usando la Ecuación (AD1.9) para sustituir V_{im} , tenemos

$$\frac{R_8}{R_i + R_8} = \cos(\pi/4) \quad (\text{AD1.12})$$

Evaluando y ordenando, nos da

$$R_8 = 2,414 \times R_t \quad (\text{AD1.13})$$

Las ecuaciones (AD1.9) y (AD1.13) nos ofrecen una guía para seleccionar la amplitud de entrada V_{in} y los valores de resistencia para el convertidor de ondas.

Simulación del conformador de ondas

El siguiente paso será elegir los valores del circuito conformador de ondas y usar SPICE para evaluar su funcionamiento. Las ecuaciones de diseño no especifican los valores de todos los componentes, y debemos elegir un valor efectuando suposiciones. Comenzaremos eligiendo $R_t = 1 \text{ k}\Omega$, ya que esto nos dará unas corrientes razonables (unos pocos miliamperios). Se puede comprobar que, si elegimos valores de R_t que varíen por encima y por debajo de $1 \text{ k}\Omega$, obtenemos prácticamente el mismo funcionamiento para un amplio margen de valores (tras optimizar la amplitud de entrada y el valor de R_8 para cada valor de R_t). Por tanto, vamos a suponer que $R_t = 1 \text{ k}\Omega$. La Ecuación (AD1.13) nos da $R_8 = 2,414 \text{ k}\Omega$, por lo que inicialmente seleccionamos el valor nominal $R_8 = 2,4 \text{ k}\Omega$. Sin embargo, la simulación muestra posteriormente que $2,7 \text{ k}\Omega$ ofrece un resultado ligeramente mejor. Así que, al final, el valor de R_8 será $2,7 \text{ k}\Omega$.

Como anticipamos que $V_{os} \cong 1,2 \text{ V}$, usamos la Ecuación (AD1.9) para elegir un valor inicial de $V_{in} \cong 1,88 \text{ V}$. Sin embargo, la simulación muestra después que funciona mejor un valor de $V_{in} = 1,82 \text{ V}$.

Hemos utilizado para la fuente de entrada triangular V_t una fuente lineal formada por componentes lineales. Haciendo doble clic en la fuente, aparece una ventana como la de la Figura AD1.7. Aquí sólo hay que especificar puntos de la onda. Por ejemplo, en el instante $t = 0$, especificamos una amplitud de $+1,82 \text{ V}$; en $t = 0,5 \text{ ms}$, la amplitud es de $-1,82 \text{ V}$; en $t = 1 \text{ ms}$, la amplitud es de $+1,82 \text{ V}$, etc. Conectando esos puntos mediante líneas rectas, obtenemos una onda triangular de 1 kHz con una amplitud de pico de $1,82 \text{ V}$.

Puede encontrar el archivo del circuito de la Figura AD1.5(a) en la página web.

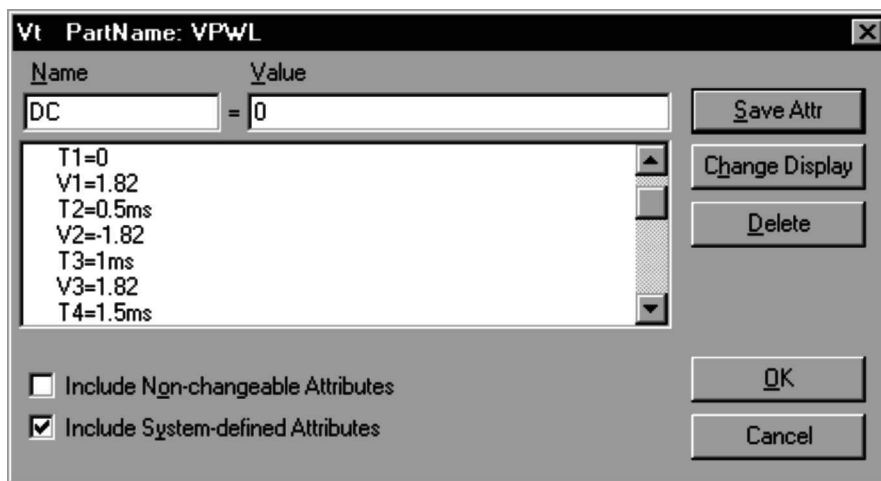


Figura AD1.7. Ventana de configuración de la fuente con componentes lineales.

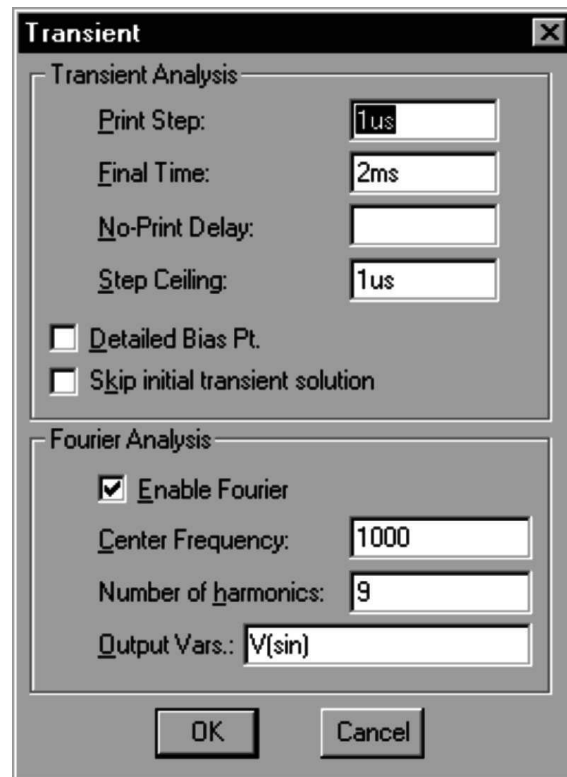


Figura AD1.8. Ventana de configuración del análisis transitorio (Transient-analysis).

La teoría de Fourier nos muestra que una onda senoidal distorsionada se compone de una onda senoidal más componentes de distorsión que son ondas senoidales de frecuencias armónicas. Por ejemplo, una onda senoidal distorsionada de 1 kHz contiene unos componentes de distorsión de 2 kHz, 3 kHz, 4 kHz, y así sucesivamente. Una forma muy común de medir la fidelidad de una onda senoidal distorsionada es la distorsión armónica total (THD: Total Harmonic Distorsion), que se define como el valor rms de la distorsión como porcentaje del de la componente fundamental. SPICE puede determinar la THD de ondas periódicas.

Hemos usado los comandos **analysis/setup/transient** para acceder a la ventana mostrada en la Figura AD1.8. Elegimos un tiempo final de 2 ms para poder observar dos ciclos de las ondas de 1 kHz. Habilitamos la opción de análisis de Fourier para que el programa determine la THD de la onda senoidal, $v(\text{sen})$.

Luego, usamos el comando **analysis/simulate** para simular el circuito. Probe arranca automáticamente tras la simulación, y nos muestra las ondas de la Figura AD1.9.

Luego, volvemos al programa Schematics y usamos el comando **analysis/examine output** para examinar el archivo de salida. Nos desplazamos al final del mismo, y encontramos los resultados del análisis de Fourier, que muestran que la THD es igual al 0,72 % (cifra muy buena para este tipo de circuitos).

Si cambiamos el valor de pico de la entrada triangular V_{im} , veremos que la THD aumenta con rapidez. Debe controlarse el valor de V_{im} con una tolerancia de un 1 % para un funcionamiento cercano al óptimo. Por ello, incluiremos en el circuito final un control variable de la amplitud de entrada al circuito conformador de ondas.

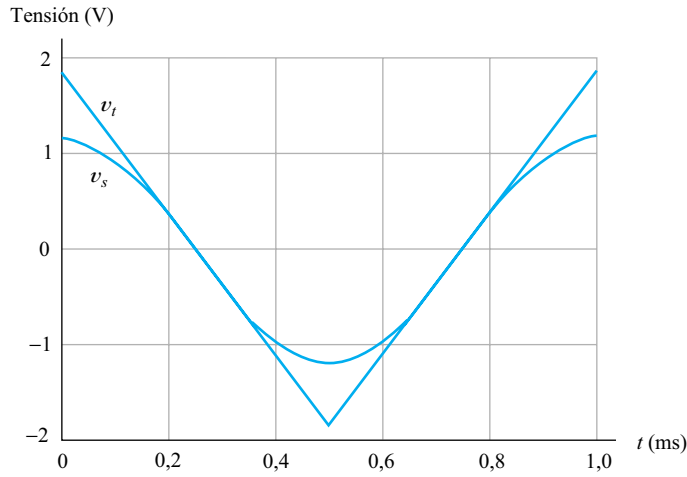


Figura AD1.9. Formas de onda de entrada y salida del circuito de la Figura AD1.5(a).

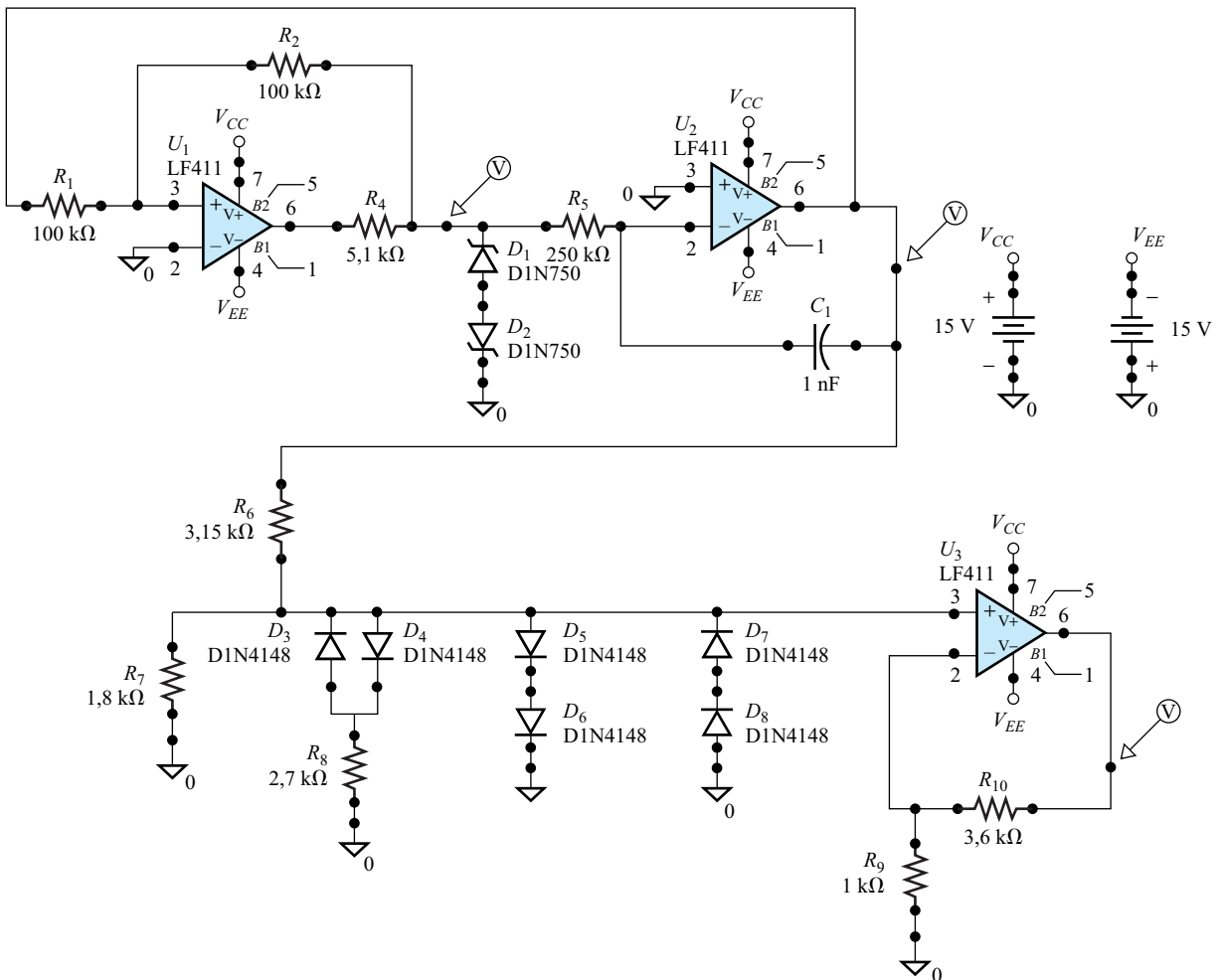


Figura AD1.10. Generador de funciones. La apariencia de este circuito es similar a la del que presenta el programa.

El circuito completo

La Figura AD1.10 nos muestra el diseño completo del generador de funciones. El valor de R_5 que se ve en la figura, se ha elegido para generar una señal de 1 kHz. Como la señal triangular a la salida del integrador tiene un valor de pico de aproximadamente 5 V, se ha incluido un divisor de tensión resistivo (con R_6 y R_7) para conseguir una amplitud de entrada óptima en el diodo del conformador de ondas. Se ha elegido un valor de R_6 (mediante el método de prueba y error) para un valor THD mínimo. En la práctica, R_6 debería ser ajustable. Por último, se utiliza un amplificador no inversor, consistente en un amplificador operacional y resistencias asociadas, para amplificar la salida del conformador de ondas basado en diodos y que produzca una salida senoidal de 5 V de pico.

En circuitos como el anterior, si las condiciones iniciales son cero, puede que no comience a funcionar en el punto deseado. En circuitos reales, esto pocas veces representa un problema porque las tensiones de offset, las corrientes de polarización y demás, proporcionan el impulso inicial para comenzar la secuencia. Por ello, hemos especificado una tensión inicial en C_1 en la simulación. Siempre que un circuito oscilador como éste no funcione en una simulación, podemos tratar de establecer unas condiciones iniciales distintas a cero.

La Figura AD1.11 nos muestra las gráficas de las tensiones de salida simuladas. El resultado del análisis de Fourier demuestra que la distorsión armónica total de la onda senoidal de salida es, aproximadamente, del 1 %.

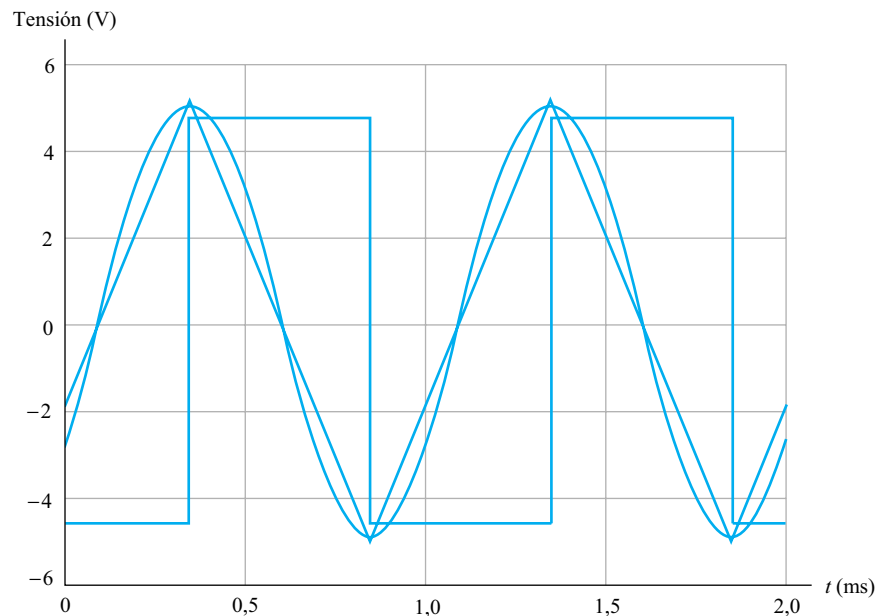


Figura AD1.11. Formas de onda de tensión simuladas para el generador de funciones.

Transistores bipolares

En este capítulo vamos a prestar atención a dispositivos que pueden amplificar señales de entrada y actúan como interruptores en circuitos digitales, específicamente, el BJT (Bipolar Junction Transistor, transistor de unión bipolar) o, simplemente, **transistor bipolar**. En el capítulo siguiente, estudiaremos otro dispositivo muy importante, el MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor, **transistor de efecto de campo metal-óxido-semiconductor**) o, simplemente, transistor MOS.

4

4.1.	Funcionamiento básico del transistor bipolar <i>nnp</i>	220
4.2.	Análisis de la línea de carga de un amplificador en emisor común	230
4.3.	El transistor bipolar <i>pnp</i>	236
4.4.	Modelos de circuitos en gran señal	238
4.5.	Análisis de circuitos con bipolares en gran señal	241
4.6.	Circuitos equivalentes en pequeña señal	255
4.7.	El amplificador en emisor común	258
4.8.	El seguidor de emisor	265
4.9.	El transistor bipolar como interruptor lógico digital	275
	Resumen	285
	Problemas	287

4.1. FUNCIONAMIENTO BÁSICO DEL TRANSISTOR BIPOLAR *npn*

Un bipolar *npn* está formado por una fina capa de material de tipo *p* entre dos capas de material de tipo *n*, como puede verse en la Figura 4.1(a) (la figura está simplificada respecto al dispositivo real; no obstante, la configuración que se muestra es una aproximación a la parte activa de los transistores actuales dentro de un CI). En el dispositivo, se forman dos uniones *pn*: la unión colector-base y la unión emisor-base. Vamos a ver que la corriente que fluye por una unión afecta a la corriente en la otra unión. Es esta interacción la que hace al bipolar muy útil como interruptor o como amplificador.

Un bipolar *npn* está formado por una fina capa de material de tipo *p* (base) entre dos capas de material de tipo *n* (colector y emisor).

Llamaremos a las diferentes capas **emisor**, **base** y **colector**, como se muestra en la Figura 4.1(a). En la Figura 4.1(b), se muestra el símbolo de circuito de un bipolar *npn*, así como las direcciones de referencia que usaremos en los bipolar *npn* para las corrientes y las tensiones.

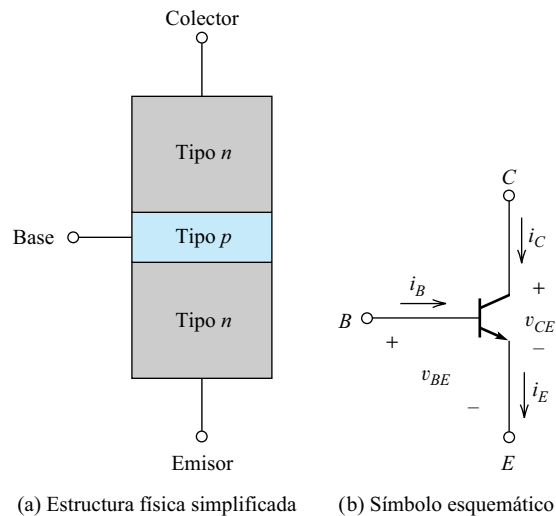


Figura 4.1. El transistor bipolar *npn*.

Funcionamiento básico en la región activa

Veamos cómo están relacionadas las corrientes y tensiones de un bipolar. En la Figura 4.2, se ve un transistor *npn* conectado a fuentes de tensión variables. Como el terminal emisor es común a ambas fuentes de tensión, decimos que en este circuito el transistor está en una configuración de emisor común.

Una de las uniones *pn* se polariza directamente aplicando una tensión con la polaridad positiva en el lado *p*. Funcionando normalmente como amplificador, la unión base-emisor está directamente polarizada y la unión base-colector está inversamente polarizada. Llamamos a esto **región activa** de funcionamiento. El funcionamiento en esta región se consigue aplicando un valor $v_{CE} \cong 0,6$ V para polarizar en directa la unión base-emisor. Entonces, si tenemos $v_{CE} > v_{BE}$, la unión colector-base está inversamente polarizada ya que la tensión que pasa por ella viene dada por $v_{BC} = v_{BE} - v_{CE}$.

La corriente de emisor i_E es la corriente que pasa por la unión base-emisor polarizada en directa y depende de v_{BE} , justo de la misma manera en que la corriente depende de la tensión en un diodo de unión *pn*. En otras palabras, se cumple la ecuación de

En la región activa, la unión base-emisor está polarizada en directa, y la unión base-colector está polarizada en inversa. Cuando se utiliza como amplificador, el transistor trabaja en la región activa.

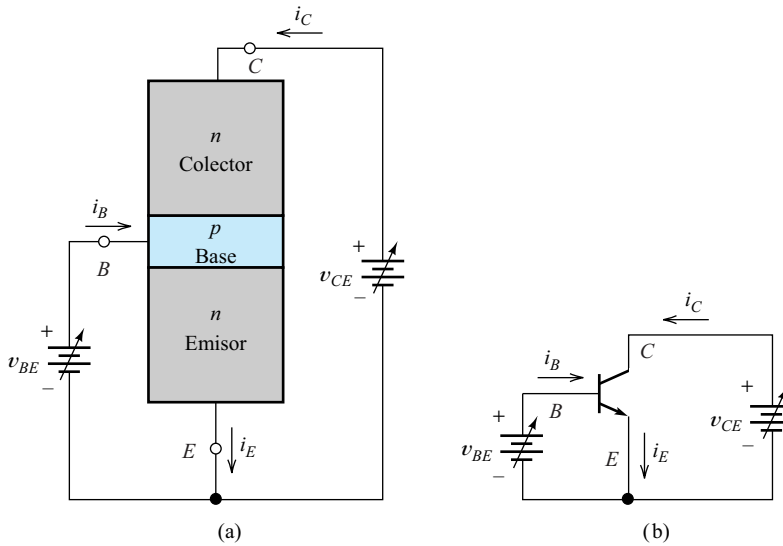


Figura 4.2. Transistor npn con fuentes de polarización variables.

Shockley. Vimos la ecuación de Shockley en el Capítulo 3; con los cambios apropiados, la ecuación, se convierte en

$$i_E = I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T}\right) - 1 \right] \tag{4.1}$$

Hemos igualado a uno el coeficiente de emisión n , porque éste es el valor apropiado para la mayoría de transistores de unión. Los valores característicos de la **corriente de saturación** I_{ES} se encuentran comprendidos entre 10^{-12} y 10^{-17} A, dependiendo del área de la unión y de otros factores. Recordemos que, a una temperatura de 300° K, el valor V_T es, aproximadamente, 26 mV.

La región del emisor tiene un alto nivel de dopaje comparada con la base. A causa del elevado dopaje, la concentración de electrones libres en el emisor es mucho mayor que la concentración de huecos en la base. Por tanto, la corriente i_E que pasa por la unión base-emisor consiste, sobre todo, en electrones que fluyen del emisor a la base.

Los electrones que cruzan la unión se convierten en portadores minoritarios en la región de la base y se difunden alejándose de la unión del emisor y yendo hacia la unión del colector. Cuando los electrones llegan a la zona de carga espacial de la unión del colector, se ven arrastrados por el campo eléctrico a la región del colector. Recuerde que el campo eléctrico en la zona de carga espacial está orientado del lado n hacia el lado p .

La región de la base es muy delgada y en ella se producen muy pocas recombinaciones. Por tanto, la mayoría de electrones que entran en la base, acaban por verse empujados hacia el colector.

Una pequeña fracción de la corriente que pasa por la unión base-emisor, proviene del terminal de la base. Existen varias razones para ello. En primer lugar, parte de la corriente que cruza la unión base-emisor consiste en huecos que cruzan de la base al emisor y estos huecos siguen llegando a través del terminal de la base. Otra contribución a la corriente de base proviene de electrones que se combinan con huecos en la región de la base. En un transistor bipolar típico, la corriente de la base es del orden del 1 % de la corriente del emisor. El flujo de portadores de carga en el transistor npn puede verse en la Figura 4.3.

La corriente i_E que pasa por la unión base-emisor, consiste sobre todo en electrones que fluyen del emisor a la base.

La mayoría de electrones que entran en la base, acaban por verse empujados hacia el colector.

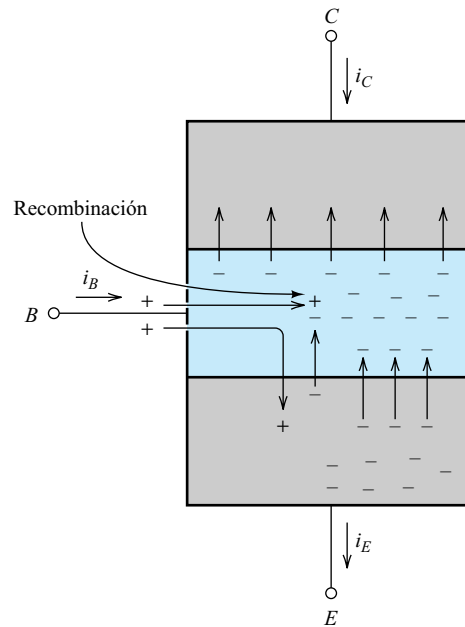


Figura 4.3. Flujo de corriente para un transistor *npn* en la región activa. La mayor parte de la corriente se debe a electrones que se desplazan del emisor al colector a través de la base. La corriente de base está compuesta por huecos que cruzan de la base al emisor y por huecos que se recombinan con electrones en la base.

Resumiendo, al aplicar una polarización directa a la unión base-emisor, se produce un flujo de corriente a través de la unión. Sin embargo, la mayor parte de esta corriente la aporta i_C , más que i_B . Con un circuito adecuado, este efecto permite amplificar una señal que se aplique a la unión base-emisor.

Curvas características básicas en emisor común

La Figura 4.4 muestra las curvas características de un bipolar típico. Estas curvas están idealizadas, de manera que sólo se muestran las características principales. Más adelante, veremos algunos efectos secundarios que provocan ligeros cambios en ellas.

Observe que la curva característica de la entrada (i_B en función de v_{BE}) es similar a la curva característica en polarización directa de la unión *pn*. Era de esperar, ya que la ecuación de Shockley describe la corriente de emisor y la corriente de base es una pequeña fracción de la corriente de emisor. Como en un diodo, la tensión base-emisor para una corriente determinada disminuye con la temperatura unos 2 mV/K.

Las curvas características de salida muestran que la corriente de colector es independiente de la tensión colector-emisor v_{CE} , mientras v_{CE} sea mayor de unos 0,2 V. Veamos por qué ocurre esto.

En primer lugar, supongamos que v_{CE} es mayor que v_{BE} , de manera que la unión del colector está polarizada en inversa. En estas condiciones, los electrones no pueden cruzar del colector a la base, a causa del campo en la zona de carga espacial colector-base. Así, el número de electrones que fluyen hacia la base viene dado por la tensión que se aplica a la unión del emisor. Estos electrones se difunden hacia la zona de carga espacial colector-base, donde son impulsados hacia el colector a causa del campo eléctrico en la zona de carga espacial. Por tanto, en una primera aproximación, el nú-

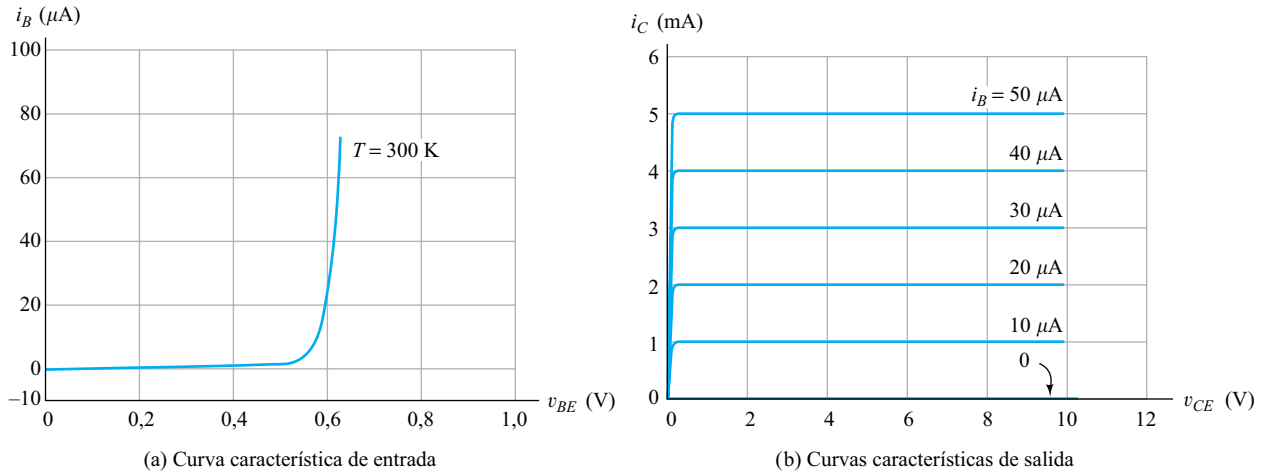


Figura 4.4. Curvas características en emisor común de un transistor *npn* típico.

mero de electrones que entran en el colector depende sólo del grado de polarización directa de la unión del emisor, y es independiente del grado de polarización inversa de la unión del colector.

Para $0,2 < v_{CE} < v_{BE}$, la unión del colector se halla polarizada en directa, pero sólo por unas pocas décimas de voltio: no lo suficiente como para causar una corriente directa significativa. Por tanto, la corriente de colector es constante para una v_{CE} superior a, aproximadamente, 0,2 V.

Desde luego, si se va reduciendo el valor de v_{DE} hasta cero, la unión de colector se polariza en directa (suponiendo que $v_{BE} \cong 0,6$ V). Cuando una unión *pn* se polariza en directa, es de esperar que la corriente fluya hacia fuera del lado *n*. Así, a medida que v_{CE} se reduce hasta cero, la corriente i_C se hace más pequeña y acabaría por invertir su dirección si v_{CE} se redujera por debajo de cero.

en una primera aproximación, el número de electrones que entran en el colector depende sólo del grado de polarización directa de la unión del emisor y es independiente del grado de polarización inversa de la unión del colector.

Amplificación con transistores bipolares

Viendo la Figura 4.4(a), observamos que un cambio muy pequeño en la tensión base-emisor v_{BE} puede provocar un cambio apreciable en la corriente de base i_B , particularmente si la unión base-emisor está inicialmente polarizada en directa, de manera que haya algo de corriente (digamos, $40 \mu A$) fluyendo antes de que v_{BE} cambie. Siempre que v_{CE} sea mayor que unas pocas décimas de voltio, este cambio en la corriente de base provoca un cambio mucho mayor en la corriente de colector i_C . Con circuitos adecuados, el cambio en la corriente de colector se convierte en un cambio de tensión mucho mayor que el cambio inicial en v_{BE} . Por tanto, el bipolar puede amplificar una señal que se aplique a la unión base-emisor.

Factores que afectan a la ganancia de corriente

Normalmente, el buen funcionamiento de un amplificador con bipolares requiere que la corriente de base sea pequeña en comparación con la corriente de colector. Definimos

$$\beta = \frac{i_C}{i_B} \tag{4.2}$$

Ecuación clave que define β .

Por ello, queremos que β tenga un valor alto. Cualquier transistor típico tiene unos valores β comprendidos entre 10 y 1000.

Hay algunos puntos importantes que hemos de tener en cuenta al diseñar un transistor bipolar para que tenga un elevado de β . En primer lugar, el dispositivo debería tener en el emisor un dopaje relativamente alto comparado con el de la base. Esto asegura que la corriente que cruza la unión del emisor esté formada principalmente por electrones (suponiendo un dispositivo *npn*). En segundo lugar, casi todos los portadores minoritarios inyectados en la base deberían llegar al colector. Por ello, la región de la base debería ser delgada y la vida media de los portadores minoritarios debería ser larga comparada con el tiempo medio que emplean los electrones en atravesar la base. Además, la geometría del dispositivo debería permitir que los electrones se difundieran rápidamente hacia la unión del colector, en lugar de hacia una superficie externa en la que sea probable la recombinación.

Para conseguir una elevada ganancia de corriente β , el emisor debe estar muy dopado en comparación con la base, la base debe ser delgada, y debe minimizarse la recombinación en la base.

Ecuaciones del dispositivo

La ley de Kirchhoff requiere que la corriente que sale de un bipolar sea igual a la suma de las corrientes que entran en él. Por tanto, a partir de la Figura 4.2, tenemos que

$$i_E = i_C + i_B \quad (4.3)$$

El parámetro α del bipolar es el cociente entre la corriente de colector y la corriente de emisor:

$$\alpha = \frac{i_C}{i_E} \quad (4.4)$$

Ecuación clave que define α .

Los valores de α varían entre 0,9 y 0,999, siendo 0,99 el valor más típico. La Ecuación (4.3) indica que la corriente de emisor proviene en parte del terminal de la base y en parte del terminal de colector. Sin embargo, como α es prácticamente uno, es el colector el que proporciona la mayor parte de la corriente de emisor.

Usando la Ecuación (4.1) para sustituir i_E en la Ecuación (4.4), y reordenando, tenemos

$$i_C = \alpha I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T}\right) - 1 \right] \quad (4.5)$$

Para un valor v_{BE} superior a unas pocas décimas de voltio, la parte exponencial contenida en el paréntesis es mucho mayor que la unidad. Luego el 1 contenido dentro del paréntesis puede despreciarse. Definimos también la **corriente de escala** como

$$I_s = \alpha I_{ES} \quad (4.6)$$

con lo que la Ecuación (4.5) se convierte en

$$i_C \cong I_s \exp\left(\frac{v_{BE}}{V_T}\right) \quad (4.7)$$

Despejando i_C en la Ecuación (4.3), sustituyendo los resultados en la Ecuación (4.2), y resolviendo para la corriente de base, obtenemos

$$i_B = (1 - \alpha)i_E \quad (4.8)$$

Como α es ligeramente menor que la unidad, la base sólo suministra una fracción muy pequeña de la corriente de emisor. Usando la Ecuación (4.1) para sustituir i_E , tenemos

$$i_B = (1 - \alpha)I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T}\right) - 1 \right] \tag{4.9}$$

Anteriormente, hemos definido el parámetro β como la relación entre la corriente de colector y la corriente de base. Usando las relaciones de las Ecuaciones (4.4) y (4.8) obtenemos

$$\beta = \frac{i_C}{i_B} = \frac{\alpha}{1 - \alpha} \tag{4.10}$$

Ecuación clave que relaciona α y β .

Los valores de β varían entre 10 y 1000, siendo un valor muy común $\beta = 100$. Podemos escribir que

$$i_C = \beta i_B \tag{4.11}$$

Observe que, como el valor de β es grande comparado con la unidad, la corriente de colector es una versión amplificada de la corriente de base.

... como β es grande comparado con la unidad, la corriente de colector es una versión amplificada de la corriente de base.

Ejemplo 4.1. Uso de las curvas del dispositivo para determinar α y β

Determinar los valores de α y β para un transistor usando las curvas características de la Figura 4.4

Solución: Se puede hallar el valor de β calculando la relación de la corriente de colector respecto a la corriente de base, siempre que el valor de v_{CE} sea lo bastante alto como para que la unión colector-base esté polarizada en inversa. Por ejemplo, para $v_{CE} = 4$ V, e $i_B = 30 \mu\text{A}$, la curva característica de salida nos da $i_C = 3$ mA. Por tanto,

$$\beta = \frac{i_C}{i_B} = \frac{3 \text{ mA}}{30 \mu\text{A}} = 100$$

Hay que resaltar que, para dispositivos reales, se obtienen valores de β ligeramente diferentes a partir de diferentes puntos de las curvas características de salida.

Resolviendo la Ecuación (4.10) para α en términos de β , obtenemos

$$\alpha = \frac{\beta}{\beta + 1} \tag{4.12}$$

Sustituyendo el valor que hemos obtenido para β , tenemos que $\alpha = 0,99$. □

Efectos secundarios

Hasta ahora, hemos estudiado el comportamiento básico del bipolar; sin embargo, hay varios efectos de segundo orden que pueden ser importantes en algunas aplicaciones. La Figura 4.5 muestra las curvas características del emisor común con unos rasgos exagerados causados por algunos de estos efectos secundarios.

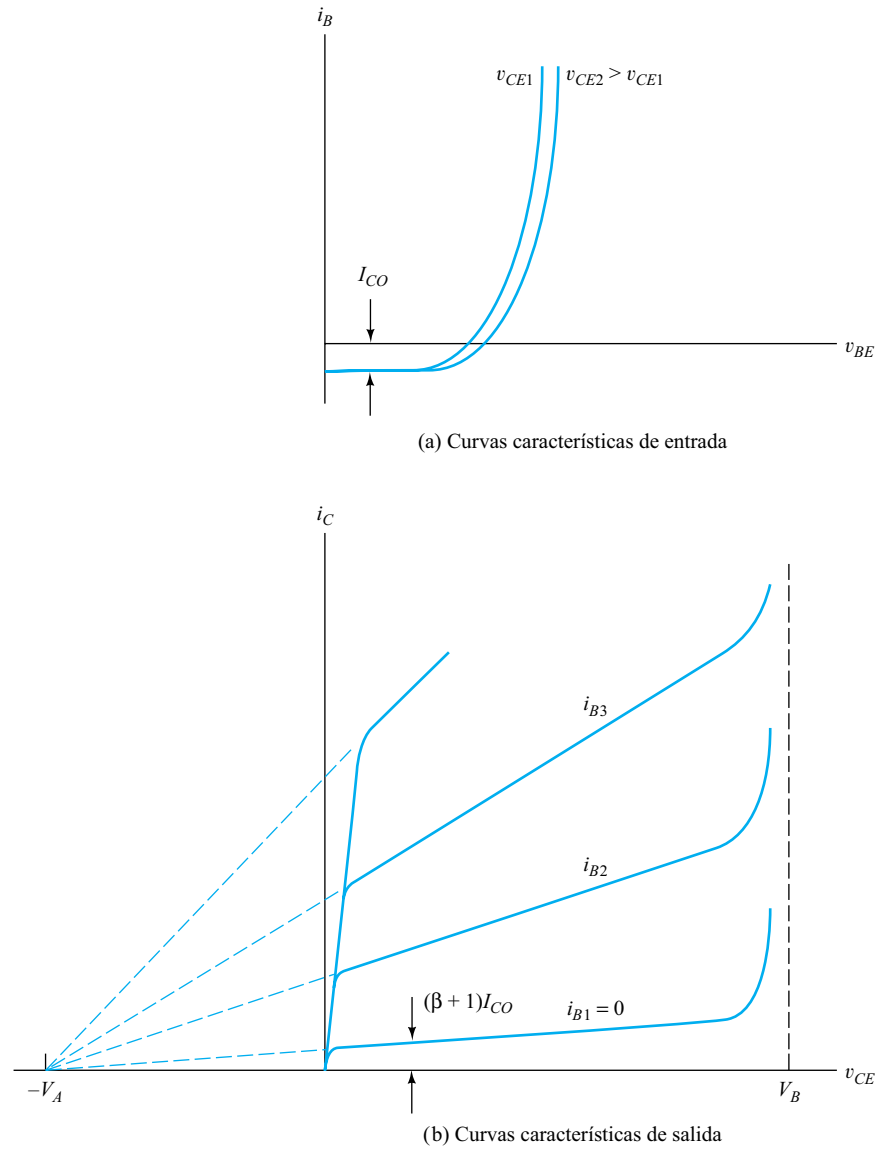


Figura 4.5. Curvas características del emisor común que muestran de forma exagerada los efectos secundarios.

Modulación de la anchura de la base

Un rasgo distintivo de las curvas características de entrada es que no existe una única curva que relacione i_B y v_{BE} para todos los valores de v_{CE} , sino toda una familia de curvas. A medida que v_{CE} aumenta, la curva para i_B se desplaza hacia abajo. Veamos las razones de esta relación.

A medida que v_{CE} aumenta, la polarización inversa de la unión de colector se hace mayor y la zona de carga espacial se extiende hacia la base. En consecuencia, los electrones inyectados desde el emisor no han de difundirse tan lejos antes de verse impulsados hacia el colector. El resultado es una menor recombinación en la base

y menos corriente de base. La dependencia de la anchura de la base con respecto a v_{CE} se denomina **modulación de la anchura de la base**.

Si fijamos nuestra atención en las curvas características de salida, vemos que, en lugar de ser horizontales, las curvas tienen una pendiente hacia arriba a medida que aumenta v_{CE} . Esto también es el resultado de la modulación de la anchura de la base. A medida que la base se hace más estrecha y que menos electrones se combinan con huecos, la corriente de emisor debe incrementarse para mantener la corriente de base constante. Recuerde que las curvas de salida se dibujan para corrientes de base constantes. Desde luego, el aumento de la corriente de emisor conduce a un aumento de corriente de colector.

Suponiendo un dopaje constante en cada región y una geometría plana, si se alargan las curvas características de colector, como muestran las líneas discontinuas de la Figura 4.5(b), todas las líneas rectas convergen en un punto del eje negativo v_{CE} . El valor de la tensión en esa intersección se denomina **tensión de Early**, y se representa como V_A .

Ruptura de colector

Otro efecto que puede verse en la Figura 4.5(b) es que la corriente de colector aumenta rápidamente cuando v_{CE} se aproxima al valor de ruptura V_B . Hay dos posibles causas para este comportamiento. En primer lugar, la **ruptura por avalancha**, en la que el campo en la zona de carga espacial colector-base se hace lo suficientemente fuerte como para que los electrones libres rompan enlaces covalentes al colisionar con la red cristalina.

La segunda posibilidad es que la modulación de la anchura de la base continúe hasta que la zona de carga espacial de la unión del colector se extienda hasta la unión del emisor. Entonces, incrementar v_{CE} aumenta la polarización directa de la unión del emisor. Este fenómeno se denomina **avalancha secundaria**. Basta un pequeño instante de perforación para destruir el dispositivo ya que una gran cantidad de corriente tiende a concentrarse en una pequeña región de la unión del emisor, que se sobrecalienta con rapidez.

Corriente de fugas

Observe que en la Figura 4.5(a), para $v_{BE} = 0$, la corriente de base es negativa. Esto se debe a la **corriente inversa de fugas** I_{CO} de la unión del colector. Se puede determinar I_{CO} midiendo la corriente de colector con el emisor abierto y la unión del colector polarizada en inversa. La corriente de fugas fluye hacia el colector a través de la unión del colector, saliendo de la base. Como hemos referenciado i_B como entrante en la base, tenemos $i_B \cong -I_{CO}$ para v_{BE} cercana a cero.

Otro efecto de I_{CO} es que puede haber una corriente de colector significativa para una corriente de base cero. La corriente de fugas tiene el mismo efecto que la corriente inyectada en la base a través del terminal de la base. En otras palabras, se amplifica I_{CO} por la acción del transistor. Así, la corriente de colector con $i_B = 0$ es $(\beta + 1)I_{CO}$.

A temperatura ambiente, la corriente de fugas es a menudo relativamente pequeña, y sus efectos apenas son observables, particularmente para dispositivos de silicio. Sin embargo, a medida que aumenta la temperatura, aumenta la corriente de fugas y esto puede resultar problemático.

Uso de SPICE para representar las curvas características

La Tabla 4.1 enumera los parámetros del bipolar que hemos estudiado hasta ahora, y su correspondiente nomenclatura en SPICE.

Tabla 4.1. Parámetros del bipolar y sus nombres en SPICE.

Nombre	Símbolo matemático	Denominación en SPICE
Ganancia de corriente en emisor común	β	BF
Corriente de escala	I_s	IS
Tensión de Early	V_A	VAF

En la Figura 4.6 se ve al circuito que podemos utilizar en una simulación con SPICE para generar las curvas características de un bipolar. Hemos usado el componente **Qbreakn** para el transistor *npn*; se trata de un componente de OrCAD que resulta útil cuando queremos especificar los parámetros del modelo de un transistor. Para especificar estos parámetros, en primer lugar hacemos clic en el símbolo del transistor (se pone de color rojo), y luego usamos el comando **edit/model/edit instance model** (editar/modelar/editar modelo) para acceder a la ventana mostrada en la Figura 4.7. En este caso, hemos especificado $\beta = 100$, $I_s = 10^{-14}$ A, y $V_A = 50$ V. Más adelante, veremos cómo especificar parámetros adicionales para el transistor.

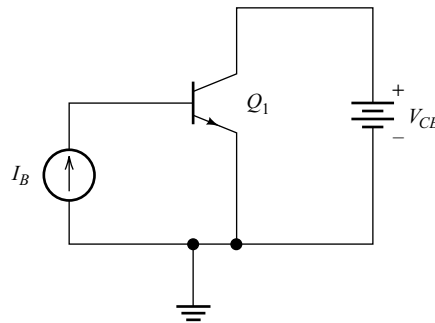


Figura 4.6. Circuito para ver las curvas características de un bipolar.

A continuación, volvemos a la ventana principal de Schematics y usamos los comandos **analysis/setup/dc sweep** (análisis/configurar/ barrido en continua), para acceder a la ventana **DC Sweep** que muestra la Figura 4.8(a). Seleccione v_{CE} como variable principal de barrido, y defina un barrido de 0 a 10 V en incrementos de 0,01 V. Haga clic en el botón **Nested Sweep** (barrido anidado) para acceder a la ventana **DC Nested Sweep** que se muestra en la Figura 4.8(b). Luego, elija i_B como variable, y configúrela con un valor inicial de 0, un valor final de 50 μ A, y un incremento de 10 μ A.

A continuación, vuelva a la ventana principal de Schematics y use el comando **analysis/simulate** (análisis/ simular) para comenzar la simulación, tras lo cual Probe se iniciará automáticamente. Emplee el comando **trace/add** (trazar/añadir) para acceder a la ventana en la que se elige la(s) variable(s) que se dibujarán. Seleccione dibujar la corriente de colector IC(Q1); la Figura 4.9 muestra las curvas características de la corriente de colector resultantes.

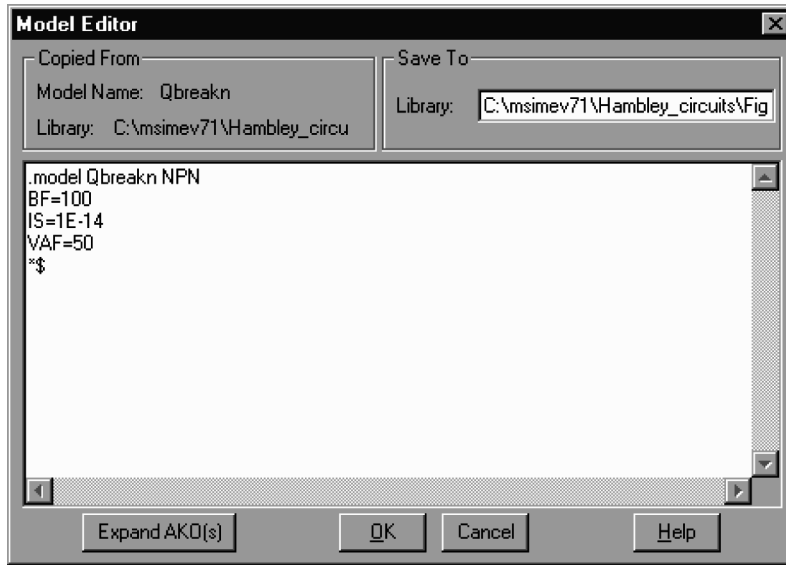


Figura 4.7. Ventana de edición del modelo (Model editor).

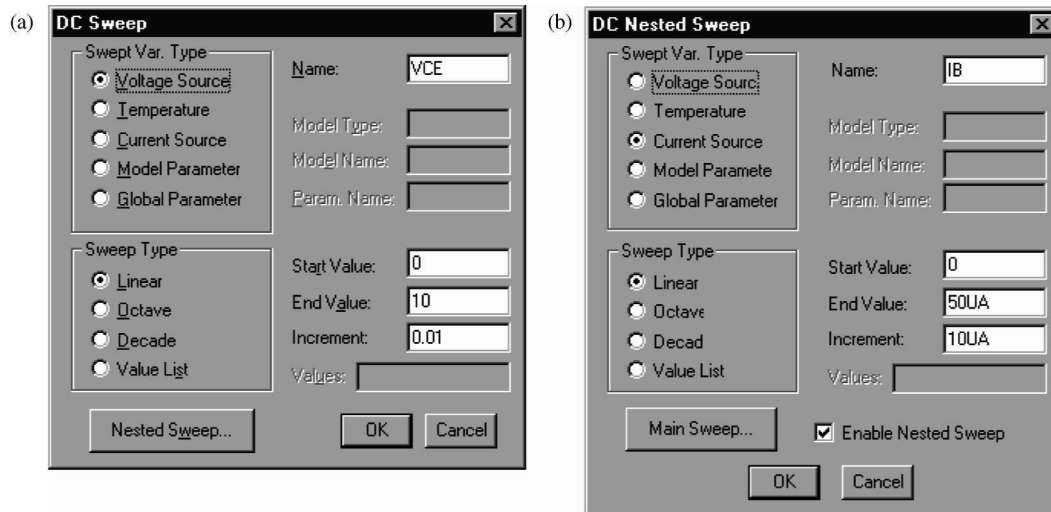


Figura 4.8. Ventanas de configuración del barrido en continua (DC-Sweep).

EJERCICIO

- 4.1. Cierta transistor tiene $\beta = 50$, $I_{ES} = 10^{-14}$ A, $v_{CE} = 5$ V, e $i_E = 10$ mA. Suponer que $V_T = 0,026$ V. Hallar v_{BE} , i_B , i_C y α .

Respuesta $v_{BE} = 0,718$ V, $v_{BC} = -4,28$ V, $i_B = 0,196$ mA, $i_C = 9,80$ mA, $\alpha = 0,980$.

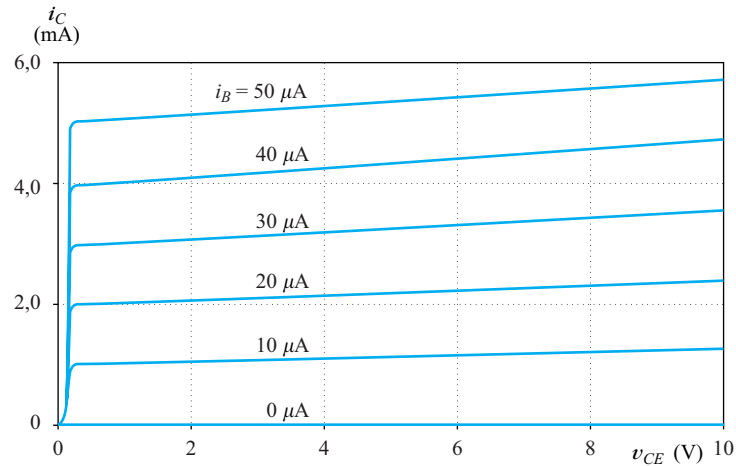


Figura 4.9. Curvas características de colector.

EJERCICIO

- 4.2. Calcular los valores correspondientes de β si $\alpha = 0,9$; $0,99$ y $0,999$.

Respuesta $\beta = 9$, $\beta = 99$ y $\beta = 999$.

EJERCICIO

- 4.3. Un determinado transistor que trabaja con polarización directa en la unión base-emisor, y con polarización inversa en la unión base-colector (es decir, trabaja en la región activa), tiene $i_C = 9,5$ mA, e $i_E = 10$ mA. Hallar los valores de i_B , α y β .

Respuesta $i_B = 0,5$ mA, $\alpha = 0,95$, $\beta = 19$.

EJERCICIO

- 4.4. Despreciando los efectos de segundo orden, dibujar las curvas características de salida en emisor común de un transistor *npn* de silicio de señal, siendo $\beta = 200$. La corriente i_B varía entre 0 y $50 \mu A$ en incrementos de $10 \mu A$.

Respuesta Las curvas características de salida son idénticas a las mostradas en la Figura 4.4(b), excepto que los valores del eje i_C deben duplicarse.

4.2. ANÁLISIS DE LA LÍNEA DE CARGA DE UN AMPLIFICADOR EN EMISOR COMÚN

En la Figura 4.10 se muestra el circuito de un amplificador simple. Las tensiones de las fuentes de alimentación V_{BB} y V_{CC} **polarizan** el dispositivo en un punto de trabajo para el que es posible la amplificación de la señal de entrada $v_{in}(t)$. En esta sección, veremos que entre el colector y masa aparece una versión amplificada de la tensión de entrada.

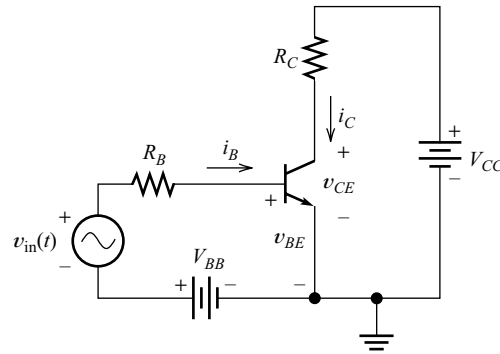


Figura 4.10. Amplificador en emisor común.

Análisis del circuito de entrada

Podemos analizar este circuito usando las técnicas de la línea de carga. Por ejemplo, si aplicamos la ley de Kirchoff al bucle que forman V_{BB} , $v_{in}(t)$, R_B y la unión base-emisor, obtenemos

$$V_{BB} + v_{in}(t) = R_B i_B(t) + v_{BE}(t) \tag{4.13}$$

En la Figura 4.11(a) se muestra una gráfica de la Ecuación (4.13) en forma de línea de carga para las curvas características de entrada del transistor. Para dibujar la línea de carga, debemos localizar dos puntos. Si suponemos que $i_B = 0$, la Ecuación (4.13) nos da $v_{BE} = V_{BB} + v_{in}$. Esto nos da el punto en el que la línea de carga corta al eje de la tensión. De igual forma, suponiendo que $v_{BE} = 0$, tenemos que $i_B = (V_{BB} + v_{in})/R_B$, lo que nos da la intersección de la línea de carga y el eje de la corriente. La línea de carga es la recta mostrada en la Figura 4.11(a) (línea continua).

La Ecuación (4.13) representa la restricción impuesta a los valores de i_B y v_{BE} por el circuito externo. Adicionalmente, i_B y v_{BE} deben corresponderse con las curvas características del dispositivo. Los valores que satisfacen ambas restricciones son los de la intersección de la línea de carga y las curvas características del dispositivo.

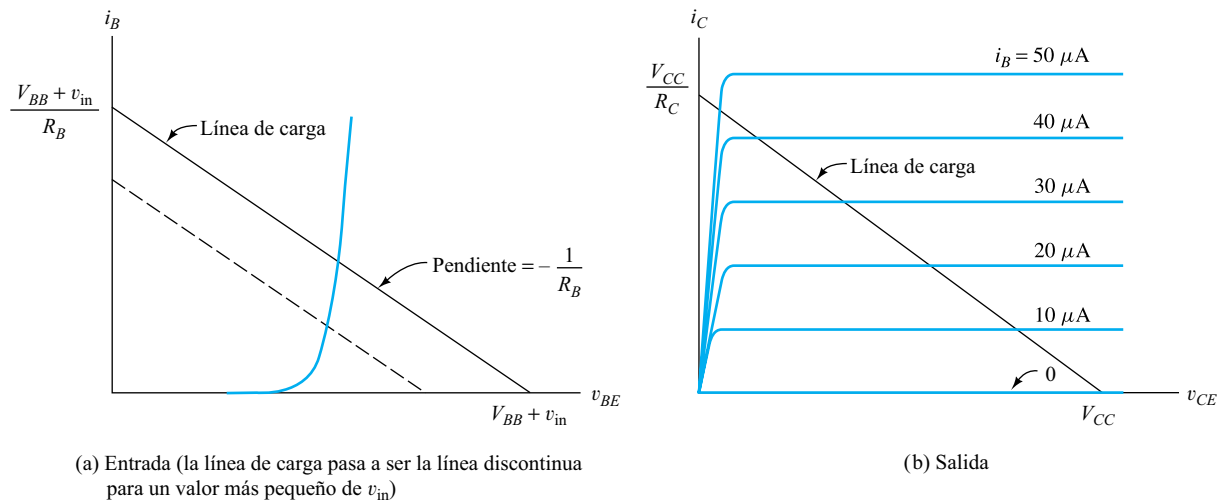


Figura 4.11. Análisis de la línea de carga del amplificador de la Figura 4.10.

La pendiente de la línea de carga es $-1/R_B$. Así, la línea de carga cambia de posición, pero mantiene una dirección constante, al cambiar de valor v_{in} . Por ejemplo, la línea de carga discontinua en la Figura 4.11(a) es la que resulta para un valor más pequeño de v_{in} que el de la línea de carga continua.

El punto de trabajo en reposo (punto Q), corresponde a $v_{in}(t) = 0$. Así, a medida que la señal de entrada de alterna $v_{in}(t)$ cambia de valor con el tiempo, el punto de trabajo instantáneo oscila arriba y abajo del valor del punto Q . Los valores de i_B pueden encontrarse a partir de la intersección de la línea de carga con las curvas características de entrada para cada valor de v_{in} .

Análisis del circuito de salida

Después de haber analizado el circuito de entrada para hallar valores de i_B , ya es posible un análisis de la línea de carga del circuito de salida. Remitiéndonos a la Figura 4.10, podemos escribir una ecuación de la tensión para el bucle formado por V_{CC} , R_C y el transistor, desde colector a emisor. Por tanto, tenemos

$$V_{CC} = R_C i_C + v_{CE} \quad (4.14)$$

que está dibujada sobre las curvas características de salida del transistor de la Figura 4.11(b).

Ahora, con los valores de i_B que ya hemos encontrado analizando el circuito de entrada, podemos localizar la intersección de la curva de salida correspondiente con la línea de carga para hallar los valores de i_C y v_{CE} . Así, a medida que v_{in} va pasando por una serie de valores, i_B cambia, y el punto de trabajo instantáneo oscila arriba y abajo de la línea de carga en las curvas características de salida. Normalmente, el componente de alterna de v_{CE} tiene una amplitud mucho mayor que $v_{in}(t)$, mostrando la amplificación que ha tenido lugar.

Examinando la Figura 4.11(a) vemos que al cambiar $v_{in}(t)$ a positiva, el valor de i_B aumenta (es decir, la intersección de la línea de carga con la curva característica de entrada se desplaza hacia arriba). Esto, a su vez, provoca que el punto de trabajo instantáneo se desplace hacia arriba en la línea de carga de salida, con lo que el valor de v_{CE} disminuye. Así, un cambio de v_{in} en la dirección positiva provoca un cambio (mucho mayor) de v_{CE} en la dirección negativa. Por tanto, además de amplificarse, la señal se invierte. En otras palabras, estamos ante un amplificador inversor.

Ejemplo 4.2. Determinación gráfica del punto Q y de los valores extremos de la señal

Supongamos que el circuito de la Figura 4.10 tiene $V_{CC} = 10$ V, $V_{BB} = 1,6$ V, $R_B = 40$ k Ω , y $R_C = 2$ k Ω . La señal de entrada es una senoide de 1 kHz y una tensión de pico de 0,4 V que viene dada por la expresión $v_{in}(t) = 0,4 \text{ sen}(2000\pi t)$. Las curvas características en emisor común del transistor se muestran en la Figura 4.12(a) y (b). Hallar los valores máximo y mínimo, y el valor del punto Q para v_{CE} .

Solución: En primer lugar, debemos hallar valores de i_B . Las líneas de carga para $v_{in} = 0$ (para hallar el punto Q), $v_{in} = 0,4$ V (extremo positivo) y $v_{in} = -0,4$ V (extremo negativo), pueden verse en la Figura 4.12(a). Los valores de la corriente de base se encuentran en la intersección de las líneas de carga con la curva característica de entrada. Los valores (aproximados) son: $I_{B\text{max}} \cong 35$ μA , $I_{BQ} \cong 25$ μA , y $I_{B\text{min}} \cong 15$ μA .

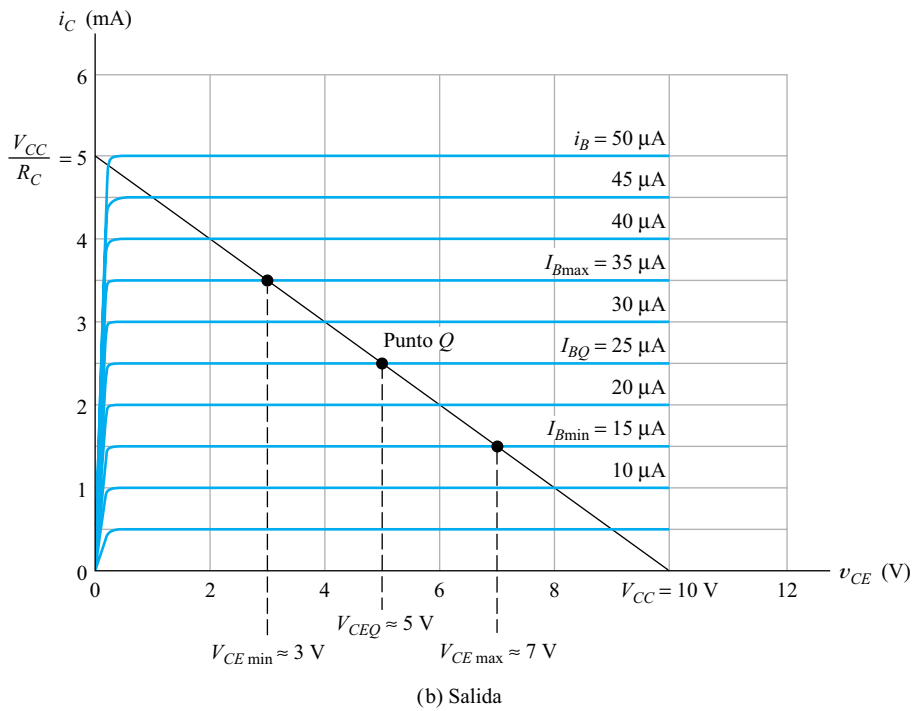
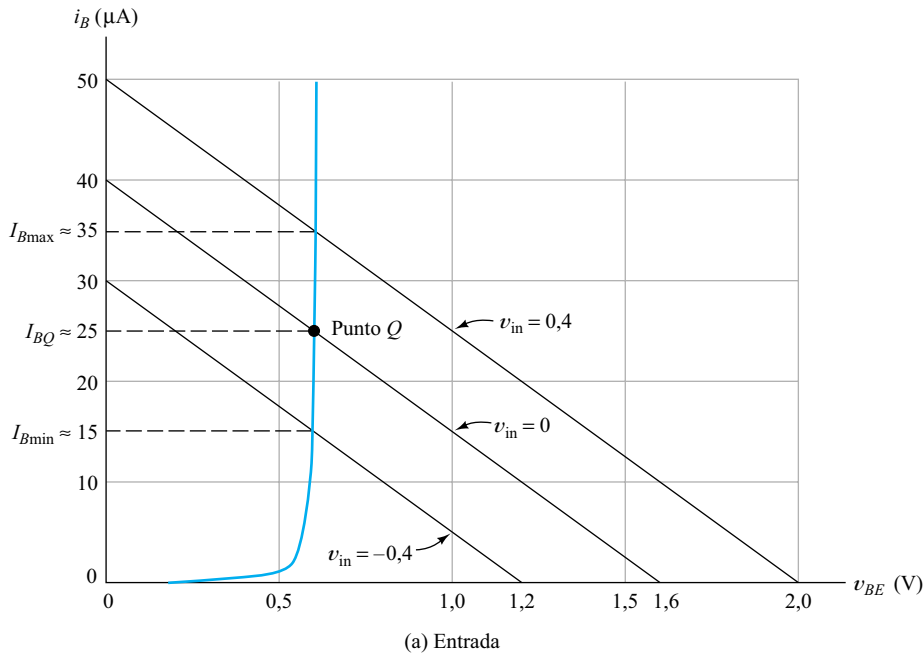


Figura 4.12. Análisis de la línea de carga para el Ejemplo 4.2.

Después, se construye la línea de carga sobre la curva característica de salida, como se ve en la Figura 4.12(b). La intersección de la línea de carga de salida con la curva característica para $I_{BQ} \approx 25 \mu\text{A}$ marca el punto Q en las curvas características de salida. Los valores son: $I_{CQ} = 2,5 \text{ mA}$, y $V_{CEQ} = 5 \text{ V}$. De igual forma, la

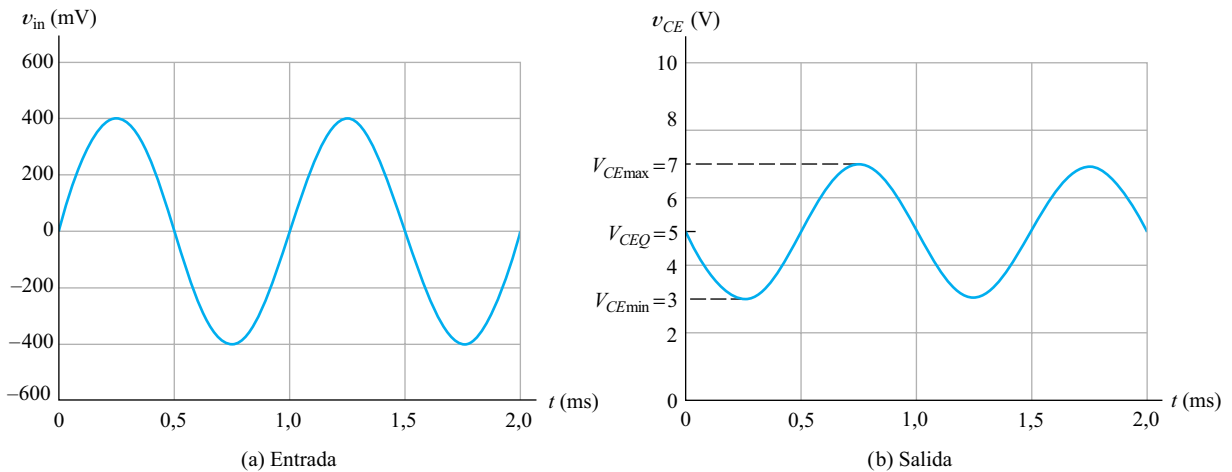


Figura 4.13. Formas de onda de la tensión en el amplificador de la Figura 4.10. Véase el Ejemplo 4.2.

intersección de la línea de carga con la curva característica para $I_{B\max} \cong 35 \mu\text{A}$ nos da $V_{CE\min} \cong 3 \text{ V}$. El extremo contrario es $I_{B\min} \cong 15 \mu\text{A}$, lo que resulta en $V_{CE\max} \cong 7 \text{ V}$.

Si hallamos más puntos a medida que v_{in} varía con el tiempo, podremos trazar la gráfica de la onda de v_{CE} en función del tiempo. Se pueden ver las formas de onda de $v_{in}(t)$ y $v_{CE}(t)$ en la Figura 4.13. Observe que la componente de alterna de $v_{CE}(t)$ aparece invertida en comparación con la señal de entrada.

El valor pico a pico de la tensión de entrada es de 0,8 V y el valor pico a pico de la componente de alterna de v_{CE} es de 4 V. Por tanto, la ganancia de tensión tiene un valor igual a 5 (es decir, la componente de alterna de v_{CE} es cinco veces mayor en amplitud que v_{in}). Normalmente, diríamos que la ganancia es de -5 , para enfatizar el hecho de que el amplificador invierte la señal de entrada.

El archivo del circuito PSpice para este ejemplo se puede encontrar en la página web (se llama Fig4_10). Se puede hacer la simulación para verificar los resultados del ejemplo y ver qué sucede cuando se cambian diversos parámetros. Los parámetros del modelo del transistor son: $\beta = \text{BF} = 100$, y $I_s = \text{IS} = 2 \times 10^{-13} \text{ A}$. □

En los amplificadores basados en transistores bipolares, se produce una distorsión debido a la no linealidad de las curvas características de entrada y a la distancia desigual entre las curvas características de salida. Se produce un recorte si la oscilación del bipolar alcanza la saturación o el corte.

El corte se produce cuando i_c llega a cero.

Distorsión

Aunque no lo parezca, en las formas de onda de la Figura 4.13, a diferencia de lo que ocurre con la señal de entrada, la señal de salida no es exactamente una onda senoidal. El amplificador es ligeramente no-lineal, a causa de la curvatura y la desigual distancia entre las curvas características del transistor. Por tanto, además de ser amplificada e invertida, la señal es distorsionada. Por supuesto, la distorsión es un fenómeno que normalmente no deseamos. La Figura 4.14 muestra la salida del amplificador del Ejemplo 4.2 si aumentamos la señal de entrada a una amplitud de 1.2 V de pico. La distorsión resulta obvia.

Observe en la Figura 4.14 que el pico positivo de v_{CE} se ha recortado para $V_{CC} = 10 \text{ V}$. Este recorte ocurre cuando i_b e i_c se reducen a cero, a causa de los picos negativos de la señal de entrada, y el punto instantáneo de trabajo se desplaza hacia abajo, hacia el corte del eje de la tensión y la línea de carga de salida. Cuando esto sucede, decimos que el transistor se ha llevado al **corte**.

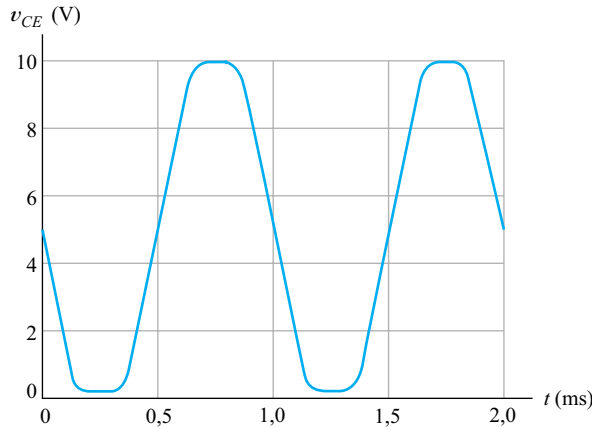


Figura 4.14. Salida del amplificador del Ejemplo 4.2 para $v_{in}(t) = 1,2 \text{ sen}(2000\pi t)$, mostrando una gran distorsión.

El pico negativo de la onda de salida de la Figura 4.14 se recorta para $v_{CE} \cong 0,2 \text{ V}$. Esto sucede porque i_B se hace lo suficientemente grande como para que el funcionamiento del circuito sea conducido a la región en el extremo superior de la línea de carga de salida, donde las curvas características están prácticamente juntas. A esta zona la llamamos **región de saturación**.

La saturación se produce cuando v_{CE} alcanza aproximadamente los 0,2 V.

Tendremos una amplificación razonablemente lineal, si la oscilación de la señal se ciñe a la **región activa**, situada entre saturación y corte en la línea de carga. En la Figura 4.15 se muestra una línea de carga de salida, señalando las regiones activa, de corte y de saturación.

Tendremos una amplificación razonablemente lineal si la oscilación de la señal se ciñe a la región activa, situada entre saturación y corte en la línea de carga.

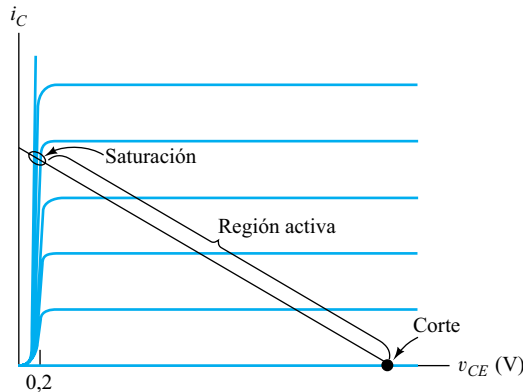


Figura 4.15. La amplificación ocurre en la región activa. Existe recorte cuando el punto instantáneo de funcionamiento entra en saturación o en corte. En saturación, $v_{CE} \approx 0,2 \text{ V}$.

EJERCICIO

4.5. Repetir el Ejemplo 4.2 para $v_{in}(t) = 0,8 \text{ sen}(2000\pi t)$. Hallar los valores de $V_{CE\text{max}}$, V_{CEQ} y $V_{CE\text{min}}$. Comprobar las respuestas usando DesignLab. Los parámetros del modelo del transistor son: $\beta = \text{BF} = 100$, e $I_s = 2 \times 10^{-13} \text{ A}$.

Respuesta $V_{CE\max} \cong 8,8 \text{ V}$, $V_{CEQ} \cong 5,0 \text{ V}$, y $V_{CE\min} \cong 1,0 \text{ V}$. La simulación está almacenada en el archivo Fig4_10, que puede encontrarse en la página web. Para este ejercicio, se tendrá que cambiar la amplitud de la fuente.

EJERCICIO

4.6. Repetir el Ejemplo 4.2 para $v_{in}(t) = 0,8 \text{ sen}(2000\pi t)$ y $V_{BB} = 1,2 \text{ V}$. Hallar los valores de $V_{CE\max}$, V_{CEQ} y $V_{CE\min}$.

Respuesta $V_{CE\max} \cong 9,8 \text{ V}$, $V_{CEQ} \cong 7,0 \text{ V}$, y $V_{CE\min} \cong 3,0 \text{ V}$.

4.3. EL TRANSISTOR BIPOLAR *pnp*

Hasta ahora nos hemos centrado en el transistor *nnp*, pero se puede obtener otro útil dispositivo si la base es una capa de material de tipo *n* entre dos regiones de colector y emisor de tipo *p*. Para un funcionamiento correcto como amplificador, las polaridades de las tensiones de continua que se apliquen al dispositivo *pnp* deben ser opuestas a las del *nnp*. Además, las corrientes fluyen en sentidos opuestos. Aparte de las diferencias en la polaridad de las tensiones y del sentido de la corriente, los dos tipos de dispositivos son muy similares.

En la Figura 4.16 se muestra un diagrama de la estructura de un transistor *pnp* y su símbolo esquemático. Observe que la flecha del emisor en el símbolo del transistor *pnp* apunta hacia el dispositivo, lo que es la dirección normal de la corriente de emisor. Hemos elegido los sentidos de referencia de las corrientes de manera que coincidan con el sentido real del flujo de corriente en el *pnp* en la región activa. Por ejemplo, en un *pnp* la corriente sale del colector. Recuerde, sin embargo, que en un transistor *nnp* la corriente entra en el colector. Como regla, SPICE referencia las corrientes como entrantes en los terminales del transistor. Hay que recordar esto cuando hallemos en SPICE un signo algebraico para una corriente que sea el contrario al que esperábamos.

Como regla, SPICE referencia las corrientes como entrantes en los terminales del transistor.

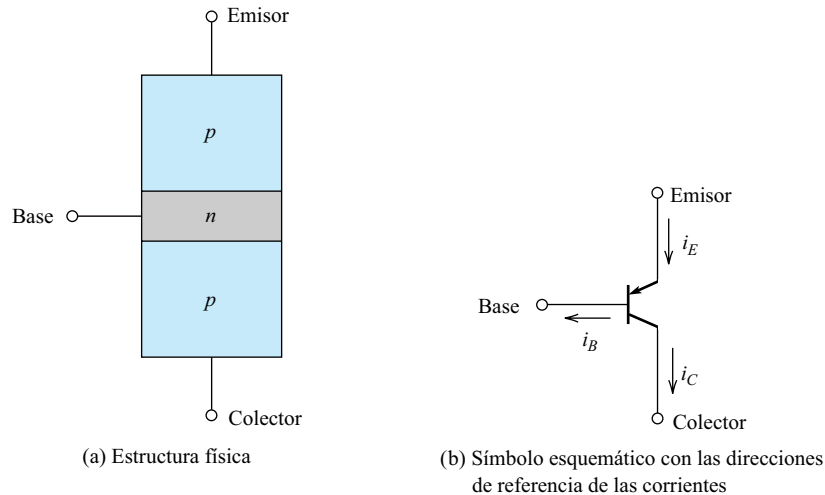


Figura 4.16. El transistor *pnp*.

Normalmente, en los esquemas orientamos los transistores *pnp* con el emisor en la parte superior, y los transistores *npn* con el emisor en la parte inferior. De esta forma, la corriente fluye de arriba a abajo en ambos dispositivos.

Para el transistor *pnp*, podemos escribir las siguientes ecuaciones, que son exactamente las mismas que para el transistor *npn*:

$$i_C = \alpha i_E \tag{4.15}$$

$$i_B = (1 - \alpha) i_E \tag{4.16}$$

$$i_C = \beta i_B \tag{4.17}$$

$$i_E = i_C + i_B \tag{4.18}$$

Ecuaciones clave tanto para transistores *npn* como *pnp*.

Las Ecuaciones (4.15) a (4.17) son válidas sólo si la unión base-emisor está directamente polarizada (es decir, si v_{BE} es negativa para un *pnp*) y la unión colector-base está polarizada en inversa (si v_{BC} es positiva para un *pnp*). Como en el transistor *npn*, los valores normales son: $\alpha \cong 0,99$ y $\beta \cong 100$.

Para el transistor *pnp* en la región activa, tenemos

$$i_E = I_{ES} \left[\exp\left(\frac{-v_{BE}}{V_T}\right) - 1 \right] \tag{4.19}$$

y

$$i_B = (1 - \alpha) I_{ES} \left[\exp\left(\frac{-v_{BE}}{V_T}\right) - 1 \right] \tag{4.20}$$

Estas ecuaciones son idénticas a las Ecuaciones (4.1) y (4.9) del transistor *npn*, excepto que v_{BE} ha sustituido a v_{BE} (porque v_{BE} toma valores negativos en el transistor *pnp*). Al igual que en el *npn*, los valores usuales de I_{ES} se encuentran entre 10^{-12} y 10^{-17} A y, a 300° K, tenemos que $V_T \cong 0,026$ V.

Excepto por las polaridades de tensión y las direcciones de la corriente, los transistores *pnp* son muy similares a los transistores *npn*.

Las curvas características en emisor común de un transistor *pnp* son exactamente las mismas que en el *npn*, excepto que los valores en los ejes de tensión son negativos. Un conjunto típico de curvas características puede verse en la Figura 4.17.

EJERCICIO

4.7. Hallar los valores de α y β para un transistor con las curvas características de la Figura 4.17.

Respuesta $\alpha = 0,980$, y $\beta = 50$.

EJERCICIO

4.8. Usar el análisis de la línea de carga para hallar los valores máximo y mínimo, y el valor del punto Q de i_B y $v_o(t)$ para el circuito amplificador de la Figura 4.18. Usar las curvas características de la Figura 4.17. ¿Invierte la señal este amplificador *pnp* en emisor común? Comprobar las respuestas simulando el circuito en $t = 0$ y en $t = 2$ ms mediante un análisis de régimen transitorio en SPICE. Los parámetros del transistor son: $\beta = BF = 50$, e $I_s = IS = 10^{-13}$ A.

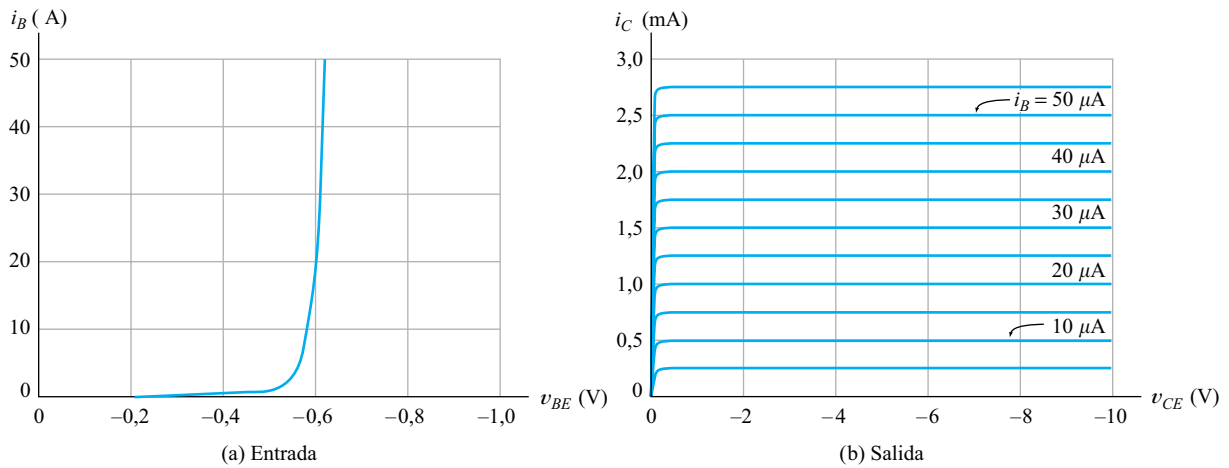


Figura 4.17. Curvas características en emisor común para un transistor *pnp*.

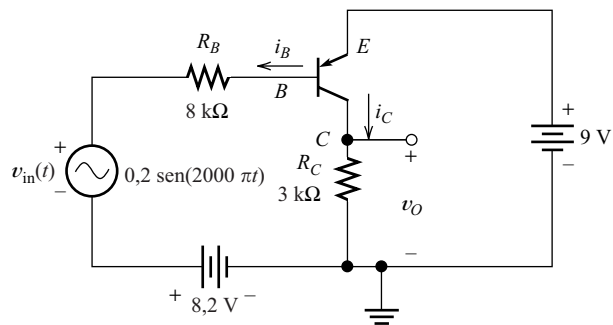


Figura 4.18. Amplificador en emisor común para el Ejercicio 4.8.

Respuesta $I_{B\max} \cong 48 \mu\text{A}$, $I_{BQ} \cong 24 \mu\text{A}$, $I_{B\min} \cong 5 \mu\text{A}$, $V_{O\max} \cong 7,2 \text{ V}$, $V_{OQ} \cong 3,6 \text{ V}$, $V_{O\min} \cong 0,75 \text{ V}$. El archivo del circuito es el Fig4_18. La simulación proporciona valores negativos para la corriente de base porque SPICE referencia la corriente como positiva si entra en el transistor. La señal de salida, por supuesto, está invertida. Si tiene dudas sobre esto, dibuje las gráficas de las formas de onda correspondientes $v_{in}(t)$, $i_B(t)$ y $v_o(t)$ en función del tiempo u observe las formas de onda en la simulación.

4.4. MODELOS DE CIRCUITOS EN GRAN SEÑAL

En el análisis o diseño de circuitos amplificadores con bipolares, a menudo se considera el punto de trabajo de continua separadamente del análisis de las señales. Este método se ha visto en el caso de un circuito con diodos en la Sección 3.8. Normalmente, estudiaremos en primer lugar el punto de trabajo en continua. Luego volveremos nuestra atención a la señal que se va a amplificar. En esta sección, veremos modelos para el análisis de continua (en gran señal) para circuitos con bipolares. En la siguiente sección, veremos cómo utilizar esos modelos para diseñar y analizar circuitos de pola-

rización para amplificadores con bipolares. Después, estudiaremos los modelos en pequeña señal utilizados al analizar el circuito para las señales que se quieren amplificar.

Es costumbre usar mayúsculas con subíndices en mayúsculas para representar corrientes y tensiones continuas de gran señal en circuitos con transistores. Así, I_C y V_{CE} representan la corriente de colector y la tensión colector-emisor, respectivamente. Se utiliza una notación parecida para otras corrientes y tensiones.

Es costumbre usar mayúsculas con subíndices en mayúsculas para representar corrientes y tensiones continuas de gran señal en circuitos con transistores.

Como hemos visto, los bipolares pueden trabajar en la región activa, en saturación o en corte. En la región activa, la unión base-emisor está polarizada en directa, y la unión base-colector en inversa. De hecho, la región activa exhibe una polarización directa de la unión del colector por unas pocas décimas de voltio.

Modelo de la región activa

En la Figura 4.19(a) se muestran modelos de circuitos para transistores bipolares en la región activa. La fuente de corriente controlada por corriente modela la dependencia de la corriente de colector con respecto a la corriente de base. Las restricciones indicadas en la figura para I_B y V_{CE} deben cumplirse para asegurar la validez del modelo de región activa.

Relacionemos el modelo de la región activa con las curvas características del dispositivo. La Figura 4.20 muestra las curvas características de un transistor *nnp*. La corriente de base I_B es positiva, y $V_{BE} \cong 0,7$ V para una polarización directa de la unión base-emisor, como se muestra en la Figura 4.20(b). Observe en la Figura 4.20(a) que V_{CE} debe ser superior a 0,2 V para asegurar que el transistor trabaje en la región activa (es decir, por encima de los *codos* de las curvas características).

Del mismo modo, para el transistor *pnp* debemos tener $I_B > 0$ y $V_{CE} < -0,2$ V para que sea válido el modelo de región activa. Como siempre, suponemos que I_B es positiva cuando sale de la base, en el transistor *pnp*.

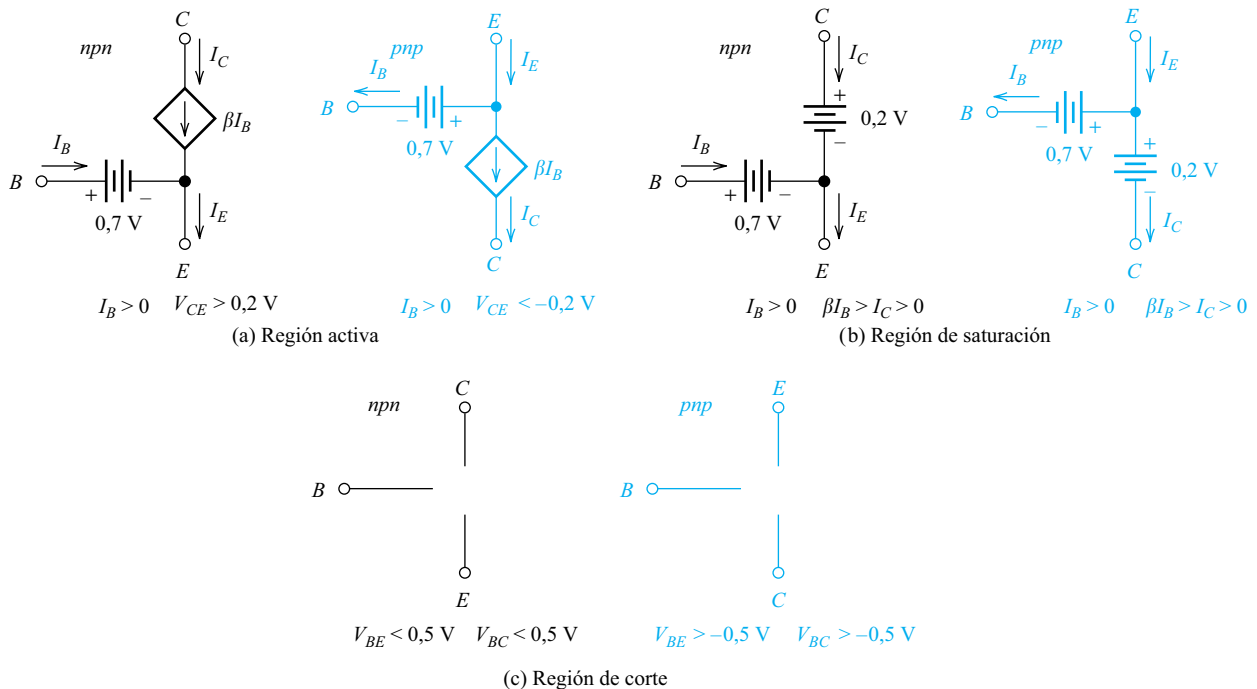


Figura 4.19. Modelos en gran señal para transistores bipolares.

Modelo de la región de saturación

En la Figura 4.19(b) se pueden ver los modelos de los transistores bipolares para la región de saturación. En la región de saturación, ambas uniones están polarizadas en directa. Al examinar las curvas características de colector de la Figura 4.20(a), vemos que $V_{CE} \cong 0,2$ V para que el transistor *npn* esté en saturación. Así, el modelo para la región de saturación incluye una fuente de 0,2 V entre colector y emisor. Al igual que en la región activa, I_B es positiva. También podemos ver en la Figura 4.20(a) que, para trabajar por debajo del codo de la curva característica de colector, la condición es $\beta I_B > I_C > 0$.

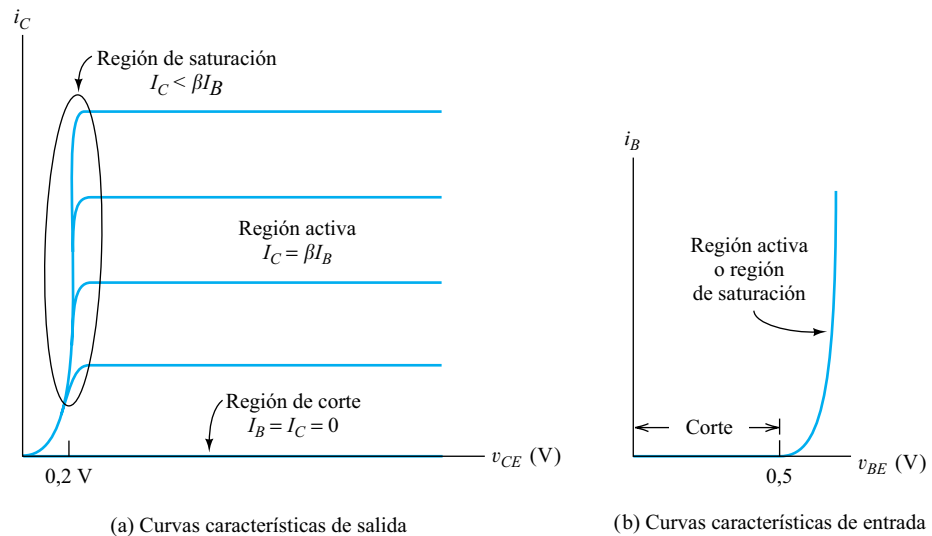


Figura 4.20. Regiones de trabajo en las curvas características de un transistor *npn*.

Modelo de la región de corte

En el corte, ambas uniones están polarizadas en inversa y no entra corriente en el dispositivo. Por tanto, el modelo está compuesto por circuitos abiertos entre los tres terminales, como se muestra en la Figura 4.19(c). De hecho, si se aplican pequeñas tensiones de polarización directa de hasta 0,5 V, las corrientes suelen ser despreciables y seguiremos utilizando el modelo de región de corte. Las restricciones de las tensiones para que el transistor esté en la región de corte se pueden ver en la figura.

Modo inverso

Cuando la unión base-colector está polarizada en inversa y la unión base-emisor está polarizada en directa, decimos que el transistor trabaja en **modo directo**, o **modo normal**. En algunas ocasiones, podemos encontrarnos con que la unión base-colector está polarizada en directa y la unión base-emisor está polarizada en inversa. Es lo contrario de lo habitual y decimos entonces que el transistor trabaja en **modo inverso**. En principio, el funcionamiento en modo inverso debería ser igual que en modo normal, pero con el emisor y colector intercambiados. Pero la mayoría de dispositivos no son simétricos por lo que α y β tendrán unos valores diferentes en modo normal y en modo

inverso. Por ahora, centraremos nuestra atención en el funcionamiento del circuito en las regiones activa, de saturación y de corte en modo normal.

Ejemplo 4.3. Determinación de la región de trabajo del transistor bipolar

Un transistor *npn* tiene un valor de $\beta = 100$. Determinar la región de funcionamiento si (a) $I_B = 50 \mu\text{A}$ e $I_C = 3 \text{ mA}$; (b) $I_B = \mu\text{A}$ y $V_{CE} = 5 \text{ V}$; (c) $V_{BE} = -2 \text{ V}$ y $V_{CE} = -1 \text{ V}$.

Solución:

- (a) Como I_B e I_C son positivas, el transistor se halla en la región activa o en la de saturación. La condición para saturación, $\beta I_B > I_C$, se cumple, por lo que el dispositivo se halla en la región de saturación.
- (b) Dado que $I_B > 0$ y $V_{CE} > 0,2$ el transistor está en la región activa.
- (c) Tenemos $V_{BE} < 0$ y $V_{BC} = V_{BE} - V_{CE} = -1 < 0$. Por tanto, ambas uniones están polarizadas en inversa y el transistor trabaja en la región de corte.

□

EJERCICIO

4.9. Un transistor *npn* tiene un valor de $\beta = 100$. Determinar la región de funcionamiento si (a) $V_{BE} = -0,2 \text{ V}$ y $V_{CE} = 5 \text{ V}$; (b) $I_B = 50 \mu\text{A}$ e $I_C = 2 \text{ mA}$; (c) $V_{CE} = 5 \text{ V}$ y $I_B = 50 \mu\text{A}$.

Respuesta (a) Corte; (b) Saturación; (c) Activa.

4.5. ANÁLISIS DE CIRCUITOS CON BIPOLARES EN GRAN SEÑAL

En la Sección 4.4, hemos visto los modelos en gran señal para los bipolares. En esta sección, usaremos esos modelos para el análisis de circuitos.

En el análisis de continua de circuitos con bipolares, supondremos en primer lugar que el funcionamiento del transistor se produce en una región en particular (es decir, activa, de corte o de saturación). Luego usaremos el modelo adecuado para el transistor y resolveremos el circuito. A continuación comprobaremos si la solución satisface las condiciones de la región que hemos supuesto. Si es así, se ha completado el análisis. Si no, supondremos que el funcionamiento se produce en otra región, repitiendo esto hasta hallar una solución válida (esto es parecido al análisis de los circuitos con diodos usando el modelo del diodo ideal).

Este método es particularmente útil en el análisis y diseño de circuitos de polarización para amplificadores con bipolares. El objetivo de un circuito de polarización es situar el punto de trabajo en la región activa, de manera que se puedan amplificar las señales. Como los bipolares presentan una considerable variación de sus parámetros (particularmente β) de unidad a unidad y con la temperatura, es importante que el punto de polarización resulte independiente de estas variaciones.

Los siguientes ejemplos muestran las técnicas existentes para el análisis de gran señal de circuitos con bipolares, y proporcionan algunas observaciones útiles en el diseño de circuitos de polarización.

Paso 1: Suponer una región de funcionamiento para el bipolar.
 Paso 2: Resolver el circuito para hallar I_C , I_B y V_{CE} .
 Paso 3: Comprobar si los valores hallados en el paso 2 son coherentes con el estado de funcionamiento supuesto. Si es así, ya tenemos la solución; si no, volver al paso 1.

El objetivo de un circuito de polarización es situar el punto de trabajo en la región activa, de manera que se puedan amplificar las señales.

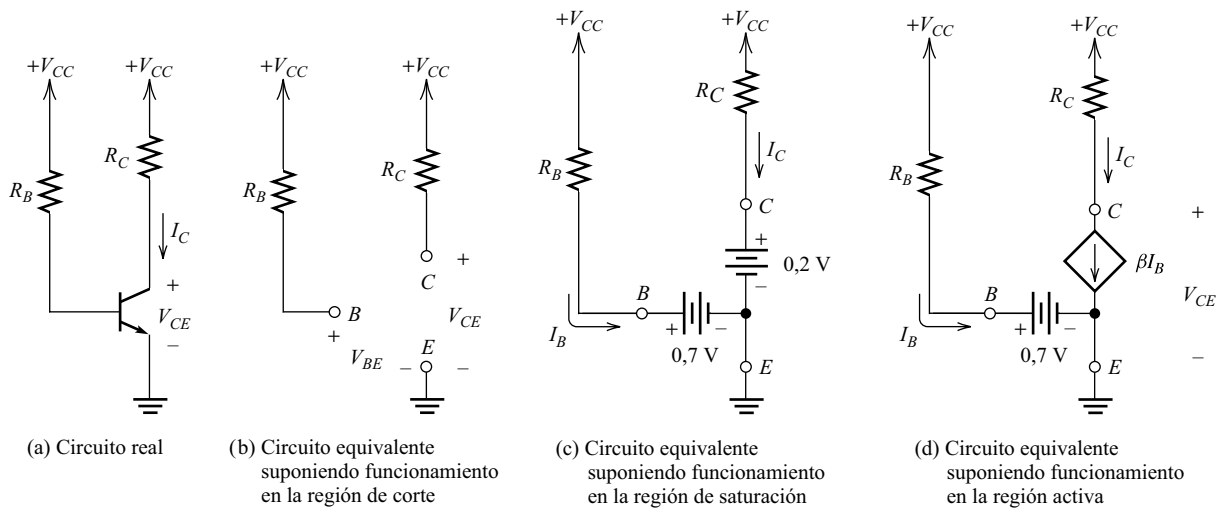


Figura 4.21. Circuitos de polarización de los Ejemplos 4.4 y 4.5.

Ejemplo 4.4. Circuito de polarización de base fija

En el circuito de polarización de continua de la Figura 4.21(a) se tiene $R_B = 200 \text{ k}\Omega$, $R_C = 1 \text{ k}\Omega$, y $V_{CC} = 15 \text{ V}$. El transistor tiene una $\beta = 100$. Calcular I_C y V_{CE} . Comprobar el análisis con SPICE, usando un modelo de transistor que tenga $BF = 100$, e $IS = 10^{-13} \text{ A}$.

Solución: Veremos con el tiempo que el transistor trabaja en la región activa, pero comenzaremos suponiendo que el transistor está al corte, para mostrar cómo comprobar la suposición inicial de la región de funcionamiento. Como hemos supuesto que el circuito trabaja en la región de corte, el modelo para el transistor se muestra en la Figura 4.19(c), y el circuito equivalente, en la Figura 4.21(b). Deducimos que $I_B = 0$, y que hay una caída de tensión cero en R_B . Por tanto, $V_{BE} = 15 \text{ V}$. Sin embargo, en un transistor *npn* al corte hemos de tener $V_{BE} < 0,5$. En consecuencia, la suposición de que está al corte no es válida.

A continuación, supongamos que el transistor está en saturación. En la Figura 4.19(b) se muestra el modelo de transistor, y en la Figura 4.21(c) su circuito equivalente, del que obtenemos

$$I_C = \frac{V_{CC} - 0,2}{R_C} = 14,8 \text{ mA}$$

y

$$I_B = \frac{V_{CC} - 0,7}{R_B} = 71,5 \mu\text{A}$$

Comprobando las condiciones que se piden para la saturación, vemos que se cumple $I_B > 0$, pero no se cumple $\beta I_B > I_C$. Por tanto, concluimos que el transistor no está en saturación.

Finalmente, si suponemos que el transistor trabaja en la región activa, usare-

mos el modelo del transistor de la Figura 4.19(a) y el circuito equivalente de la Figura 4.21(d), obteniendo

$$I_B = \frac{V_{CC} - 0,7}{R_B} = 71,5 \mu A$$

y

$$I_C = \beta I_B = 7,15 \text{ mA}$$

Finalmente,

$$V_{CE} = V_{CC} - R_C I_C = 7,85 \text{ V}$$

Para la región activa, se requiere que $V_{CE} > 0,2 \text{ V}$, e $I_B > 0$, cumpliéndose ambas. Así, el transistor trabaja en la región activa con $I_C = 7,15 \text{ mA}$, y $V_{CE} = 7,85 \text{ V}$.

Para comprobar nuestro análisis con PSpice, en primer lugar iniciamos Schematics y dibujamos el circuito usando el componente Qbreakn para el bipolar. Luego hacemos clic con el ratón en el bipolar para seleccionarlo, y usamos el comando **edit/model/edit instance model** para acceder a la ventana, en la que cambiamos el nombre del modelo a Qarh y añadimos las especificaciones $\beta F = 100$ e $I_S = 10^{-13} \text{ A}$. El circuito se muestra en la Figura 4.22, y el archivo del modelo en la Figura 4.23. A continuación, volvemos a la ventana Schematics y, con el comando **analysis/simulate**, iniciamos la simulación. El análisis del punto de trabajo se hace por defecto, por lo que no es necesario configurar la simulación. Tras la simulación, usamos el comando **analysis/examine output** (análisis/examinar salida) para acceder a una ventana que contiene el archivo de salida. Desplazándonos hacia abajo por el archivo, podemos ver la información mostrada en la Figura 4.24. Vemos que la simulación da como resultado $I_C = 7,18 \text{ mA}$, y $V_{CE} = 7,82$, valores muy próximos a los obtenidos anteriormente. La ligera diferencia se debe al hecho de haber supuesto que $V_{BE} = 0,7 \text{ V}$, lo cual no es exacto para este transistor en este circuito. Como las resistencias tienen normalmente tolerancias de $\pm 5 \%$, las diferencias en los valores no deberían preocuparnos a la hora de diseñar.

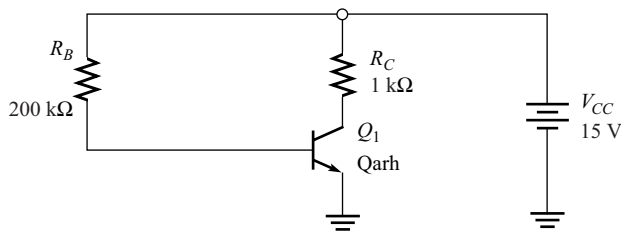


Figura 4.22. Circuito para el Ejemplo 4.4.



Ejemplo 4.5. Circuito de polarización de base fija con una beta más alta

Repetir el Ejemplo 4.4 para $\beta = 300$.

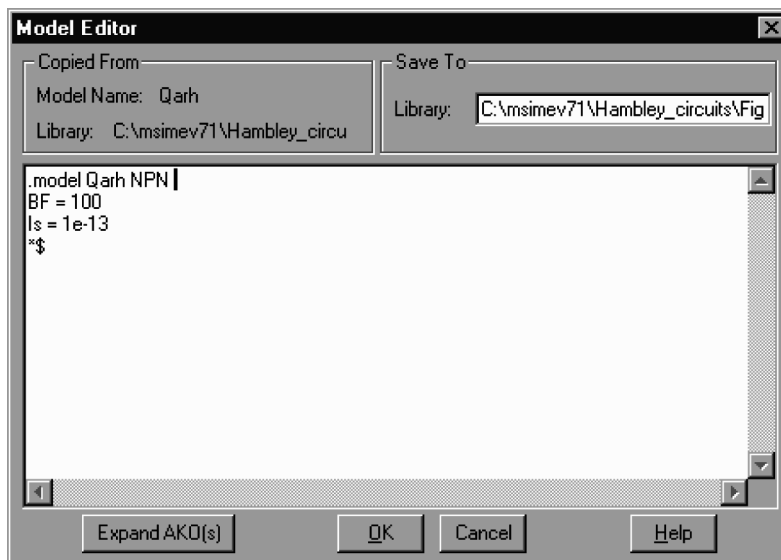


Figura 4.23. Ventana Model-editor.

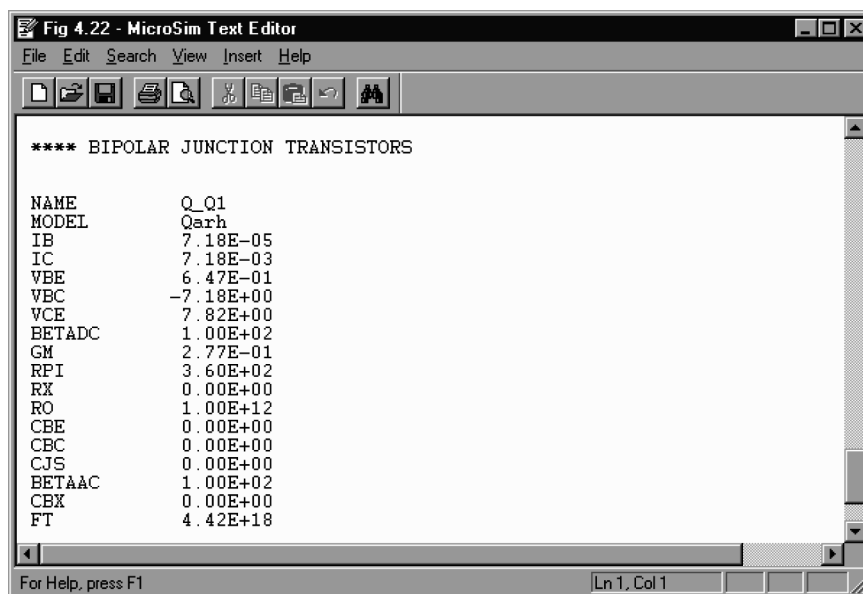


Figura 4.24. Resultados de SPICE para el circuito de la Figura 4.22.

Solución: En primer lugar, supongamos que el circuito trabaja en la región activa. Esta suposición nos lleva a

$$I_B = \frac{V_{CC} - 0,7}{R_B} = 71,5 \mu\text{A}$$

$$I_C = \beta I_B = 21,45 \text{ mA}$$

y

$$V_{CE} = V_{CC} - R_C I_C = -6,45 \text{ V}$$

Uno de los requisitos para la región activa es que $V_{CE} > 0,2 \text{ V}$, lo cual no se cumple. Por ello, el transistor no está trabajando en la región activa.

A continuación, suponemos que el transistor está en saturación. Esta suposición lleva a

$$I_C = \frac{V_{CC} - 0,2}{R_C} = 14,8 \text{ mA}$$

y

$$I_B = \frac{V_{CC} - 0,7}{R_B} = 71,5 \text{ } \mu\text{A}$$

Vemos ahora que las condiciones para la saturación ($I_B > 0$ y $\beta I_B > I_C$) se cumplen. Por tanto, ya hemos resuelto el circuito, y $V_{CE} = 0,2 \text{ V}$.

Usando PSpice para comprobar estas respuestas, abrimos el circuito en Schematics (el nombre del archivo es Fig4_22), hacemos clic en el bipolar para seleccionarlo, y usamos el comando **edit/model/edit instance model** para visualizar el archivo del modelo, en el que cambiaremos las especificaciones para β a $\text{BF} = 300$. Tras la simulación, puede comprobarse que el archivo de salida contiene resultados muy similares a los que hemos obtenido realizando los cálculos manualmente.

□

Consecuencias sobre el diseño de circuitos de polarización

Es instructivo estudiar las líneas de carga mostradas en la Figura 4.25 para los dos últimos ejemplos. Para $\beta = 100$, el punto de trabajo se encuentra, aproximadamente, en el centro de la línea de carga. Por otra parte, para $\beta = 300$, el punto de trabajo se ha desplazado hacia arriba, a la región de saturación.

Para que se pueda utilizar este circuito como amplificador, necesitamos un punto Q en la región activa, en la que los cambios en la corriente de base causan que el

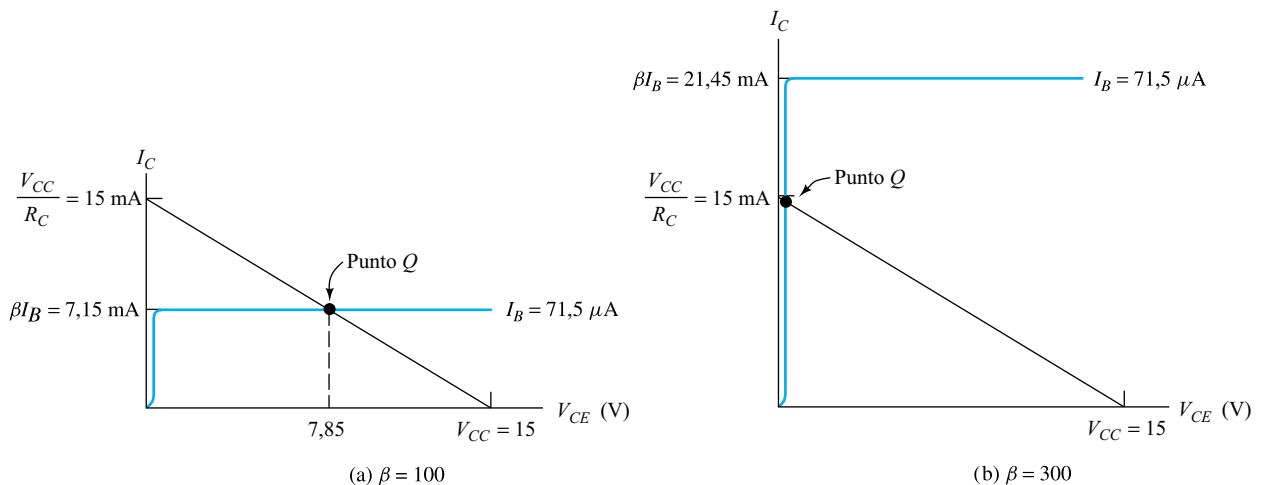


Figura 4.25. Líneas de carga para los Ejemplos 4.4 y 4.5.

punto de trabajo instantáneo se desplace hacia arriba y hacia abajo de la línea de carga. En saturación, el punto de trabajo no se mueve de una manera significativa cuando la corriente de base cambia poco, y no hay amplificación. Así, tenemos un punto Q apropiado para $\beta = 100$, pero no para $\beta = 300$. Como las variaciones de β entre dispositivos similares son de esta magnitud, el circuito que estamos examinando no es adecuado como circuito polarizador de un amplificador para fabricación en serie. Podríamos estudiar ajustar R_B para compensar la variación de β entre una unidad y otra, pero esto no suele resultar práctico.

A estos circuitos (Figura 4.21(a)) se les denomina **circuitos de polarización de base fija**, porque la corriente de base está fijada por V_{CC} y R_B . Por ello, la corriente de base no se ajusta cuando se producen cambios en el valor de β . Observe que, si necesita un circuito que tenga un punto de trabajo en particular en la línea de carga de colector, la corriente de base debe cambiar cuando lo haga β .

EJERCICIO

4.10. Repetir el Ejemplo 4.4 para (a) $\beta = 50$; (b) $\beta = 250$.

Respuesta (a) $I_C = 3,575$ mA, $V_{CE} = 11,43$ V; (b) $I_C = 14,8$ mA, $V_{CE} = 0,2$ V.

EJERCICIO

4.11. Suponer que $R_C = 5$ k Ω , $V_{BE} = 0,7$ V, y $V_{CC} = 20$ V en el circuito de la Figura 4.21(a). Averiguar el valor de R_B necesario para que el punto de trabajo se sitúe exactamente en el punto central de la línea de carga de salida para (a) $\beta = 100$; (b) $\beta = 300$.

Respuesta (a) $R_B = 965$ k Ω ; (b) $R_B = 2,90$ M Ω .

EJERCICIO

4.12. Resolver el circuito de la Figura 4.26 hallando I_C y V_{CE} , si $V_{BE} = 0,7$ V y (a) $\beta = 50$; (b) $\beta = 150$.

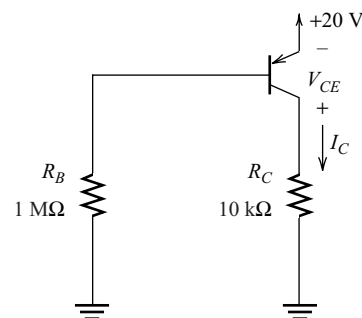


Figura 4.26. Circuito para el Ejercicio 4.12.

Respuesta (a) $I_C = 0,965$ mA, $V_{CE} = -10,35$ V; (b) $I_C = 1,98$ mA, $V_{CE} = -0,2$ V. (El transistor está en saturación.)

En el siguiente ejemplo, veremos un circuito que tiene una corriente de emisor relativamente independiente de β .

Ejemplo 4.6. Circuito de polarización automática

Hallar I_C y V_{CE} en el circuito de la Figura 4.27(a) para $V_{CC} = 15$, $V_{BB} = 5$ V, $R_C = 2$ k Ω , y $\beta = 100$. Repetir el ejemplo para $\beta = 300$.

Solución: Vamos a suponer que el transistor está en la región activa y utilizaremos el circuito equivalente de la Figura 4.27(b). Escribiendo una ecuación de tensión para V_{BB} , la unión base-emisor y R_E , tenemos

$$V_{BB} = 0,7 + I_E R_E$$

Podemos resolver esta ecuación para la corriente de emisor de la siguiente forma:

$$I_E = \frac{V_{BB} - 0,7}{R_E} = 2,15 \text{ mA}$$

Observe que la corriente de emisor no depende del valor de β .

Sustituyendo $I_C = \beta I_B$ en la ecuación

$$I_E = I_B + I_C$$

tenemos

$$I_E = (\beta + 1)I_B$$

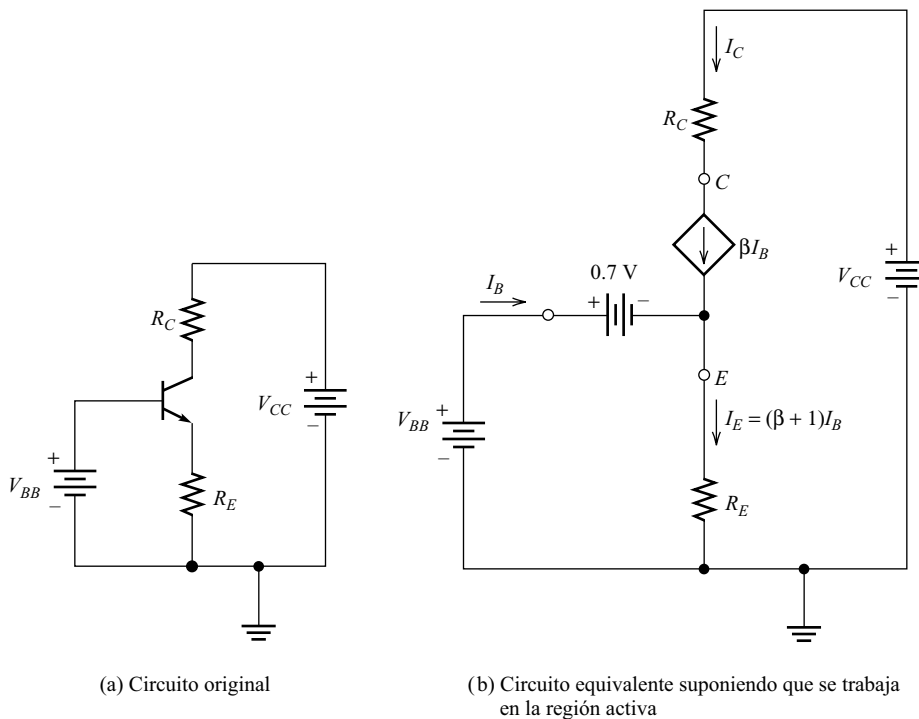


Figura 4.27. Circuito para el Ejemplo 4.6.

Resolviendo la ecuación para la corriente de base, obtenemos

$$I_B = \frac{I_E}{(\beta + 1)}$$

Una vez conocida la corriente de base, podemos calcular la corriente de colector usando $I_C = \beta I_B$. Luego podemos escribir una ecuación de la tensión en el bucle de colector para hallar V_{CE} :

$$V_{CC} = R_C I_C + V_{CE} + R_E I_E$$

Sustituyendo, obtendremos los valores de la Tabla 4.1. Observe que I_B es menor para el transistor que tiene una β mayor, y que I_C es casi constante.

Tabla 4.2. Resultados para el circuito del Ejemplo 4.6.

β	I_B	I_C	V_{CE}
100	21,3 μ A	2,13 mA	6,44 V
300	7,14 μ A	2,14 mA	6,42 V

□

El punto $Q(I_C$ y $V_{CE})$ en el circuito de la Figura 4.27(a) es casi independiente de β . Sin embargo, este circuito no suele utilizarse para construir amplificadores. En primer lugar, necesita dos fuentes de tensión, V_{CC} y V_{BB} , pero a menudo sólo hay una fuente disponible. En segundo lugar, puede que queramos inyectar la señal en la base (a través de un condensador de acoplo), pero la tensión de la base está fijada respecto a masa por la fuente de V_{BB} . Como esta fuente V_{BB} es constante, actúa como un cortocircuito a masa para las corrientes de señal alterna (es decir, la fuente V_{BB} no permite que aparezca en la base una tensión de alterna).

Análisis del circuito de polarización automática de cuatro resistencias

En la Figura 4.28(a) se muestra un circuito polarizador mejor para el diseño con componentes discretos. Le llamamos **circuito de polarización automática de cuatro resistencias**. Las resistencias R_1 y R_2 forman un divisor de tensión que tiene como objetivo proporcionar una tensión casi constante en la base del transistor (independiente de la β del transistor). Esto se consigue eligiendo unos valores de R_1 y R_2 tales que las corrientes que pasen por ellos sean grandes comparadas con la corriente de base esperada. Como vimos en el Ejemplo 4.6, una tensión de base constante lleva a unos valores casi constantes de I_C y V_{CE} . Como la base no está conectada directamente a la alimentación o a masa en este circuito de cuatro resistencias, es posible acoplar a la base una señal de alterna a través de un condensador de acoplo.

Se puede analizar el circuito de la siguiente manera. En primer lugar, redibujamos el circuito, como se ve en la Figura 4.28(b). En el análisis que sigue, se muestran, para simplificar, dos fuentes de tensión separadas pero, por lo demás, los circuitos de las partes (a) y (b) de la figura son idénticos. Luego hallamos el equivalente de Thévenin del circuito situado a la izquierda de la línea discontinua de la Figura 4.28(b). La resistencia de Thévenin R_B es la combinación en paralelo de R_1 y R_2 , dada por

$$R_B = \frac{1}{1/R_1 + 1/R_2} = R_1 \parallel R_2 \quad (4.21)$$

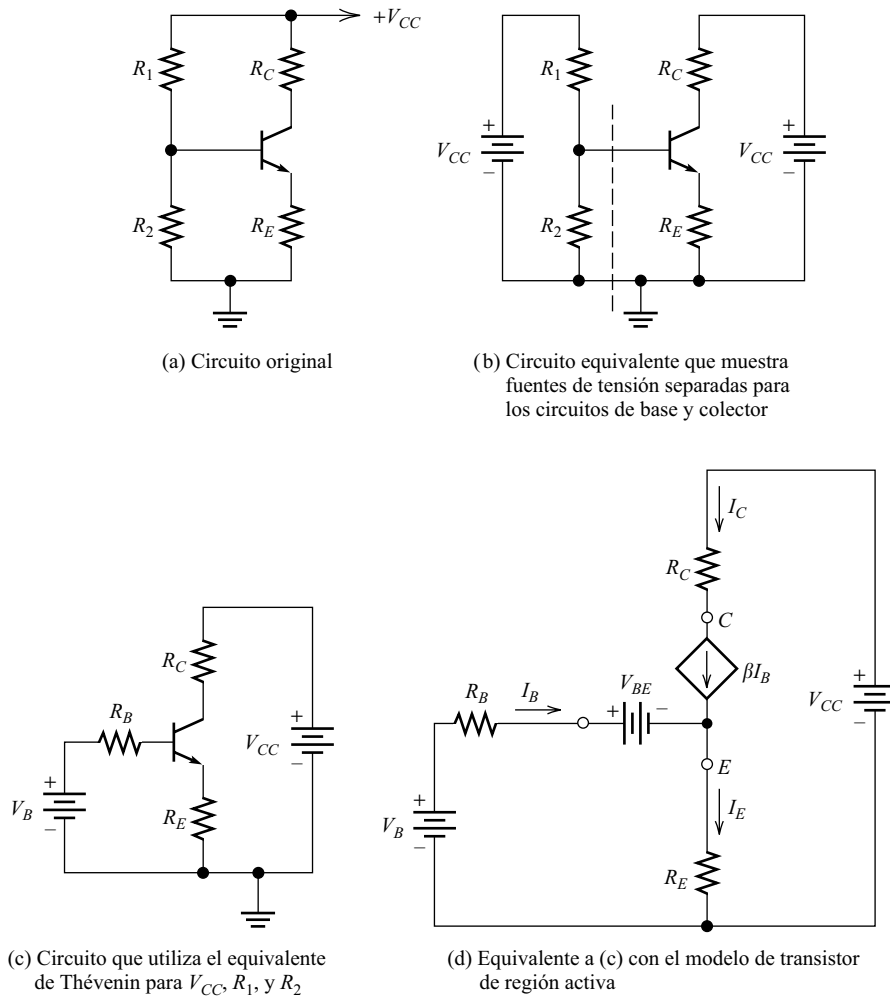


Figura 4.28. Circuito de polarización automática de cuatro resistencias.

donde $R_1 \parallel R_2$ indica R_1 en paralelo con R_2 . La tensión de Thévenin V_B es

$$V_B = \frac{R_2}{R_1 + R_2} V_{CC} \tag{4.22}$$

El circuito en el que se ha sustituido el equivalente de Thévenin puede verse en la Figura 4.28(c). Por último, se reemplaza el transistor por su modelo de región activa, como muestra la Figura 4.28(d).

Ahora podemos escribir una ecuación de la tensión para el bucle de la base en la Figura 4.28(d), que es

$$V_B = R_B I_B + V_{BE} + R_E I_E \tag{4.23}$$

Desde luego, para transistores de silicio de pequeña señal a temperatura ambiente, se cumple que $V_{BE} \cong 0,7 \text{ V}$. Ahora, podemos sustituir

$$I_E = (\beta + 1)I_B$$

y resolver para obtener

$$I_B = \frac{V_B - V_{BE}}{R_B + (\beta + 1)R_E} \quad (4.24)$$

Una vez conocida la corriente I_B , se pueden hallar fácilmente I_C e I_E . Luego podemos escribir una ecuación para la tensión en el bucle de colector de la Figura 4.28(d) y obtener V_{CE} :

$$V_{CE} = V_{CC} - R_C I_C - R_E I_E \quad (4.25)$$

Ejemplo 4.7. Circuito de polarización automática de cuatro resistencias

Hallar los valores de I_C y V_{CE} en el circuito de la Figura 4.29 para $\beta = 100$ y $\beta = 300$. Suponer que $V_{BE} = 0,7$ V.

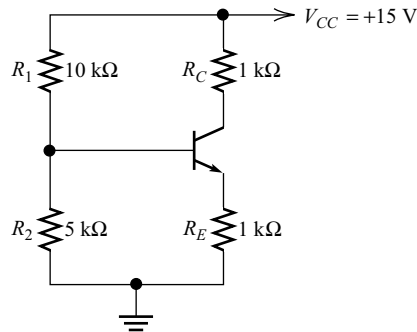


Figura 4.29. Circuito para el Ejemplo 4.7.

Solución: Sustituyendo en las Ecuaciones (4.21) y (4.22), hallamos que

$$R_B = \frac{1}{1/R_1 + 1/R_2} = 3,33 \text{ k}\Omega$$

y

$$V_B = V_{CC} \frac{R_2}{R_1 + R_2} = 5 \text{ V}$$

Entonces, sustituyendo en la Ecuación (4.24) y usando $\beta = 100$, tenemos

$$I_B = \frac{V_B - V_{BE}}{R_B + (\beta - 1)R_E} = 41,2 \text{ }\mu\text{A}$$

Para $\beta = 300$, tenemos que $I_B = 14,1 \text{ }\mu\text{A}$. Observe que la corriente de base es significativamente más pequeña para un valor β más alto.

Ahora podemos calcular la corriente de colector usando $I_C = \beta I_B$. Para $\beta = 100$, se obtiene que $I_C = 4,12 \text{ mA}$, y para $\beta = 300$, tenemos $I_C = 4,24 \text{ mA}$. Así, para un cambio 3:1 en β , la corriente de colector cambia menos de un 3%. La corriente de emisor viene dada por $I_E = I_C + I_B$. Los resultados son: $I_E = 4,16 \text{ mA}$ para $\beta = 100$, e $I_E = 4,25 \text{ mA}$ para $\beta = 300$.

Por último, podemos usar la Ecuación (4.25) para hallar V_{CE} . Los resultados son: $V_{CE} = 6,72$ para $\beta = 100$, y $V_{CE} = 6,51$ para $\beta = 300$. □

EJERCICIO

4.13. Repetir el Ejemplo 4.7 para $R_1 = 100 \text{ k}\Omega$ y $R_2 = 50 \text{ k}\Omega$. Calcular la relación entre los valores de I_C para $\beta = 300$ y para $\beta = 100$ y compararlo con la relación de las corrientes calculadas en el Ejemplo 4.7. Comentar. Usar una simulación en SPICE para comprobar los resultados. Suponer que $I_s = 10^{-14} \text{ A}$.

Respuesta Para $\beta = 100$, $I_C = 3,20 \text{ mA}$ y $V_{CE} = 8,57 \text{ V}$; para $\beta = 300$, $I_C = 3,86 \text{ mA}$ y $V_{CE} = 7,27 \text{ V}$. La relación de las corrientes de colector es de 1,21. Por otra parte, en el ejemplo, la relación entre las corrientes de colector es de sólo 1,029. Valores mayores de R_1 y R_2 provocan cambios mayores en I_C al cambiar β .

Diseño de circuitos de polarización discretos

El circuito de cuatro resistencias de la Figura 4.28(a) se suele utilizar para polarizar transistores bipolares en amplificadores discretos. Vamos a estudiar brevemente el diseño de este tipo de circuitos de polarización. El principal objetivo en el diseño de circuitos de polarización es conseguir puntos de trabajo casi idénticos para los bipolares, incluso aunque sus parámetros puedan variar significativamente de uno a otro dispositivo. Por ejemplo, β puede variar en un factor de 3 ó más entre una unidad y otra. Además, algunos circuitos han de funcionar en un amplio margen de temperaturas, lo que puede causar variaciones significativas en β y V_{BE} .

En el circuito del Ejemplo 4.7, comprobamos que I_C y V_{CE} son prácticamente independientes de β , lo que se consigue eligiendo valores de R_1 y R_2 que proporcionen una tensión casi constante en la base. A medida que aumentan los valores de R_1 y R_2 , el punto Q muestra cambios mayores con β . Se puede ver esto comparando los resultados del Ejercicio 4.13 con los del Ejemplo 4.7.

Para que el divisor de tensión proporcione una tensión a la base casi constante para diferentes valores de corriente de base, las resistencias R_1 y R_2 deberían ser pequeñas. Sin embargo, esto lleva a corrientes elevadas, a un posible sobrecalentamiento y a la necesidad de una fuente de alimentación más potente y cara. Como regla general, una solución de compromiso es elegir R_2 para que la corriente que pase por ella sea de 10 a 20 veces mayor que la máxima corriente de base esperada.

La Ecuación (4.24) indica que la corriente de base es proporcional a la diferencia entre V_B y V_{BE} . Recordemos que V_{BE} disminuye unos 2 mV/K a medida que la temperatura desciende. Además, las tolerancias de las resistencias hacen que V_B varíe. Si diseñamos de manera que la diferencia entre V_B y V_{BE} sea muy pequeña, estas variaciones pueden dar lugar a cambios problemáticos en el punto Q . Por tanto, deberíamos hacer un diseño en el que V_B sea mucho mayor que los cambios esperados de V_{BE} y V_B , debidos a la temperatura o a las tolerancias de las resistencias.

Se suele seleccionar V_B para que sea aproximadamente un tercio de la tensión de fuente, que suele ser lo bastante grande como para asegurar un punto Q lo suficientemente estable. Normalmente, V_B es mucho mayor que V_{BE} , por lo que la caída de tensión en R_E es aproximadamente igual a V_B . Una costumbre bastante habitual es

El principal objetivo en el diseño de circuitos de polarización es conseguir puntos de trabajo casi idénticos para los bipolares, incluso aunque sus parámetros puedan variar significativamente.

Como regla general, un buen compromiso es elegir R_2 para que la corriente que pase por ella sea de 10 a 20 veces mayor que la máxima corriente de base esperada.

Deberíamos hacer un diseño en el que V_B sea mucho mayor que los cambios esperados de V_{BE} y V_B , debidos a la temperatura o a las tolerancias de las resistencias.

Diseñar de manera que en R_C caiga aproximadamente un tercio de la tensión de alimentación, otro tercio en el transistor (V_{CE}), y otro tercio en R_E .

diseñar de manera que caiga aproximadamente un tercio de la tensión de alimentación en R_C , otro tercio en el transistor (V_{CE}), y otro tercio en R_E .

EJERCICIO

4.14. En una red de polarización de cuatro resistencias, ¿ I_{CQ} aumenta, disminuye o apenas varía para un aumento (pequeño) del valor de (a) R_C ; (b) R_E ; (c) R_1 ; (d) R_2 ; (e) β ?

Respuesta (a) permanece igual; (b) disminuye; (c) disminuye; (d) aumenta; (e) aumenta.

EJERCICIO

4.15. En la red de polarización de cuatro resistencias, ¿ V_{CEQ} aumenta, disminuye o apenas varía para un aumento (pequeño) del valor de (a) R_C ; (b) R_1 ; (c) R_2 ; (d) β ?

Respuesta (a) disminuye; (b) aumenta; (c) disminuye; (d) disminuye.

Fuentes de corriente en la polarización de circuitos integrados

Las fuentes de corriente y el acoplo directo se utilizan habitualmente para polarizar amplificadores integrados.

El circuito de polarización de cuatro resistencias es adecuado para circuitos discretos en los que las resistencias son componentes discretos. Sin embargo, en los circuitos integrados, las resistencias consumen un área excesiva del chip por lo que deben buscarse otros métodos de polarización después. Veremos que se pueden utilizar transistores y unas pocas resistencias para formar fuentes de corriente que serán útiles para polarizar amplificadores integrados. Vamos a ver esta idea en un ejemplo que contenga fuentes de corriente.

Ejemplo 4.8. Circuito de polarización con fuentes de corriente

Estudiemos el circuito de la Figura 4.30. Supongamos que los transistores Q_1 y Q_2 tienen idénticas características (es una suposición razonable para circuitos integrados correctamente diseñados, pero no para circuitos discretos). Todos los transistores trabajan en la región activa, y tienen $I_s = 10^{-13}$ A, y $\beta = 100$. Averiguar las corrientes de colector y V_o .

Solución: Los transistores Q_1 y Q_2 tienen idénticas tensiones base-emisor (porque sus emisores están conectados y sus bases están puestas a masa). Por tanto, tenemos

$$I_{E1} = I_{E2}$$

Además, la suma de las corrientes de emisor debe ser igual a 2 mA:

$$I_{E1} + I_{E2} = 2 \text{ mA}$$

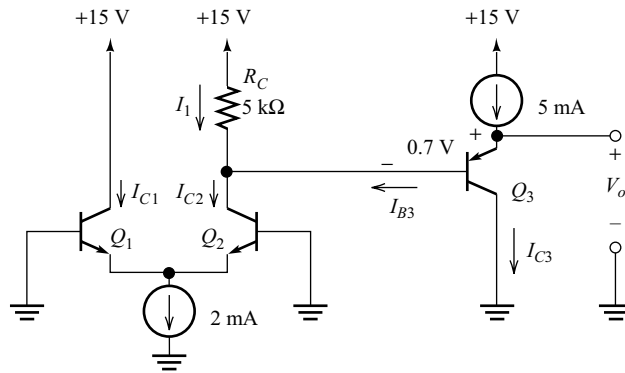


Figura 4.30. Las fuentes de corriente resultan útiles para polarizar amplificadores integrados.

Por tanto, tenemos que $I_{E1} = I_{E2} = 1 \text{ mA}$. Ahora podemos calcular las corrientes de base y de colector:

$$I_{B1} = I_{B2} = \frac{I_{E2}}{\beta + 1} = 9,9 \mu\text{A}$$

y

$$I_{C1} = I_{C2} = \beta I_{B2} = 0,99 \text{ mA}$$

A continuación, vemos que la corriente de emisor de Q_3 es igual a 5 mA. Por tanto, tenemos que

$$I_{B3} = \frac{I_{E3}}{\beta + 1} = 49,5 \mu\text{A}$$

y

$$I_{C3} = \beta I_{B3} = 4,95 \text{ mA}$$

Después, hallamos la corriente que atraviesa R_C :

$$I_1 = I_{C2} - I_{B3} = 0,941 \text{ mA}$$

Por último, podemos escribir una ecuación para el bucle formado por la fuente de 15 V, R_C , Q_3 entre emisor y base, y V_o . El resultado es

$$V_o = 0,7 - I_1 R_C + 15 = 10,3 \text{ V}$$

Éste es un circuito representativo de los circuitos de polarización usados en los circuitos integrados.

□

Para optimizar nuestro estudio usando SPICE, pensemos cuáles deberían ser los resultados, simulemos el circuito, y luego comparemos los resultados con los que esperábamos.

Por supuesto, podemos analizar fácilmente un circuito como el de la Figura 4.30 usando SPICE. Sin embargo, solemos reflexionar más sobre el circuito cuando lo analizamos manualmente y, por tanto, adquirimos una mejor comprensión de su funcionamiento. Para optimizar nuestro estudio usando SPICE, pensemos cuáles deberían ser los resultados, simulemos el circuito, y luego comparemos los resultados con los que esperábamos.

EJERCICIO

- 4.16. Determinar la tensión en la parte superior de la fuente de corriente de 2 mA que se muestra en la Figura 4.30.

Respuesta $V_{2\text{mA}} = -0,7 \text{ V}$.

EJERCICIO

- 4.17. Analizar el circuito de la Figura 4.30, suponiendo que el área de la unión de Q_2 es dos veces mayor que la de Q_1 , por lo que tenemos $I_{E2} = 2I_{E1}$. Los transistores tienen $\beta = 100$, y $|V_{BE}| = 0,7 \text{ V}$.

Respuesta $I_{C1} = 0,660 \text{ mA}$, $I_{C2} = 1,32 \text{ mA}$, y $V_o = 9,35 \text{ V}$.

EJERCICIO

- 4.18. Suponiendo que ambos transistores tienen $\beta = 100$, y $|V_{BE}| = 0,7 \text{ V}$, determinar el valor de V_o en el circuito de la Figura 4.31.

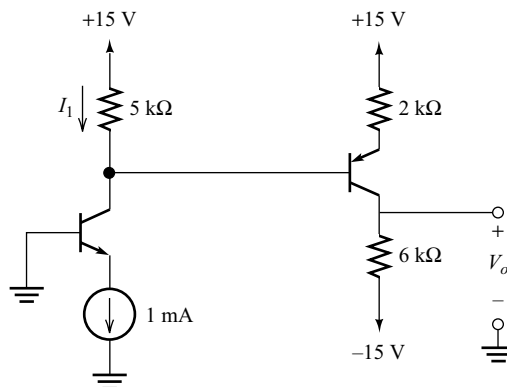


Figura 4.31. Circuito para el Ejercicio 4.18.

Respuesta $V_o = -2,68 \text{ V}$.

4.6. CIRCUITOS EQUIVALENTES EN PEQUEÑA SEÑAL

Notación de señales

Ahora vamos a prestar atención a las corrientes y tensiones de la señal en los circuitos amplificadores con bipolares. En primer lugar, estableceremos una notación para tensiones y corrientes. Escribiremos las corrientes y tensiones totales con sus símbolos en minúsculas y subíndices en mayúsculas. Así, $i_B(t)$ es la corriente de base total en función del tiempo.

Las corrientes y tensiones del punto Q se denotan con símbolos en mayúsculas y subíndices en mayúsculas. En consecuencia, I_{BQ} es la corriente continua de base cuando la señal de entrada es cero.

Por último, escribiremos los cambios en las corrientes y tensiones a partir del punto Q (debido a la señal de entrada que se está amplificando) con los símbolos en minúsculas y los subíndices en minúsculas. Así, $i_b(t)$ es el componente de pequeña señal en la corriente de base. Como la corriente total de base es la suma del valor en el punto Q y del componente de señal, podemos escribir

$$i_B(t) = I_{BQ} + i_b(t) \quad (4.26)$$

Estas magnitudes se ilustran en la Figura 4.32. De igual forma, podemos escribir

$$v_{BE}(t) = V_{BEQ} + v_{be}(t) \quad (4.27)$$

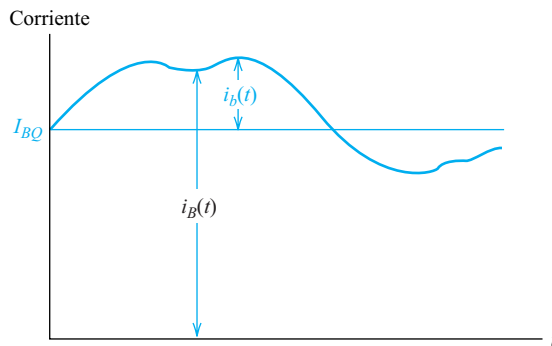


Figura 4.32. Ilustración de la corriente de base en el punto Q , I_{BQ} , la corriente de la señal $i_b(t)$, y la corriente total $i_B(t)$.

Relaciones tensión-corriente en pequeña señal

Los circuitos de polarización establecen el punto Q , como hemos visto en la sección anterior. Ahora vamos a ver cómo están relacionadas las componentes de pequeña señal en el transistor. La corriente de base viene dada en términos de la tensión base-emisor por la Ecuación (4.9), que repetimos aquí:

$$i_B = (1 - \alpha)I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T}\right) - 1 \right] \quad (4.28)$$

Vamos a ocuparnos del funcionamiento del circuito en la región activa, con lo que el 1 de dentro de los paréntesis es despreciable y se puede eliminar. Entonces, usando las Ecuaciones (4.26) y (4.27) para sustituir i_b y v_{BE} en la Ecuación (4.28), obtenemos

$$I_{BQ} + i_b(t) = (1 - \alpha)I_{ES} \exp\left(\frac{V_{BEQ} + v_{be}(t)}{V_T}\right) \quad (4.29)$$

que puede escribirse así

$$I_{BQ} + i_b(t) = (1 - \alpha)I_{ES} \exp\left(\frac{V_{BEQ}}{V_T}\right) \exp\left(\frac{v_{be}(t)}{V_T}\right) \quad (4.30)$$

La Ecuación (4.28) también relaciona los valores del punto Q , por lo que podemos escribir

$$I_{BQ} = (1 - \alpha)I_{ES} \exp\left(\frac{V_{BEQ}}{V_T}\right) \quad (4.31)$$

Sustituyendo en la Ecuación (4.30), tenemos

$$I_{BQ} + i_b(t) = I_{BQ} \exp\left(\frac{v_{be}(t)}{V_T}\right) \quad (4.32)$$

Estamos interesados en las pequeñas señales para las cuales el valor de $v_{be}(t)$ es mucho más pequeño que el de V_T en cualquier momento. Por tanto, $v_{be}(t)$ está relegado a un valor de unos pocos milivoltios.

Para $|x| \ll 1$, se cumple la siguiente aproximación:

$$\exp(x) \cong 1 + x \quad (4.33)$$

En consecuencia, la Ecuación (4.32) se puede expresar como:

$$I_{BQ} + i_b(t) \cong I_{BQ} \left(1 + \frac{v_{be}(t)}{V_T}\right) \quad (4.34)$$

Si restamos I_{BQ} en ambos lados de la ecuación, y definimos $r_\pi = V_T/I_{BQ}$, tenemos

$$i_b(t) = \frac{v_{be}(t)}{r_\pi} \quad (4.35)$$

Por tanto, para variaciones de pequeña señal alrededor del punto Q , la unión base-emisor del transistor se comporta como una resistencia que viene dada por la relación

$$r_\pi = \frac{V_T}{I_{BQ}} \quad (4.36)$$

Sustituyendo $I_{BQ} = I_{CQ}/\beta$, tenemos la siguiente fórmula alternativa:

$$r_\pi = \frac{\beta V_T}{I_{CQ}} \quad (4.37)$$

A temperatura ambiente, $V_T \cong 0,026$ V. Un valor típico de β es 100, y una corriente típica de polarización en un amplificador en pequeña señal es $I_{CQ} = 1$ mA. Con estos valores, se obtiene $r_\pi = 2.600 \Omega$.

La corriente de colector es β veces la corriente de base.

$$i_c(t) = \beta i_b(t) \tag{4.38}$$

Pero cada corriente es la suma del valor del punto Q y la componente de la señal, por lo que tenemos

$$I_{CQ} + i_c(t) = \beta I_{BQ} + \beta i_b(t) \tag{4.39}$$

En consecuencia, las corrientes de señal están relacionados por:

$$i_c(t) = \beta i_b(t) \tag{4.40}$$

Circuitos equivalentes en pequeña señal para el transistor bipolar

Las Ecuaciones (4.35) y (4.40) relacionan las corrientes y tensiones de pequeña señal en un bipolar. Es conveniente representar el transistor por medio del **circuito equivalente en pequeña señal**, que se muestra en la Figura 4.33(a). Observemos que el circuito equivalente incorpora las relaciones que hemos calculado anteriormente: $i_b(t) = v_{be}(t)/r_\pi$, y $i_c(t) = \beta i_b(t)$.

Si usamos la primera relación para sustituir $i_b(t)$ en la segunda, obtenemos

$$i_c(t) = \frac{\beta}{r_\pi} v_{be}(t)$$

Definimos la **transconductancia** del bipolar como

$$g_m = \frac{\beta}{r_\pi} \tag{4.41}$$

Si usamos la Ecuación (4.37) para sustituir r_π , obtenemos

$$g_m = \frac{I_{CQ}}{V_T} \tag{4.42}$$

En términos de r_π y g_m , las relaciones entre las corrientes y las tensiones de pequeña señal en el bipolar son

$$v_{be}(t) = r_\pi i_b(t), \quad e \quad i_c(t) = g_m v_{be}(t)$$

Estas relaciones se representan en el circuito equivalente de la Figura 4.33(b).

Resulta que el transistor *pnp* tiene exactamente el mismo circuito equivalente en pequeña señal que el *npn*; incluso las direcciones de referencia de las corrientes de la *señal* son las mismas. La resistencia r_π viene dada por la Ecuación (4.37), y la transconductancia g_m por la Ecuación (4.42), para ambos tipos de transistores. Suponemos que I_{CQ} se referencia como saliente del colector en el *pnp*, por lo que tiene un valor positivo. En las siguientes secciones, comprobaremos que estos circuitos equivalentes en pequeña señal son muy útiles en el análisis de circuitos amplificadores con bipolares.

El circuito equivalente en pequeña señal de un bipolar consiste en una resistencia r_π y una fuente de corriente βi_b (o $g_m v_{be}$).

Dadas la corriente de colector del punto Q , I_{CQ} , y β , podemos calcular los parámetros de pequeña señal: $r_\pi = \beta V_T / I_{CQ}$, y $g_m = I_{CQ} / V_T$.

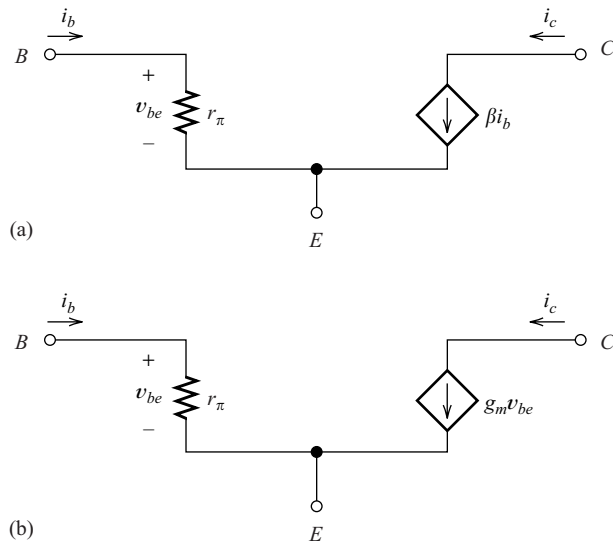


Figura 4.33. Circuitos equivalentes de pequeña señal para el bipolar.

EJERCICIO

- 4.19. A temperatura ambiente, un transistor tiene un valor de $\beta = 100$. Calcular los valores de g_m y de r_π para $I_{CQ} = 10$ mA. Repetir el ejercicio para $I_{CQ} = 1$ mA.

Respuesta Para $I_{CQ} = 10$ mA, tenemos un valor de $g_m = 385$ mS, y $r_\pi = 260$ Ω . Para $I_{CQ} = 1$ mA, tenemos un valor de $g_m = 3,85$ mS, y $r_\pi = 2.600$ Ω .

4.7. EL AMPLIFICADOR EN EMISOR COMÚN

En esta sección y en la siguiente, estudiaremos algunos circuitos importantes de amplificadores con un solo transistor. Nuestro objetivo es comprender estos circuitos para poder diseñar y utilizar amplificadores integrados multietapa. Sin embargo, la interacción entre etapas de los amplificadores integrados con acoplamiento directo complica su análisis y diseño. Por tanto, para simplificar nuestro estudio en este punto, vamos a examinar los amplificadores con un solo transistor en el contexto de los circuitos discretos.

Aprenderemos a analizar circuitos amplificadores para hallar su ganancia, resistencia de entrada y resistencia de salida, por medio del circuito equivalente en pequeña señal. En esta sección, veremos este procedimiento para el **amplificador en emisor común**, que se muestra en la Figura 4.34(a).

Vamos a ver la función de cada uno de los componentes mostrados en la figura. Observe que, para corrientes continuas, los condensadores se comportan como circuitos abiertos, y las resistencias R_{E1} y R_{E2} están en serie. Denominaremos $R_E = R_{E1} + R_{E2}$ a la resistencia equivalente en serie. Las resistencias R_1 , R_2 , R_E y R_C forman la red de polarización de cuatro resistencias. El condensador C_1 acopla la fuente de señal a la base del transistor, y el C_2 acopla la señal amplificada en el colector a la carga R_L . El condensador C_E se denomina **condensador de desacoplo**; proporciona un camino de baja impedancia para la corriente alterna del emisor que va a masa.

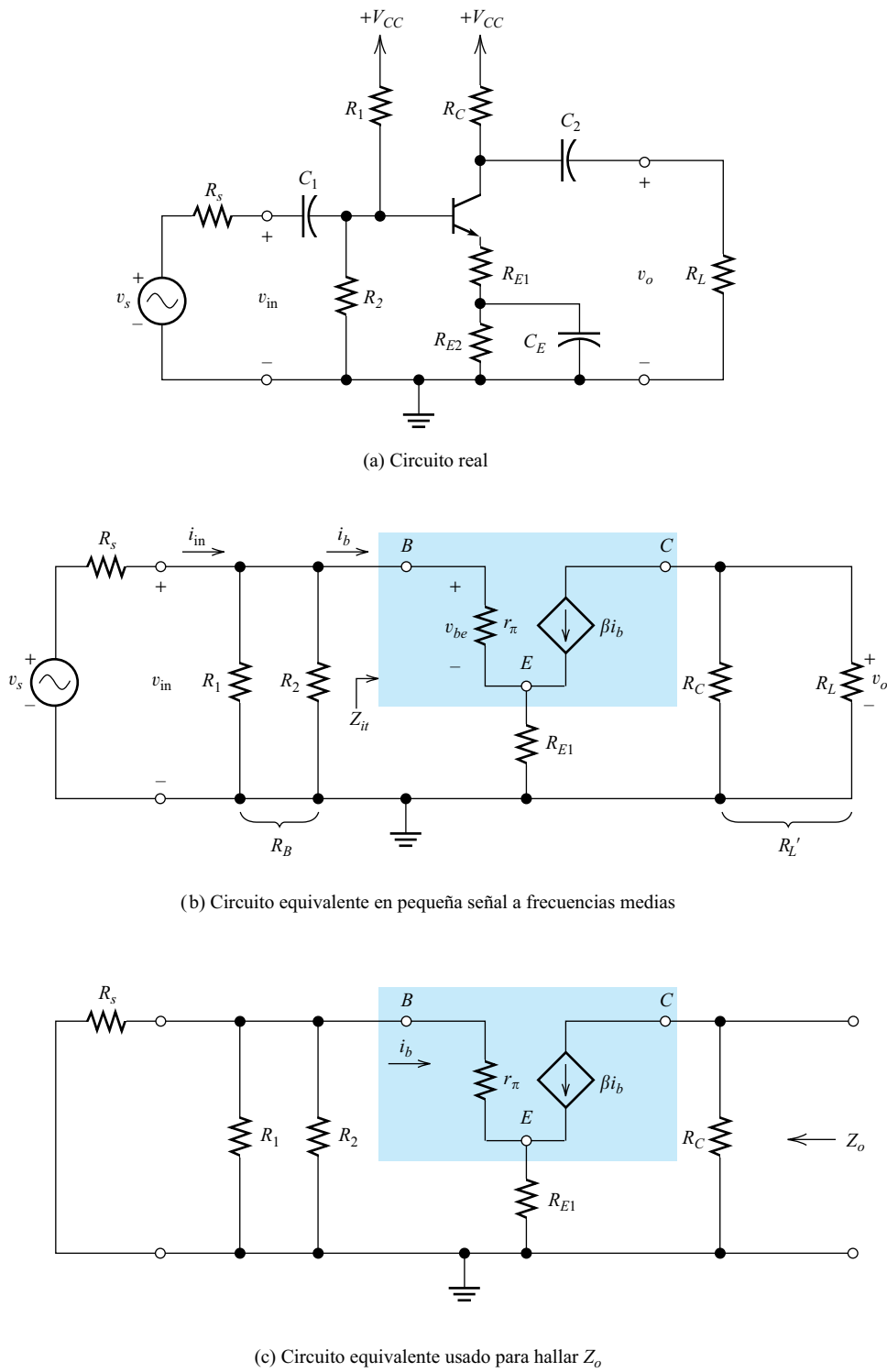


Figura 4.34. Amplificador en emisor común.

Los condensadores de acoplo y de desacoplo se eligen lo bastante grandes como para que tengan impedancias en alterna muy bajas a las frecuencias de la señal. Para simplificar nuestro análisis inicial de pequeña señal en alterna, consideraremos los condensadores como cortocircuitos. Sin embargo, a frecuencias lo suficientemente bajas, los condensadores reducen la ganancia del amplificador.

A veces usaremos este circuito con $R_{E1} = 0$ para que el emisor esté conectado directamente a masa para las señales de alterna. Como el condensador de desacoplo conecta a masa el emisor para las señales de alterna, el terminal del emisor es común a la fuente de entrada y a la carga. Ése es el origen de su nombre: amplificador *en emisor común*. Veremos que, al elegir un valor distinto de cero para R_{E1} , se reduce la ganancia de tensión, se hace a la ganancia menos dependiente de los parámetros del transistor y aumenta la impedancia de entrada.

Este análisis es válido para las frecuencias de la región de **frecuencias medias**. En la **región de baja frecuencia**, deben tenerse en cuenta los efectos de los condensadores de acoplo y de desacoplo. En la **región de alta frecuencia**, se debe utilizar un modelo de transistor más complejo, que incluya sus limitaciones en frecuencia. Veremos la respuesta en alta frecuencia en el Capítulo 8.

Circuito equivalente en pequeña señal

Antes de analizar el amplificador, es muy útil dibujar su circuito equivalente en alterna (en pequeña señal). Esto se ilustra en la Figura 4.34(b). Los condensadores de acoplo se han sustituido por cortocircuitos, y el transistor por su equivalente de pequeña señal, que hemos visto en la sección anterior.

La fuente de alimentación de continua es reemplazada por un cortocircuito. Esto resulta apropiado, porque no puede haber ninguna tensión de alterna en una fuente ideal de tensión continua, que se supone que tiene impedancia interna igual a cero.

Comparemos cuidadosamente el circuito real de la Figura 4.34(a) con el equivalente en pequeña señal de la Figura 4.34(b). Observe que la fuente de señal está conectada directamente al terminal de la base, ya que C_1 se considera un cortocircuito. De igual manera, el extremo inferior de R_{E1} está conectado directamente a masa, y la carga está conectada al colector.

Observe que el extremo superior de R_1 está conectado a la fuente en el circuito original, pero R_1 está conectado entre la base y masa en el circuito equivalente, ya que la tensión de la fuente de alimentación se considera un cortocircuito a masa para señales de alterna. Observe también que R_1 está en paralelo con R_2 . De igual forma, R_C y R_L están en paralelo. Es conveniente definir R_B como la combinación en paralelo de R_1 y R_2 .

$$R_B = R_1 \parallel R_2 = \frac{1}{1/R_1 + 1/R_2} \quad (4.43)$$

De igual manera, R'_L es la combinación en paralelo de R_C y R_L :

$$R'_L = R_L \parallel R_C = \frac{1}{1/R_L + 1/R_C} \quad (4.44)$$

Estas combinaciones en paralelo se indican en la Figura 4.34(b).

En un análisis en frecuencias medias, los condensadores de acoplo y de desacoplo se consideran cortocircuitos.

La fuente de alimentación de continua es reemplazada por un cortocircuito.

Se pueden analizar los circuitos amplificadores con transistores dibujando el circuito equivalente en pequeña señal y aplicando las leyes de circuitos. Las características más importantes de los amplificadores son: la ganancia de tensión, la ganancia de corriente, la impedancia de entrada y la impedancia de salida.

Ganancia de tensión

Ahora analizaremos el circuito equivalente para hallar una expresión para la ganancia de tensión del amplificador. Observe que la corriente que pasa por R_{E1} es igual a $i_e = (\beta + 1)i_b$. La tensión de entrada es

$$v_{in} = v_{be} = r_{\pi}i_b + R_{E1}(\beta + 1)i_b \quad (4.45)$$

La tensión de salida viene dada por la corriente de colector que fluye a través de R'_L :

$$v_o = -R'_L\beta i_b \quad (4.46)$$

Es necesario el signo menos a causa de las direcciones de referencia de la corriente y la tensión: la corriente sale de la tensión de referencia positiva. Dividiendo los dos lados de la Ecuación (4.46) por los respectivos de la Ecuación (4.45), obtenemos la ganancia de tensión:

$$A_v = \frac{v_o}{v_{in}} = -\frac{\beta R'_L}{r_{\pi} + (\beta + 1)R_{E1}} \quad (4.47)$$

Observe que la ganancia es negativa, lo cual muestra que el amplificador en emisor común es un inversor. El valor de la ganancia de tensión puede ser bastante grande (no es raro que sea de algunos centenares).

A veces queremos diseñar circuitos para los que la ganancia sea casi independiente de los parámetros del transistor. Si elegimos un valor de R_{E1} lo bastante grande como para que $(\beta + 1)R_{E1} \gg r_{\pi}$, la Ecuación (4.47) se transforma en

$$A_v \cong -\frac{\beta R'_L}{(\beta + 1)R_{E1}}$$

Como normalmente tenemos $\beta \gg 1$, la expresión de la ganancia se reduce a

$$A_v \cong -\frac{R'_L}{R_{E1}}$$

Así, si tenemos $(\beta + 1)R_{E1} \gg r_{\pi}$ y $\beta \gg 1$, la ganancia de tensión es casi independiente de los parámetros del transistor.

La expresión de la ganancia dada en la Ecuación (4.47) es con la g_a conectada. En el Capítulo 1 ya vimos que la ganancia de tensión en circuito abierto resulta útil para caracterizar los amplificadores. Reemplazando R_L por un circuito abierto, la ganancia de tensión se convierte en

$$A_{vo} = \frac{v_o}{v_{in}} = -\frac{\beta R_C}{r_{\pi} + (\beta + 1)R_{E1}} \quad (4.48)$$

Impedancia de entrada

Otra especificación importante de los amplificadores es la impedancia de entrada, que es la impedancia que se ve mirando desde los terminales de entrada. En primer lugar,

La ganancia de tensión del emisor común es casi independiente de β si $(\beta + 1)R_{E1}$ es mucho mayor que r_{π} .

a partir de la Ecuación (4.45), podemos hallar la impedancia de entrada mirando desde el terminal de la base del transistor. Tenemos

$$Z_{it} = \frac{v_{in}}{i_b} = r_{\pi} + (\beta + 1)R_{E1} \quad (4.49)$$

Entonces, la impedancia vista por la fuente es la combinación en paralelo de R_B y Z_{it} :

$$Z_{in} = \frac{v_{in}}{i_{in}} = \frac{1}{1/R_B + 1/Z_{it}} \quad (4.50)$$

(En este caso, la impedancia de entrada es una resistencia pura. Por tanto, podemos hallar la impedancia de entrada dividiendo la tensión *instantánea* v_{in} por la corriente *instantánea* i_{in} . Desde luego, si en el circuito equivalente hubiera capacidades o inductancias, sería necesario obtener la impedancia como el cociente del fasor de tensión y el fasor de corriente.)

Ganancia de corriente y ganancia de potencia

La ganancia de corriente A_i se puede hallar mediante la Ecuación (2.3). Con los cambios adecuados en la notación, la ecuación es

$$A_i = \frac{i_o}{i_{in}} = A_v \frac{Z_{in}}{R_L} \quad (4.51)$$

La ganancia de potencia G del amplificador es el producto de la ganancia de corriente por la ganancia de tensión (suponiendo que las impedancias de entrada y de carga son puramente resistivas):

$$G = A_i A_v \quad (4.52)$$

Impedancia de salida

La impedancia de salida es la impedancia que se ve mirando desde los terminales de carga con la tensión del generador v_s puesta a cero.

La impedancia de salida es la impedancia que se ve mirando desde los terminales de la carga con la tensión del generador V_s puesta a cero. Se puede ver esta situación en la Figura 4.34(c). Con v_s puesta a cero, no hay ninguna fuente de excitación en el circuito de la base, con lo que i_b es cero. Por tanto, la fuente controlada βi_b genera una corriente nula, y se comporta como un circuito abierto. Como consecuencia, la impedancia vista desde los terminales de salida es simplemente R_C :

$$Z_o = R_C \quad (4.53)$$

Ejemplo 4.9. Cálculo del comportamiento del amplificador en emisor común

- Hallar A_v , A_{vo} , Z_{in} , A_i , G y Z_o , para el amplificador de la Figura 4.35.
- Después, si $v_s(t) = 0,001 \sin(\omega t)$ V, hallar una expresión de $v_o(t)$.
- Por último, repetir la parte (a) si la resistencia de emisor R_E se divide en $R_{E1} = 100 \Omega$ y $R_{E2} = 900 \Omega$, con el condensador de desacople en paralelo con R_{E2} .

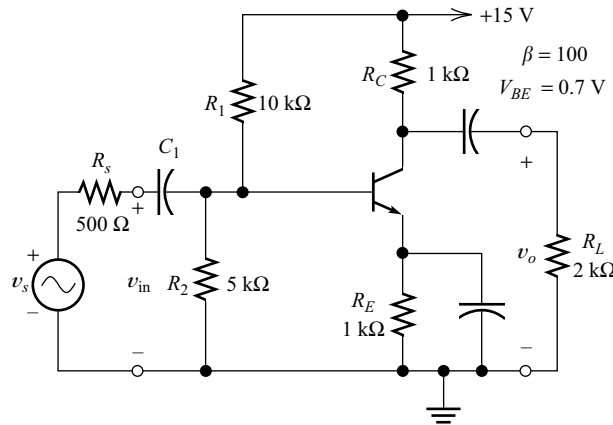


Figura 4.35. Amplificador en emisor común del Ejemplo 4.9.

Solución: En primer lugar, necesitamos hallar I_{CQ} para poder calcular el valor de r_{π} . Así, empezamos analizando las condiciones de continua en el circuito. Para el análisis del punto de polarización sólo han de tenerse en cuenta la fuente de continua, el transistor, y las resistencias R_1 , R_2 , R_C y R_E . Los condensadores, la fuente de señal y la resistencia de carga, no tienen efecto sobre el punto Q .

El circuito de continua se vio anteriormente en la Figura 4.29, y se analizó en el Ejemplo 4.7. Para $\beta = 100$, el punto Q resultante que se calculó fue $I_{CQ} = 4,12 \text{ mA}$ y $V_{CE} = 6,72 \text{ V}$. Así, tenemos

$$r_{\pi} = \frac{\beta V_T}{I_{CQ}} = 631 \Omega$$

Usando las Ecuaciones (4.43) y (4.44), hallamos que

$$R_B = \frac{1}{1/R_1 + 1/R_2} = 3,33 \text{ k}\Omega$$

y

$$R'_L = \frac{1}{1/R_L + 1/R_C} = 667 \Omega$$

- (a) Ahora ya estamos preparados para determinar las impedancias y las ganancias. Las Ecuaciones (4.47)-(4.53) nos dan

$$A_v = \frac{v_o}{v_{in}} = -\frac{\beta R'_L}{r_{\pi}} = -106$$

$$A_{vo} = \frac{v_o}{v_{in}} = -\frac{\beta R_C}{r_{\pi}} = -158$$

$$Z_{it} = r_{\pi}$$

$$Z_{in} = \frac{1}{1/R_B + 1/Z_{it}} = 531 \Omega$$

$$A_i = \frac{i_o}{i_{in}} = A_v \frac{Z_{in}}{R_L} = -28,1$$

$$G = A_i A_v = 2980$$

y

$$Z_o = R_C = 1 \text{ k}\Omega$$

Observe que el parámetro A_v es algo menor que A_{vo} . Esto se debe a que el amplificador está cargado por R_L como se vio en el Capítulo 1. La ganancia de potencia es bastante grande en un amplificador en emisor común, por lo que ésta, principalmente por esta razón, es una configuración usada habitualmente.

- (b) La tensión de la fuente se divide entre la resistencia interna de la fuente y la impedancia de entrada del amplificador. Por tanto, podemos escribir

$$v_{in} = v_s \frac{Z_{in}}{Z_{in} + R_s} = 0,515v_s$$

Ahora, con la carga conectada, tenemos

$$v_o = A_v v_{in} = -54,6v_s$$

Pero tenemos que $v_s(t) = \text{sen}(\omega t)$ mV, por lo que se obtiene

$$v_o(t) = -54,6 \text{ sen}(\omega t) \text{ mV}$$

Observe que la fase de $v_o(t)$ está invertida con respecto a la de $v_s(t)$.

- (c) Cuando R_E se divide en dos partes, el punto de polarización y r_π permanecen igual que antes, y tenemos

$$A_v = \frac{v_o}{v_{in}} = -\frac{\beta R'_L}{r_\pi + (\beta + 1)R_{E1}} = -6,21$$

$$A_{vo} = \frac{v_o}{v_{in}} = -\frac{\beta R_C}{r_\pi + (\beta + 1)R_{E1}} = -9,31$$

$$Z_{ii} = r_\pi + (\beta + 1)R_{E1} = 10,7 \text{ k}\Omega$$

$$Z_{in} = \frac{1}{1/R_B + 1/Z_{ii}} = 2,54 \text{ k}\Omega$$

$$A_i = \frac{i_o}{i_{in}} = A_v \frac{Z_{in}}{R_L} = -7,89$$

$$G = A_i A_v = 49,0$$

y

$$Z_o = R_C = 1 \text{ k}\Omega$$

El amplificador en emisor común es inversor. Sus ganancias de corriente y tensión son potencialmente mayores que la unidad (100 es un valor habitual). Los valores de las impedancias de entrada y salida son moderados en comparación con los de otras configuraciones de amplificadores bipolares y FET.

Observe que el hecho de tener parte de la resistencia de polarización del emisor sin cortocircuitar, reduce la ganancia e incrementa considerablemente la impedancia de entrada.

□

EJERCICIO

4.20. Repetir las partes (a) y (b) del Ejemplo 4.9 para $\beta = 300$. (*Pista:* No olvidar que el punto Q cambia (ligeramente) cuando cambia β .)

Respuesta $A_v = -109, A_{vo} = -164, Z_{in} = 1.185 \Omega, A_i = -64,5, G = 7.030, Z_o = 1 \text{ k}\Omega, \text{ y } v_o(t) = -76,7 \text{ sen}(\omega t) \text{ mV.}$

4.8. EL SEGUIDOR DE EMISOR

En la Figura 4.36(a) se muestra el circuito de otro importante amplificador con transistores bipolares, llamado **seguidor de emisor**. Las resistencias R_1, R_2 y R_E forman el circuito de polarización. La resistencia de colector R_C (usada en el amplificador en emisor común) no es necesaria en este circuito. Así, lo que tenemos es una versión del circuito polarizador de cuatro resistencias con $R_C = 0$. El análisis de este circuito de polarización es muy similar al ilustrado en los ejemplos que vimos en la Sección 4.5.

La señal de entrada se aplica a la base a través del condensador de acoplo C_1 . La señal de salida se acopla desde el emisor a la carga mediante el condensador de acoplo C_2 .

Circuito equivalente en pequeña señal

El circuito equivalente en pequeña señal se muestra en la Figura 4.36(b). Como antes, sustituimos los condensadores y las fuentes de alimentación por cortocircuitos. El transistor se sustituye por su equivalente en pequeña señal.

Observe que el colector está conectado directamente a masa en el circuito equivalente. El circuito equivalente del transistor está orientado con el colector en la parte de abajo de la Figura 4.36(b), pero eléctricamente es el mismo que el circuito equivalente de transistor que utilizamos anteriormente. Como el colector está conectado a masa, a este circuito se le llama a veces **amplificador en colector común**.

Es importante, en el análisis y diseño de circuitos electrónicos, la capacidad de dibujar los equivalentes en pequeña señal de circuitos con bipolares. Compare cuidadosamente el equivalente en pequeña señal de la Figura 4.36(b) con el circuito original. Aún mejor, dibuje por su cuenta el equivalente en pequeña señal, partiendo del circuito original.

Observe que R_1 y R_2 están en paralelo en el circuito equivalente. Llamaremos a esa combinación R_B . Las resistencias R_E y R_L también están en paralelo, y a esta combinación la llamaremos R'_L . Matemáticamente, tenemos

$$R_B = R_1 \parallel R_2 = \frac{1}{1/R_1 + 1/R_2} \tag{4.54}$$

y

$$R'_L = R_L \parallel R_E = \frac{1}{1/R_L + 1/R_E} \tag{4.55}$$

Es importante, en el análisis y diseño de circuitos electrónicos, la capacidad de dibujar los equivalentes de pequeña señal de circuitos con bipolares.

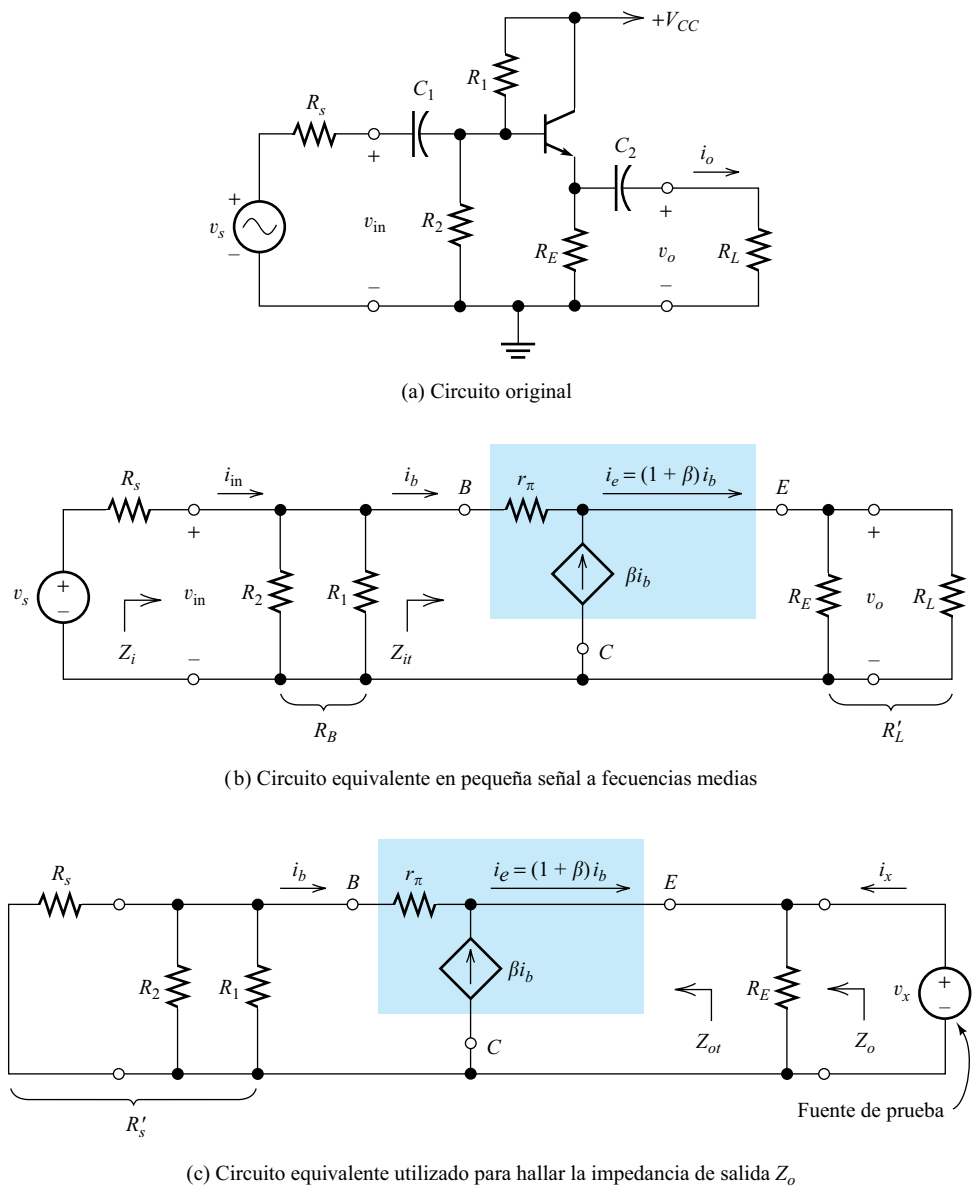


Figura 4.36. Seguidor de emisor.

Ganancia de tensión

A continuación, hallaremos la ganancia de tensión del seguidor de emisor. La corriente que pasa por R'_L es $i_e = i_b + \beta i_b$. Por tanto, la tensión de salida viene dada por

$$v_o = (1 + \beta)R'_L i_b \tag{4.56}$$

La ecuación de la tensión que va desde los terminales de entrada, a través de r_π y luego, a través de la carga, a masa, sería

$$v_{in} = r_\pi i_b + (1 + \beta)i_b R'_L \tag{4.57}$$

Dividiendo los dos lados de la Ecuación (4.56) por los correspondientes de la Ecuación (4.57) tenemos

$$A_v = \frac{(1 + \beta)R'_L}{r_\pi + (1 + \beta)R'_L} \tag{4.58}$$

La ganancia de tensión del seguidor de emisor es menor que uno, ya que el denominador de la expresión es mayor que el numerador. Sin embargo, la ganancia de tensión suele ser sólo *ligeramente* inferior a la unidad. Un amplificador con una ganancia de tensión inferior a la unidad puede resultar útil si tiene una ganancia de corriente grande.

La ganancia del seguidor de emisor es normalmente un poco menor que la unidad.

Observe que la ganancia de tensión de este circuito es positiva. En otras palabras, el seguidor de emisor no es inversor. Así, si la tensión de entrada cambia, la de salida en el emisor cambia prácticamente en la misma cantidad y en el mismo sentido que la de entrada. En consecuencia, la tensión de salida *sigue* a la tensión de entrada. Ésta es la razón para el nombre: *seguidor de emisor*.

Impedancia de entrada

La impedancia de entrada Z_i puede calcularse como la combinación en paralelo de R_B y de la impedancia de entrada vista mirando a la base del transistor, la cual se indica como Z_{it} en la Figura 4.36(b). Así, podemos escribir

$$Z_i = \frac{1}{1/R_B + 1/Z_{it}} \tag{4.59}$$

La impedancia de entrada que se ve mirando a la base, se puede hallar dividiendo por i_b ambos lados de la Ecuación (4.57):

$$Z_{it} = \frac{v_{in}}{i_b} = r_\pi + (1 + \beta)R'_L \tag{4.60}$$

La impedancia de entrada del seguidor de emisor es relativamente alta comparada con la de otras configuraciones de amplificadores con transistores. Sin embargo, si se necesita una impedancia de entrada *muy* alta, hemos de recurrir a menudo a amplificadores más complejos que utilicen realimentación. Analizaremos este método más adelante. En el próximo capítulo, veremos que los transistores de efecto de campo son capaces de proporcionar una impedancia de entrada mucho mayor que los bipolares. Una vez hallada la ganancia de tensión y la impedancia de entrada del seguidor de emisor, la ganancia de corriente y la ganancia de potencia se pueden hallar mediante las Ecuaciones (1.4) y (1.6).

La impedancia de entrada del seguidor de emisor es relativamente alta comparada con la de otras configuraciones de amplificadores con bipolares.

Impedancia de salida

La impedancia de salida de un amplificador es la impedancia de Thévenin vista desde los terminales de salida. Para hallar la impedancia de salida del seguidor de emisor, quitamos la resistencia de la carga, ponemos a cero la fuente de señal, y miramos atrás desde los terminales de salida del circuito equivalente. Puede verse esto en la Figura 4.36(c). Hemos agregado una fuente de prueba v_x , que entrega una corriente i_x a la impedancia que queremos hallar. La impedancia de salida es

$$Z_o = \frac{v_x}{i_x} \tag{4.61}$$

(Aquí, de nuevo, la impedancia se puede calcular como una relación entre valores instantáneos variables en el tiempo, porque el circuito es resistivo puro. De otra manera, usaríamos fasores.)

Para hallar esta relación, escribiremos ecuaciones que contengan v_x e i_x . Por ejemplo, sumando las corrientes en el extremo superior de R_E , tenemos

$$i_b + \beta i_b + i_x = \frac{v_x}{R_E} \quad (4.62)$$

Debemos eliminar i_b de esta ecuación antes de poder hallar la expresión que deseamos para la impedancia de salida. No queremos ninguna variable del circuito (como i_b), en el resultado; sólo debe haber parámetros del transistor y valores de resistencias. Por tanto, necesitamos escribir otra ecuación para el circuito.

En primer lugar, escribiremos la combinación en paralelo de R_s , R_1 y R_2 como

$$R'_s = \frac{1}{1/R_s + 1/R_1 + 1/R_2} \quad (4.63)$$

La ecuación adicional que necesitamos podemos obtenerla aplicando la ley de Kirchoff al bucle que forman v_x , r_π , y R'_s :

$$v_x + r_\pi i_b + R'_s i_b = 0 \quad (4.64)$$

Si resolvemos i_b en la Ecuación (4.64), sustituimos en la Ecuación (4.62), y reordenamos el resultado, obtenemos la impedancia de salida:

$$Z_o = \frac{v_x}{i_x} = \frac{1}{(1 + \beta)/(R'_s + r_\pi) + (1/R_E)} \quad (4.65)$$

Esta ecuación puede reconocerse como la combinación en paralelo de R_E y la impedancia

$$Z_{ot} = \frac{R'_s + r_\pi}{(1 + \beta)} \quad (4.66)$$

La impedancia de salida del seguidor de emisor tiende a ser más pequeña que la de otras configuraciones de amplificador con bipolares.

Z_{ot} es la impedancia que se ve mirando al emisor del transistor, tal y como se indica en la Figura 4.36(c). La impedancia de salida del seguidor de emisor tiende a ser más pequeña que la de otras configuraciones de amplificador con bipolares.

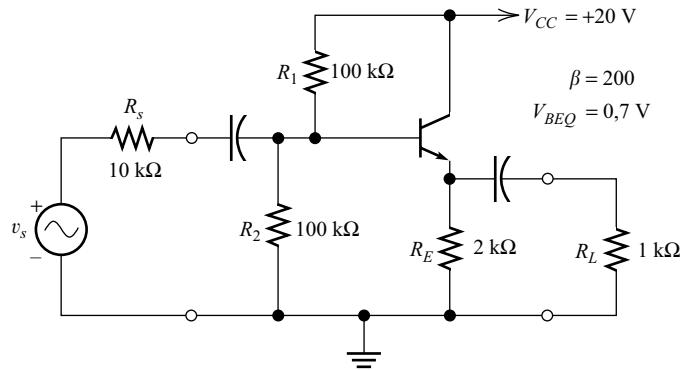
Ejemplo 4.10. Cálculo del comportamiento del seguidor de emisor

Calcular la ganancia de tensión, la impedancia de entrada, la ganancia de corriente y la impedancia de salida, del amplificador seguidor de emisor mostrado en la Figura 4.37(a).

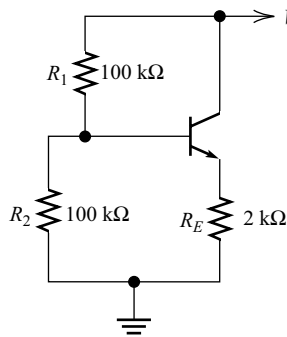
Solución: En primer lugar, hay que hallar el punto de polarización para poder calcular el valor de r_π . El circuito de continua se muestra en la Figura 4.37(b). Como los condensadores de acoplo actúan como circuitos abiertos para la continua, R_s y R_L no aparecen en el circuito de polarización de continua.

Sustituyendo el circuito de polarización de base por su equivalente de Thévenin, obtenemos el circuito equivalente que se ve en la Figura 4.37(c). Ahora, si

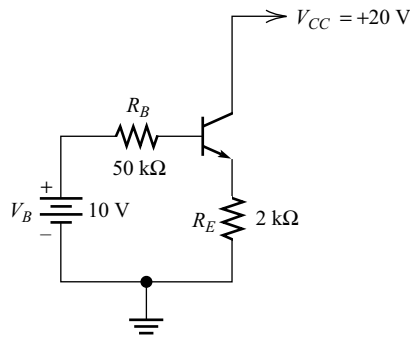
En primer lugar, debemos hallar el punto de polarización, para poder calcular el valor de r_π .



(a) Circuito completo



(b) Circuito de polarización de continua



(c) Circuito de polarización equivalente

Figura 4.37. Seguidor de emisor del Ejemplo 4.10.

suponemos que el circuito trabaja en la región activa, podemos escribir las siguientes ecuaciones de tensión para el bucle de la base:

$$V_B = R_B I_{BQ} + V_{BEQ} + R_E (1 + \beta) I_{BQ}$$

Sustituyendo valores, hallamos que $I_{BQ} = 20,6 \mu\text{A}$. Por tanto, obtenemos

$$I_{CQ} = \beta I_{BQ} = 4,12 \text{ mA}$$

y

$$V_{CEQ} = V_{CC} - I_{EQ} R_E = 11,7 \text{ V}$$

Como V_{CEQ} es mayor que 0,2 V, e I_{BQ} es positiva, el transistor funciona en la región activa y tenemos

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = 1260 \Omega$$

Ahora que hemos establecido que el transistor trabaja en la región activa y hemos hallado el valor de r_π , podemos pasar a determinar las ganancias e

impedancias del amplificador. Sustituyendo en las Ecuaciones (4.54) y (4.55), hallamos que

$$R_B = \frac{1}{1/R_1 + 1/R_2} = 50 \text{ k}\Omega$$

y

$$R'_L = \frac{1}{1/R_L + 1/R_E} = 667 \text{ }\Omega$$

La Ecuación (4.58) nos da la ganancia de tensión:

$$A_v = \frac{(1 + \beta)R'_L}{r_\pi + (1 + \beta)R'_L} = 0,991$$

Las Ecuaciones (4.59) y (4.60) nos dan la impedancia de entrada:

$$Z_{it} = \frac{v_{in}}{i_b} = r_\pi + (1 + \beta)R'_L = 135 \text{ k}\Omega$$

$$Z_i = \frac{1}{1/R_B + 1/Z_{it}} = 36,5 \text{ k}\Omega$$

Las Ecuaciones (4.63) y (4.65) nos dan

$$R'_s = \frac{1}{1/R_s + 1/R_1 + 1/R_2} = 8,33 \text{ }\Omega$$

y

$$Z_o = \frac{v_x}{i_x} = \frac{1}{(1 + \beta)/(R'_s + r_\pi) + (1/R_E)} = 46,6 \text{ }\Omega$$

La ganancia de corriente es

$$A_i = A_v \frac{Z_i}{R_L} = 36,2$$

La ganancia de potencia es

$$G = A_v A_i = 35,8$$

Observe que, aunque la ganancia de tensión es inferior a uno, la ganancia de corriente es grande (comparada con la unidad). Así, la potencia de salida es mayor que la potencia de entrada y el circuito es efectivo como amplificador. \square

Si necesitamos una impedancia de entrada elevada o una impedancia de salida baja, utilizaremos un seguidor de emisor.

En general, la impedancia de salida del seguidor de emisor es mucho más baja, y la de entrada más alta, que las impedancias correspondientes en otros amplificadores con un solo transistor. En consecuencia, si necesitamos una impedancia de entrada elevada o una impedancia de salida baja, utilizaremos un seguidor de emisor.

Si situamos al seguidor de emisor en cascada con etapas de emisor común, son posibles amplificadores con muchas combinaciones útiles de parámetros. Además, existen otras configuraciones útiles de amplificadores que utilizan el bipolar. En el Capítulo 7, estudiaremos otras configuraciones adicionales, y veremos el diseño de amplificadores multietapa.

EJERCICIO

4.21. Repetir el Ejemplo 4.10 para $\beta = 300$. Comparar los resultados con los del ejemplo.

Respuesta $A_v = 0,991$, $Z_i = 40,1 \text{ k}\Omega$, $Z_o = 33,2 \text{ }\Omega$, $A_i = 39,7$, $G = 39,4$.

Antes de acabar con el importante tema del análisis del circuito equivalente en pequeña señal, repasaremos la técnica y aportaremos unas observaciones que pueden resultar útiles.

Dibujo del circuito equivalente en pequeña señal

Nuestro primer paso será dibujar el circuito equivalente en pequeña señal haciendo los siguientes cambios respecto al circuito original:

1. Sustituir las fuentes de tensión por cortocircuitos.
2. Sustituir cualquier fuente de corriente continua que haya por circuitos abiertos. Esto puede hacerse porque las fuentes de corriente continua fuerzan el flujo de una corriente constante, sin componente de señal alterna.
3. Sustituir los condensadores de acoplo y de desacoplo por cortocircuitos cuando se desee un análisis a frecuencias medias. Sin embargo, si queremos hallar expresiones para la ganancia o la impedancia en función de la frecuencia, o si queremos hacer un análisis en régimen transitorio, deberían incluirse los condensadores en el circuito equivalente (y deberíamos usar fasores para representar las corrientes y tensiones en el análisis en alterna).
4. Sustituir las inductancias que tengan una impedancia de señal alterna muy alta por circuitos abiertos en el circuito equivalente de pequeña señal. (A veces, al suministrar una conexión de continua, se eligen bobinas con una inductancia lo suficientemente grande como para producir una impedancia muy alta para la señal de alterna. Normalmente, esta técnica sólo resulta práctica en circuitos que vayan a operar en alta frecuencia.)
5. Sustituir el transistor por su circuito equivalente. Si el circuito tiene varios transistores, se utilizan subíndices para distinguir las corrientes y los parámetros de los diferentes transistores.

Puede que resulte conveniente dividir en varios pasos el dibujo de los circuitos equivalentes en pequeña señal. En primer lugar, se hacen los cambios necesarios y después, si se quiere, se vuelve a dibujar el circuito para simplificar el trazado. Vale la pena prestar atención al dibujar el circuito equivalente: analizar un circuito equivalente incorrecto es una pérdida de tiempo y de esfuerzo. Compruebe bien el circuito equivalente antes de escribir las ecuaciones.

Compruebe bien el circuito equivalente antes de escribir las ecuaciones.

Identificación de las variables de interés del circuito

Una vez finalizado el circuito equivalente en pequeña señal, trataremos de hallar expresiones para las ganancias e impedancias que sean de interés. En primer lugar, identificaremos las corrientes y tensiones pertinentes y las señalaremos en el circuito equivalente. Por ejemplo, para hallar la ganancia de tensión, las variables pertinentes son la tensión de entrada v_{in} y la tensión de salida v_o . Por otra parte, para la impedancia de entrada, lo que nos interesa son v_{in} y la corriente de entrada i_{in} .

Cálculo de la resistencia de salida

La resistencia de salida es la resistencia de Thévenin del amplificador. Para hallar la resistencia de salida, quitamos la carga, ponemos a cero el valor de las fuentes de señal independientes, y miramos desde los terminales de salida para hallar la resistencia. Poner a cero las fuentes de señal independientes equivale a sustituir las fuentes de tensión por cortocircuitos, y las fuentes de corriente por circuitos abiertos. Las fuentes dependientes, como la fuente controlada de corriente del transistor equivalente, no se ponen a cero: la fuente controlada modela el efecto del transistor.

A menudo es conveniente agregar una fuente de tensión de prueba v_x a los terminales de salida, como hicimos en la Figura 4.36(c), para hallar la resistencia de salida del seguidor de emisor. La resistencia de salida viene dada por la relación entre v_x e i_x .

Las fuentes dependientes, como la fuente controlada de corriente del transistor equivalente, no se ponen a cero: la fuente controlada modela el efecto del transistor.

Escritura de las ecuaciones del circuito

Tras dibujar el circuito equivalente en pequeña señal e identificar las variables de tensión o corriente pertinentes, usamos el análisis de circuitos para escribir las ecuaciones. A menudo es necesario incluir corrientes o tensiones adicionales en las ecuaciones. Por ejemplo, para hallar la resistencia de salida del seguidor de emisor, queríamos calcular la relación entre v_x e i_x , pero al escribir las Ecuaciones (4.62) y (4.64), incluimos una corriente adicional i_b .

Tras escribir el conjunto de ecuaciones de circuito adecuadas, despejaremos para eliminar las corrientes y tensiones no deseadas, hasta que tengamos una ecuación que relacione las dos variables de interés. Por ejemplo, resolvemos la Ecuación (4.64) para i_b , y luego sustituimos el resultado en la Ecuación (4.62) para obtener una sola ecuación que relacione v_x e i_x , a partir de la cual hallamos la resistencia de salida.

Si el circuito es bastante complejo, es una buena idea asegurarse de que se ha escrito un conjunto de ecuaciones correcto antes de eliminar las variables que no se desean. Supongamos que contamos las variables no deseadas, y llamamos a ese número N . Como necesitamos una ecuación para eliminar cada una de las variables no deseadas, y como necesitamos dar con una ecuación que relacione las dos variables de interés, necesitaremos un total de $N + 1$ ecuaciones independientes. Hemos de asegurarnos de que las ecuaciones no son dependientes: a veces puede que escribamos la misma ecuación de diferente manera sin darnos cuenta.

Cálculo y comprobación de la expresión buscada

Una vez que hemos escrito un número suficiente de ecuaciones independientes, se utilizan técnicas algebraicas simples para eliminar las variables de circuito no deseadas y hallar la expresión buscada. Si, en este proceso, la sustitución da lugar a la cancelación de todos los términos (con lo que nos quedaría $0 = 0$), es que hemos escrito ecuaciones dependientes y hemos de volver a escribir ecuaciones adicionales.

Comprobación de las unidades

Tras haber hallado una expresión para la ganancia o la impedancia, es buena idea comprobar si las unidades de la expresión hallada son las correctas. La ganancia de tensión o corriente no debería tener unidades. La impedancia de entrada o salida debería estar en ohmios. En el caso de que las unidades no fueran las que esperábamos, deberíamos buscar algún error al escribir la ecuación original o algún error algebraico.

El análisis del circuito equivalente de pequeña señal no es tan problemático como parece en esta explicación. Hemos intentado mencionar todos los problemas que hallaremos comúnmente con esta técnica, para que no desperdicie mucho tiempo si tropieza con ellos.

El amplificador en base común

La Figura 4.38 nos muestra otro amplificador conocido como **amplificador en base común**. El amplificador en base común no es inversor y potencialmente tiene una elevada ganancia de tensión. La ganancia de corriente es menor que uno. La impedancia de entrada es baja y la impedancia de salida es moderada en comparación con las impedancias correspondientes de otros amplificadores.

El amplificador en base común no es inversor, y potencialmente tiene una elevada ganancia de tensión. La ganancia de corriente es menor que uno. La impedancia de entrada es baja, y la impedancia de salida es moderada en comparación con las impedancias correspondientes de otros amplificadores.

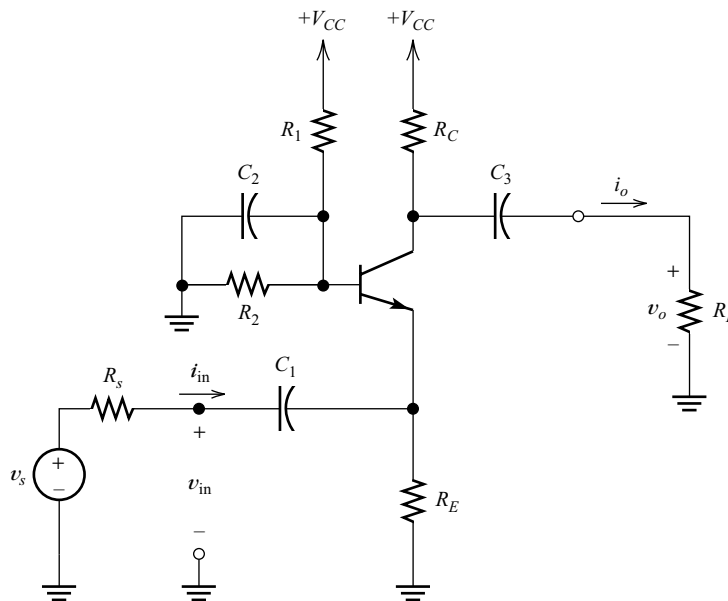


Figura 4.38. Amplificador en base común.

EJERCICIO

4.22. Tenemos el amplificador en base común de la Figura 4.38. Obtener las expresiones para la ganancia de tensión, la resistencia de entrada y la resistencia de salida en términos de β , r_{π} y los valores de las resistencias.

Respuesta $A_v = \beta R'_L / r_{\pi}$, donde $R'_L = R_L \parallel R_C$; $R_{in} = R_E \parallel [r_{\pi} / (\beta + 1)]$; $R_o = R_C$.

EJERCICIO

- 4.23. Evaluar las expresiones halladas en el Ejercicio 4.22, si $R_s = 100 \Omega$, $R_E = 5 \text{ k}\Omega$, $R_2 = 50 \text{ k}\Omega$, $R_1 = 100 \text{ k}\Omega$, $R_C = 5 \text{ k}\Omega$, $R_L = 1 \text{ k}\Omega$, $V_{CC} = 15 \text{ V}$, $V_{BE} = 0,7 \text{ V}$, y $\beta = 100$. Hallar la tensión de salida si $v_s = \text{sen}(\omega t) \text{ mV}$. Calcular también la ganancia de corriente y la ganancia de potencia. (Pista: En primer lugar, se debe hallar el punto Q , para poder calcular r_π .)

Respuesta $I_{CQ} = 0,799 \text{ mA}$, $r_\pi = 3254 \Omega$, $A_v = 25,6$, $R_i = 32,0 \Omega$, $R_o = 5 \text{ k}\Omega$, $v_o(t) = 6,21 \text{ sen}(\omega t) \text{ mV}$, $A_i = 0,819$ y $G = 21,0$.

EJERCICIO

- 4.24. En la Figura 4.39, se muestra una variante del amplificador en emisor común. Dibujar el circuito equivalente en pequeña señal, y obtener una expresión para la ganancia de tensión.

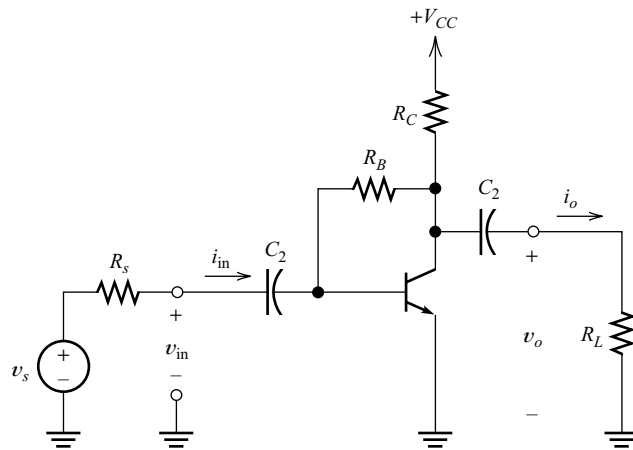


Figura 4.39. Variante del amplificador en emisor común.

Respuesta El circuito equivalente en pequeña señal se muestra en la Figura 4.40. Su ganancia de tensión es

$$A_v = \frac{v_o}{v_{in}} = \frac{R'_L(r_\pi - \beta R_B)}{r_\pi(R'_L + R_B)}$$

EJERCICIO

- 4.25. Deducir las expresiones para la resistencia de entrada y la resistencia de salida en el circuito de la Figura 4.39.

Respuesta

$$R_{in} = \frac{(R_B + R'_L)r_\pi}{r_\pi + R_B + (\beta + 1)R'_L}$$

$$R_o = R_C \parallel R_{ot}$$

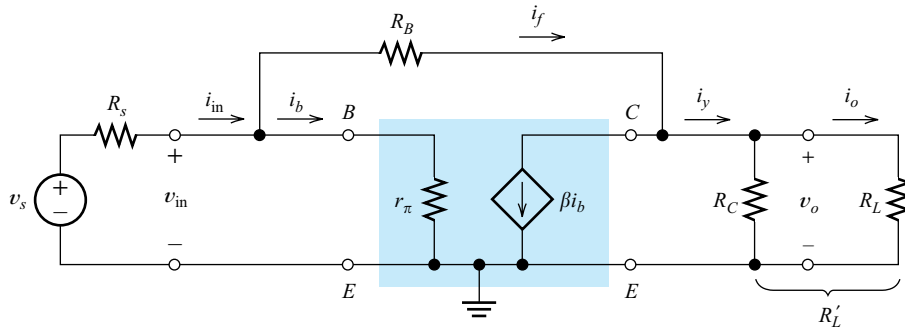


Figura 4.40. Circuito equivalente en pequeña señal del amplificador de la Figura 4.39.

donde

$$R_{ot} = \frac{R_B R_s + R_B r_\pi + R_s r_\pi}{(\beta + 1)R_s + r_\pi}$$

4.9. EL TRANSISTOR BIPOLAR COMO INTERRUPTOR LÓGICO DIGITAL

En esta sección, veremos el funcionamiento de los bipolares como conmutadores en circuitos lógicos. Estudiaremos una familia lógica simple conocida como **lógica resistencia-transistor** (RTL: Transistor-Resistor Logic). Aunque la RTL está obsoleta, estudiarla es una buena manera de adquirir una comprensión de las características más importantes de conmutación de los bipolares y de los fundamentos de los circuitos lógicos.

El componente básico de los circuitos lógicos es el inversor lógico. En la Figura 4.41 se ve un inversor RTL. Si la tensión de entrada V_{in} es cero, el bipolar trabaja al corte. Entonces, si la corriente de la carga i_o también es cero, no pasa ninguna corriente por la **resistencia de pull-up** R_C , y la tensión de salida V_o es igual a la tensión de alimentación V_{CC} . Así, si la entrada es baja, la salida es alta, como se esperaría de un inversor lógico.

Si se conecta una serie de puertas de carga que consuman corriente, hay una caída de tensión en la resistencia de pull-up, y se reduce la tensión de salida. Sin embargo, siempre que el nivel de carga no sea demasiado grande, la tensión de salida aún será reconocida como un nivel lógico alto por las puertas de carga.

El funcionamiento deseado del circuito consiste en que el transistor opere en la región de saturación cuando la tensión de entrada se encuentre en el margen admisible

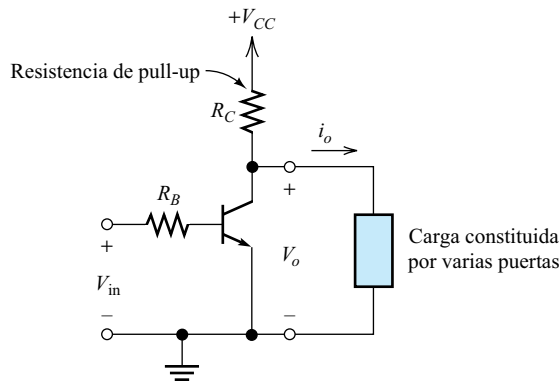


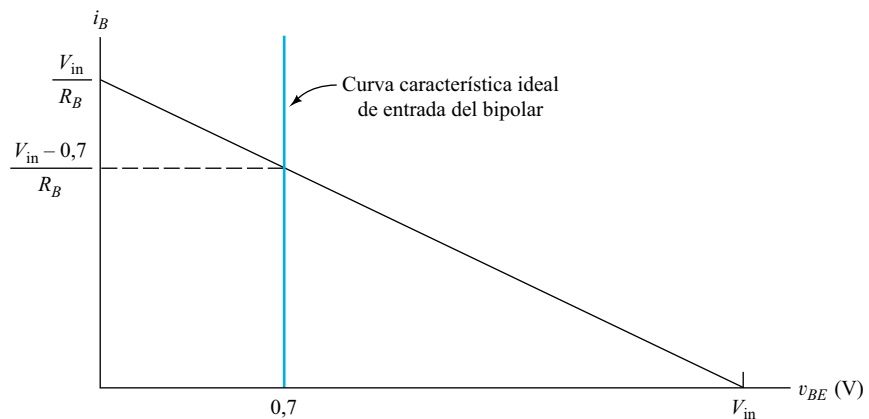
Figura 4.41. Inversor RTL.

para el nivel lógico alto. Entonces, la tensión de salida es la tensión de saturación del transistor, que suele ser de 0,1 a 0,2 V. Esta tensión se acepta como un nivel lógico bajo en las puertas de carga. Así, el circuito funciona como inversor lógico, siempre que se elijan correctamente los valores del circuito y la carga no sea demasiado grande.

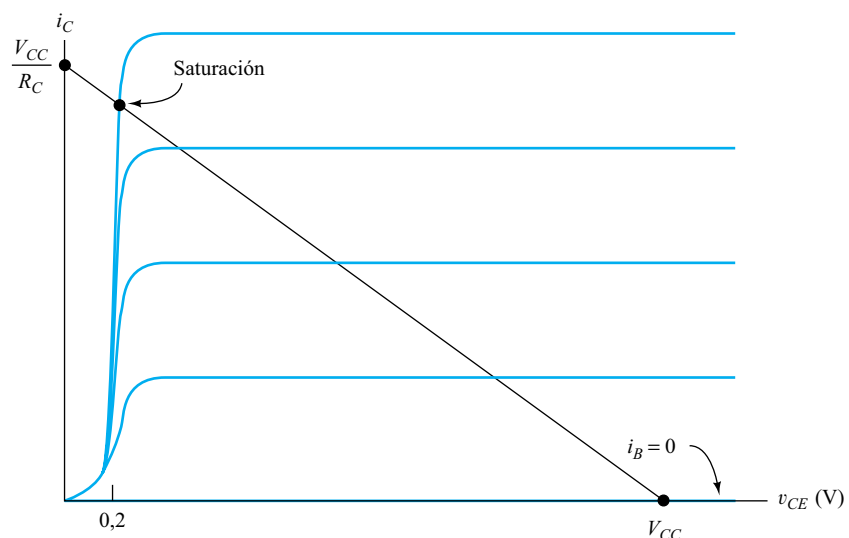
En la Figura 4.42, se muestra un análisis de la línea de carga en ausencia de carga ($i_o = 0$). Se han idealizado las condiciones de entrada (la curva característica ideal de entrada tiene una corriente de base igual a cero para v_{BE} menor que 0,7 V y es vertical en la región de polarización directa). También se muestra la línea de carga del circuito de entrada. Mientras V_{in} sea menor que 0,7 V, la corriente de base será cero. Si V_{in} es mayor que cero, la corriente de base viene dada por

$$i_B = \frac{V_{in} - 0,7}{R_B} \quad (4.67)$$

que es el valor que se indica en el punto de trabajo, en la Figura 4.42(a).



(a) Entrada



(b) Salida

Figura 4.42. Análisis de la línea de carga de un inversor RTL en ausencia de carga.

La línea de carga de la salida puede verse en la Figura 4.42(b). Si la corriente de base es cero, el punto de trabajo está en el extremo inferior derecho de la línea de carga. A medida que aumenta la corriente de base, el punto de trabajo se desplaza hacia arriba por la línea de carga. Para valores lo suficientemente altos de corriente de base, el punto de trabajo se encontrará en la región de saturación. El inversor lógico RTL debe conmutar entre saturación y corte. Por el contrario, los amplificadores trabajan en la región activa.

A continuación, construiremos las curvas características de entrada-salida del inversor RTL en ausencia de carga. La tensión de salida será:

$$V_o = V_{CC} - R_C i_C \tag{4.68}$$

En la región activa, tenemos

$$i_C = \beta i_B \tag{4.69}$$

Usando la Ecuación (4.67) para sustituir i_B en la Ecuación (4.69), obtenemos

$$i_C = \beta \frac{V_{in} - 0,7}{R_B} \tag{4.70}$$

Usando la Ecuación (4.70) para sustituir i_C en la Ecuación (4.68), tenemos

$$V_o = V_{CC} - R_C \beta \frac{V_{in} - 0,7}{R_B} \tag{4.71}$$

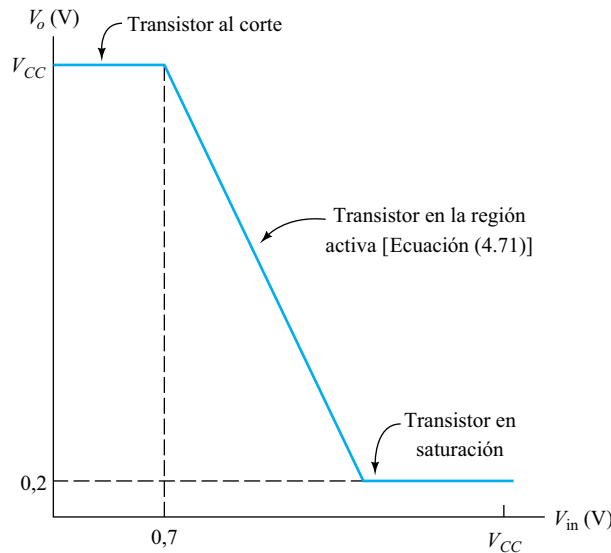


Figura 4.43. Curvas características de transferencia del inversor RTL en ausencia de carga.

Esta fórmula es válida en la región activa. Si la Ecuación (4.71) nos da un valor inferior a 0,2 V, el transistor está en saturación, y tenemos

$$V_o = 0,2 \quad (4.72)$$

Por último, si V_{in} es inferior a 0,7 V, el funcionamiento es en corte y tenemos

$$V_o = V_{CC} \quad (4.73)$$

Las gráficas de las Ecuaciones (4.71), (4.72) y (4.73) están trazadas en la Figura 4.43.

EJERCICIO

- 4.26.** Dibujar a escala la curva característica de entrada-salida de un inversor RTL con $V_{CC} = 3$ V, $R_C = 2$ k Ω , $R_B = 5$ k Ω , y $\beta = 100$. Repetir el ejercicio para $\beta = 10$. Comprobar las respuestas usando un barrido de continua en SPICE. Para la simulación, suponer que $I_s = 10^{-13}$ A.

Respuesta Véase la Figura 4.44.

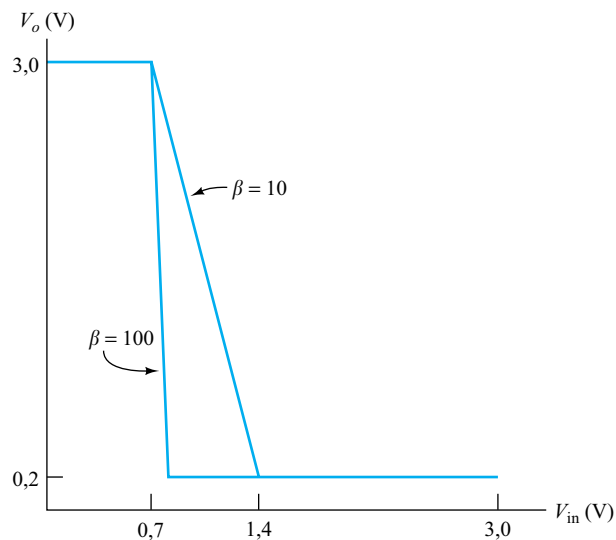


Figura 4.44. Gráficas del Ejercicio 4.26.

EJERCICIO

- 4.27.** Suponer que un inversor RTL tiene $R_C = 2$ k Ω , $V_{CC} = 10$ V, y $\beta = 50$. Si se desea que el transistor esté en saturación siempre que V_{in} sea mayor que 1,5 V, ¿cuál es el máximo valor que puede tener R_B ? Suponer que $V_{BE} = 0,7$ V.

Respuesta $R_{B\max} = 8,16$ k Ω .

Puerta NOR RTL

La puerta NOR RTL consta de varios bipolares que comparten una resistencia de pull-up, como puede verse en la Figura 4.45. Si cualquiera de las tensiones de entrada está a nivel alto, los transistores correspondientes conducirán (en saturación), y la tensión de salida estará a un nivel bajo. Por el contrario, si todas las entradas están a nivel bajo, los transistores no conducirán (estarán al corte), y la salida estará a un nivel alto.

Pueden construirse inversores lógicos y puertas NOR con transistores BJT y resistencias.

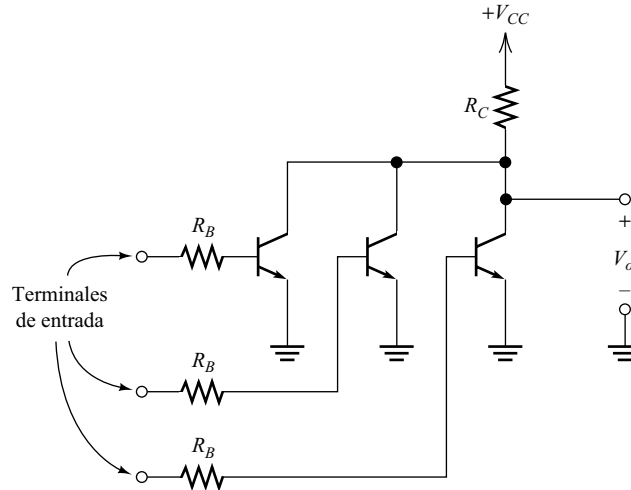


Figura 4.45. Puerta NOR RTL de tres entradas.

Las puertas NOR pueden utilizarse para implementar cualquier función lógica booleana. Por tanto, en principio pueden construirse complejos sistemas digitales simplemente combinando estos circuitos básicos.

Comportamiento del bipolar en conmutación

A continuación, estudiaremos brevemente el comportamiento en conmutación del transistor bipolar. Nuestro objetivo principal es relacionar el comportamiento en conmutación del inversor RTL con la física interna del bipolar. Idealmente, nos gustaría que el bipolar conmutara instantáneamente de saturación a corte y viceversa. Sin embargo, las capacidades de transición de las uniones y el almacenamiento de portadores minoritarios en la base, ralentizan las transiciones.

Consideremos el inversor RTL de la Figura 4.46. El transistor es un 2N2222, un viejo favorito de los diseñadores de circuitos electrónicos. Muchas de las versiones educacionales de SPICE incluyen el modelo completo del 2N2222. Este modelo contiene parámetros que tienen en cuenta las capacidades parásitas del dispositivo y los efectos del almacenamiento de carga. No nos extenderemos en esto; simplemente queremos mostrar los efectos de la conmutación en un circuito típico.

Hemos elegido un pulso (el nombre del componente es VPULSE) para la señal de entrada v_{in} . Hacemos doble clic en la fuente de entrada para que aparezca la ventana de la Figura 4.47, en la que especificamos los parámetros indicados. Esto nos da un pulso de entrada rectangular de 3 V. A continuación, usamos el comando **analysis/setup/transient** para acceder a la ventana mostrada en la Figura 4.48, y establecemos

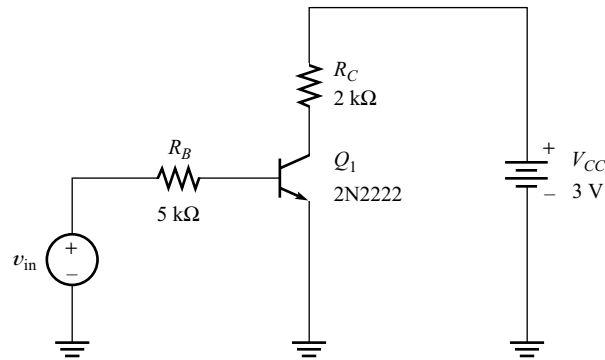


Figura 4.46. Inversor RTL.

los parámetros del análisis como se indica. Por último, usando el comando **analysis/simulate**, se lleva a cabo la simulación, tras la cual arranca Probe y presenta las formas de onda de la Figura 4.49(a). Con el comando **trace/add**, podemos obtener las gráficas de i_B y v_{BE} mostradas en la Figura 4.49(b).

Como se ha dicho, la señal de entrada es un impulso rectangular de 3 V. Inicialmente, la tensión de entrada es cero y el transistor está en la región de corte. Por tanto, la corriente de base es cero, la corriente de colector es cero y la tensión de salida v_o es igual a 3 V. En $t = 100$ ns, v_{in} aumenta con rapidez hasta los 3 V. El efecto más inmediato es que i_B se incrementa rápidamente. Esto puede verse en la Figura 4.49(b). La corriente que entra en la base carga la capacidad de transición de la unión, elevando la tensión base-emisor.

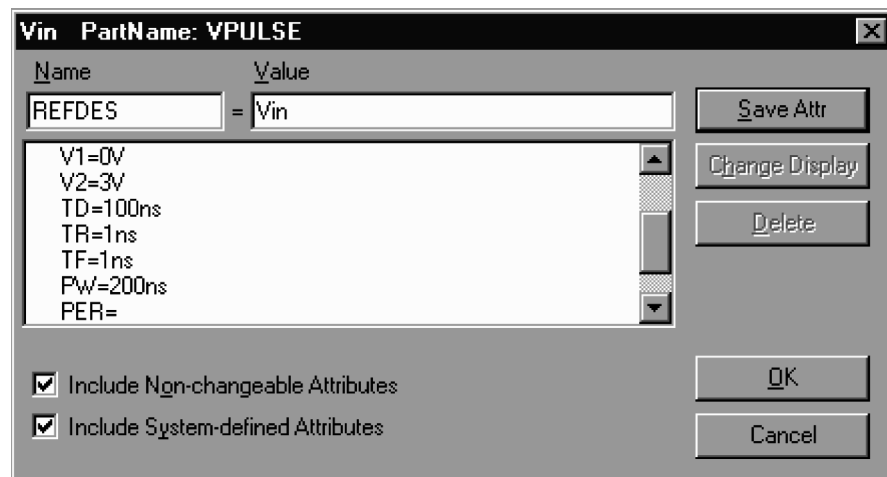


Figura 4.47. Ventana de configuración de V_{in} .

Parte de la corriente de base fluye a través de la capacidad de la unión del colector, y sale del terminal del colector (lo contrario del sentido normal de la corriente de colector para un transistor *npn* en la región activa). Esta corriente hace que aumente la tensión de salida. Así, la tensión de salida es, de hecho, ligeramente mayor que la tensión de alimentación de 3 V.

Poco después del comienzo del pulso de entrada, la tensión de la base se hace lo suficientemente alta como para polarizar en directa la unión del emisor. Entonces, los

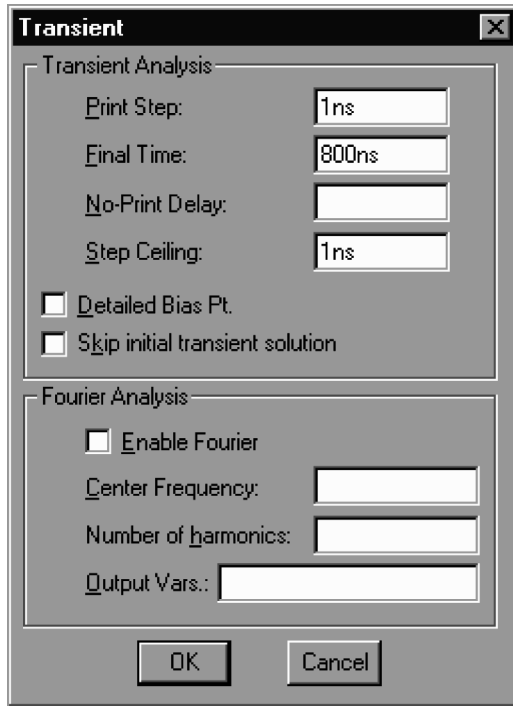


Figura 4.48. Ventana de configuración Transient-analysis.

electrones cruzan desde el emisor hacia a la base. Estos electrones se difunden hacia la unión del colector. Así, empieza a fluir corriente hacia el colector y la tensión del colector comienza a caer.

Aproximadamente en $t = 190$ ns, el transistor entra en la región de saturación. Entonces, la tensión de colector se hace (aproximadamente) constante, con un valor de unas pocas décimas de voltio.

La tensión de entrada v_{in} vuelve a cero en $t = 300$ ns. Sin embargo, la tensión de salida permanece baja hasta aproximadamente $t = 520$ ns, debido al exceso de porta-

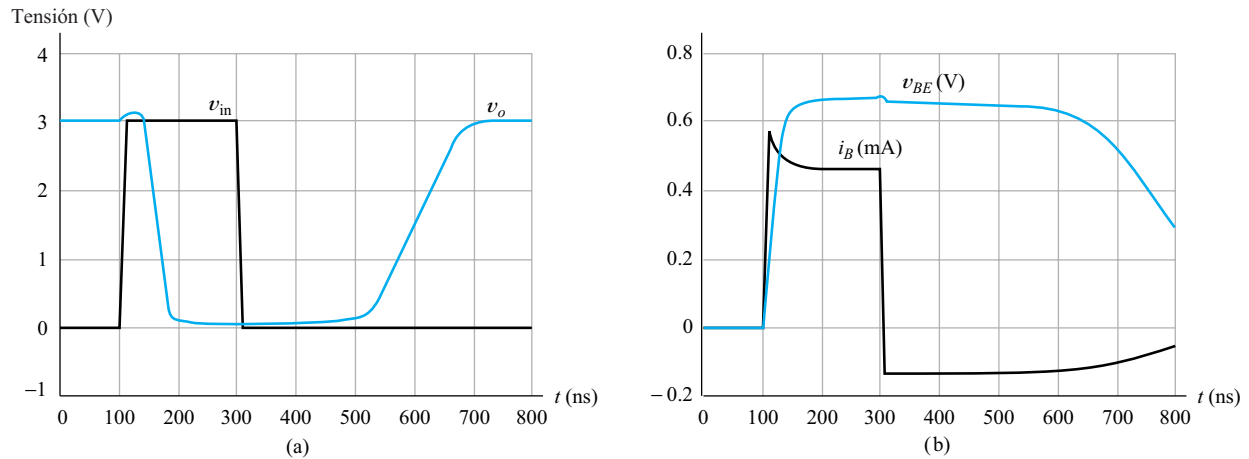


Figura 4.49. Formas de onda del inversor RTL.

dores minoritarios (electrones) almacenados en la región de la base. Cuando el transistor es llevado a saturación, ambas uniones están polarizadas en directa por lo que se va acumulando una alta concentración de electrones en la base. Hasta que estos electrones no han sido quitados de la base, sigue fluyendo corriente directa a través de las uniones. Observe que la corriente de base cambia de dirección al final del pulso de entrada. Esto se debe a la carga almacenada que sale del terminal de la base.

Aproximadamente en $t = 520$ ns, la mayor parte del exceso de carga contenido en la base ha sido extraído y la corriente de colector comienza a caer, haciendo que crezca la tensión de salida. Sin embargo, la tensión de salida crece paulatinamente a causa de las capacidades parásitas de la unión. Al final, el transistor vuelve al estado de corte.

Como era de esperar, el circuito actúa como inversor lógico. Cuando la entrada es baja, la salida, con el tiempo, se hace alta. De igual manera, cuando la entrada es alta, la salida, al final, se hace baja. A causa de los efectos del almacenamiento de cargas, los cambios en la salida no tienen lugar inmediatamente al cambiar la entrada. Desde luego, en muchas aplicaciones se desea que los retardos de la conmutación sean lo más breves que sea posible.

Definiciones del intervalo de conmutación

A menudo, las hojas de datos de los transistores ofrecen especificaciones de los intervalos de tiempo de conmutación para circuitos de prueba similares al inversor RTL. Definimos el inicio de una transición lógica como el punto en el que ya ha ocurrido el 10% del cambio de tensión. Por ejemplo, el inicio del flanco de subida del impulso de entrada de 3 voltios, es el punto en el que el impulso de entrada alcanza los 0,3 V. De igual manera, el inicio del flanco de bajada del impulso de salida es el punto en el que v_o cae a 2,7 V. Estos puntos de inicio se indican en la Figura 4.50.

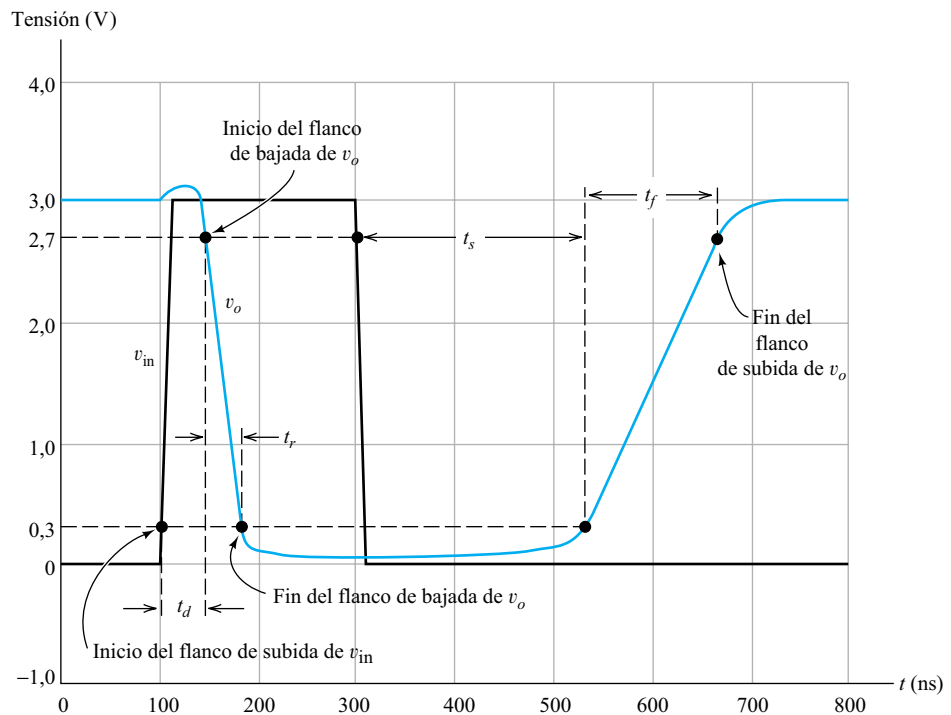


Figura 4.50. Formas de onda que muestran los tiempos de activación y desactivación.

De igual forma, definimos el final de una transición lógica como el punto en el que ya ha tenido lugar el 90% del cambio de tensión. Las hojas de datos de los transistores utilizados en aplicaciones de conmutación, especifican a menudo los siguientes intervalos de conmutación:

- t_d es el **tiempo de retardo**, medido desde el comienzo del flanco de subida de la entrada hasta el comienzo del flanco de bajada de la salida. Véase la Figura 4.50.
- t_r es el **tiempo de subida**, medido desde el punto de inicio hasta el punto final del flanco de subida del impulso de salida. Por ejemplo, en la Figura 4.50, t_r es el intervalo entre el punto de 2,7 V y el punto de 0,3 V del flanco de subida del impulso de salida.
- t_s es el **tiempo de almacenamiento**, medido desde el punto de inicio del flanco de bajada del impulso de entrada hasta el punto inicial del flanco posterior del impulso de salida.
- t_f es el **tiempo de caída**, medido entre los puntos inicial y final del flanco de bajada del impulso de salida.

Si examinamos la hoja de datos del fabricante para el 2N2222 o el 2N2222A, que es muy similar, encontraremos que se ofrecen valores típicos de t_d , t_r , t_s y t_f para determinadas condiciones de prueba. Los circuitos con los que se han hecho pruebas se suelen facilitar en las hojas de datos.

Diseño del dispositivo

En la velocidad de conmutación del circuito, influyen varios aspectos de la construcción del dispositivo. Por ejemplo, las capacidades parásitas del dispositivo se pueden disminuir reduciendo las áreas de unión. Los niveles de dopaje y la gradación de la unión también afectan a las capacidades parásitas de unión. Una región de base más delgada lleva a una difusión más rápida de los portadores minoritarios hacia fuera de la base. Se pueden utilizar impurezas seleccionadas para reducir el tiempo de vida de los portadores minoritarios. Los diseñadores de dispositivos pueden realizar importantes contribuciones en la obtención de circuitos de conmutación más rápidos.

Técnicas de aceleración

En la Figura 4.51, se muestran dos técnicas adicionales de aceleración de las transiciones en el inversor RTL. En primer lugar, se ha añadido un **condensador de aceleración** en paralelo con la resistencia de base R_B . En segundo lugar, se ha añadido un **diodo Schottky** entre la base y el terminal del colector. Los diodos Schottky conducen con polarizaciones más bajas que las normales de las uniones pn . Además, los diodos Schottky no muestran efectos de almacenamiento de carga.

En primer lugar, se usa Schematics para dibujar el circuito, empleando inicialmente el componente **Dbreak** para el diodo. Luego, se hace clic con el ratón en el diodo para seleccionarlo, y se usa el comando **edit/model/edit instance model** para acceder a la ventana mostrada en la Figura 4.52, en la que se cambia el nombre del modelo a Darh, y se especifican los parámetros para el modelo de diodo correspondientes a un diodo Schottky típico.

A continuación, se simula el circuito y se inicia Probe, mostrando las formas de onda ilustradas en la Figura 4.53. Observe que los tiempos de conmutación de este circuito son mucho menores que los del sencillo inversor RTL de la Figura 4.46. Una

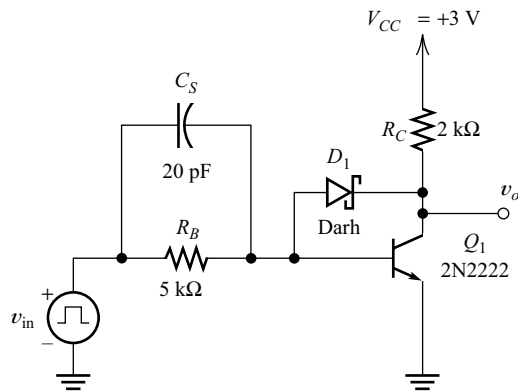


Figura 4.51. El condensador de aceleración C_S y el diodo Schottky fijador D_1 reducen considerablemente los tiempos de conmutación del inversor RTL.

Las capacidades de unión y la acumulación de cargas minoritarias en exceso en la base, ralentizan la conmutación en los circuitos con bipolares. Para una conmutación más rápida, deben diseñarse circuitos en los que el transistor no entre en saturación.

de las razones de esto, es que el condensador de aceleración incrementa el flanco de las corrientes de base del impulso de entrada. Como quiera que la tensión no puede cambiar bruscamente en el condensador, el pulso inicial de corriente lo atraviesa, haciendo que entren más portadores en la base. Pero, lo más importante es que —con el transistor en conducción— la corriente que recorre R_B produce una carga sobre C_S que ayuda a liberar los portadores de la base en el momento en que se pretenda sacar de conducción el transistor.

Otra razón por la que el circuito es más rápido, es que el diodo Schottky impide que el transistor entre en la región de saturación. Cuando la tensión de colector llega aproximadamente a 0,4 V, el diodo conduce, y reduce la corriente de base disponible para el transistor. Así, a la tensión de salida no se la deja caer más abajo de unos 0,3 V, y el transistor permanece en la región activa, lo que disminuye en gran medida la concentración de electrones en la base. En consecuencia, el tiempo de almacenamiento se reduce.

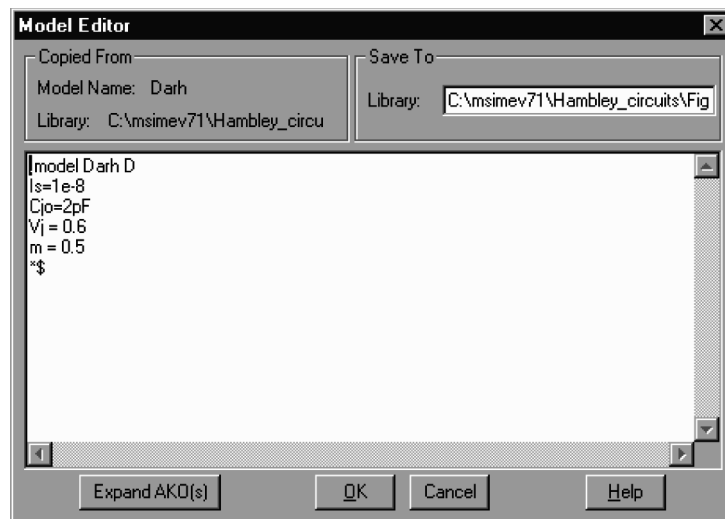


Figura 4.52. Ventana Model-editor.

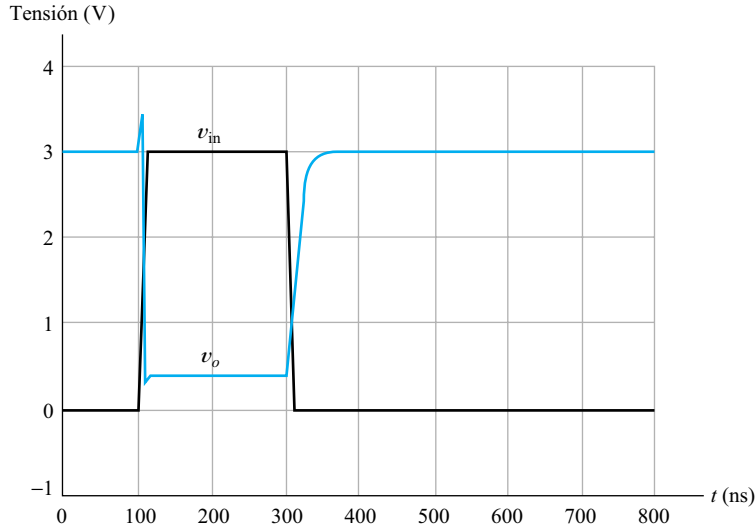


Figura 4.53. Formas de onda del inversor RTL con diodo Schottky.

Un punto que debe tener en cuenta el diseñador de circuitos es que, si es importante conseguir una conmutación rápida, deben diseñarse circuitos lógicos en los que el transistor bipolar no entre en saturación.

RESUMEN

- Un transistor *npn* está formado por una capa de material de tipo *p* (base) entre dos capas de material de tipo *n* (emisor y colector).
- Un transistor bipolar puede trabajar en las regiones activa, de corte o de saturación, dependiendo de si se aplica a sus uniones una polarización directa o inversa. Para trabajar en la región activa, la unión base-emisor debe estar polarizada en directa, y la unión base-colector en inversa. Actuando como amplificador, el bipolar trabaja en la región activa. Como conmutador, suele trabajar en saturación o en corte.
- En la región activa, tenemos $i_C = I_s \exp(v_{BE}/V_T)$ para un *npn*, e $i_C = I_s \exp(-v_{BE}/V_T)$ para un *pnp*. Además, $i_C = \beta i_B$, $i_C = \beta i_E$, $\alpha = \beta/(\beta + 1)$, y $\beta = \alpha/(1 - \alpha)$.
- Para conseguir una alta ganancia de corriente β , el emisor debe tener un alto nivel de dopaje comparado con la base, la base debe ser delgada, y debe minimizarse la recombinación en la base.
- Para una determinada corriente de colector, la tensión base-emisor disminuye unos 2 mV/K.
- La corriente de fugas inversa, que puede ser importante para altas temperaturas, la modulación de la anchura de la base, que es la responsable de la pendiente ascendente de las curvas características de colector, y la disrupción de colector, que puede ser causada por avalancha o por avalancha secundaria, son efectos secundarios importantes en los bipolares.
- Los circuitos amplificadores con bipolares pueden analizarse mediante las técnicas de línea de carga.

- Existe una distorsión en los amplificadores a transistores, debida a la no linealidad de las curvas características de entrada y a la desigual separación de las curvas características de salida. Habrá un recorte si las curvas del transistor llegan a saturación o al corte.
- Exceptuando las polaridades de las tensiones y las direcciones de la corriente, los transistores *pnp* son muy similares a los transistores *npn*.
- Los modelos del bipolar de gran señal se muestran en la Figura 4.19.
- En el análisis de continua (gran señal) de un circuito con bipolares, suponemos que el circuito trabaja en las regiones de saturación, corte o activa. Después, analizamos el circuito utilizando el modelo de transistor apropiado. A continuación, nos aseguramos de que se satisfacen las restricciones del dispositivo en la región supuesta. Si no es así, suponemos una región de funcionamiento distinta y repetimos el proceso.
- El circuito de polarización de cuatro resistencias de la Figura 4.28(a) (página 242) se utiliza habitualmente en el diseño con componentes discretos. Una regla importante en el diseño de este circuito es hacer que la corriente que pase por R_1 y R_2 sea de 10 a 20 veces mayor que la máxima corriente de base esperada y hacer que las tensiones en R_C y R_E sean iguales a un tercio del valor de V_{CC} .
- Se suelen utilizar habitualmente las fuentes de corriente y el acoplo directo para polarizar amplificadores integrados.
- El circuito equivalente en pequeña señal de un bipolar está compuesto por una resistencia r_π y una fuente de corriente βi_B (o $g_m v_{be}$). Dada la corriente de colector del punto Q , I_{CQ} , y β , podemos calcular los parámetros en pequeña señal $r_\pi = \beta V_T / I_{CQ}$, y $g_m = I_{CQ} / V_T$.
- Un circuito amplificador se puede analizar dibujando el circuito equivalente en pequeña señal y aplicando las leyes de circuitos. Las características más importantes del amplificador son: la ganancia de tensión, la ganancia de corriente, la impedancia de entrada y la impedancia de salida.
- El amplificador de emisor común es inversor. Sus ganancias de corriente y de tensión son potencialmente mayores que la unidad (100 es un valor normal). Los valores de las impedancias de entrada y salida son moderados en comparación con los de otras configuraciones de amplificadores.
- El seguidor de emisor no es inversor, y tiene una ganancia de tensión ligeramente menor que la unidad. Las ganancias de corriente y potencia son potencialmente mayores que la unidad. En general, la impedancia de salida del seguidor de emisor es mucho menor, y la impedancia de entrada mucho mayor, que las impedancias correspondientes de otros amplificadores de un solo transistor.
- El amplificador de base común no es inversor y puede tener una elevada ganancia de tensión. La ganancia de corriente es inferior a uno. La impedancia de entrada es baja, y la de salida es moderada, en comparación con las impedancias correspondientes de otros amplificadores.
- Se pueden construir inversores lógicos y puertas NOR con transistores bipolares y resistencias.
- Las capacidades parásitas de la unión y la acumulación de cargas minoritarias en exceso en la base, ralentizan la conmutación en los circuitos bipolares. Para una conmutación más rápida, los circuitos deben diseñarse de modo que los bipolares no entren en saturación.

Problemas

Sección 4.1: Funcionamiento básico del transistor bipolar npn

4.1. Dibujar los símbolos esquemáticos de un transistor npn. Indicar los terminales y las corrientes. Elegir sentidos de referencia que coincidan con el sentido verdadero de la corriente para funcionamiento en la región activa.

4.2. Para polarizar en directa una unión pn, ¿qué lado de la unión debería conectarse a la tensión positiva? En la región activa, ¿qué tipo de polarización (directa o inversa) se aplica a la unión emisor-base? ¿Y a la unión colector-base?

4.3. Dibujar la curva característica de entrada de un transistor npn de silicio normal de señal, a temperatura ambiente. Dibujar las curvas características si $\beta = 250$.

4.4. Cierta transistor de silicio npn tiene un valor de $v_{BE} = 0,7$ V para $i_B = 0,1$ mA a una temperatura de 30° C. Dibujar a escala la curva característica de entrada a 30° C. ¿Cuál es el valor aproximado de v_{BE} si $i_B = 0,1$ mA a 180° C? (Usar la regla que dice que v_{BE} se reduce unos 2 mV por cada grado que aumenta la temperatura. Dibujar a escala la curva característica de entrada a 180° C.

4.5. Cierta transistor de silicio npn tiene $\beta = 100$, e $i_B = 0,1$ mA. Dibujar i_C en función de v_{CE} para un rango de v_{CE} de 0 a 5 V. Repetir el problema para $\beta = 300$. Ignorar los efectos de segundo orden.

4.6. Dibujar las curvas características de salida de un bipolar, mostrando la tensión de Early y la zona de ruptura de colector.

4.7. Un transistor npn tiene $\beta \cong 200$, e $i_B = 0,1$ mA. La tensión de disrupción colector-emisor es de 20 V, y la tensión de Early es $V_A = 100$ V. Dibujar a escala i_C en función de v_{CE} para un rango de tensión de 0 a 25 V.

4.8. Un transistor npn está trabajando con la unión base-emisor polarizada en directa, y la unión base-colector polarizada en inversa. Si $i_C = 9$ mA para $i_B = 0,3$ mA, hallar i_E , α y β .

4.9. Un transistor tiene un valor de $\beta = 50$. ¿Cuál es el valor de α ?

4.10. Consideremos un transistor npn a temperatura ambiente, con $I_{ES} = 10^{-13}$ A, $\beta = 100$, $v_{CE} = 10$ V, e $i_E = 10$ mA. Hallar v_{BE} , v_{BC} , i_C y α (suponer que $V_T = 26$ mV a temperatura ambiente).

4.11. Considerar el circuito de la Figura P4.11. Los transistores Q_1 y Q_2 son idénticos, con $I_{ES} = 10$ fA = 10^{14} A, y $\beta = 100$. Hallar V_{BE} e I_{C2} . Suponer una temperatura

de 300° K para ambos transistores. (Pista: Ambos transistores están trabajando en la región activa; como los transistores son idénticos y tienen el mismo valor de V_{BE} , sus corrientes de colector son iguales.)

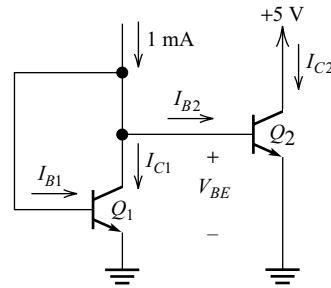


Figura P4.11

4.12. Repetir el Problema 4.11 si Q_1 tiene $I_{ES1} = 10$ fA = 10^{-14} A, y $\beta_1 = 100$, mientras que Q_2 tiene $I_{ES2} = 100$ fA = 10^{-13} A, y $\beta_2 = 100$.

4.13. Dos transistores Q_1 y Q_2 conectados en paralelo son equivalentes a un solo transistor, tal y como se ve en la Figura P4.13. Si los transistores tienen cada uno $I_{ES1} = I_{ES2} = 10^{-13}$ A, y $\beta_1 = \beta_2 = 100$, hallar I_{ES} y β para el transistor equivalente. Suponer la misma temperatura para todos los transistores.

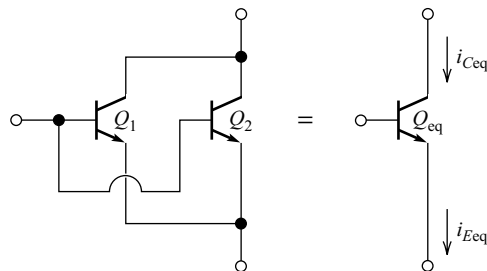


Figura P4.13

4.14. Hallar los valores de β para los transistores de la Figura P4.14.

4.15. Un transistor npn tiene $V_{BE} = 0,7$ V para $I_E = 10$ mA. Hallar V_{BE} si $I_E = 1$ μ A. Suponer una temperatura de 300° K.

D4.16. Medidor de beta. Diseñar un «medidor- β » para medir el parámetro β en un transistor de silicio npn de señal a temperatura ambiente. Suponer que $v_{BE} = 0,7$ para

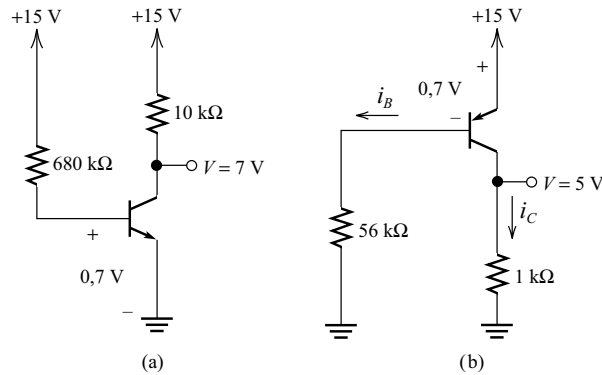


Figura P4.14

el transistor que hay que a medir. Tenemos los siguientes componentes:

1. Un amperímetro con 1 mA a fondo de escala, que tiene una resistencia de 150 Ω.
2. Resistencias de tolerancia estándar del 5 % (véase el Apéndice A).
3. Potenciómetros de 100 Ω, 1 kΩ, 10 kΩ, 100 kΩ y 1 MΩ.
4. Un diodo zéner de 4,7 V.
5. Los interruptores y componentes mecánicos que se necesiten.
6. Una batería de 9 V.

El medidor debe tener valores a fondo de escala de $\beta_{FS} = 10, 100$ y 1000 , seleccionables mediante interruptores. Se han de incluir ajustes para permitir su calibración, que ha de proporcionar lecturas exactas para tensiones de batería de 7 a 9 V. En condiciones de trabajo razonables (incluyendo terminales de prueba cortocircuitados), el consumo de corriente de la batería no debería exceder de 5 mA.

Sugerencias:

1. Usar un regulador con diodo zéner para obtener una tensión de fuente constante con la que proporcionar una corriente de base al transistor.
2. Usar un interruptor y una red de resistencias para aplicar una corriente de base adecuada al transistor que hay que probar, para cada rango de β que se vaya a medir.
3. Usar el medidor para medir la corriente de colector a fondo de escala correspondiente a $\beta = 10, 100$ y 1000 .

4.17. Usar SPICE para obtener las curvas características de salida de un transistor *nnp* que tenga $I_S = 10^{-16}$ A, $\beta = 200$, y $V_A = 25$ V. Permitir que v_{CE} varíe de 0 a 10 V, y que $i_B = 0, 10, 20, 30, 40$, y $50 \mu A$.

4.18. Usar SPICE para obtener las curvas características de salida de un transistor *nnp* que tenga $I_S = 10^{-16}$ A, $\beta = 200$, y $V_A = 25$ V. Establecer $v_{CE} = 10$ V, y hacer que v_{BE} varíe entre 0 y 7 V.

Sección 4.2: Análisis de la línea de carga de un amplificador en emisor común

4.19. ¿Qué puede causar distorsión en un amplificador con bipolares?

4.20. Considerar el circuito de la Figura 4.10. Suponer que $V_{CC} = 20$ V, $V_{BB} = 0,8$ V, $R_B = 40$ kΩ, y $R_C = 2$ kΩ. La señal de entrada es senoidal, con un pico de 0,2 V y una frecuencia de 1 kHz, y viene dada por $v_{in}(t) = 0,2 \text{ sen}(2000\omega t)$. Las curvas características de emisor común del transistor se muestran en la Figura P4.20. Hallar los valores máximo, mínimo y del punto Q para v_{CE} . ¿Cual es la ganancia de tensión aproximada de este circuito?

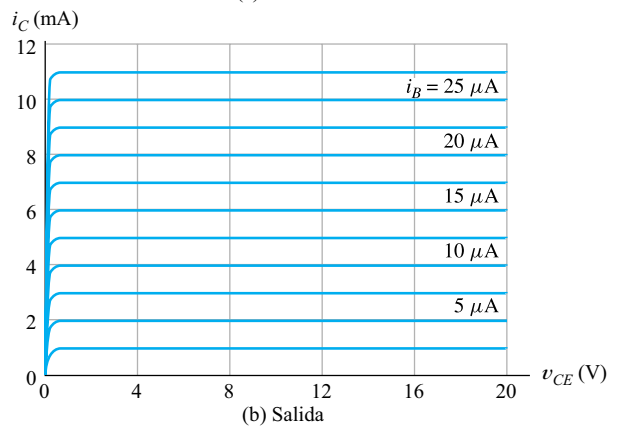
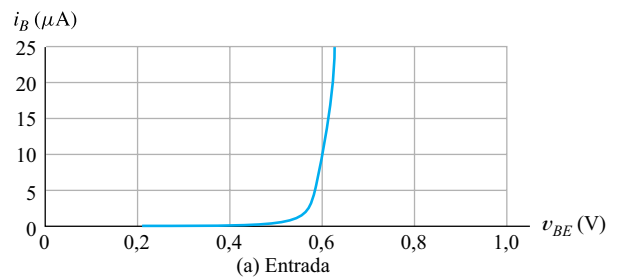


Figura P4.20

4.21. Repetir el Problema 4.20 para $R_C = 10$ kΩ. ¿Qué podemos decir de la forma de onda de $v_{CE}(t)$?

4.22. Repetir el Problema 4.20 para $V_{BB} = 0,3$ V. ¿Por qué tiene tan poco valor la ganancia?

Sección 4.3: El transistor bipolar *pnp*

4.23. Dibujar el símbolo esquemático de un transistor *pnp*. Indicar los terminales y las corrientes. Elegir sentidos de referencia que coincidan con el sentido verdadero de la corriente para funcionamiento en la región activa.

4.24. Cierta transistor de silicio *pnp* tiene $\beta = 100$, e $i_B = 0,1$ mA. Dibujar i_C en función de v_{CE} para un rango de v_{CE} comprendido entre 0 y -5 V. Repetir el problema para $\beta = 300$. Ignorar los efectos de segundo orden.

4.25. A una temperatura de 30°C , un transistor *pnp* tiene $V_{BE} = -0,7$ V para $I_E = 2$ mA. Calcular V_{BE} para $I_E = 0,1$ mA a una temperatura de 180°C .

Sección 4.4 Modelos de circuitos a gran señal

4.26. Dibujar el modelo de circuito en gran señal para un transistor de silicio *nnp* que trabaja en la región activa a temperatura ambiente. Incluir las restricciones de corriente o tensión que garanticen el funcionamiento en la región activa. Repetir el problema para la región de saturación y para la región de corte.

4.27. Repetir el Problema 4.26 para un transistor *pnp*.

4.28. Determinar la región de trabajo a temperatura ambiente de un transistor de silicio *nnp* que tiene $\beta = 100$, si: (a) $V_{CE} = 10$ V, e $I_B = 20$ μA ; (b) $I_C = I_B = 0$; (c) $V_{CE} = 3$ V, y $V_{BE} = 0,4$ V; (d) $I_C = 1$ mA, e $I_B = 50$ μA .

4.29. Determinar la región de trabajo a temperatura ambiente de un transistor de silicio *pnp* que tiene $\beta = 100$, si: (a) $V_{CE} = -5$ V, y $V_{BE} = -0,3$ V; (b) $I_C = 10$ mA y $I_B = 1$ mA; (c) $I_B = 0,05$ mA, y $V_{CE} = -5$ V.

Sección 4.5: Análisis de circuitos con bipolares en gran señal

4.30. Comentar brevemente el procedimiento para realizar un análisis de continua de un circuito con bipolares usando los modelos de circuito de gran señal.

4.31. Dibujar el circuito de polarización de base fija. ¿Cuál es la razón principal por la que este circuito no es adecuado para fabricación en serie de circuitos amplificadores?

4.32. Dibujar el circuito polarizador de cuatro resistencias para el transistor bipolar. Enunciar las reglas prácticas para el diseño de este circuito.

4.33. Usar los modelos en gran señal en los transistores ilustrados en la Figura 4.19 para hallar I_C y V_{CE} en los circuitos de la Figura P4.33. Suponer que $\beta = 100$. Repetir el problema para $\beta = 300$, y comparar los resultados para ambos valores.

4.34. Hallar I y V en los circuitos de la Figura P4.34. Para todos los transistores, suponer que $\beta = 100$, y $|V_{BE}| = 0,7$, tanto en la región activa como en la de saturación. Repetir el problema para $\beta = 300$.

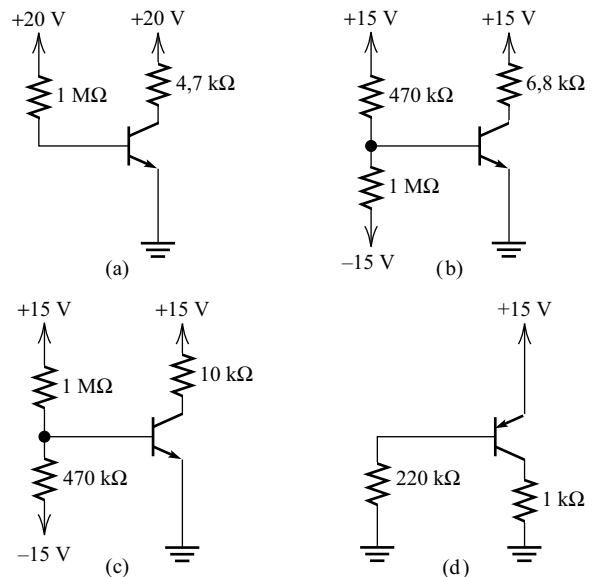


Figura P4.33

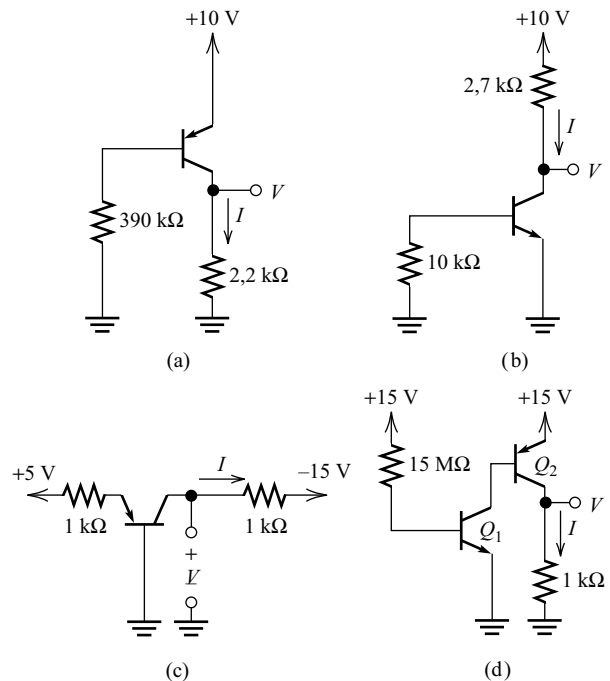


Figura P4.34

4.35. Considerar el circuito de la Figura P4.35. Se necesita un valor del punto Q para I_C comprendido entre un mínimo de 4 mA y un máximo de 5 mA. Suponer valores de resistencia constantes, y suponer que β oscila entre 100 y 300. Se desea que R_B tenga el mayor valor posible cumpliendo las otras restricciones. Hallar los valores de

R_B y R_E . En este problema no se exige que las resistencias tengan valores nominales.

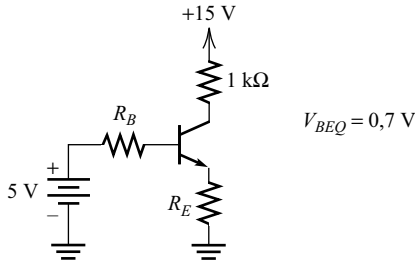


Figura P4.35

4.36. Considerar la red de polarización de cuatro resistencias de la Figura 4.28(a) con $V_{CC} = 15\text{ V}$, $R_1 = 100\text{ k}\Omega$, $R_2 = 47\text{ k}\Omega$, $R_C = 4,7\text{ k}\Omega$ y $R_E = 4,77\text{ k}\Omega$. Suponer que β varía entre 50 y 200, $V_{BE} = 0,7\text{ V}$, y las resistencias tienen una tolerancia del $\pm 5\%$. Hallar los valores máximo y mínimo de I_C .

4.37. Considerar el circuito de la Figura P4.37. Hallar R_1 y R_C , si se necesita un punto de polarización de $V_{CE} = 5\text{ V}$ e $I_C = 2\text{ mA}$. ¿Cuáles son los valores nominales más cercanos con tolerancia del 5% para R_1 y R_C ?

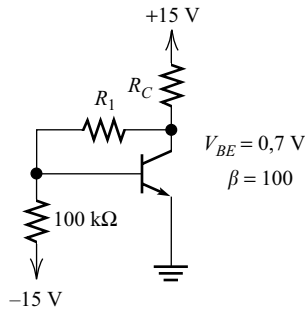


Figura P4.37

4.38. Hallar I_C y V_{CE} en el circuito de la Figura P4.38.

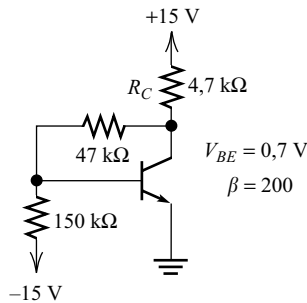


Figura P4.38

D4.39. Diseño de un circuito polarizador de cuatro resistencias. Suponer que $V_{CC} = 20\text{ V}$, $R_C = 1\text{ k}\Omega$, y se

necesita un punto Q de $I_{CQ} \cong 5\text{ mA}$. El transistor tiene un valor de β que oscila entre 50 y 150. Diseñar un circuito polarizador de cuatro resistencias. Utilizar resistencias de valores estándar con tolerancia del 5%. *Existen muchas respuestas correctas para este problema. Diseñar para que en RC caiga aproximadamente un tercio de la tensión de alimentación, en el transistor (V_{CE}) otro tercio, y en R_E otro tercio.*

Sección 4.6: Circuitos equivalentes en pequeña señal

4.40. Dibujar dos circuitos equivalentes en pequeña señal para el transistor bipolar.

4.41. Dar las fórmulas para calcular r_π y g_m , suponiendo que se conocen β y el punto Q .

4.42. Cierta transistor de silicio *npn* a temperatura ambiente, tiene un valor de $\beta = 100$. Hallar los valores correspondientes de g_m y r_π si $I_{CQ} = 1\text{ mA}$, $0,1\text{ mA}$, y $1\text{ }\mu\text{A}$. Suponer que el dispositivo trabaja en la región activa.

Sección 4.7: El amplificador en emisor común

4.43. ¿Por qué se utilizan a menudo condensadores de acoplo para conectar la fuente de señal y la carga en los circuitos de amplificadores discretos? ¿Deberían utilizarse condensadores de acoplo si es necesario amplificar señales de corriente continua? Explicar.

4.44. Dibujar el diagrama de circuito de un amplificador en emisor común que usa una red de polarización de cuatro resistencias. Incluir una fuente de señal y una resistencia de carga.

4.45. Considerar el amplificador en emisor común de la Figura P4.45. Dibujar el circuito de continua y hallar I_{CQ} . Hallar el valor de r_π . Luego calcular valores para A_v , A_{vo} , Z_{in} , A_p , G y Z_o . Suponer que el circuito está trabajando en la banda media, donde los condensadores de acoplo y de desacoplo son cortocircuitos.

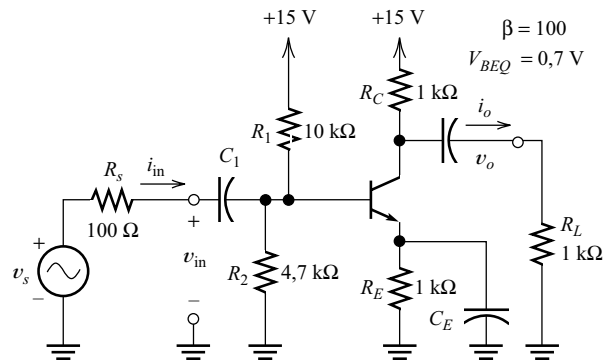


Figura P4.45

4.46. Repetir el Problema 4.45 si todos los valores de resistencias, incluyendo R_s y R_L , aumentan en un factor de 100. Si ya se ha resuelto el Problema 4.45, confeccionar una tabla comparando los resultados del amplificador de baja impedancia con los del amplificador de alta impedancia. (Comentario: Cuando consideremos la respuesta en alta frecuencia de estos circuitos, veremos que la ganancia del circuito de alta impedancia cae a frecuencias menores que las de la ganancia de los circuitos de baja impedancia; así, si queremos que se extienda la ganancia

constante hasta frecuencias muy altas, deberíamos utilizar el circuito de baja impedancia).

Sección 4.8: El seguidor de emisor

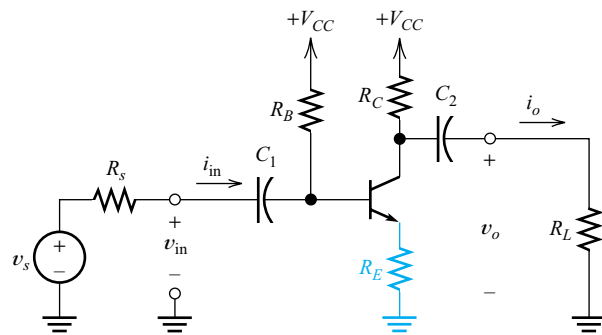
4.47. Dibujar el diagrama de circuito de un seguidor de emisor con componentes discretos.

4.48. Para realizar el análisis de un amplificador de pequeña señal a frecuencias medias, ¿con qué sustituimos los condensadores de acoplo? ¿Y las fuentes de tensión continua? ¿Y las fuentes de corriente continua? ¿Y las inductancias muy elevadas?

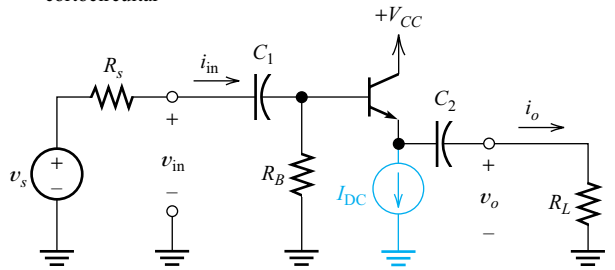
4.49. Dibujar los circuitos equivalentes en pequeña señal para los circuitos de la Figura P4.49.

4.50. Describir brevemente el procedimiento de análisis en pequeña señal para hallar la resistencia de salida de un amplificador.

4.51. Considerar el amplificador en emisor común de la Figura P4.51. Dibujar el circuito y hallar I_{CQ} . Hallar el valor de r_{π} . Luego, calcular los valores para la banda media de A_v , A_{v_o} , Z_{in} , A_i , G y Z_o .



(a) Amplificador en emisor común con resistencia de emisor sin cortocircuitar



(b) Variante del seguidor de emisor que utiliza una fuente de corriente continua para la polarización

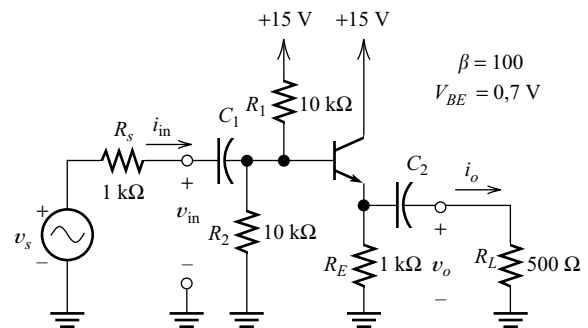
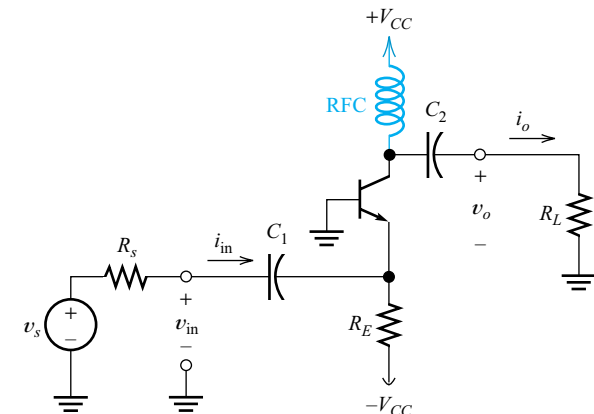


Figura P4.51



(c) Variante del amplificador de base común [suponer que la bobina (RFC, Radio Frequency Choke) es un circuito abierto para las señales de alterna]

Figura P4.49. Circuitos amplificadores.

4.52. Repetir el Problema 4.51 si todos los valores de las resistencias, incluyendo R_s y R_L se aumentan en un factor de 100. Confeccionar una tabla comparando los resultados del amplificador de baja impedancia con los del amplificador de alta impedancia.

4.53. Dibujar el circuito equivalente en pequeña señal para el amplificador que se muestra en la Figura P4.53. Derivar las expresiones de la ganancia de tensión y la impedancia de entrada en términos de los valores de las resistencias, r_{π} y β . Suponer que los condensadores son cortocircuitos para las señales de alterna.

4.54. Hallar los valores de I_{CQ} , r_{π} , A_v y Z_{in} , para el circuito del Problema 4.53, si $V_{CC} = 15$ V, $\beta = 100$, $V_{BEQ} = 0,7$, $R_B = 270$ kΩ, $R_C = 1$ kΩ, $R_E = 100$ Ω, y $R_L = 1$ kΩ. Repetir el problema para $R_E = 0$, y confeccionar una tabla comparando los resultados.

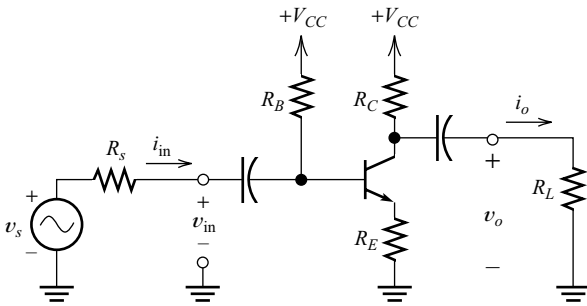


Figura P4.53

4.55. Hallar una expresión para la impedancia de salida del amplificador mostrado en el circuito P4.53.

4.56. Dibujar el circuito equivalente en pequeña señal del circuito de la Figura P4.56, y obtener las expresiones de la impedancia de entrada y la ganancia de tensión. Suponer que los condensadores son cortocircuitos para las señales de alterna.

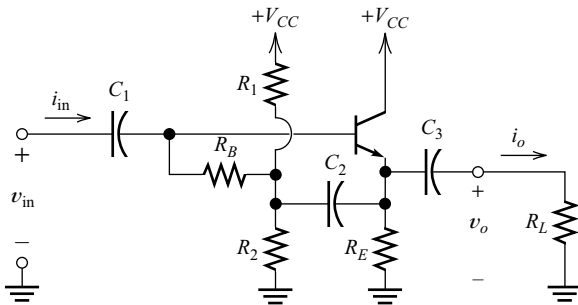
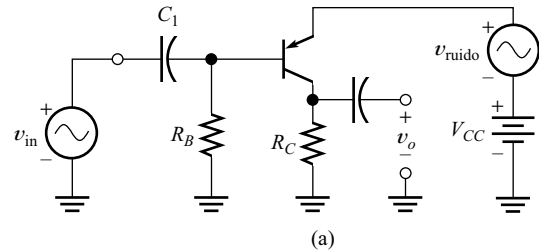


Figura P4.56

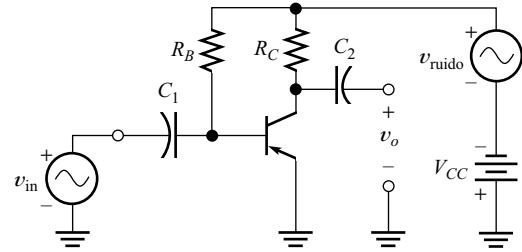
4.57. Considerar el circuito de la Figura P4.56 con $V_{CC} = 15 \text{ V}$, $R_1 = 10 \text{ k}\Omega$, $R_2 = 10 \text{ k}\Omega$, $R_B = 100 \text{ k}\Omega$, $R_E = 10 \text{ k}\Omega$, y $R_L = 4,7 \text{ k}\Omega$. Suponer un transistor con $\beta = 200$, y $V_{BEQ} = 0,7$. Evaluar las expresiones halladas en el Problema 4.56 para la impedancia de entrada y la ganancia de tensión.

4.58. Considerar los circuitos de amplificador en emisor común de la Figura P4.58. Las fuentes de alterna que se ven en serie con las fuentes de alimentación de continua representan el ruido de las fuentes de alimentación. Dibujar los circuitos equivalentes en pequeña señal. Asegurarse de incluir en el modelo la fuente de ruido. Observar que si $v_{\text{ruido}} = 0$, los dos circuitos equivalentes son iguales. Hallar una expresión para la ganancia de tensión v_o/v_{in} , si $v_{\text{ruido}} = 0$. Luego, hacer $v_{\text{in}} = 0$ y calcular para $A_{\text{ruido}} = v_o/v_{\text{ruido}}$ para cada circuito. Calcular los valores de las ganancias para $V_{CC} = 15 \text{ V}$, $V_{BEQ} = 0,7 \text{ V}$, $\beta = 100$, $R_B = 1 \text{ M}\Omega$, y $R_C = 4,7 \text{ k}\Omega$. ¿Cuál de estos circuitos es preferible? ¿Por qué?

4.59. Considerar el amplificador en emisor común de la Figura P4.59. La fuente de alterna en serie con la fuente



(a)



(b)

Figura P4.58

de alimentación de continua presentan un ruido en la alimentación. (a) Suponer que se conecta un condensador de paso de gran valor entre los puntos A y E. Dibujar el circuito equivalente de pequeña señal, incluyendo la fuente de ruido. Calcular $A_{\text{ruido}} = v_o/v_{\text{ruido}}$, suponiendo que $v_s = 0$.

(b) Ahora, considerar el circuito conectando un condensador de paso del emisor entre el punto E y masa, y hallar de nuevo A_{ruido} . Observar que si $v_{\text{ruido}} = 0$, los dos circuitos equivalentes son idénticos, por lo que funcionan de igual manera en lo que respecta a la señal de la fuente v_s . ¿Qué opción es la mejor para la conexión del condensador de desacoplo? ¿Por qué?

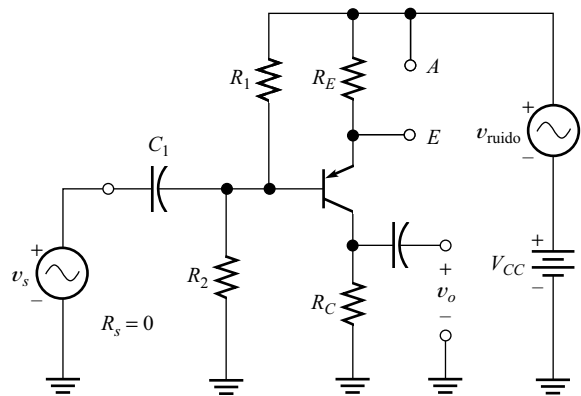


Figura P4.59

4.60. Hallar el valor de V_{CEQ} para el circuito de la Figura P4.60. Dibujar el circuito equivalente en pequeña señal y hallar una expresión para la impedancia de salida de pequeña señal Z_o en términos de β , r_{π} , R_1 y R_2 . Calcular Z_o para los valores que se muestran en la figura.

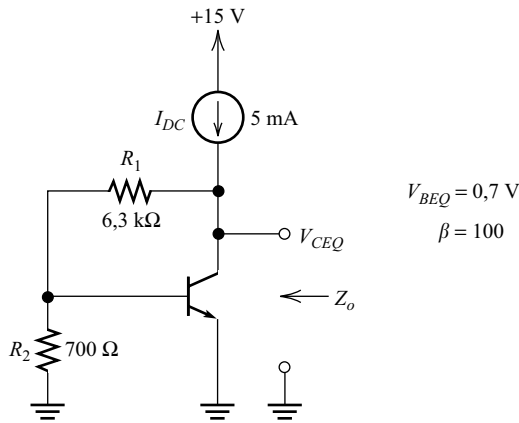


Figura P4.60

4.61. Considerar los circuitos de referencia de tensión de la Figura P4.61. La resistencia dinámica en pequeña señal de cada diodo zéner es $r_d = 100 \Omega$. Hallar la tensión de salida de continua de cada circuito. Dibujar el circuito equivalente en pequeña señal, y obtener una expresión para la impedancia de salida de cada circuito. Evaluar las expresiones para las resistencias y los parámetros de transistor que se indican.

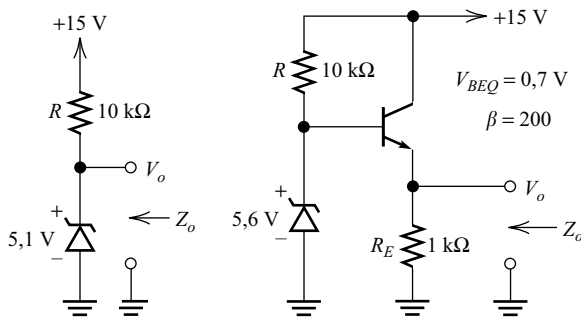


Figura P4.61

Sección 4.9: El bipolar como interruptor lógico digital

4.62. Dibujar el diagrama del circuito de un inversor RTL. ¿En qué región se desea que trabaje el transistor si la entrada está a nivel alto? ¿Y a nivel bajo?

4.63. Dibujar el diagrama de circuito de una puerta NOR RTL.

4.64. Considerar las curvas características de transferencia del inversor RTL de la Figura 4.43. Dibujar a escala la tensión de salida $v_o(t)$ en función del tiempo si: (a) $v_{in}(t) = 2,7 \text{ sen}(2000\pi t)$; (b) $v_{in}(t) = 2,7 + \text{sen}(2000\pi t)$; (c) $v_{in}(t) = 2,7 + 5 \text{ sen}(2000\pi t)$. (d) ¿Para cuál de las opciones anteriores se comporta el inversor RTL como amplificador lineal si tuviésemos una señal de alterna?

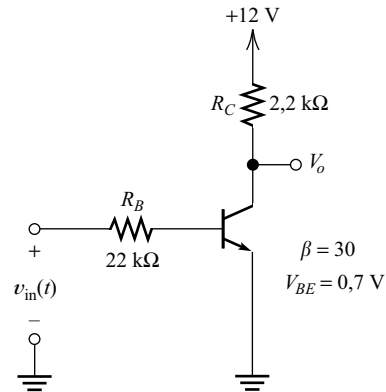


Figura P4.64

4.65. Considerar el inversor RTL de la Figura P4.64. Suponiendo que pedimos que la tensión de salida mínima con el transistor en corte sea $V_{OH} = 6 \text{ V}$. ¿cuál es el máximo número de puertas (es decir, el fan-out) que pueden conectarse? Suponer que las puertas tienen circuitos de entrada idénticos a los del inversor RTL.

4.66. Si $V_{in} = 6 \text{ V}$ en el circuito de la Figura P4.64, hallar el valor mínimo de β que asegure que el transistor esté en saturación.

4.67. Si se pide que V_{OL} (es decir, la tensión de salida para el estado lógico bajo) sea menor que $0,5 \text{ V}$ en el circuito de la Figura P4.64, ¿cuál es el máximo fan-out permitido (es decir, el número máximo de entradas que pueden conectarse), si las puertas son también circuitos RTL?

Transistores de efecto de campo

Los **transistores de efecto de campo** (FET, Field Effect Transistor) son importantes dispositivos que, al igual que los bipolares, se utilizan como amplificadores e interruptores lógicos. Vamos a estudiar varios tipos de FET. Los más importantes son los MOSFET (metal-oxide-semiconductor field-effect transistor, **transistor de efecto de campo metal-óxido-semiconductor**) de acumulación, que es el dispositivo primordial que ha propiciado los rápidos avances acaecidos en electrónica digital en las últimas décadas. Otros dos tipos de FET son el MOSFET **de deplexión** y el JFET (Junction field effect transistor, **transistor de efecto de campo de unión**).

Comparados con los bipolares, los FET ocupan menos área de chip y su fabricación requiere menos pasos. Frecuentemente, circuitos digitales complejos, como memorias y microprocesadores, se implementan únicamente con MOSFET. Por otra parte, los bipolares pueden generar unas corrientes de salida elevadas, necesarias para la conmutación rápida de cargas capacitivas, como las pistas de circuitos impresos que interconectan chips digitales. Cada tipo de dispositivo tiene aplicaciones en las que funciona mejor que los demás.

Para la fabricación de transistores bipolares y MOS en el mismo chip son necesarias más etapas de fabricación que para cada tipo en solitario. A medida que aumenta el número de etapas, el número de chips no defectuosos por oblea (la productividad) disminuye, lo que encarece los chips. Hasta hace relativamente poco, este encarecimiento hacía que los diseñadores no implementaran diferentes tipos de dispositivos en un único chip. Sin embargo, en la actualidad no es tan caro fabricar transistores bipolares y MOS en un mismo chip. A esta tecnología se le denomina BiCMOS, y se utiliza para producir circuitos de altas prestaciones.

5

5.1.	Transistores NMOS	296
5.2.	Análisis de la línea de carga de un sencillo amplificador NMOS	306
5.3.	Circuitos de polarización	309
5.4.	Circuitos equivalentes en pequeña señal	316
5.5.	El amplificador en fuente común	321
5.6.	El seguidor de fuente	328
5.7.	Transistores JFET, MOSFET de deplexión y dispositivos de canal p	333
	Resumen	342
	Problemas	344

5.1. TRANSISTORES NMOS

Introducción

La estructura física de un MOSFET de acumulación de canal n (también conocido por transistor NMOS) puede verse en la Figura 5.1. Los terminales del dispositivo son el **drenador** (D), la **puerta** (G), la **fuelle** (S) y el **sustrato** (B). En funcionamiento normal, por el terminal del sustrato pasa una corriente despreciable. En nuestro estudio del NMOS vamos a suponer que el sustrato está conectado a la fuente, por lo que tendremos un dispositivo de tres terminales. La puerta se halla aislada del sustrato por una fina capa de dióxido de silicio y por el terminal de la puerta fluye una corriente despreciable. Cuando se aplica a la puerta una tensión (positiva) en relación a la fuente, los electrones se ven atraídos a la región situada bajo la puerta, induciéndose un canal de material de tipo n entre el drenador y la fuente. Entonces, si se aplica una tensión entre drenador y fuente, fluirá una corriente que sale de la fuente, y va a través del canal, hacia el drenador. La corriente de drenador está controlada por la tensión que se aplica a la puerta.

La corriente de drenador está controlada por la tensión que se aplica a la puerta.

La longitud L y la anchura W del canal se muestran en la Figura 5.1. La longitud suele ser de 0,2 a 10 μm , y la anchura oscila entre 0,5 y 500 μm . Recuerde que 1 $\mu\text{m} = 10^{-6}$ m. La capa de dióxido de silicio tiene un espesor de entre 0,05 y 0,1 μm . En los primeros momentos de la tecnología MOS, la puerta se fabricaba de aluminio. Sin embargo, en los dispositivos más modernos, la puerta es de una capa de un tipo especial de silicio, llamado **polisilicio**.

El diseñador de circuitos puede ajustar L y W para obtener el dispositivo que mejor se adapte para una determinada aplicación.

Las características del dispositivo dependen de L , W y de parámetros de fabricación tales como el nivel de dopaje y la anchura del óxido. Normalmente, los parámetros de fabricación ya están predeterminados, pero el diseñador de circuitos puede ajustar L y W para obtener el dispositivo que mejor se adapte para una determinada aplicación.

El símbolo esquemático del MOSFET de acumulación de canal n puede verse en la Figura 5.2. A continuación, estudiaremos el funcionamiento básico de este dispositivo.

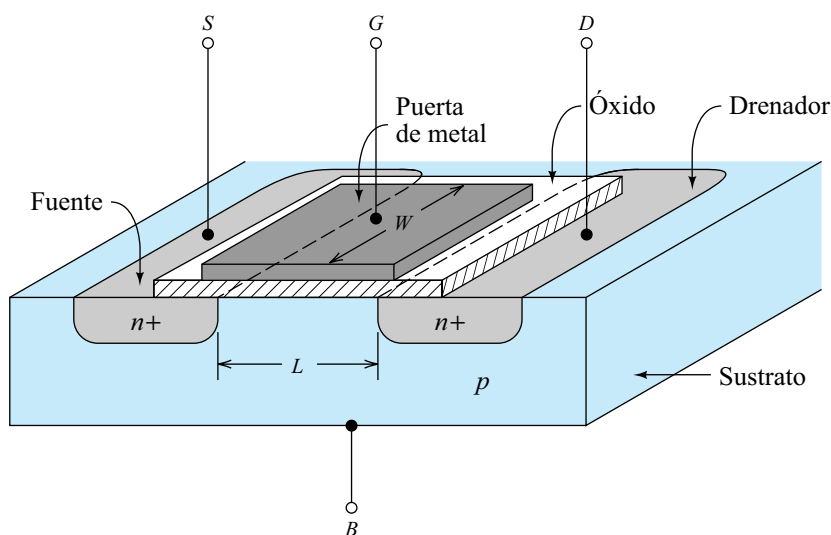


Figura 5.1. MOSFET de acumulación de canal n , donde vemos la longitud de canal L y la anchura de canal W .

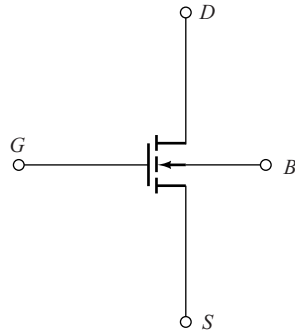


Figura 5.2. Símbolo esquemático de un MOSFET de acumulación de canal *n*.

Funcionamiento en la región de corte

Consideremos la situación mostrada en la Figura 5.3. Supongamos que se aplica al drenador una tensión positiva con relación a la fuente, y que empezamos con $v_{GS} = 0$. Observe que en las interfaces drenador-sustrato y fuente-sustrato aparecen uniones *pn*. No fluye virtualmente ninguna corriente hacia el drenador ya que la unión drenador-sustrato está polarizada en inversa por el generador de v_{DS} . A esto se le llama **región de corte**. A medida que aumenta v_{GS} , el dispositivo permanece en corte hasta que v_{GS} alcanza un valor suficiente llamado **tensión umbral** V_{to} .

La tensión umbral normal va de uno a unos pocos voltios. Así, en corte, tenemos

$$i_D = 0 \quad \text{para} \quad v_{GS} \leq V_{to} \tag{5.1}$$

Ecuación principal del NMOS de acumulación en estado de corte.

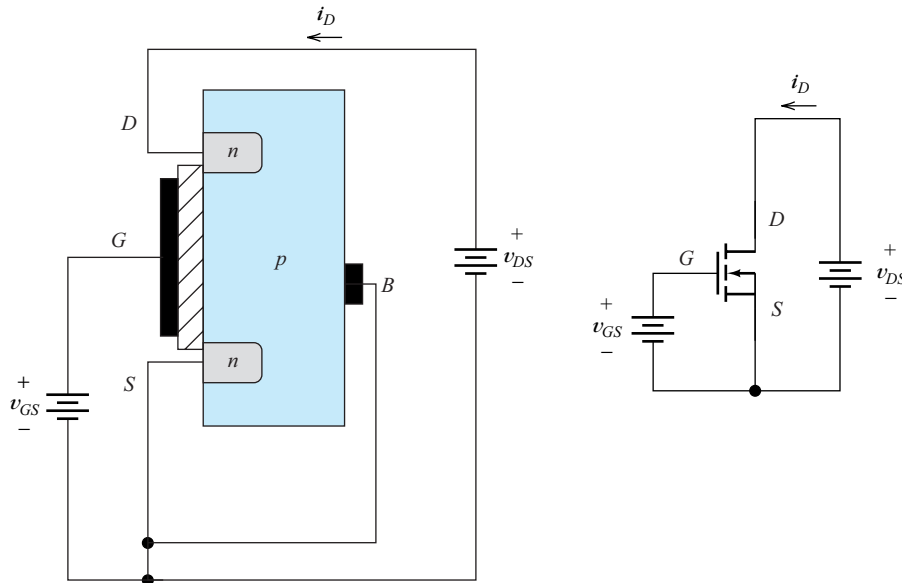


Figura 5.3. Para $v_{GS} < V_{to}$, la unión *pn* entre drenador y sustrato está polarizada en inversa, e $i_D = 0$.

Funcionamiento en la región óhmica

La región óhmica también se denomina región lineal.

Ahora consideraremos la situación que se muestra en la Figura 5.4, en la que v_{GS} es mayor que la tensión de umbral. El campo eléctrico que resulta de la tensión aplicada a la puerta ha repelido a los huecos de la región situada bajo la puerta, y ha atraído a electrones que pueden fluir con facilidad en la dirección de polarización directa a través de la unión fuente-sustrato. Esta repulsión y atracción simultáneas producen un canal de tipo n entre el drenador y la fuente. Entonces, al aumentar v_{DS} , la corriente fluye hacia el drenador a través del canal y de la fuente. Para valores pequeños de v_{DS} , la corriente de drenador es proporcional a v_{DS} . Además, para cada valor dado (pequeño) de v_{DS} , la corriente de drenador es también proporcional al exceso de tensión de la puerta, $v_{GS} - V_{to}$.

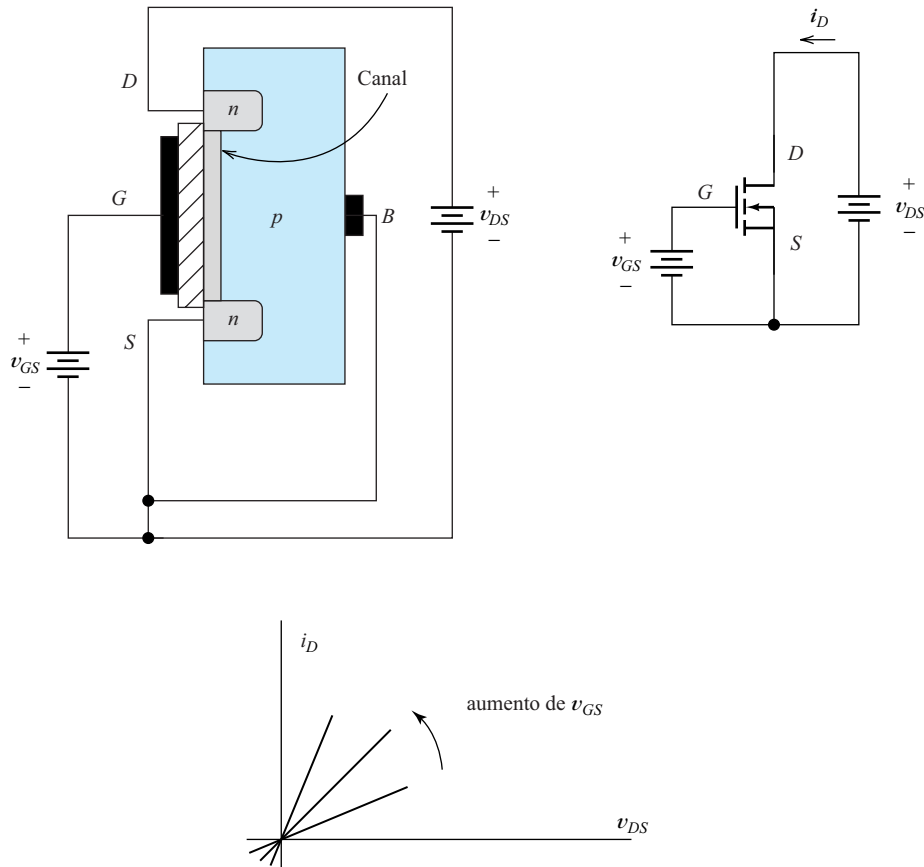


Figura 5.4. Para $v_{GS} > V_{to}$, se induce un canal de material de tipo n en la región que está bajo la puerta. A medida que aumenta v_{GS} , el canal se hace más grueso. Para valores pequeños de v_{GS} , i_D es proporcional a v_{DS} . El dispositivo se comporta como una resistencia cuyo valor depende de v_{GS} .

En la región óhmica, el NMOS se comporta como una resistencia conectada entre el drenador y la fuente, pero la resistencia disminuye a medida que aumenta v_{GS} .

En la Figura 5.4 se muestran las gráficas de i_D en función de v_{DS} para varios valores de tensiones de puerta. En la región óhmica, el NMOS se comporta como una resistencia conectada entre el drenador y la fuente, pero la resistencia disminuye a medida que aumenta v_{GS} .

A veces, los diseñadores de circuitos utilizan los FET como **resistencias controladas por tensión**. Por ejemplo, podemos diseñar amplificadores en los que la ganancia dependa de un cierto valor de resistencia. Usando un FET en lugar de una resistencia, podemos controlar electrónicamente la ganancia del amplificador. Este principio se emplea en el CAG (**control automático de ganancia**, Automatic Gain Control o AGC) de los receptores de radio. El CAG es particularmente importante para mantener un nivel de sonido prácticamente constante en aplicaciones móviles ya que la fuerza de una señal varía notablemente a medida que el vehículo se mueve.

Ahora veamos qué sucede si continuamos aumentando v_{DS} . A causa del flujo de corriente, la tensión entre los puntos del canal y la fuente se hace mayor a medida que nos desplazamos hacia el drenador. La tensión entre la puerta y el canal disminuye, con lo que resulta unafilamiento de la anchura del canal, como se muestra en la Figura 5.5. A causa de eseafilamiento del canal, su resistencia se hace mayor al aumentar v_{DS} , dando como resultado una menor tasa de crecimiento de i_D .

Para $v_{DS} < v_{GS} - V_{to}$ y $v_{GS} \geq V_{to}$, decimos que el dispositivo trabaja en la región óhmica y la corriente de drenador viene dada por

$$i_D = K[2(v_{GS} - V_{to})v_{DS} - v_{DS}^2] \tag{5.2}$$

Ecuación principal del NMOS de acumulación en la región óhmica.

en la que

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} \tag{5.3}$$

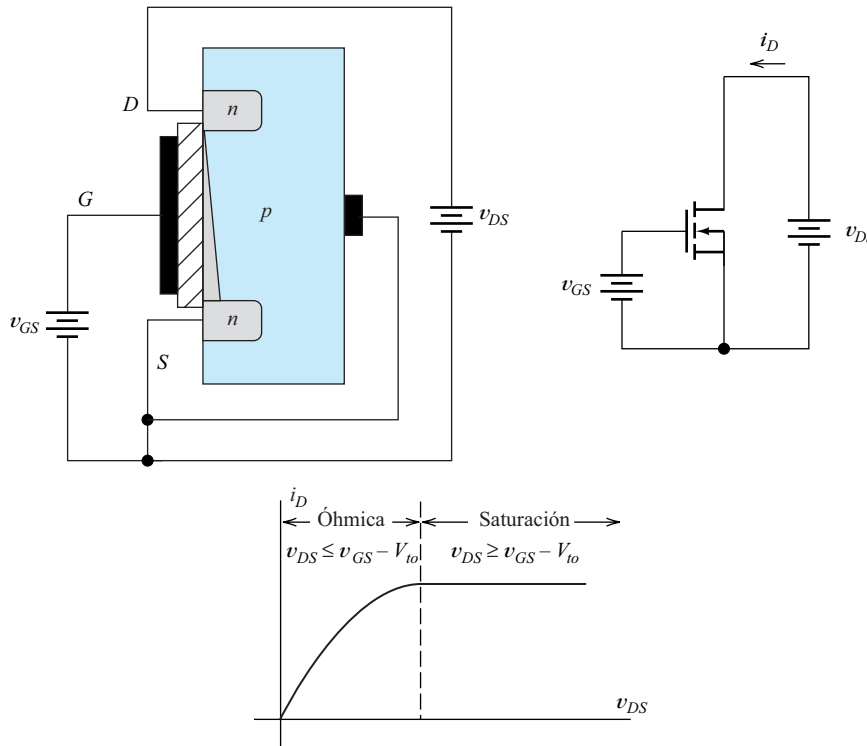


Figura 5.5. A medida que aumenta v_{DS} , el canal se estrecha en el extremo del drenador, e i_D se incrementa con más lentitud. Por último, para $v_{DS} > v_{GS} - V_{to}$, i_D permanece constante.

Como se muestra en la Figura 5.1, W es la anchura del canal, y L es la longitud. El parámetro del dispositivo es

$$KP = \mu_n C_{ox} \quad (5.4)$$

Un valor normal de KP en dispositivos de acumulación de canal n es de $50 \mu\text{A}/\text{V}^2$.

donde μ_n es la **movilidad superficial** de los electrones en el canal, y C_{ox} es la capacidad de la puerta por unidad de área. C_{ox} , a su vez, depende de la anchura del óxido t_{ox} . Un valor típico de KP en dispositivos de acumulación de canal n es de $50 \mu\text{A}/\text{V}^2$.

Normalmente, μ_n y C_{ox} vienen determinados por el proceso de fabricación. Sin embargo, al diseñar un circuito podemos variar la relación W/L para obtener transistores mejor adaptados a diversas partes del circuito.

Funcionamiento en la región de saturación

Hemos visto que, a medida que aumenta v_{DS} , la tensión entre la puerta y el extremo del canal correspondiente al drenador disminuye. Cuando la tensión puerta-drenador v_{GD} iguala a la tensión umbral V_{to} , la anchura del canal en el extremo del drenador se hace cero. Para ulteriores incrementos de v_{DS} , i_D es constante, tal y como se muestra en la Figura 5.5. A esto se le llama **región de saturación**, en la que tenemos $v_{GS} \geq V_{to}$, y $v_{DS} \geq v_{GS} - V_{to}$, y la corriente viene dada por

$$i_D = K(v_{GS} - V_{to})^2 \quad (5.5)$$

Ecuación clave del NMOS de acumulación en la región de saturación.

La Figura 5.6 muestra las curvas características de drenador de un transistor NMOS.

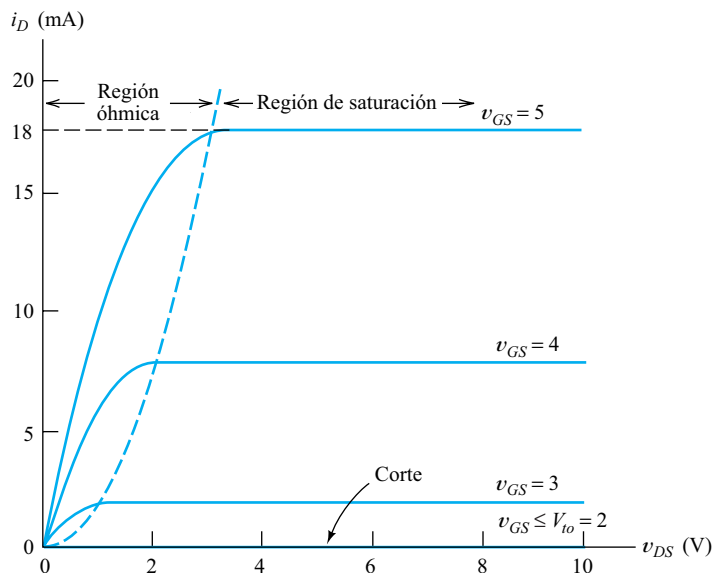


Figura 5.6. Curvas características de un transistor NMOS.

Límite entre las regiones óhmica y de saturación

A continuación, vamos a deducir la ecuación para la frontera entre las regiones óhmica y de saturación en la gráfica $i_D - v_{DS}$. Esta frontera aparece cuando la anchura

del canal en el drenador se hace cero, cosa que ocurre cuando $v_{GD} = V_{to}$. Por tanto, queremos hallar i_D en términos de v_{DS} con la condición de que $v_{GD} = V_{to}$. Como $v_{GD} = v_{GS} - v_{DS}$, la condición en la frontera es

$$v_{GS} - v_{DS} = V_{to} \tag{5.6}$$

Resolviendo v_{GS} en esta ecuación, sustituyendo el resultado en la Ecuación (5.5), y simplificando, tenemos la ecuación deseada para la región límite:

$$i_D = Kv_{DS}^2 \tag{5.7}$$

Ecuación clave de la frontera entre las regiones de triodo y saturación.

Podemos ver que el límite entre la región de triodo y la de saturación es una parábola. Resolviendo v_{GS} en la Ecuación (5.6) y sustituyendo en la Ecuación (5.2) también obtenemos la Ecuación (5.7). Las Ecuaciones (5.2) y (5.5) dan los mismos valores para i_D en la región límite.

Dados los valores de KP , L , W y V_{to} , podemos trazar las curvas características estáticas de un transistor NMOS.

Ejemplo 5.1. Trazado de la gráfica de las curvas características de un transistor NMOS

Un transistor de acumulación NMOS tiene $W = 160 \mu\text{m}$, $L = 2 \mu\text{m}$, $KP = 50 \mu\text{A/V}^2$, y $V_{to} = 2 \text{ V}$. Dibujar las curvas características de drenador para $v_{GS} = 0, 1, 2, 3, 4, \text{ y } 5 \text{ V}$.

Solución: En primer lugar, usamos la Ecuación (5.3) para calcular la constante del dispositivo:

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} = 2 \text{ mA/V}^2$$

La Ecuación (5.7) nos da el límite entre las regiones óhmica y de saturación. Así, tenemos

$$i_D = Kv_{DS}^2 = 2v_{DS}^2$$

donde i_D está en mA, y v_{DS} en voltios. La gráfica de esta ecuación es la línea discontinua que se muestra en la Figura 5.6.

A continuación, usamos la Ecuación (5.5) para calcular la corriente de drenador en la región de saturación para cada uno de los valores de v_{GS} que nos interesan. Obtendremos

$$i_D = K(v_{GS} - V_{to})^2 = 2(v_{GS} - 2)^2$$

donde, de nuevo, la corriente está en mA. Sustituyendo, tenemos

$$i_D = 18 \text{ mA} \quad \text{para } v_{GS} = 5 \text{ V}$$

$$i_D = 8 \text{ mA} \quad \text{para } v_{GS} = 4 \text{ V}$$

$$i_D = 2 \text{ mA} \quad \text{para } v_{GS} = 3 \text{ V}$$

y

$$i_D = 0 \text{ mA} \quad \text{para } v_{GS} = 2 \text{ V}$$

Para $v_{GS} = 0$ y 1 V, el dispositivo está al corte e $i_D = 0$. Los valores anteriores se dibujan en la región de saturación, tal y como se muestra en la Figura 5.6.

Por último, la Ecuación (5.2) se utiliza para trazar las curvas características en la región de triodo. Para cada valor de v_{GS} , esta ecuación es una parábola que pasa por el origen ($i_D = 0$, y $v_{DS} = 0$). El extremo superior de cada parábola está en el límite entre la región óhmica y la de saturación. □

Modulación de la longitud del canal

Hasta ahora hemos dicho que la corriente de drenador i_D es independiente de v_{DS} en la región de saturación. Esto es aproximadamente cierto para dispositivos que tengan canales muy largos (es decir, $L = 10 \mu\text{m}$ o más). Si miramos con detalle el funcionamiento del dispositivo, veremos que la longitud del canal se acorta a medida que aumenta v_{DS} . Esto se debe al hecho de que la región de depleción que rodea al drenador se hace más gruesa al aumentar la polarización inversa. Con canales largos, el cambio de longitud es relativamente insignificante. Sin embargo, en el caso de longitudes de canal menores, el efecto puede llegar a ser importante.

El efecto de la modulación de la longitud del canal puede representarse en las ecuaciones de corriente de drenador incluyendo el factor $(1 + \lambda v_{DS})$, donde λ es el **parámetro de modulación de la longitud del canal**. En un dispositivo típico, tiene un valor aproximado de

$$\lambda \cong \frac{0,1}{L} \text{ V}^{-1} \quad (5.8)$$

con L expresada en μm .

A continuación, proporcionamos las ecuaciones del transistor NMOS, teniendo en cuenta la modulación de la longitud del canal. En la región de corte ($v_{GS} \leq V_{to}$)

$$i_D = 0 \quad (5.9)$$

En la región óhmica ($v_{GS} \geq V_{to}$, y $0 \leq v_{DS} \leq v_{GS} - V_{to}$)

$$I_D = K[2(v_{GS} - V_{to})v_{DS} - v_{DS}^2](1 + \lambda v_{DS}) \quad (5.10)$$

En la región de saturación ($v_{GS} \geq V_{to}$, y $v_{DS} \geq v_{GS} - V_{to}$)

$$i_D = K(v_{GS} - V_{to})^2(1 + \lambda v_{DS}) \quad (5.11)$$

Podemos utilizar SPICE para obtener gráficas de las curvas características de un transistor NMOS que tenga unos parámetros dados.

Ecuaciones del transistor NMOS que tienen en cuenta la modulación de la longitud del canal.

Ejemplo 5.2. Uso de SPICE para dibujar las curvas características de drenador

Usar SPICE para obtener una gráfica de las curvas características de drenador de un transistor que tiene $W = 160 \mu\text{m}$, $L = 2 \mu\text{m}$, $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0,05$, y $V_{to} = 2$ V. Dibujar a escala las curvas características de drenador para $v_{GS} = 0, 1, 2, 3, 4$, y 5 V.

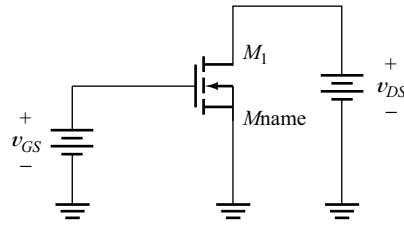


Figura 5.7. Se puede usar este circuito para dibujar las curvas características de drenador.

Solución: En primer lugar, iniciamos Schematics y dibujamos el circuito que se muestra en la Figura 5.7. Inicialmente, usamos como transistor NMOS el componente **MbreakN3**. Para especificar los parámetros del modelo, hacemos clic primero en el símbolo del NMOS (se pone de color rojo), y luego usamos el comando **edit/model/edit instance model** para acceder a la ventana que se muestra en la Figura 5.8; introducimos el nombre del modelo (hemos utilizado en nuestro ejemplo Mname) y los parámetros que se muestran, después de lo cual hacemos clic en OK. Luego hacemos doble clic en el símbolo del NMOS para acceder a la ventana mostrada en la Figura 5.9, en la que se especifican los valores de longitud y anchura, y hacemos clic de nuevo en OK.

A continuación, volvemos a la ventana principal de Schematics y usamos el comando **analysis/setup/dc sweep** para acceder a la ventana **DC Sweep** que se muestra en la Figura 5.10(a). Elegimos v_{DS} como variable principal de barrido, y establecemos un barrido de 0 a 10 V, con incrementos de 0,1 V. Luego hacemos clic en el botón **Nested sweep** para acceder a la ventana **DC Nested Sweep** que se muestra en la Figura 5.10(b), donde elegimos v_{GS} como variable y establecemos un valor inicial de 0, un valor final de 5 V, y un incremento de 1 V. Hay que

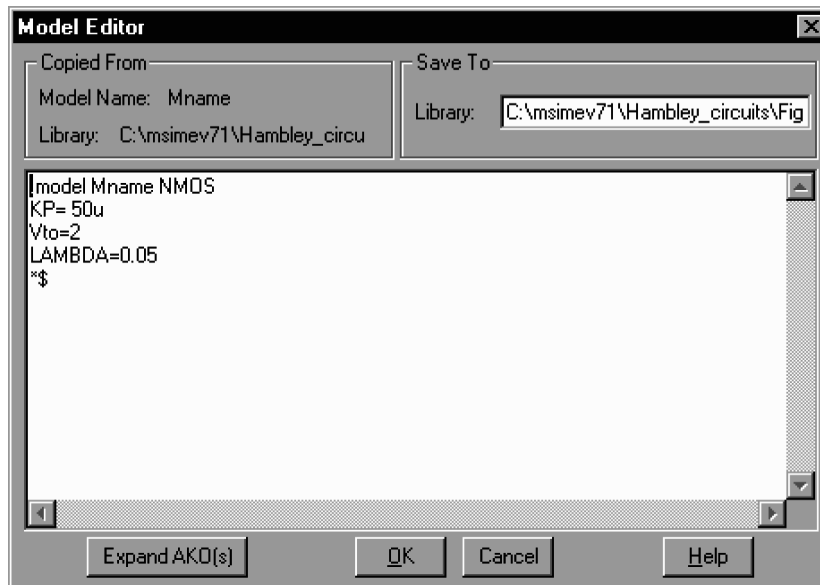


Figura 5.8. Ventana de editor de modelos (Model-editor).

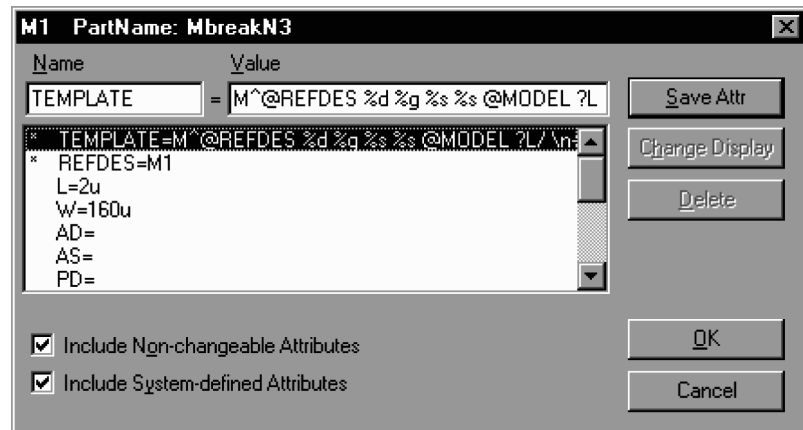


Figura 5.9. Ventana de atributos para M_1 .

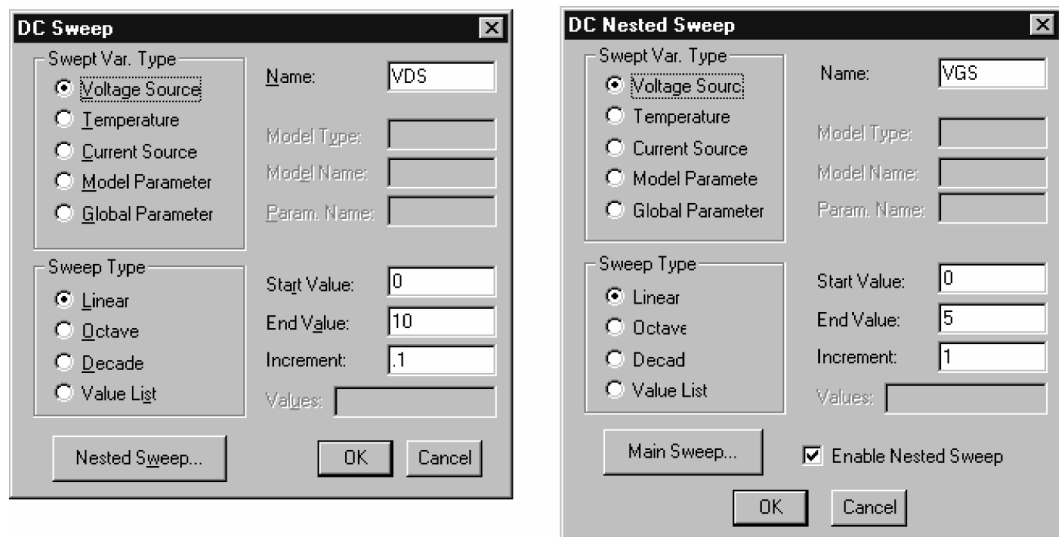


Figura 5.10. Ventanas de configuración del barrido en continua (DC-Sweep).

asegurarse de hacer clic en Enable Nested Sweep; aparecerá una marca en la casilla adyacente.

Luego, usamos el comando **analysis/simulate** para iniciar la simulación, tras lo cual arranca Probe y presenta las curvas características que se muestran en la Figura 5.11. Hemos añadido un marcador de corriente al drenador del NMOS para permitir que Probe trace automáticamente la corriente de drenador después de que acabe la simulación. La pendiente ascendente de las curvas características se debe al valor de λ , que es distinto de cero. Comparemos estas curvas características con las de la Figura 5.6, en la que se presentan gráficas con los mismos parámetros, a excepción de $\lambda = 0$.

□

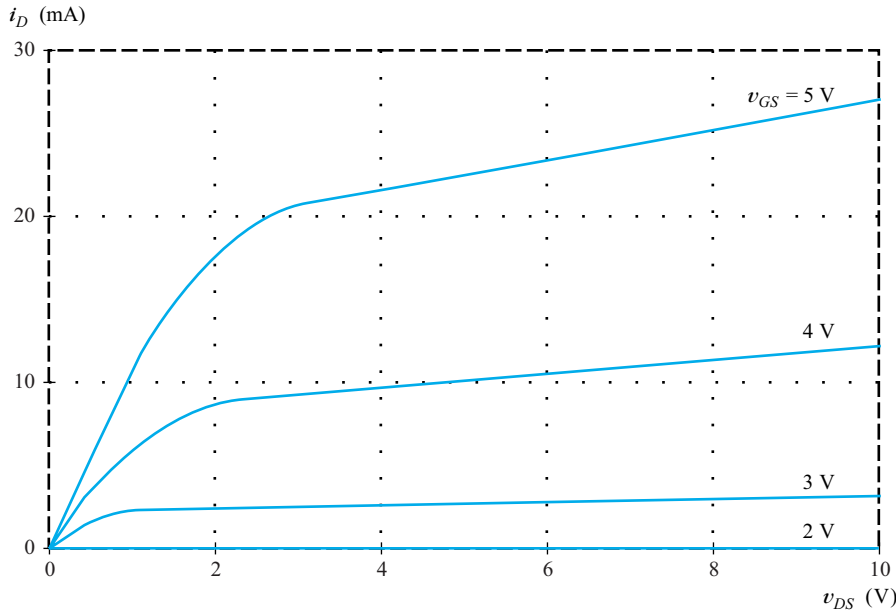


Figura 5.11. Curvas características de drenador para el Ejemplo 5.2.

Protección de puerta

A causa de su construcción, los MOSFET tienen unas impedancias de entrada muy elevadas entre puerta y canal (más de 1000 MΩ). Al manejar estos dispositivos, es fácil que se creen tensiones *electrostáticas* mayores que la tensión de ruptura dieléctrica del aislamiento de puerta. La ruptura de la capa aislante es destructiva, y suele dar como resultado un cortocircuito entre puerta y canal.

Para mitigar este problema, los terminales de puerta pueden protegerse con diodos zéner montados, como se muestra en la Figura 5.12. Si se expone el dispositivo a una carga electrostática, se produce una avalancha del diodo zéner, lo que proporciona una ruta de descarga no destructiva. Los diodos se fabrican en el mismo chip que el FET. A menudo, en los circuitos integrados, la protección de puerta consiste en diodos conectados entre los terminales de entrada y los terminales de alimentación y de tierra. En funcionamiento normal, estos diodos están polarizados en inversa. Los diodos de protección no son necesarios para los dispositivos internos de los circuitos integrados que no tengan conexiones directas al exterior.

Resumen de la sección: En un transistor NMOS, si se aplica una tensión (positiva) a la puerta lo suficientemente grande en relación a la de la fuente, los electrones son atraídos a la región situada debajo de la puerta, y se induce un canal de material tipo *n* entre drenador y fuente. Entonces, si se aplica una tensión entre drenador y fuente, saldrá una corriente de la fuente, pasando por el canal y entrando en el drenador. La corriente de drenador se controla mediante la tensión aplicada a la puerta.

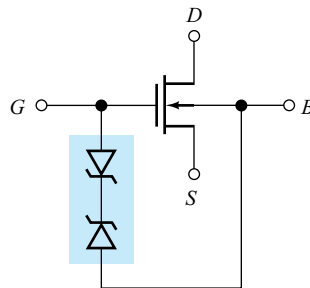


Figura 5.12. Los diodos protegen a la capa de óxido de una posible destrucción debida a de las cargas electrostáticas.

EJERCICIO

- 5.1. Consideremos un NMOS con $V_{to} = 2$ V. ¿Cuál es la región de funcionamiento (óhmica, saturación o corte) si: (a) $v_{GS} = 1$ V, y $v_{DS} = 5$ V; (b) $v_{GS} = 3$ V, y $v_{DS} = 0,5$ V; (c) $v_{GS} = 3$ V, y $v_{DS} = 6$ V; (d) $v_{GS} = 5$ V, y $v_{DS} = 6$ V?

Respuesta (a) corte; (b) óhmica; (c) saturación; (d) saturación.

EJERCICIO

- 5.2. Supongamos que tenemos un transistor NMOS con $KP = 50 \mu\text{A}/\text{V}^2$, $V_{to} = 1$ V, $\lambda = 0$, $L = 2 \mu\text{m}$, y $W = 10 \mu\text{m}$. Dibujar las curvas características de drenador para v_{DS} de 0 a 10 V y $v_{GS} = 0, 1, 2, 3$ y 4 V. Comprobar las gráficas dibujadas a mano utilizando SPICE para trazar las curvas características.

Respuesta El archivo del circuito se llama Exer5_2, y puede encontrarse en la página web.

5.2. ANÁLISIS DE LA LÍNEA DE CARGA DE UN SENCILLO AMPLIFICADOR NMOS

La tensión de entrada $v_{in}(t)$ hace que v_{GS} varíe con el tiempo, lo que a su vez hace que varíe i_D . La caída de tensión variable en R_D hace que aparezca en el terminal del drenador una versión amplificada de la señal.

En esta sección, vamos a analizar el circuito del amplificador NMOS mostrado en la Figura 5.13 por medio del método gráfico de la línea de carga. Los generadores de tensión continua polarizan el MOSFET en un punto de trabajo adecuado para que pueda tener lugar la amplificación de la señal de entrada $v_{in}(t)$. Veremos que la tensión de entrada $v_{in}(t)$ hace que v_{GS} varíe con el tiempo, lo que a su vez hace que varíe i_D . La caída de tensión variable en R_D hace que aparezca en el terminal del drenador una versión amplificada de la señal.

Aplicando la ley de tensión de Kirchhoff al bucle de entrada, obtenemos la siguiente expresión:

$$v_{GS}(t) = v_{in}(t) + V_{GG} \quad (5.12)$$

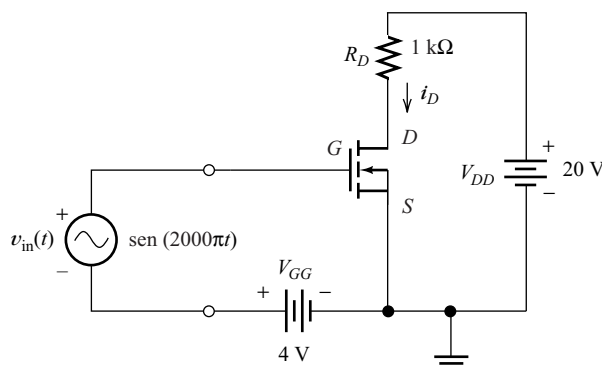


Figura 5.13. Un sencillo circuito amplificador NMOS.

Como ejemplo, supondremos que la señal de entrada es una senoide de 1 V de pico y 1 kHz, y que V_{GG} es igual a 4 V. Entonces, tendremos

$$v_{GS}(t) = \text{sen}(2000\pi t) + 4 \tag{5.13}$$

Si escribimos una ecuación para la tensión en el circuito de drenador, obtenemos

$$V_{DD} = R_D i_D(t) + v_{DS}(t) \tag{5.14}$$

Ecuación de la línea de carga.

Para nuestro ejemplo, supondremos que $R_D = 1 \text{ k}\Omega$ y $V_{DD} = 20 \text{ V}$, por lo que la Ecuación (5.14) se convierte en

$$20 = i_D(t) + v_{DS}(t) \tag{5.15}$$

donde hemos supuesto que $i_D(t)$ se expresa en miliamperios. La gráfica de esta ecuación sobre las curvas características de drenador es una línea recta llamada **línea de carga**.

Para establecer la línea de carga, hay que localizar dos puntos sobre ella. Suponiendo que $i_D = 0$ en la Ecuación (5.15), hallamos que $v_{DS} = 20 \text{ V}$. Al trazar estos valores, obtenemos el extremo inferior derecho de la línea de carga mostrada en la Figura 5.14. En segundo lugar, suponemos que $v_{DS} = 0$, lo que resulta en $i_D = 20 \text{ mA}$ al sustituir en la Ecuación (5.15). Al trazar este par de valores ($v_{DS} = 0$, e $i_D = 20 \text{ mA}$) obtenemos el extremo superior izquierdo de la línea de carga.

Para establecer la línea de carga, hay que localizar dos puntos sobre ella.

El punto de trabajo de un amplificador con una señal de entrada cero se denomina **punto de reposo** o punto Q . Para $v_{in}(t) = 0$, la Ecuación (5.12) nos da $v_{GS} = V_{GG} = 4 \text{ V}$. Por tanto, la intersección de la curva para $v_{GS} = 4 \text{ V}$ con la línea de carga es el punto Q . Los valores en el punto de reposo son $I_{DQ} = 9 \text{ mA}$, y $V_{DSQ} = 11 \text{ V}$.

Los valores máximo y mínimo de la tensión puerta-fuente son $V_{GS\text{max}} = 5 \text{ V}$, y $V_{GS\text{min}} = 3 \text{ V}$, [véase la Ecuación (5.13)]. En la Figura 5.14, las intersecciones de las curvas correspondientes con la línea de carga se indican como puntos A y B , respectivamente. En el punto A , tenemos que $V_{DS\text{min}} = 4 \text{ V}$, y $I_{D\text{max}} = 16 \text{ mA}$. En el punto B , tenemos $V_{DS\text{max}} = 16 \text{ V}$, e $I_{D\text{min}} = 4 \text{ mA}$.

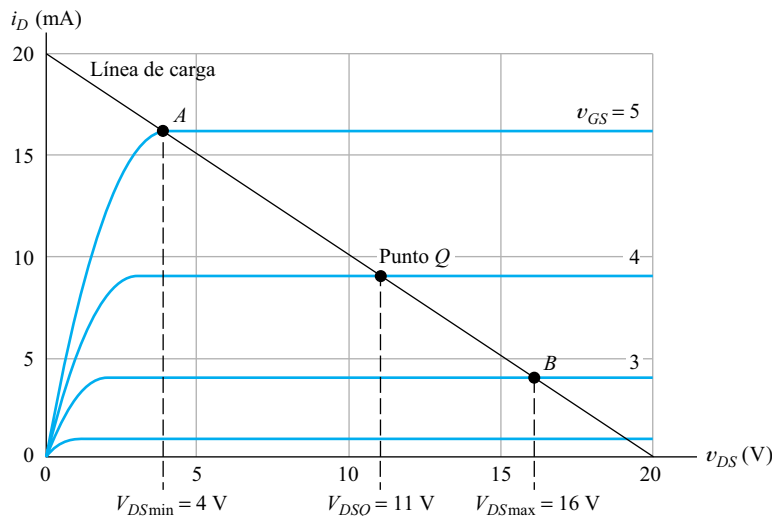


Figura 5.14. Curvas características de drenador y línea de carga del circuito de la Figura 5.13.

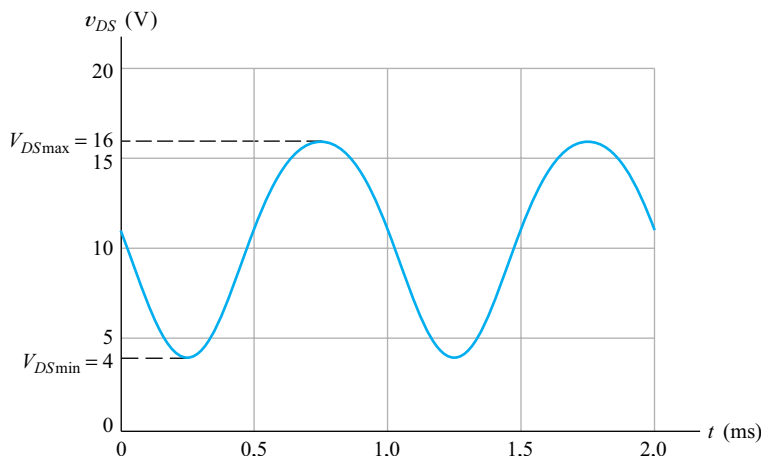


Figura 5.15. V_{DS} en función del tiempo para el circuito de la Figura 5.13.

En la Figura 5.15, se muestra una gráfica de $v_{DS}(t)$ en función del tiempo. Observe que la oscilación de pico a pico es de 12 V, mientras que la oscilación de pico a pico de la señal de entrada es de 2 V. Además, comparada con la señal de entrada, la tensión alterna en el drenador está invertida. En otras palabras, el pico positivo de la entrada ocurre al mismo tiempo que el valor mínimo de v_{DS} . Por tanto, el circuito es un amplificador inversor. Aparentemente, el circuito tiene una ganancia de tensión $A_v = -12 \text{ V}/2 \text{ V} = -6$, donde el signo menos se debe a la inversión.

Observe, sin embargo, que la onda de salida que se muestra en la Figura 5.15 no es una onda senoidal simétrica como la de la entrada. Para ilustrarlo, si comenzamos desde el punto Q en $V_{DSQ} = 11 \text{ V}$, la tensión de salida desciende hasta $V_{DSmin} = 4 \text{ V}$, con un cambio de 7 V. Por otra parte, la salida sube hasta los 16 V, con un cambio de sólo 5 V a partir del punto Q en el semiciclo ascendente de la salida. No podemos definir apropiadamente la ganancia del circuito porque la señal alterna de salida no es proporcional a la entrada alterna. En cualquier caso, la señal de salida es mayor que la de entrada, aunque distorsionada.

En este circuito, la distorsión se debe al hecho de que las curvas características del FET no están distanciadas uniformemente. Si se aplicara una amplitud de entrada mucho más pequeña, tendríamos una amplificación con distorsión inapreciable. Esto es así porque las curvas están distanciadas de una manera más uniforme si se considera una región de las curvas características más restringida. Si trazamos las curvas para incrementos de v_{GS} de 0,1 V, la ausencia de distorsión será más evidente.

El circuito amplificador que hemos analizado en esta sección es bastante simple. En la práctica, los circuitos amplificadores reales son más difíciles de analizar por métodos gráficos. Más adelante en este capítulo, desarrollaremos un circuito equivalente lineal en pequeña señal para el FET, y entonces podremos utilizar las técnicas de análisis matemático en lugar del análisis gráfico. Normalmente, la aproximación por circuito equivalente es mucho más útil para los circuitos amplificadores reales. Sin embargo, el análisis gráfico de circuitos simples proporciona una forma excelente de comprender los conceptos básicos de los amplificadores.

Puede encontrar el esquema de este circuito en DesignLab en la página web, en un archivo llamado Fig5_13. Podemos usar DesignLab para observar las diversas formas de onda y familiarizarnos con el funcionamiento del circuito. Se puede aprender mucha electrónica usando SPICE para «jugar» con los circuitos.

La distorsión se debe al hecho de que las curvas características del FET no están distanciadas uniformemente. Si se aplicara una amplitud de entrada mucho más pequeña, tendríamos una amplificación con distorsión inapreciable.

Se puede aprender mucha electrónica usando SPICE para «jugar» con los circuitos.

EJERCICIO

5.3. Hallar V_{DSQ} , V_{DSmin} y V_{DSmax} para el circuito de la Figura 5.13 si los valores del circuito cambian a $V_{DD} = 15\text{ V}$, $V_{GG} = 3\text{ V}$, $R_D = 1\text{ k}\Omega$, y $v_{in}(t) = \text{sen}(2000\pi t)$. Las curvas características del MOSFET se muestran en la Figura 5.14. Comprobar las respuestas usando una simulación con SPICE. Los parámetros del transistor NMOS son: $KP = 50\ \mu\text{A}/\text{V}^2$, $V_{to} = 1\text{ V}$, $\lambda = 0$, $L = 10\ \mu\text{m}$, y $W = 400\ \mu\text{m}$.

Respuesta $V_{DSQ} \cong 11\text{ V}$, $V_{DSmin} \cong 6\text{ V}$, $V_{DSmax} \cong 14\text{ V}$. El circuito está almacenado en el archivo Exer5_3, que puede encontrarse en la página web.

5.3. CIRCUITOS DE POLARIZACIÓN

El análisis de circuitos amplificadores suele acometerse en dos pasos. En primer lugar, se analiza el circuito de continua para determinar el punto Q . En este análisis, se utilizan las ecuaciones o las curvas características del dispositivo no lineal. Luego, tras completarse el análisis de polarización, se emplea un circuito lineal equivalente en pequeña señal para hallar la resistencia de entrada, la ganancia de tensión, etc.

En los amplificadores multietapa integrados, los puntos de polarización de los diversos dispositivos son interdependientes. Por otro lado, en los circuitos discretos se pueden usar condensadores para acoplar las etapas, y el punto de polarización de cada etapa se puede establecer independientemente de las otras etapas. En esta sección, veremos el análisis y diseño de circuitos de polarización de continua apropiados para amplificadores FET discretos acoplados por condensador —principalmente para obtener una mejor comprensión de la polarización— de los MOSFET y de los conceptos relacionados. Los circuitos de polarización estudiados en esta sección también pueden aplicarse a los JFET. Más adelante en este libro, veremos los problemas más complejos, asociados con el diseño de la polarización para circuitos integrados.

El circuito de polarización con dos fuentes de continua usado en el amplificador de la Figura 5.13 no resulta práctico. Normalmente, sólo estará disponible una tensión continua y no dos. Sin embargo, un problema más importante es que los parámetros del FET varían de manera considerable de un dispositivo a otro. En general, es deseable establecer un punto Q cercano al centro de la línea de carga, de manera que la señal de salida pueda oscilar en ambas direcciones sin ningún recorte. Cuando los parámetros del FET varían de un dispositivo a otro, el circuito con dos fuentes de continua puede dar como resultado que algunos circuitos terminen estando polarizados cerca de alguno de los extremos.

El análisis de un amplificador consta de dos pasos: 1. Determinar el punto Q . 2. Usar un circuito equivalente de pequeña señal para hallar las impedancias y las ganancias.

En los amplificadores multietapa integrados, los puntos de polarización de los diversos dispositivos son interdependientes. Por otro lado, en los circuitos discretos se pueden usar condensadores para acoplar las etapas, y el punto de polarización de cada etapa se puede establecer independientemente de las otras etapas.

El circuito de polarización automática

El **circuito de polarización automática** que se muestra en la Figura 5.16(a) es un circuito discreto capaz de establecer un punto Q relativamente independiente de los parámetros del dispositivo.

Para llevar a cabo el análisis, vamos a sustituir el circuito de la puerta por su equivalente de Thévenin, tal y como se muestra en la Figura 5.16(b). La tensión de Thévenin es

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} \tag{5.16}$$

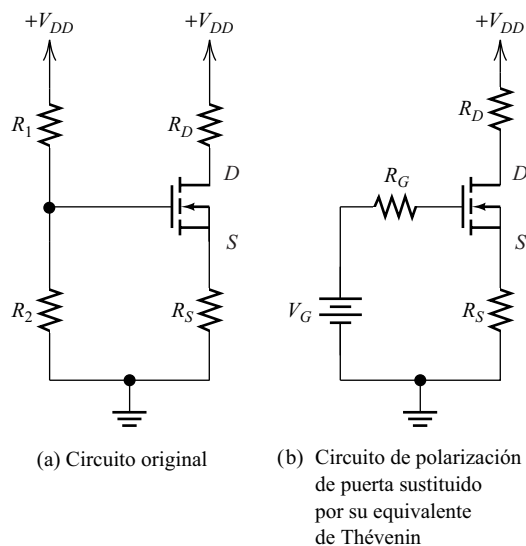


Figura 5.16. Circuito de polarización automática.

y la resistencia de Thévenin R_G es la combinación en paralelo de R_1 y R_2 . Escribimos una ecuación para la tensión en el bucle de la puerta de la Figura 5.16(b), y obtenemos

$$V_G = v_{GS} + R_S i_D \tag{5.17}$$

Hemos supuesto que la caída de tensión en R_G es cero, porque la corriente de puerta de los transistores NMOS es muy pequeña

Normalmente, se deseará polarizar el transistor en su región de saturación, por lo que tenemos

$$i_D = K(v_{GS} - V_{to})^2 \tag{5.18}$$

Para simplificar el análisis del punto de polarización, supondremos que $\lambda = 0$.

La solución simultánea de las Ecuaciones (5.17) y (5.18) nos da el punto de trabajo (a condición de que caiga en la región de saturación). Las gráficas de esas dos ecuaciones se muestran en la Figura 5.17. La Ecuación (5.17) se traza como una línea recta, denominada línea de carga. Observe que existen dos soluciones, ya que la Ecuación (5.18) queda representada por la línea discontinua para $v_{GS} < V_{to}$. Así, la solución de menor valor para v_{GS} no es lógica, y debería descartarse. El verdadero punto de trabajo vendrá dado por la solución con mayor valor de v_{GS} y menor valor de i_D .

Por último, podemos hallar v_{DS} escribiendo una ecuación de la tensión en el bucle de drenador de la Figura 5.16:

$$v_{DS} = V_{DD} - (R_D + R_S) i_D \tag{5.19}$$

La solución simultánea de las Ecuaciones (5.17) y (5.18) nos da el punto de trabajo (a condición de que caiga en la región de saturación). El verdadero punto de trabajo vendrá dado por la solución con mayor valor de v_{GS} y menor valor de i_D .

Ejemplo 5.3. Determinación del punto Q de un circuito de polarización automática

Analizar el circuito de polarización automática de la Figura 5.18. El transistor tiene los siguientes valores: $KP = 50 \mu\text{A}/\text{V}^2$, $V_{to} = 2 \text{ V}$, $\lambda = 0$, $L = 10 \mu\text{m}$, y $W = 400 \mu\text{m}$. Comprobar las respuestas usando SPICE.

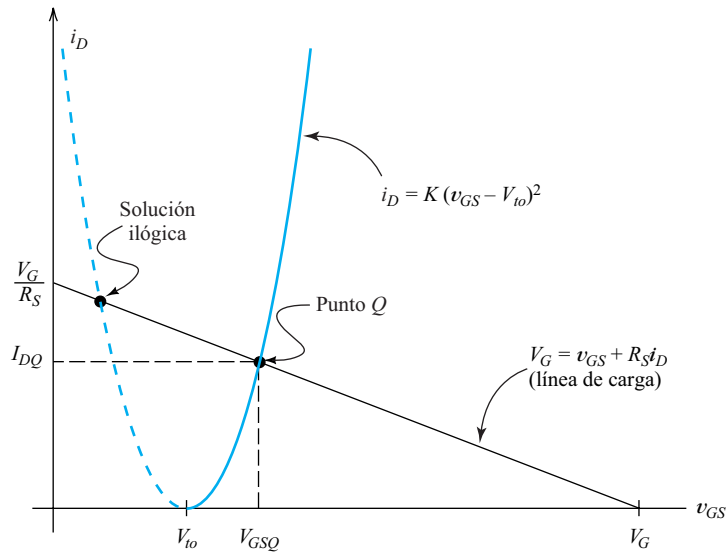


Figura 5.17. Solución gráfica de las Ecuaciones (5.17) y (5.18).

Solución: En primer lugar, usamos la Ecuación (5.3) para calcular la constante del dispositivo:

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} = 1 \text{ mA/V}^2$$

Sustituyendo valores en la Ecuación (5.16), tenemos

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2} = 20 \frac{1}{(3 + 1)} = 5 \text{ V}$$

Los valores del punto Q deben satisfacer las Ecuaciones (5.17) y (5.18). Por tanto, necesitamos hallar la solución del par de ecuaciones

$$V_G = V_{GSQ} + R_S I_{DQ}$$

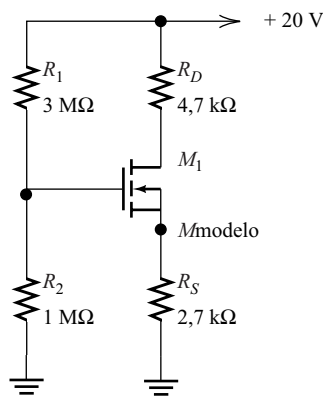


Figura 5.18. Circuito de polarización automática del Ejemplo 5.3.

y

$$I_{DQ} = K(V_{GSQ} - V_{to})^2$$

Usando la última ecuación para sustituir I_{DQ} en la expresión de V_G , tenemos

$$V_G = V_{GSQ} + R_S K (V_{GSQ} - V_{to})^2$$

Reordenando, tenemos

$$V_{GSQ}^2 + \left(\frac{1}{R_S K} - 2V_{to} \right) V_{GSQ} + (V_{to})^2 - \frac{V_G}{R_S K} = 0$$

Tras sustituir los valores, obtenemos

$$V_{GSQ}^2 - 3,630V_{GSQ} + 2,148 = 0$$

Resolviendo, obtenemos que $V_{GSQ} = 2,886$, y $V_{GSQ} = 0,744$. La segunda solución es la solución ilógica, y debe descartarse. Por tanto, tenemos

$$I_{DQ} = K(V_{GSQ} - V_{to})^2 = 0,784 \text{ mA}$$

Resolviendo para la tensión drenador-fuente, se obtiene

$$V_{DSQ} = V_{DD} - (R_D + R_S)I_{DQ} = 14,2 \text{ V}$$

La simulación
está almacenada
en Fig5_18.

que es un valor lo bastante elevado como para asegurar que el dispositivo opera en la región de saturación, como se supuso en la solución.

Para comprobar los resultados por medio de Schematics y PSpice, dibujamos en primer lugar el circuito, utilizando el componente **MbreakN3** para el MOSFET. Seleccionamos el MOSFET haciendo clic en él con el ratón. Luego, se usa el comando **edit/model/edit instance model** para que acceder a la ventana en la que se especifican los parámetros del dispositivo, $KP = 50 \times 10^{-6}$, $VTO = 2 \text{ V}$, y $LAMBDA = 0$. Volviendo a Schematics, se hace doble clic en el MOSFET para acceder a la ventana en la que se especifican, $L = 10 \times 10^{-6}$, y $W = 400 \times 10^{-6}$.

Luego, se usa el comando **analysis/simulate**. Después de finalizar la simulación, con el comando **analysis/examine output** (análisis/examinar salida) se puede visualizar el archivo de salida. Desplazándonos hacia abajo, encontramos los resultados que se muestran en la Figura 5.19, que coinciden con los cálculos manuales si tenemos en cuenta los errores de redondeo. □

Diseño del circuito de polarización automática

La Figura 5.20 muestra las soluciones gráficas de las Ecuaciones (5.17) y (5.18) para varios transistores con valores diferentes de V_{to} y K . Observe que un valor mayor de V_G (es decir, V_{G2}) proporciona una menor variación de I_{DQ} entre el dispositivo de alta corriente y el de baja corriente porque la línea de polarización se acerca a la horizontal. Sin embargo, no podemos elegir una V_G demasiado alta, ya que esto elevaría la caída de tensión en R_S , y debe reservarse tensión suficiente para V_{DSQ} y la caída de tensión en R_D .

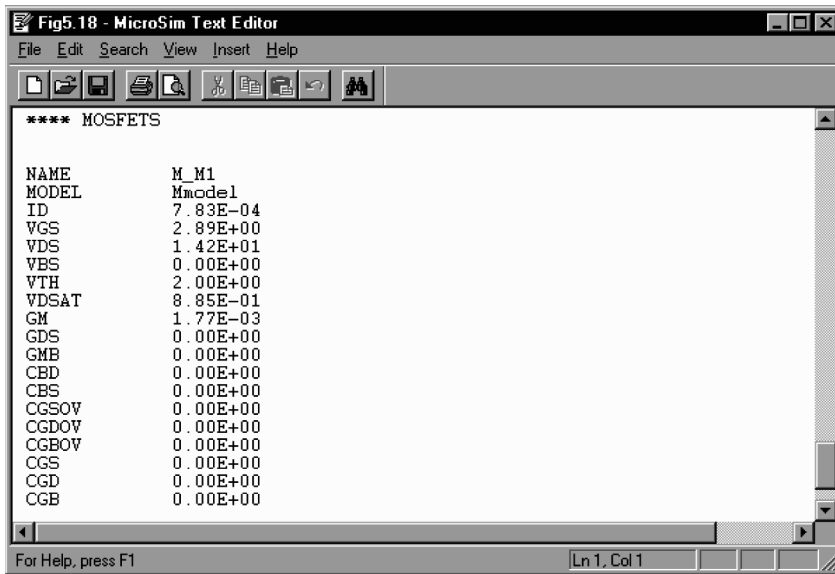


Figura 5.19. Parte del archivo de salida de la simulación de SPICE para el circuito de la Figura 5.18.

La selección del punto Q y el diseño del circuito de polarización dependen del funcionamiento en alterna que se pretenda del circuito. Más adelante veremos que en algunos amplificadores (por ejemplo, en la configuración en fuente común) la señal de salida aparece en el drenador y R_D debe tener un valor distinto de cero. Entonces, un punto de partida razonable para el diseño consiste en seleccionar una serie de valores tales que

$$R_D I_{DQ} \cong V_{DD}/4$$

$$V_{DSQ} \cong V_{DD}/2$$

y

$$R_S I_{DQ} \cong V_{DD}/4$$

lo que implica que $R_S \cong R_D$.

Reglas para el diseño del circuito de polarización de un NMOS si R_D debe de tener valor distinto de cero.

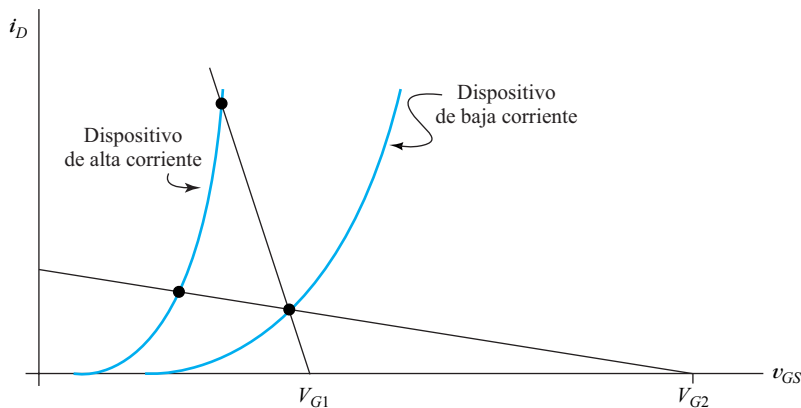


Figura 5.20. La línea de polarización más próxima a la horizontal da lugar a un cambio menor en el punto Q .

Por otra parte, en otros amplificadores (en particular, en el seguidor de fuente, que veremos más adelante en el capítulo), podemos diseñar el circuito de polarización con $R_D = 0$. Entonces, un punto de partida razonable para el diseño consiste en elegir valores tales que

Reglas para el diseño del circuito de polarización de un NMOS si $R_D = 0$.

y

$$V_{DSQ} \cong V_{DD}/2$$

$$R_S I_{DQ} \cong V_{DD}/2$$

Ejemplo 5.4. Diseño del circuito de polarización de un NMOS

Diseñar un circuito de polarización automática para un amplificador NMOS en fuente común. Nominalmente, el transistor tiene los siguientes valores: $KP = 50 \mu\text{A}/\text{V}^2$, $W = 80 \mu\text{m}$, $L = 2 \mu\text{m}$, $\lambda = 0$ y, $V_{to} = 2 \text{ V}$. El circuito ha de tener $V_{DD} = 20 \text{ V}$, e $I_{DQ} \cong 2 \text{ mA}$.

Solución: En primer lugar, usaremos la Ecuación (5.3) para calcular el parámetro del dispositivo:

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} = 1 \text{ mA}/\text{V}^2$$

Para el diseño, debemos especificar valores para R_1 , R_2 , R_D , y R_S . Las reglas sugeridas para el diseño del amplificador en fuente común son

$$R_D I_{DQ} \cong V_{DD}/4$$

y

$$R_S I_{DQ} \cong V_{DD}/4$$

Considerando estas aproximaciones como ecuaciones y resolviéndolas para R_D y R_S , hallamos que

$$R_D = R_S = \frac{V_{DD}}{4I_{DQ}} = \frac{20 \text{ V}}{4 \times 2 \text{ mA}} = 2,5 \text{ k}\Omega$$

En un diseño discreto, necesitamos elegir para las resistencias valores nominales estándar. Normalmente las resistencias con tolerancia del 5% son adecuadas para los circuitos de polarización. Por tanto, en este diseño elegiremos

$$R_D = R_S = 2,4 \text{ k}\Omega$$

Los valores del punto Q deben satisfacer la ecuación del dispositivo

$$I_{DQ} = K(V_{GSQ} - V_{to})^2$$

Resolviendo la ecuación para V_{GSQ} y sustituyendo, tenemos

$$V_{GSQ} = V_{to} + \sqrt{\frac{I_{DQ}}{K}} = 2 + \sqrt{2} = 3,414 \text{ V}$$

$V_{GSQ} = V_{to} - \sqrt{I_{DQ}/K}$ es una solución ilógica. La Ecuación (5.17) debe cumplirse para los valores del punto Q , por lo que tenemos

$$V_G = V_{GSQ} + R_S I_{DQ} = 3,414 + 2,4(2) = 8,214 \text{ V}$$

Sustituyendo en la Ecuación (5.16), se obtiene

$$V_G = V_{DD} \frac{R_2}{R_1 + R_2}$$

de modo que

$$8,214 = 20 \frac{R_2}{R_1 + R_2}$$

Ahora, elegiremos R_1 o R_2 . Normalmente conviene usar valores grandes para estas resistencias, para que la corriente extraída de la fuente de alimentación continúe siendo pequeña. Elegiremos, por ejemplo

$$R_2 = 1 \text{ M}\Omega$$

Entonces, podemos resolver R_1 , obteniendo $R_1 = 1,435 \text{ M}\Omega$. Sin embargo, queremos usar valores nominales estándar, por lo que elegimos

$$R_1 = 1,5 \text{ M}\Omega$$

Esto completa el diseño del circuito de polarización. □

EJERCICIO

- 5.4. Analizar el circuito diseñado en el Ejemplo 5.4. Comprobar los resultados usando SPICE.

Respuesta $I_{DQ} = 1,92 \text{ mA}$, $V_{GSQ} = 3,39 \text{ V}$, $V_{DSQ} = 10,8 \text{ V}$. El esquema del circuito está almacenado en el archivo Exer5_4.

EJERCICIO

- 5.5. Diseñar un circuito de polarización automática para un seguidor de fuente NMOS. Nominalmente, el transistor tiene los siguientes valores: $KP = 50 \mu\text{A}/\text{V}^2$, $W = 100 \mu\text{m}$, $L = 2 \mu\text{m}$, $\lambda = 0$, y $V_{to} = 1 \text{ V}$. El circuito ha de tener $V_{DD} = 15 \text{ V}$ e $I_{DQ} \cong 2 \text{ mA}$. Usar SPICE para comprobar que el diseño proporciona un punto Q cercano al valor deseado.

Respuesta Deberíamos elegir $R_D = 0$ para un seguidor de fuente. Para el resto de las resistencias, pueden utilizarse muchos valores. Un conjunto de valores razonable sería $R_S = 3,9 \text{ k}\Omega$, $R_1 = 1 \text{ M}\Omega$, y $R_2 = 2 \text{ M}\Omega$. Estos valores distintos dan como resultado $I_{DQ} = 1,96 \text{ mA}$, y $V_{DSQ} = 7,26 \text{ V}$.

5.4. CIRCUITOS EQUIVALENTES EN PEQUEÑA SEÑAL

En la sección anterior, hemos visto los circuitos de polarización de continua discretos para los amplificadores FET. Ahora vamos a ver la relación entre las corrientes y las tensiones de la señal, que da como resultado pequeños cambios del punto Q . Como siempre, escribiremos las magnitudes totales con letras en minúsculas y subíndices en mayúsculas, como por ejemplo $i_D(t)$ y $v_{GS}(t)$. Los valores de continua del punto Q se representan con letras en mayúsculas con un subíndice adicional Q , como por ejemplo I_{DQ} y V_{GSQ} . Las señales se denotan mediante letras en minúsculas y subíndices en minúsculas, como $i_d(t)$ y $v_{gs}(t)$. La corriente o la tensión total es la suma del valor en el punto Q y la señal. Por tanto, podemos escribir

$$i_D(t) = I_{DQ} + i_d(t) \quad (5.20)$$

y

$$v_{GS}(t) = V_{GSQ} + v_{gs}(t) \quad (5.21)$$

La Figura 5.21 muestra los términos de la Ecuación (5.20)

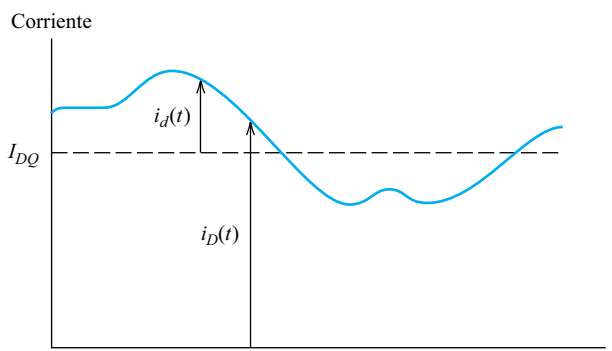


Figura 5.21. Ilustración de los términos de la Ecuación (5.20).

En el siguiente estudio, supondremos que los FET están polarizados en la región de saturación, que suele ser el caso habitual en los circuitos amplificadores. La Ecuación (5.5), repetida aquí por conveniencia, proporciona la corriente de drenador total en términos de la tensión total puerta-fuente:

$$i_D = K(v_{GS} - V_{to})^2$$

Si usamos las Ecuaciones (5.20) y (5.21) para sustituir en la Ecuación (5.5), tenemos

$$I_{DQ} + i_d(t) = K[V_{GSQ} + v_{gs}(t) - V_{to}]^2 \quad (5.22)$$

Se puede expandir la parte derecha de la Ecuación (5.22) para obtener

$$I_{DQ} + i_d(t) = K(V_{GSQ} - V_{to})^2 + 2K(V_{GSQ} - V_{to})v_{gs}(t) + Kv_{gs}^2(t) \quad (5.23)$$

Sin embargo, la Ecuación (5.5) también relaciona entre sí los valores del punto Q , por lo que tenemos

$$I_{DQ} = K(V_{GSQ} - V_{to})^2 \quad (5.24)$$

Por tanto, se puede cancelar el primer término de cada lado de la Ecuación (5.5). Aún más, estamos interesados en las condiciones en pequeña señal para las cuales el último término de la parte derecha de la Ecuación (5.23) es despreciable y se puede eliminar [es decir, suponemos que $|v_{gs}(t)|$ es mucho más pequeño que $|(V_{GSQ} - V_{to})|$]. Con estos cambios, la Ecuación (5.23) se convierte en

$$i_d(t) = 2K(V_{GSQ} - V_{to})v_{gs}(t) \tag{5.25}$$

Si definimos la **transconductancia** del FET como

$$g_m = 2K(V_{GSQ} - V_{to}) \tag{5.26}$$

la Ecuación (5.25) se puede escribir:

$$i_d(t) = g_m v_{gs}(t) \tag{5.27}$$

La corriente de puerta del FET es despreciable, por lo que tenemos

$$i_g(t) = 0 \tag{5.28}$$

Las Ecuaciones (5.27) y (5.28) pueden representarse por medio del **circuito equivalente en pequeña señal** mostrado en la Figura 5.22. Por tanto, para pequeña señal, el FET puede modelarse como una fuente de corriente controlada por tensión conectada entre los terminales de drenador y fuente. El modelo es un circuito abierto entre puerta y fuente.

Por tanto, para pequeña señal, el FET puede modelarse como una fuente de corriente controlada por tensión conectada entre los terminales de drenador y fuente. El modelo es un circuito abierto entre puerta y fuente.

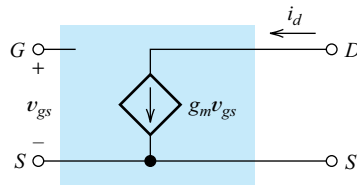


Figura 5.22. Circuito equivalente en pequeña señal para el FET.

Dependencia de la transconductancia con respecto al punto Q y los parámetros del dispositivo

Vamos a ver que la transconductancia g_m es un parámetro importante en el diseño de circuitos amplificadores. En general, se obtiene un mejor rendimiento con valores elevados de g_m . Por ello, los diseñadores necesitan saber cómo influyen el punto Q y los parámetros del dispositivo en la transconductancia.

Resolviendo la Ecuación (5.24) para $(V_{GSQ} - V_{to})$ y sustituyendo los resultados en la Ecuación (5.26), obtenemos

$$g_m = 2\sqrt{KI_{DQ}} \tag{5.29}$$

Ecuación clave de la transconductancia.

Es importante observar que g_m es proporcional a la raíz cuadrada de la corriente del punto Q. Por tanto, podemos incrementar g_m eligiendo un valor más elevado de I_{DQ} .

Podemos incrementar g_m eligiendo un valor más elevado de I_{DQ} .

Si utilizamos la Ecuación (5.3) para sustituir K en la Ecuación (5.29), obtenemos

$$g_m = \sqrt{2KP} \sqrt{W/L} \sqrt{I_{DQ}} \tag{5.30}$$

Podemos obtener valores mayores de g_m incrementando la relación anchura-longitud del MOSFET. Se obtiene una transconductancia alta a costa del área del chip.

Entonces, usando la Ecuación (5.4) para sustituir KP , tenemos

$$g_m = \sqrt{2\mu_n C_{ox}} \sqrt{W/L} \sqrt{I_{DQ}} \quad (5.31)$$

Así, para un valor dado de I_{DQ} , podemos obtener valores mayores de g_m incrementando la relación anchura-longitud del MOSFET. Como las limitaciones del proceso de fabricación establecen un valor mínimo de L , una g_m elevada implica valores altos de W . Se obtiene una transconductancia alta a costa del área del chip.

Circuitos equivalentes más complejos

A veces, se necesita añadir algo más al circuito equivalente para modelar el FET con exactitud. Por ejemplo, necesitaremos incluir pequeñas capacidades entre los terminales del dispositivo cuando consideremos la respuesta a alta frecuencia de los amplificadores FET. Las ecuaciones de dispositivo y el circuito equivalente que hemos obtenido a partir de ellas describen únicamente el comportamiento estático del dispositivo. Para un modelo más exacto, con corrientes y tensiones que cambien con rapidez, es preciso utilizar capacidades.

Más aún, las ecuaciones de primer orden que hemos utilizado para obtener el circuito equivalente del FET no tienen en cuenta el pequeño efecto de v_{DS} en la corriente de drenador porque hemos supuesto que $\lambda = 0$. En otras palabras, suponemos que las curvas características de drenador son horizontales en la región de saturación, pero eso no es del todo cierto: las curvas características de drenador tienen una pendiente ligeramente ascendente con respecto a v_{DS} . Si queremos tener en cuenta el efecto de v_{DS} en el circuito equivalente de pequeña señal, debemos añadir una resistencia r_d , llamada **resistencia de drenador**, entre drenador y fuente, como se muestra en la Figura 5.23. En este caso, la Ecuación (5.27) se convierte en

$$i_d = g_m v_{gs} + \frac{v_{ds}}{r_d} \quad (5.32)$$

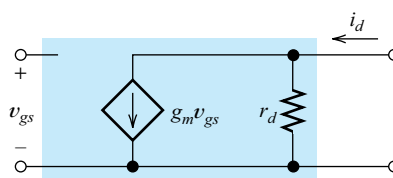


Figura 5.23. Circuito equivalente de pequeña señal del FET teniendo en cuenta la dependencia de i_D con respecto a v_{DS} .

La transconductancia y la resistencia de drenador expresadas como derivadas parciales

Puede obtenerse una definición alternativa para g_m examinando la Ecuación (5.32). Observe que, si $v_{ds} = 0$, g_m es i_d dividida entre v_{gs} . Matemáticamente, obtenemos

$$g_m = \left. \frac{i_d}{v_{gs}} \right|_{v_{ds}=0} \quad (5.33)$$

Sin embargo, i_{ds} , v_{gs} y v_{ds} representan pequeños cambios a partir del punto Q . Por tanto, la condición $v_{ds} = 0$ es equivalente a requerir que v_{DS} sea constante en el valor del punto Q (es decir, V_{DSQ}). Por tanto, podemos escribir

$$g_m \cong \left. \frac{\Delta i_D}{\Delta v_{GS}} \right|_{v_{DS} = V_{DSQ}} \quad (5.34)$$

donde Δi_D es el incremento de la corriente de drenador, a partir del punto Q . De igual forma, Δv_{GS} es un incremento de la tensión puerta-fuente, a partir del punto Q .

La Ecuación (5.34) es una aproximación a una derivada parcial. Por tanto, g_m es la derivada parcial de i_D respecto a v_{GS} , evaluada en el punto Q :

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{\text{punto } Q} \quad (5.35)$$

De igual forma, la inversa de la resistencia de drenador es

$$\frac{1}{r_d} \cong \left. \frac{\Delta i_D}{\Delta v_{DS}} \right|_{v_{GS} = V_{GSQ}} \quad (5.36)$$

De ese modo, podemos escribir

$$\frac{1}{r_d} = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{\text{punto } Q} \quad (5.37)$$

Dadas las curvas características de drenador, podemos calcular los valores aproximados de las derivadas parciales para un punto Q específico. Entonces, podemos modelar el FET por medio de su equivalente de pequeña señal en el análisis de un circuito amplificador, y utilizar los valores hallados de g_m y r_d para calcular las ganancias e impedancias de los amplificadores. En las próximas secciones, veremos algunos ejemplos de este procedimiento. En primer lugar, veamos cómo calcular los valores de g_m y r_d partiendo de las curvas características.

Ejemplo 5.5. Cálculo de g_m y r_d a partir de las curvas características

Determinar los valores de g_m y r_d para un MOSFET con las curvas características de la Figura 5.24, en un punto Q que viene definido por $V_{GSQ} = 3,5$ y $V_{DSQ} = 10$ V.

Solución: En primer lugar, se localiza el punto Q , como se muestra en la figura. Luego, se usa la Ecuación (5.34) para hallar g_m :

$$g_m \cong \left. \frac{\Delta i_D}{\Delta v_{GS}} \right|_{v_{DS} = V_{DSQ} = 10 \text{ V}} \quad (5.34)$$

Debemos hacer cambios alrededor del punto Q , al tiempo que mantenemos v_{DS} con un valor constante de 10 V. Así, los cambios incrementales se hacen a lo largo de una línea vertical que pasa por el punto Q . Para obtener un valor

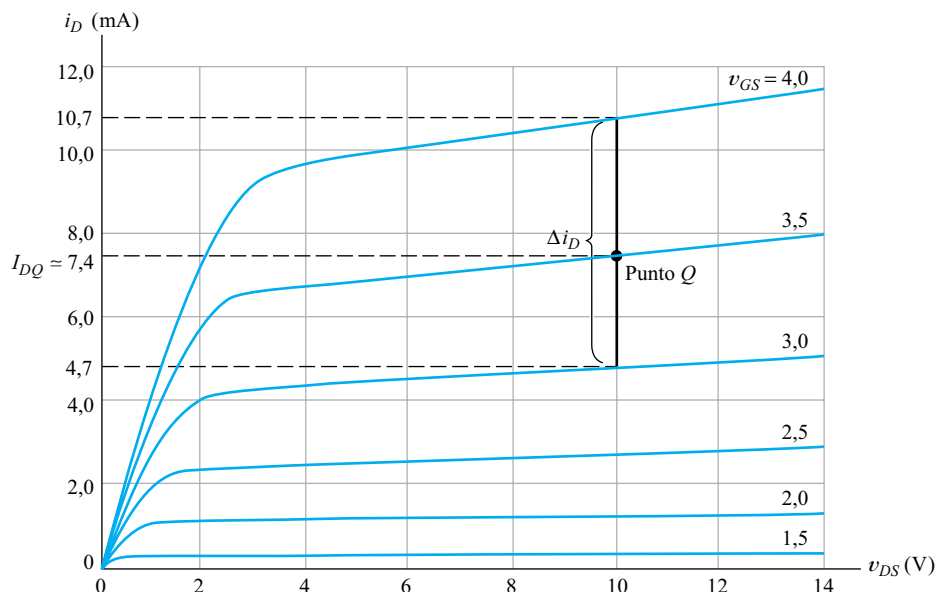


Figura 5.24. Cálculo de g_m y r_d . Véase el Ejemplo 5.5.

representativo de g_m , consideraremos un aumento centrado en el punto Q (mejor que hacer los cambios en una única dirección a partir del punto Q). Si realizamos los cambios a partir de la curva situada bajo el punto Q y terminando en la curva situada por encima del punto Q , tenemos $\Delta i_D \cong 10,7 - 4,7 = 6$ mA, y $\Delta v_{GS} = 1$ V. Puede ver este incremento indicado en la figura. Así, tenemos

$$g_m = \frac{\Delta i_D}{\Delta v_{GS}} = \frac{6 \text{ mA}}{1 \text{ V}} = 6 \text{ mS}$$

La resistencia de drenador se halla aplicando la Ecuación (5.36):

$$\frac{1}{r_d} \cong \left. \frac{\Delta i_D}{\Delta v_{DS}} \right|_{v_{GS} = V_{GSQ}}$$

Como estos cambios incrementales se han de hacer manteniendo constante v_{GS} , los cambios se llevan a cabo sobre la curva característica que pasa por el punto Q . Por tanto, $1/r_d$ es la pendiente de la curva que pasa por el punto Q . Para $v_{GS} = V_{GSQ} = 3,5$ V, obtenemos $i_D \cong 6,7$ mA, mientras que $i_D \cong 8,0$ mA con $v_{DS} = 14$ V. De acuerdo con esto, tenemos

$$\frac{1}{r_d} = \frac{\Delta i_D}{\Delta v_{DS}} \cong \frac{(8,0 - 6,7) \text{ mA}}{(14 - 4) \text{ V}} = 0,13 \times 10^{-3} \text{ S}$$

Tomando el inverso, obtenemos $r_d = 7,7$ k Ω .

□

EJERCICIO

5.6. Hallar los valores de g_m y r_d para las curvas características de la Figura 5.24 en un punto Q con $V_{GSQ} = 2,5$ V y $V_{DSQ} = 6$ V.

Respuesta $g_m \cong 3,3$ mS, y $r_d \cong 20$ k Ω .

EJERCICIO

5.7. Demostrar que la Ecuación (5.26) procede de aplicar la Ecuación (5.35) a la Ecuación (5.5).

5.5. EL AMPLIFICADOR EN FUENTE COMÚN

En la Figura 5.25 se muestra el diagrama de un circuito **amplificador en fuente común**. La señal alterna que ha de ser amplificada es $v(t)$. Los condensadores de acoplo C_1 y C_2 , así como el condensador de desacoplo C_S , tienen el propósito de presentar unas impedancias muy pequeñas para la señal alterna. En esta sección, llevaremos a cabo un análisis a frecuencias medias, en el que supondremos que estos condensadores son cortocircuitos para la señal. Más tarde, cuando veamos la respuesta en frecuencia de los amplificadores, incluiremos los condensadores. Las resistencias R_1 , R_2 , R_S y R_D forman la red de polarización y sus valores se han seleccionado para obtener un punto Q adecuado. La señal de salida amplificada se aplica a la carga R_L .

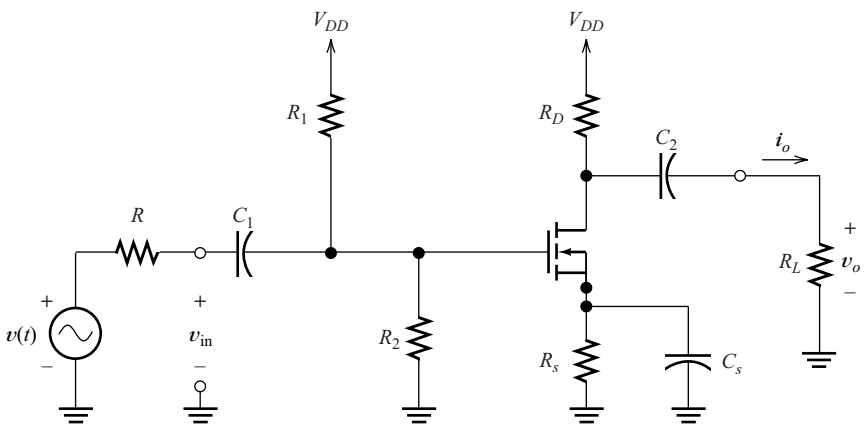


Figura 5.25. Amplificador en fuente común.

El circuito equivalente en pequeña señal

El circuito equivalente en pequeña señal del amplificador se muestra en la Figura 5.26. El condensador de acoplo de entrada C_1 se ha sustituido por un cortocircuito. Se ha sustituido el MOSFET por su equivalente en pequeña señal. Como se supone que el condensador de desacoplo C_S es un cortocircuito, el terminal de fuente del FET está

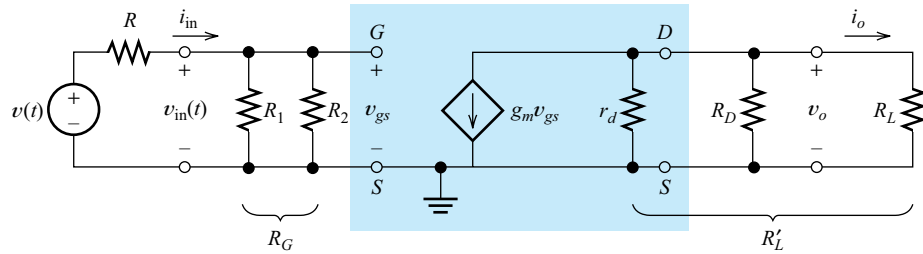


Figura 5.26. Circuito equivalente en pequeña señal para el amplificador en fuente común.

conectado directamente a masa, el motivo por el que al circuito se le llama *amplificador en fuente común*.

La fuente de alimentación de tensión continua actúa como un cortocircuito para la señal alterna (incluso si la corriente de alterna pasa por la fuente de continua, la tensión alterna en ella es cero; por tanto, para señales de alterna, la fuente de tensión continua es un cortocircuito). En consecuencia, R_1 y R_2 están conectadas entre puerta y masa en el circuito equivalente. De igual manera, R_D está conectada entre el drenador y masa.

La fuente de alimentación de tensión continua actúa como un cortocircuito para la señal alterna.

En el análisis en pequeña señal a frecuencias medias de los amplificadores FET, los condensadores de acoplo, y de desacoplo, y las fuentes de tensión continua se sustituyen por cortocircuitos. El FET es reemplazado por su circuito equivalente en pequeña señal. Después, escribimos las ecuaciones del circuito y obtendremos expresiones que nos resulten útiles para hallar las ganancias, la impedancia de entrada y la impedancia de salida.

Ganancia de tensión

A continuación, deduciremos una expresión de la ganancia de tensión del amplificador en fuente común. Fijándonos en el circuito equivalente en pequeña señal, observamos que las resistencias r_d , R_D y R_L están conectadas en paralelo. Escribimos la resistencia equivalente:

$$R'_L = \frac{1}{1/r_d + 1/R_D + 1/R_L} \tag{5.38}$$

La tensión de salida es el producto de la corriente procedente de la fuente controlada y la resistencia equivalente:

$$v_o = - (g_m v_{gs}) R'_L \tag{5.39}$$

Es necesario el signo menos a causa de los sentidos de referencia elegidas (es decir, la corriente $g_m v_{gs}$ sale del extremo positivo de la tensión de referencia para v_o). Además, la tensión de entrada y la tensión puerta-fuente son iguales:

$$v_{in} = v_{gs} \tag{5.40}$$

Ahora, si dividimos ambos lados de la Ecuación (5.39) por los correspondientes de la Ecuación (5.40), obtenemos la ganancia de tensión:

$$A_v = \frac{v_o}{v_{in}} = - g_m R'_L \tag{5.41}$$

El signo menos en la expresión de la ganancia de tensión muestra que el amplificador en fuente común es inversor. Observe que la ganancia de tensión es proporcional a g_m .

Resistencia de entrada

La resistencia de entrada del amplificador en fuente común viene dada por:

$$R_{in} = \frac{v_{in}}{i_{in}} = R_G = R_1 \parallel R_2 \tag{5.42}$$

Las resistencias R_1 y R_2 forman parte de la red de polarización, pero sus valores no son críticos (consulte la Sección 5.3 para ver un análisis del circuito de polarización). El margen de valores reales válidos llega hasta 10 MΩ en los circuitos con componentes discretos. Por ello, tenemos amplia libertad a la hora de diseñar la resistencia de entrada de un amplificador en fuente común. Esto no es así para los circuitos amplificadores con bipolares.

Tenemos amplia libertad a la hora de diseñar la resistencia de entrada de un amplificador en fuente común. Esto no es así para los circuitos amplificadores con bipolares.

Resistencia de salida

Para hallar la resistencia de salida de un amplificador, desconectamos la carga, sustituimos la fuente de señal por su resistencia interna, y después calculamos la resistencia vista desde los terminales de salida. El circuito equivalente con estos cambios puede verse en la Figura 5.27.

Para hallar la resistencia de salida de un amplificador, desconectamos la carga, sustituimos la fuente de señal por su resistencia interna, y después calculamos la resistencia vista desde los terminales de salida.

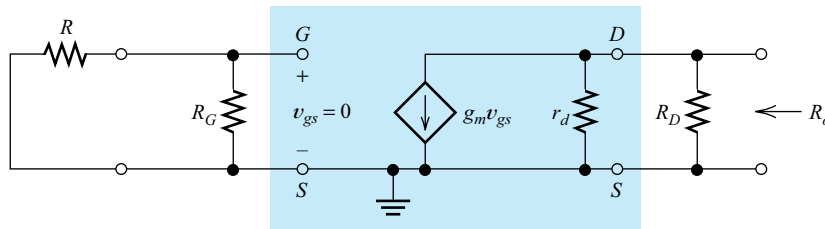


Figura 5.27. Circuito utilizado para hallar R_o .

Como no hay ninguna fuente conectada a la parte de entrada del circuito, concluimos que $v_{gs} = 0$. Por tanto, la fuente de corriente controlada $g_m v_{gs}$ genera una corriente cero y aparece como un circuito abierto. En consecuencia, la resistencia de salida es la combinación en paralelo de R_D y r_d :

$$R_o = \frac{1}{1/R_D + 1/r_d} \tag{5.43}$$

Ejemplo 5.6. Ganancia e impedancia de un amplificador en fuente común

Considere el amplificador en fuente común de la Figura 5.28. El transistor NMOS tiene los parámetros siguientes: $KP = 50 \mu\text{A}/\text{V}^2$, $V_{to} = 2 \text{ V}$, $\lambda = 0$, $L = 10 \mu\text{m}$, y $W = 400 \mu\text{m}$. Hallar la ganancia de tensión, la resistencia de entrada y la resistencia de salida del amplificador a frecuencias medias. A continuación, si la fuente de entrada viene dada por la expresión

$$v(t) = 100 \text{ sen}(2000\pi t) \text{ mV}$$

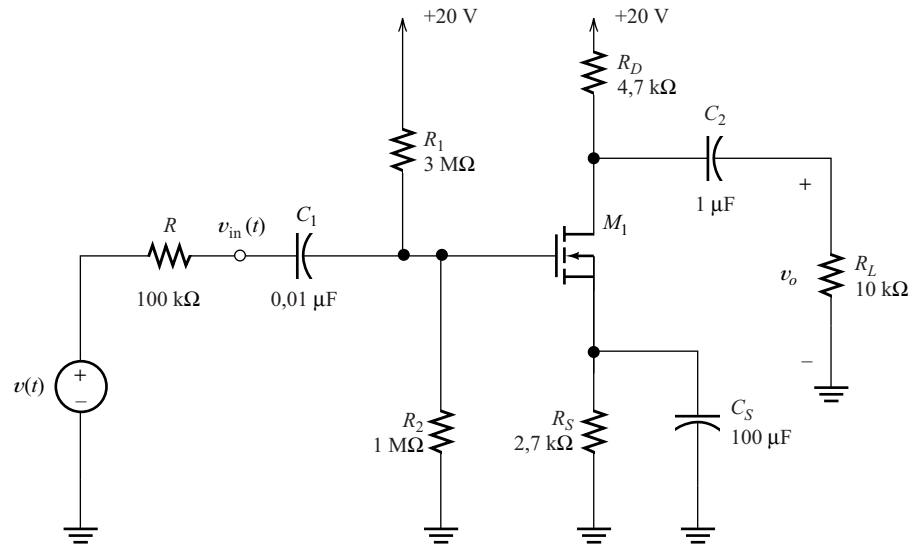


Figura 5.28. Amplificador en fuente común.

calcular la tensión de salida. Suponer que la frecuencia de la fuente (que es de 1.000 Hz) se encuentra en la región de frecuencias medias.

Solución: En primer lugar, hay que hallar el punto Q para poder determinar el valor de g_m para el MOSFET. El circuito de polarización consiste en R_1 , R_2 , R_D , R_S y el MOSFET. Este circuito se ha analizado en el Ejemplo 5.3, en el que se obtuvo un valor de $I_{DQ} = 0,784$ mA.

A continuación, usamos la Ecuación (5.30) para hallar la transconductancia del dispositivo:

$$g_m = \sqrt{2KP} \sqrt{W/L} \sqrt{I_{DQ}} = 1,77 \text{ mS}$$

Como $\lambda = 0$, las curvas características de drenador son horizontales en la región de saturación, y $r_d = \infty$.

Usando las Ecuaciones (5.38), (5.41), (5.42) y (5.43), calculamos

$$R'_L = \frac{1}{1/r_d + 1/R_D + 1/R_L} = 3197 \text{ } \Omega$$

$$A_v = \frac{v_o}{v_{in}} = -g_m R'_L = -5,66$$

$$R_{in} = \frac{v_{in}}{i_{in}} = R_G = R_1 \parallel R_2 = 750 \text{ k}\Omega$$

y

$$R_o = \frac{1}{1/R_D + 1/r_d} = 4,7 \text{ k}\Omega$$

La tensión de la señal se divide entre la resistencia interna de la fuente y la resistencia de entrada del amplificador. Por tanto, tenemos

$$v_{in} = v(t) \frac{R_{in}}{R + R_{in}} = 88,23 \text{ sen}(2000\pi t) \text{ mV}$$

Entonces, la tensión de salida puede calcularse como

$$v_o(t) = A_v v_{in}(t) = -500 \text{ sen}(2000\pi t) \text{ mV}$$

Observe la inversión de fase de $v_o(t)$ comparada con $v_{in}(t)$. □

Ejemplo 5.7. Análisis con SPICE de un amplificador en fuente común

Realizar un análisis transitorio con PSpice para verificar el resultado que se halló para la tensión de salida en el Ejemplo 5.6. Además, usar un barrido de alterna para obtener el gráfico de la ganancia de tensión en función de la frecuencia, para verificar que los 1000 Hz se hallan en la región de frecuencias medias.

Solución: En primer lugar, utilice Schematics para dibujar el circuito, tal y como se muestra en la Figura 5.28. A continuación, haga doble clic en la fuente de entrada para que aparezca la ventana mostrada en la Figura 5.29. Para el análisis de alterna, especifique una amplitud de la fuente de AC = 100 mV. Para el análisis transitorio, introduzca los parámetros VOFF = 0, VAMPL = 100 mV, y FREQ = 1000.

Se establecen los parámetros del MOSFET exactamente igual que como en el Ejemplo 5.3. A continuación, se utiliza el comando **analysis/setup/ac sweep** para acceder a la ventana que se muestra en la Figura 5.30(a), en la que introducimos los parámetros que se muestran. A continuación, se usa el comando **analysis/setup/transient** para acceder a la ventana mostrada en la Figura 5.30(b), en la que se introducen los parámetros para el análisis transitorio.

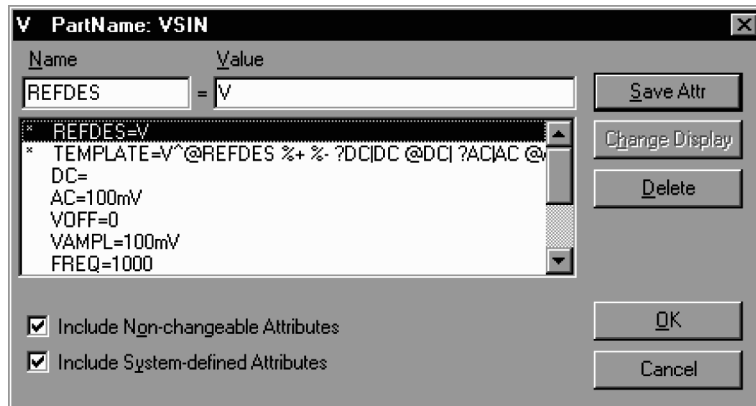


Figura 5.29. Ventana de configuración para la fuente de señal.

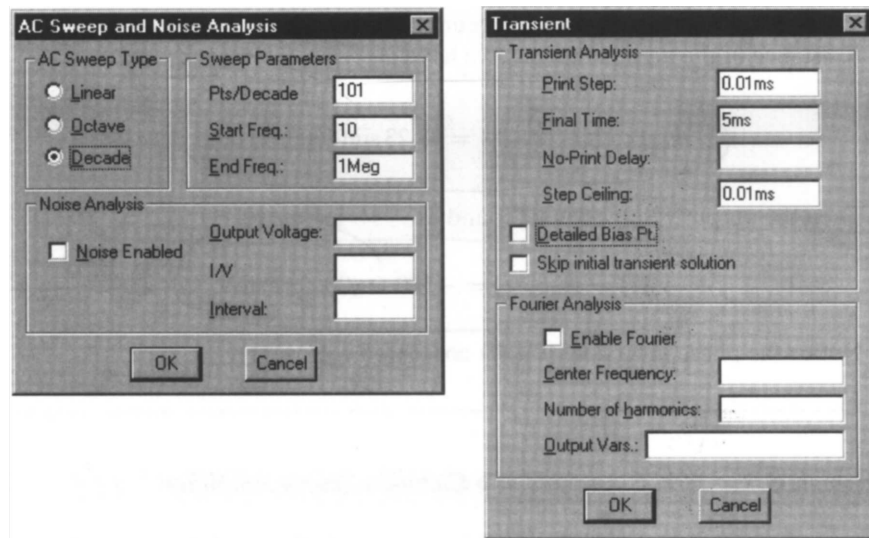


Figura 5.30. Ventanas de configuración del análisis.

Ahora, usamos el comando **analysis/simulate** para iniciar la simulación, tras la cual arrancará Probe. En primer lugar, examinamos los resultados del análisis transitorio, que se muestran en la Figura 5.31. Como era de esperar, la tensión de salida es una onda senoidal de 500 mV de pico, invertida respecto de la señal de entrada.

A continuación, utilice el comando **plot/ac** en Probe para ver los resultados del barrido de alterna. El valor de la ganancia $|V_{\text{salida}}/V_{\text{entrada}}|$ se muestra en la Figura 5.32. Vemos que el valor de la ganancia es prácticamente constante a partir de aproximadamente los 100 Hz. Así, 1000 Hz se encuentra verdaderamente en la zona de frecuencias medias. Por debajo de los 100 Hz, el valor de la ganancia

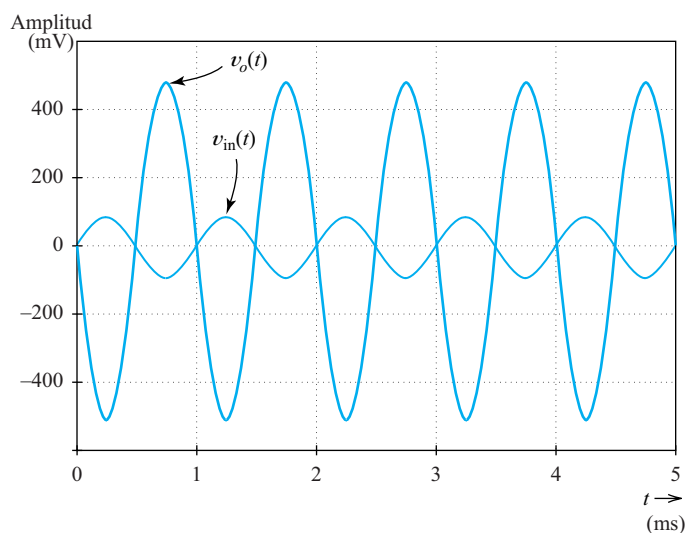


Figura 5.31. $v_o(t)$ y $v_{in}(t)$ en función del tiempo para el amplificador en fuente común de la Figura 5.28.

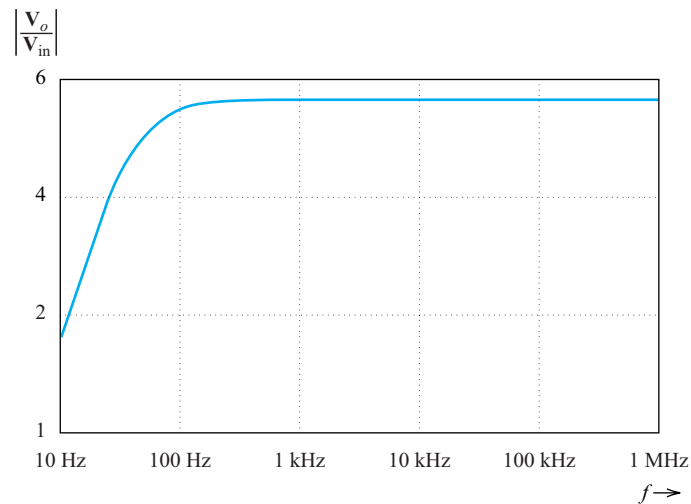


Figura 5.32. Valor de la ganancia en función de la frecuencia para el amplificador en fuente común de la Figura 5.28.

disminuye a causa de los condensadores de acoplo y de desacoplo. Más adelante, veremos la respuesta en frecuencia de los amplificadores, y cómo elegir el valor de los condensadores.

□

EJERCICIO

- 5.8.** Hallar la ganancia de tensión del amplificador del Ejemplo 5.6, si R_L es sustituida por un circuito abierto.

Respuesta $A_{vo} = -8,32$.

EJERCICIO

- 5.9.** Considerar el circuito de la Figura 5.25 sin el condensador de desacoplo C_S . Dibujar el circuito equivalente en pequeña señal. Luego, suponiendo (para simplificar), que r_d es un circuito abierto, obtener la expresión de la ganancia de tensión en función de g_m y de las resistencias.

Respuesta

$$A_v = \frac{-g_m R'_L}{1 + g_m R_S}$$

EJERCICIO

- 5.10.** Calcular la expresión de la ganancia obtenida en el Ejercicio 5.9 usando los valores dados en el Ejemplo 5.6. Comparar los resultados con la ganancia de tensión obtenida en el ejemplo.

La impedancia situada entre el terminal de fuente del FET y masa, al no quedar cortocircuitada por el condensador de desacoplo, reduce enormemente la ganancia de un amplificador en fuente común.

Respuesta $A_v = -0,849$ sin el condensador de desacoplo, mientras que $A_v = -5,66$ con el condensador de desacoplo colocado. La impedancia situada entre el terminal de fuente del FET y masa, al no quedar cortocircuitada por el condensador de desacoplo, reduce enormemente la ganancia de un amplificador en fuente común.

5.6. EL SEGUIDOR DE FUENTE

Otro circuito amplificador, conocido como **seguidor de fuente**, es el mostrado en la Figura 5.33. La señal que se ha de amplificar es $v(t)$, y R es la resistencia interna de la fuente de señal. El condensador de acoplo C_1 hace que la señal de entrada de alterna aparezca en la puerta del FET. El condensador C_2 conecta la carga con el terminal de fuente del MOSFET. En el análisis de banda media del amplificador a frecuencias medias, suponemos que los condensadores de acoplo se comportan como cortocircuitos. Las resistencias R_S , R_1 y R_2 forman el circuito de polarización.

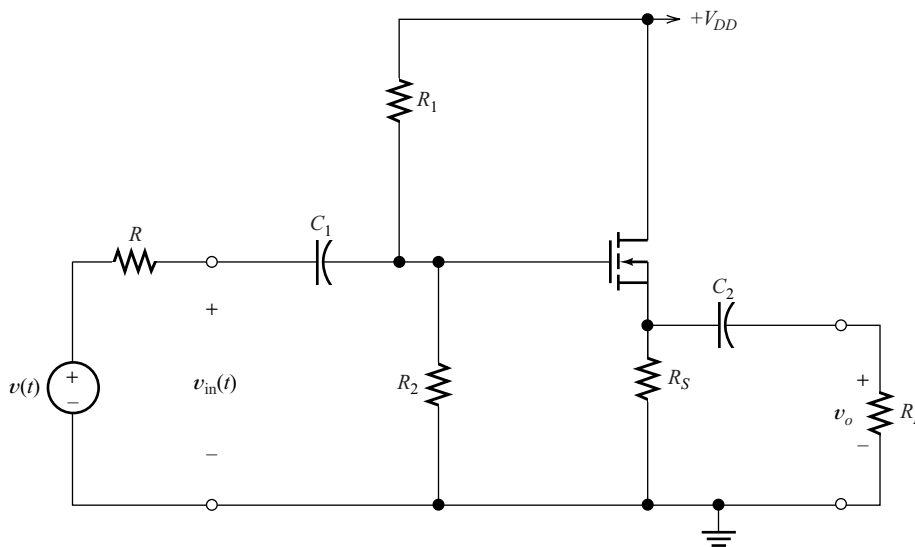


Figura 5.33. Seguidor de emisor.

Circuito equivalente en pequeña señal

En la Figura 5.34 se muestra el circuito equivalente en pequeña señal. Los condensadores de acoplo se han sustituido por cortocircuitos, y el FET se ha sustituido por su equivalente en pequeña señal. Observe que el terminal del drenador está conectado directamente a masa, ya que la fuente de continua se convierte en un cortocircuito en el equivalente en pequeña señal. Aquí, el circuito equivalente del FET se dibuja con una configuración diferente a la que se mostró anteriormente (es decir, con el drenador en la parte inferior) pero eléctricamente es idéntico.

El dibujo del equivalente en pequeña señal de un circuito amplificador es una técnica de gran importancia para los ingenieros electrónicos. Partiendo de la Figura 5.33, compruebe si es capaz de obtener el circuito equivalente en pequeña señal.

El dibujo del equivalente en pequeña señal de un circuito amplificador es una técnica de gran importancia para los ingenieros electrónicos.

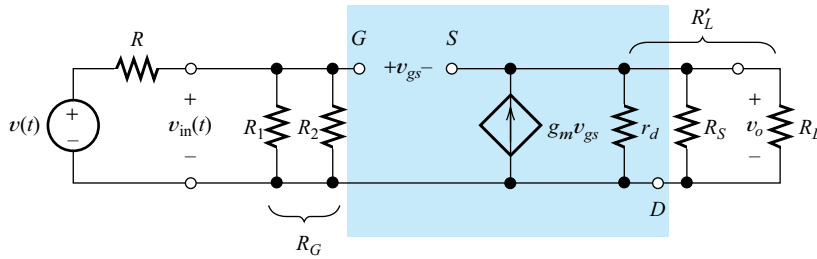


Figura 5.34. Circuito equivalente en pequeña señal alterna para el seguidor de fuente.

Ganancia de tensión

Ahora, vamos a deducir una expresión para la ganancia de tensión del seguidor de fuente. Observe que r_d , R_S y R_L están en paralelo. Esta combinación en paralelo se expresa como sigue:

$$R'_L = \frac{1}{1/r_d + 1/R_S + 1/R_L} \tag{5.44}$$

La tensión de salida viene dada por

$$v_o = g_m v_{gs} R'_L \tag{5.45}$$

También podemos escribir la siguiente ecuación de la tensión:

$$v_{in} = v_{gs} + v_o \tag{5.46}$$

Usando la Ecuación (5.45) para sustituir v_o en la Ecuación (5.46), tenemos

$$v_{in} = v_{gs} + g_m v_{gs} R'_L \tag{5.47}$$

Dividiendo los lados respectivos de las Ecuaciones (5.45) y (5.47), obtenemos la siguiente expresión para la ganancia de tensión:

$$A_v = \frac{v_o}{v_{in}} = \frac{g_m R'_L}{1 + g_m R'_L} \tag{5.48}$$

Observe que la ganancia de tensión que se da en la Ecuación (5.48) es positiva y menor que la unidad. Por tanto, el seguidor de fuente es un amplificador no inversor con una ganancia de tensión ligeramente inferior a la unidad.

El seguidor de fuente es un amplificador no inversor con una ganancia de tensión ligeramente menor que la unidad.

Resistencia de entrada

La resistencia de entrada es la resistencia que se ve mirando desde los terminales de entrada del circuito equivalente. Por tanto, tenemos:

$$R_{in} = \frac{v_{in}}{i_{in}} = R_G \tag{5.49}$$

Resistencia de salida

Para hallar la resistencia de salida, quitamos la resistencia de carga, sustituimos la fuente de señal por su resistencia interna, y miramos hacia atrás, desde los terminales de salida. Puede ser útil añadir una fuente v_x a los terminales de salida, como se muestra en la Figura 5.35. Entonces, la resistencia de salida es

$$R_o = \frac{v_x}{i_x} \quad (5.50)$$

donde i_x es la corriente que proporciona la fuente añadida, como se muestra en la figura. La resistencia de salida viene dada por

$$R_o = \frac{1}{g_m + 1/R_S + 1/r_d} \quad (5.51)$$

Otra razón para utilizar un seguidor de fuente es obtener una baja resistencia de salida.

Esta resistencia puede ser bastante baja, y otra razón para utilizar un seguidor de fuente es, precisamente, obtener una baja resistencia de salida.

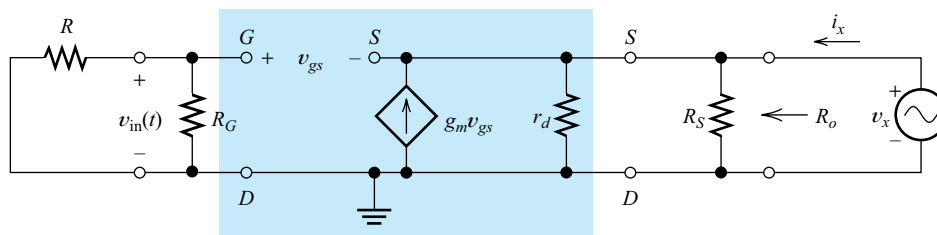


Figura 5.35. Circuito equivalente utilizado para hallar la resistencia de salida del seguidor de fuente.

Ejemplo 5.8. Cálculo de la ganancia y la impedancia de un seguidor de fuente

Consideremos el seguidor de fuente de la Figura 5.33, con $R_L = 1 \text{ k}\Omega$, y $R_1 = R_2 = 2 \text{ M}\Omega$. El transistor NMOS tiene $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0$, $L = 2 \mu\text{m}$, $W = 160 \mu\text{m}$, y $V_{to} = 1 \text{ V}$. Hallar el valor de R_S para $I_{DQ} = 10 \text{ mA}$. Después, calcular la ganancia de tensión, la resistencia de entrada y la resistencia de salida.

Solución: A partir de las Ecuaciones (5.3) y (5.5), tenemos

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} = 2 \text{ mA}/\text{V}^2$$

y

$$I_{DQ} = K(V_{GSQ} - V_{to})^2$$

Despejando V_{GSQ} en la última ecuación y sustituyendo, obtenemos

$$V_{GSQ} = \sqrt{I_{DQ}/K} + V_{to} = 3,236 \text{ V}$$

La tensión continua en la puerta viene dada por

$$V_G = V_{DD} \times \frac{R_2}{R_1 + R_2} = 7,5 \text{ V}$$

La tensión continua en el terminal de fuente del NMOS es

$$V_S = V_G - V_{GSQ} = 4,264 \text{ V}$$

Por último, hallamos la resistencia de fuente:

$$R_S = \frac{V_S}{I_{DQ}} = 426,4 \text{ } \Omega$$

Por supuesto, en un circuito discreto se seleccionaría para R_S un valor nominal estándar. Sin embargo, continuaremos este ejemplo usando el valor exacto calculado.

A continuación, usaremos la Ecuación (5.30) para hallar la transconductancia del dispositivo:

$$g_m = \sqrt{2KP} \sqrt{W/L} \sqrt{I_{DQ}} = 8,944 \text{ mS}$$

Como tenemos $\lambda = 0$, las curvas características de drenador son horizontales en la región de saturación, y $r_d = \infty$.

A continuación sustituimos los valores en la Ecuación (5.44):

$$R'_L = \frac{1}{1/r_d + 1/R_S + 1/R_L} = 298,9 \text{ } \Omega$$

Entonces, la ganancia de tensión viene dada por la Ecuación (5.48):

$$A_v = \frac{v_o}{v_{in}} = \frac{g_m R'_L}{1 + g_m R'_L} = 0,7272$$

La resistencia de entrada es

$$R_{in} = R_1 \parallel R_2 = 1 \text{ M}\Omega$$

La resistencia de salida viene dada por la Ecuación (5.51):

$$R_o = \frac{1}{g_m + 1/R_S + 1/r_d} = 88,58 \text{ } \Omega$$

Esta resistencia de salida es bastante baja comparada con la de otras configuraciones de amplificadores FET.

La ganancia de corriente se puede encontrar mediante la Ecuación (1.4):

$$A_i = A_v \frac{R_{in}}{R_L} = 727,2$$

El seguidor de fuente tiene una ganancia de tensión ligeramente menor que la unidad, una alta impedancia de entrada y una baja impedancia de salida. La ganancia de corriente y la de potencia pueden ser mayores que la unidad.

La ganancia de potencia viene dada por:

$$G = A_v A_i = 528,8$$

Incluso si la ganancia de tensión es menor que la unidad, la potencia de salida es mucho mayor que la potencia de entrada, a causa de la alta resistencia de entrada. □

En la sección anterior y en ésta, hemos considerado dos de los más importantes amplificadores con un solo FET: el amplificador en fuente común y el seguidor de fuente. Más adelante, estudiaremos otras configuraciones de amplificadores que usan FET, amplificadores multietapa, y amplificadores que usan tanto FET como bipolares.

EJERCICIO

5.11. Deducir la Ecuación (5.51).

EJERCICIO

5.12. Obtener las expresiones para la ganancia de tensión, la resistencia de entrada y la resistencia de salida del **amplificador en puerta común** de la Figura 5.36.

Respuesta El circuito equivalente en pequeña señal se muestra en la Figura 5.37. $A_v = g_m R'_L$, donde $R'_L = R_D \parallel R_L$; $R_{in} = 1/(g_m + 1/R_S)$; y $R_o = R_D$.

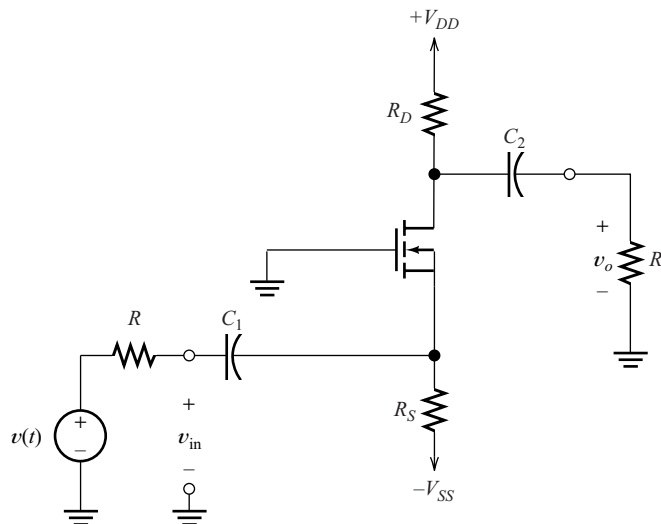


Figura 5.36. Amplificador en puerta común.

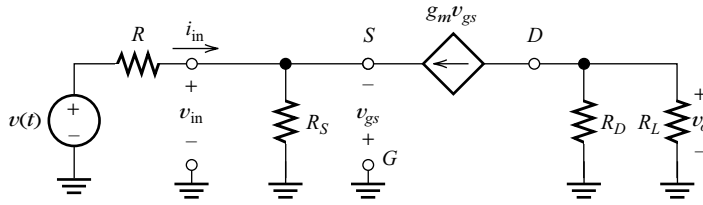


Figura 5.37. Véase el Ejercicio 5.12.

5.7. TRANSISTORES JFET, MOSFET DE DEPLEXIÓN Y DISPOSITIVOS DE CANAL p

Hasta ahora hemos visto sólo un tipo de FET, que es el MOSFET de acumulación de canal *n*. En esta sección presentaremos otros tipos de FET y sus aplicaciones.

El FET de unión de canal *n*

La estructura física de un **transistor de efecto de campo de unión** (JFET: junction field-effect transistor) de canal *n* se muestra en la Figura 5.38(a) y su símbolo de circuito puede verse en la Figura 5.38(b). El dispositivo consiste en un **canal** de semiconductor tipo *n*, con contactos óhmicos (no rectificadores) en cada extremo, llamados **drenador** y **fuelle**. A los lados del canal hay regiones de material semiconductor tipo *p* conectadas eléctricamente entre sí y al terminal denominado **puerta**.

Mientras que los MOSFET se emplean principalmente en circuitos integrados, los JFET son la opción preferida para los FET utilizados en circuitos discretos.

La unión *pn* entre la puerta y el canal es un contacto rectificador similar a los diodos de unión *pn* estudiados en el Capítulo 3. En casi todas las aplicaciones, la unión entre la puerta y el canal está polarizada en inversa, por lo que prácticamente no entra ninguna corriente a través del terminal de la puerta. Recuerde que, para que haya una polarización inversa en una unión *pn*, el lado *p* debe ser negativo con respecto al lado *n*. Por tanto, la puerta es negativa con respecto al canal durante el funcionamiento normal de un JFET de canal *n*. Por el contrario, para el trabajo en la región de saturación o en la óhmica, la puerta de un NMOS de acumulación debe ser positiva con respecto al canal.

La puerta es negativa con respecto al canal durante la operación normal de un JFET de canal *n*.

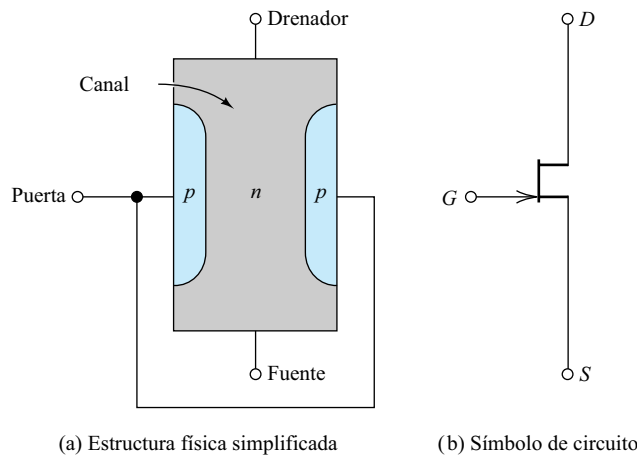


Figura 5.38. JFET de canal *n*.

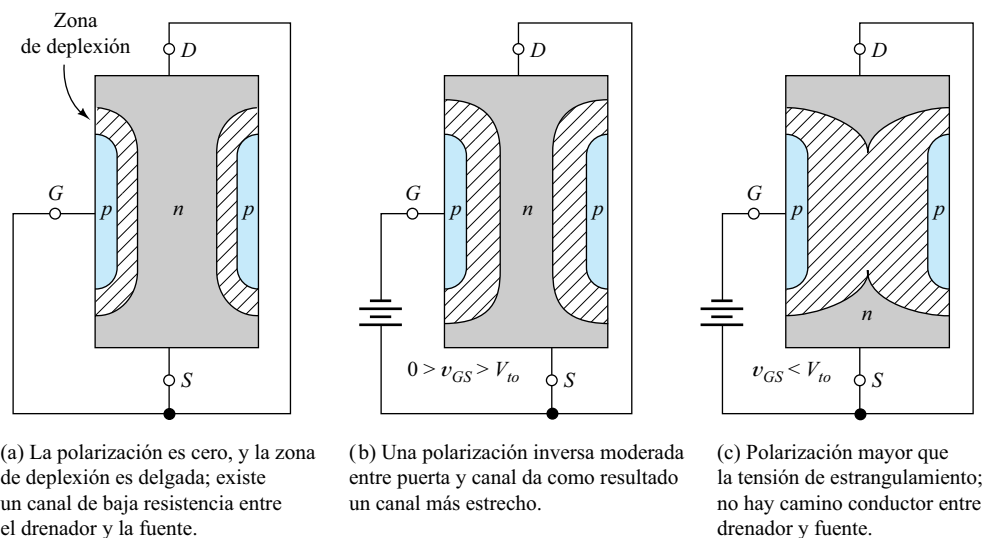


Figura 5.39. La zona de deplexión no conductora se hace más ancha a medida que aumenta la polarización inversa. *Nota:* las dos regiones de puerta de cada FET están conectadas entre sí.

Recuerde de nuestro estudio de la física de las uniones pn que al aplicar una polarización inversa entre la puerta y el canal, una capa del canal adyacente a la puerta se convierte en no conductora. A esta capa se la llama **zona de carga espacial** o **de deplexión**. Cuanto mayor es la polarización inversa, más gruesa se hace la zona de deplexión. Al final, la zona no conductora ocupa toda la anchura del canal, y decimos que ocurre un fenómeno llamado **estrangulamiento** (pinch-off). Este fenómeno se ilustra en la Figura 5.39. Observe que, en el corte transversal, el área ocupada por la sección conductora que va de drenador a fuente depende de la cantidad de polarización inversa entre puerta y canal. Por tanto, la resistencia entre drenador y fuente depende de la polarización puerta-canal.

La **tensión de estrangulamiento** V_{to} de un determinado dispositivo es el valor de la polarización puerta-canal que se necesita para que la zona de deplexión ocupe toda la anchura del canal. Normalmente suele ser de unos pocos voltios, y es negativa en los dispositivos de canal n . Para ser coherentes con SPICE, usaremos el símbolo V_{to} tanto para la tensión de estrangulamiento de un JFET como para la tensión umbral de un MOSFET.

Durante el trabajo normal de un dispositivo de canal n , el drenador es positivo con respecto a la fuente. La corriente entra en el drenador a través del canal, procedente de la fuente. Como la resistencia del canal depende de la tensión puerta-fuente, la corriente de drenador se controla con esa tensión.

Curvas características de un JFET de canal n

Ahora, describiremos las curvas características del JFET de canal n detalladamente. En la Figura 5.40, se muestra el diagrama del circuito que emplearemos para nuestro estudio. Para comenzar, supongamos que v_{GS} es cero. Entonces, a medida que aumenta v_{DS} , aumenta i_D , como se muestra en la Figura 5.41. El canal es una barra de material conductor con contactos óhmicos en los extremos: exactamente el tipo de construcción que se utiliza para las resistencias ordinarias. Por tanto, no resulta sorprendente que i_D sea proporcional a v_{DS} para valores pequeños de v_{DS} .

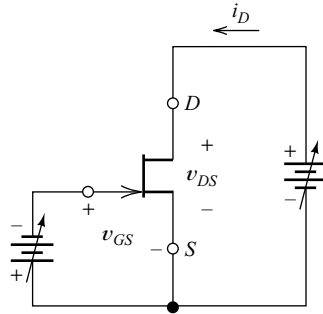


Figura 5.40. Circuito para el estudio de las curvas características de drenador del JFET de canal n .

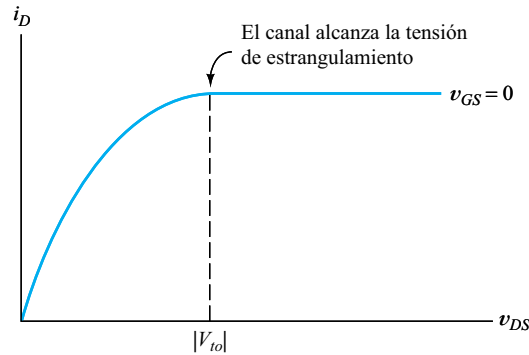


Figura 5.41. Corriente de drenador en función de la tensión drenador-fuente, para una tensión de puerta a fuente igual a cero.

Para valores mayores de v_{DS} , la corriente de drenador aumenta cada vez más lentamente. Esto se debe a que el extremo del canal más próximo al drenador se halla polarizado en inversa a causa de la fuente de tensión v_{DS} . Al aumentar v_{DS} , la zona de depleción se hace más ancha, lo que provoca que la resistencia del canal se incremente, como se muestra en la Figura 5.42. Tras alcanzarse la tensión de estrangulamiento, la corriente de drenador se hace casi constante para posteriores incrementos de v_{DS} .

El flujo de corriente provoca una caída de tensión a lo largo del canal (especialmente en el extremo del drenador, donde el canal es muy estrecho). Por tanto, la tensión entre el canal y la puerta varía a lo largo de todo el canal. En el extremo del canal correspondiente al drenador la polarización de la unión puerta-canal es $v_{GD} = v_{GS} - v_{DS}$. En el extremo correspondiente a la fuente, la polarización puerta-canal es v_{GS} . Esta es la razón del afilamiento de la anchura de la zona de depleción, ilustrada en la Figura 5.42.

En la Figura 5.43, se muestra una familia completa de curvas características de drenador de un JFET de pequeña señal. Para valores negativos de v_{GS} , la unión puerta-canal está polarizada en inversa incluso con $v_{DS} = 0$. Así, la resistencia inicial del canal es elevada. Esta elevada resistencia es evidente en la Figura 5.43, en la que la pendiente inicial de las curvas es menor para valores de v_{GS} cercanos a la tensión de estrangulamiento. Por tanto, para valores pequeños de v_{DS} , el FET se comporta como una resistencia situada entre drenador y fuente. Además, el valor de la resistencia está controlado por v_{GS} . Si v_{GS} es menor que la tensión de estrangulamiento, la resistencia se convierte en un circuito abierto y decimos que el dispositivo está al **corte**.

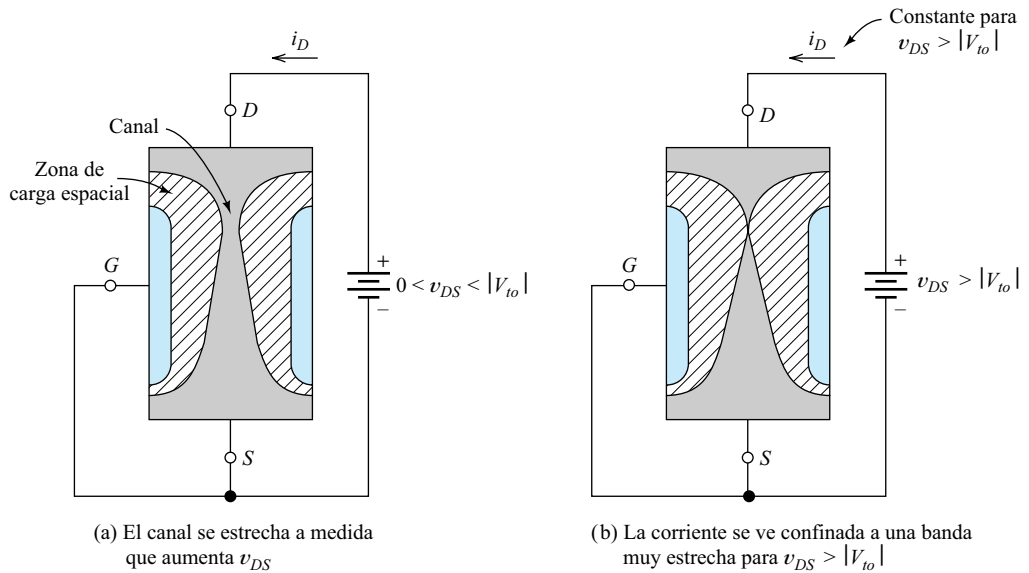


Figura 5.42. FET de canal n con $v_{GS} = 0$.

Al igual que con $v_{GS} = 0$, la corriente de drenador para otros valores de v_{GS} , al final, llega a ser constante a medida que aumenta v_{DS} , debido al estrangulamiento en el extremo del canal correspondiente al drenador. La región en la que la corriente de drenador es constante se llama **región de saturación** o **región de estrangulamiento**. La región en la que i_D depende de v_{DS} se denomina **región lineal** o **región óhmica**. Estas regiones están indicadas en la Figura 5.43.

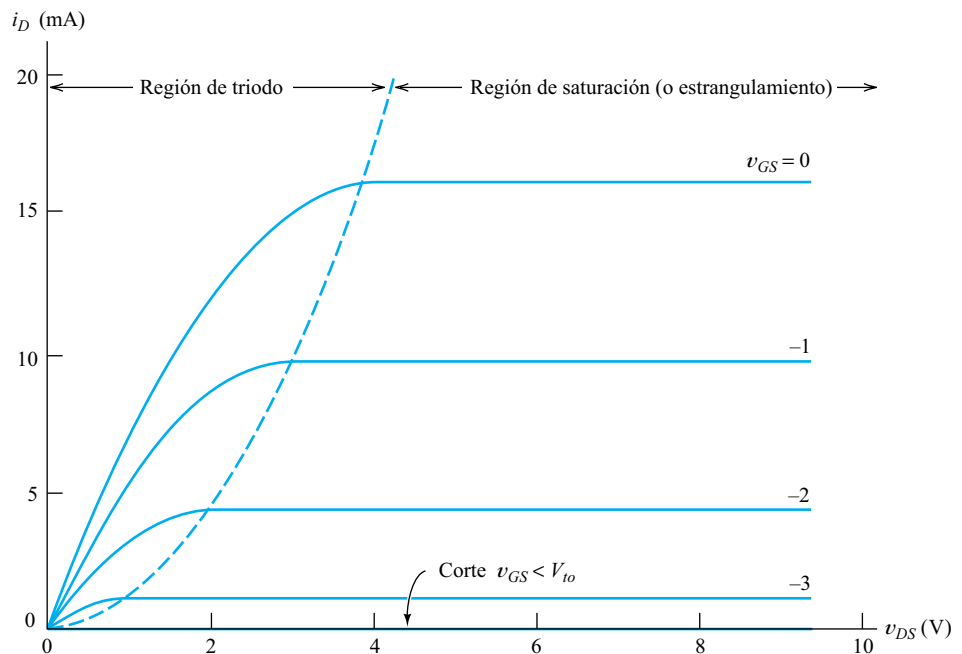


Figura 5.43. Curvas características de drenador típicas de un JFET de canal n .

Las ecuaciones de la corriente de drenador de un JFET de canal n son exactamente iguales a las que se han estudiado previamente para los transistores NMOS. Al igual que para los transistores NMOS, en muchos JFET las curvas características tienen una pendiente ascendente en la región de saturación, e incluimos en las ecuaciones el término $(1 + \lambda v_{DS})$ para tener en cuenta dicha pendiente. Las ecuaciones son las siguientes:

Al **corte** ($v_{GS} \leq V_{to}$),

$$i_D = 0 \quad (5.52)$$

En la **región óhmica** ($v_{GS} \geq V_{to}$, y $0 \leq v_{DS} \leq v_{GS} - V_{to}$).

$$i_D = K[2(v_{GS} - V_{to})v_{DS} - v_{DS}^2](1 + \lambda v_{DS}) \quad (5.53)$$

En la **región de saturación** ($v_{GS} \geq V_{to}$, y $v_{DS} \geq v_{GS} - V_{to}$),

$$i_D = K(v_{GS} - V_{to})^2(1 + \lambda v_{DS}) \quad (5.54)$$

Al igual que con el transistor NMOS (suponiendo que $\lambda = 0$), la ecuación del límite entre las regiones de saturación y lineal es

$$i_D = K v_{DS}^2 \quad (5.55)$$

En el modelo del JFET en SPICE, a K se le denomina BETA.

Corriente de saturación con polarización cero

La corriente de drenador en la región de saturación para $v_{GS} = 0$ se denota como I_{DSS} , y suele estar especificada en las hojas de datos de los fabricantes. Sustituyendo $v_{GS} = 0$ en la Ecuación (5.54), y suponiendo que $\lambda = 0$, hallamos que

$$I_{DSS} = K V_{to}^2 \quad (5.56)$$

Resolviendo K , tenemos

$$K = \frac{I_{DSS}}{V_{to}^2} \quad (5.57)$$

Ruptura

Como hemos mencionado antes, algunos efectos no están representados en las ecuaciones que hemos proporcionado para el dispositivo. Un ejemplo de uno de estos efectos ocurre cuando la polarización inversa entre puerta y canal se hace demasiado grande: entonces, la unión sufre una ruptura inversa, y la corriente de drenador aumenta muy rápidamente. Normalmente, la polarización inversa de mayor magnitud tiene lugar en el extremo del canal correspondiente al drenador, por lo que la ruptura ocurre cuando v_{DG} sobrepasa el valor de la tensión de ruptura V_B . Como $v_{DG} = v_{DS} - v_{GS}$, la ruptura tiene lugar para valores cada vez más pequeños de v_{DS} a medida que v_{GS} se aproxima a la tensión de estrangulamiento. Este fenómeno se muestra en la Figura 5.44. Los FET no suelen trabajar en la región de ruptura.

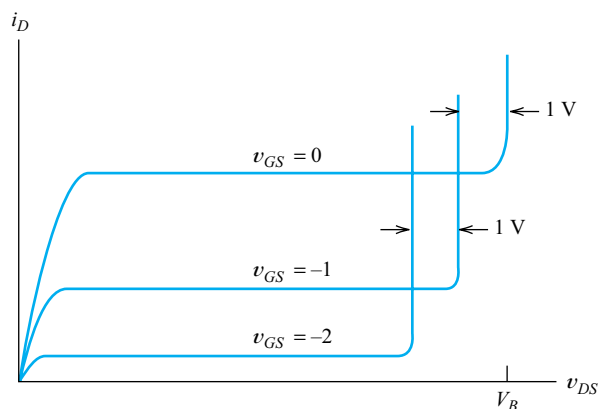


Figura 5.44. Si v_{DS} sobrepasa la tensión de ruptura V_B , la corriente de drenador aumenta con rapidez.

EJERCICIO

- 5.13.** Un JFET de canal n tiene los siguientes parámetros: $\lambda = 0$, $I_{DSS} = 18 \text{ mA}$, y $V_{to} = -3 \text{ V}$. Calcular el valor de K y dibujar a escala las curvas características de drenador para $v_{GS} = 0, -1, -2$ y -3 V , y para v_{DS} en el rango de 0 a 10 V. Comprobar las gráficas usando una simulación en SPICE. (*Pista:* Consulte el Ejemplo 5.2, pero sustituya el transistor NMOS por un JFET. El nombre en SPICE del parámetro K del dispositivo es BETA.)

Respuesta $K = 2 \text{ mA/V}^2$; la simulación está almacenada en el archivo EXER5_13.

EJERCICIO

- 5.14.** Dibujar la gráfica de i_D en función de v_{GS} para el JFET del Ejercicio 5.13, suponiendo que el circuito trabaja en la región de saturación.

Respuesta Véase la Figura 5.45.

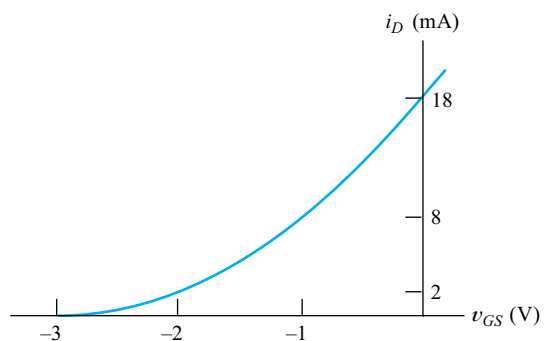


Figura 5.45. Véase el Ejercicio 5.14.

EJERCICIO

5.15. Tenemos un JFET de canal n con $V_{to} = -4$ V. ¿Cuál es la región de funcionamiento (óhmica, saturación o corte) si: (a) $v_{GS} = -5$ V, y $v_{DS} = 5$ V; (b) $v_{GS} = -2$ V, y $v_{DS} = 1$ V; (c) $v_{GS} = -1$ V y $v_{DS} = 5$ V; (d) $v_{GS} = 0$ V, y $v_{DS} = 2$ V?

Respuesta (a) corte; (b) óhmica; (c) saturación; (d) óhmica.

EJERCICIO

5.16. Un JFET de canal n tiene $V_{to} = -4$ V. Además, $i_D = 1$ mA para $v_{GS} = -3$ V y $v_{DS} = 5$ V. Hallar I_{DSS} para este dispositivo.

Respuesta $I_{DSS} = 16$ mA.

MOSFET de deplexión

El MOSFET de deplexión tiene unas curvas características casi idénticas a las de los JFET, pero su construcción, que se muestra en la Figura 5.46(a), es algo diferente. Hay un delgado canal de material semiconductor de tipo n que conecta la fuente y el drenador. Encima del canal hay una capa de material aislante (dióxido de silicio). Encima del aislante hay una capa de metal (aluminio o silicio policristalino), que forma la puerta. La región de tipo p se denomina **sustrato**.

La principal diferencia de funcionamiento entre el JFET de canal n y el MOSFET de deplexión de canal n reside en el hecho de que el MOSFET puede funcionar con valores positivos de v_{GS} . Normalmente, esto no ocurre con el JFET, ya que daría como resultado una polarización positiva de la unión puerta-canal. Las curvas características de salida de los dispositivos son casi idénticas, y las ecuaciones proporcionadas anteriormente para el JFET de canal n también se pueden aplicar al MOSFET de deplexión de canal n .

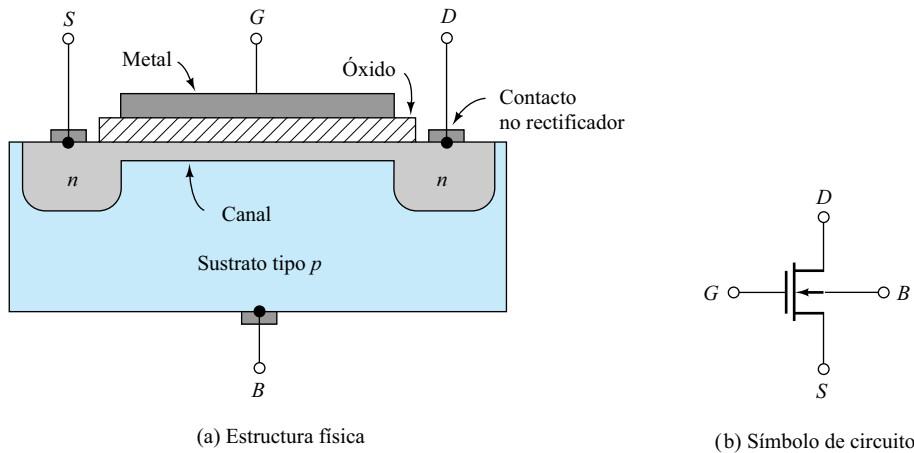


Figura 5.46. MOSFET de deplexión de canal n .

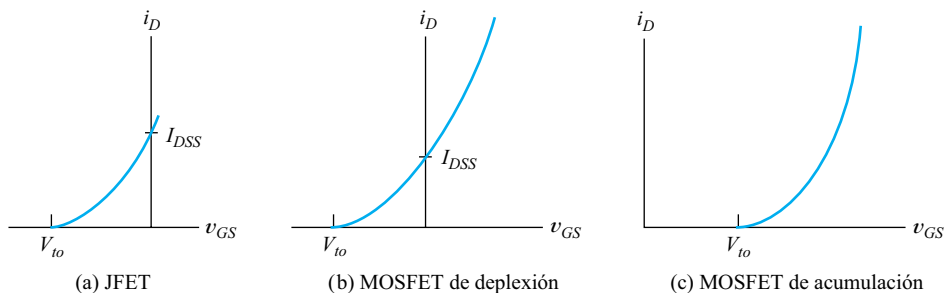


Figura 5.47. Corriente de drenador en función de v_{GS} en la región de saturación para dispositivos de canal n .

La Figura 5.47 muestra la corriente de drenador en función de v_{GS} para los tres tipos de FET de canal n . Observe que el parámetro I_{DSS} resulta útil para caracterizar los JFET y los MOSFET de deplexión, pero no los MOSFET de acumulación.

FET de canal p

Los FET de canal p se representan con la fuente en la parte superior, con lo que la corriente fluye normalmente desde arriba hacia abajo.

Los FET también se pueden construir intercambiando las regiones n y p de los dispositivos de canal n , lo que da como resultado dispositivos de canal p . Los símbolos de circuito de los tres tipos de FET de canal p se muestran en la Figura 5.48. Los FET de canal p se representan con la fuente en la parte superior, con lo que la corriente fluye normalmente desde arriba hacia abajo. Los símbolos son los mismos que en los dispositivos de canal n , excepto por los sentidos de las flechas. Observe que el símbolo del MOSFET de acumulación tiene una línea discontinua que conecta el drenador y la fuente, lo que indica que el canal no está presente con polarización cero. Por el contrario, el símbolo del dispositivo de deplexión tiene una línea continua que conecta el drenador con la fuente.

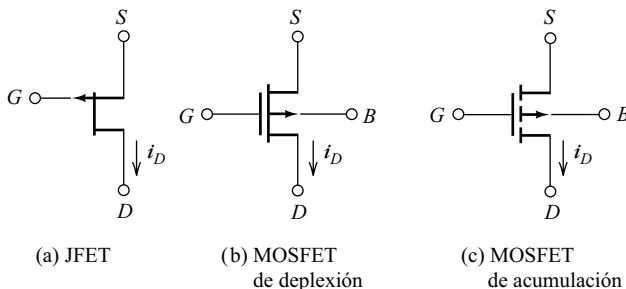


Figura 5.48. Símbolos de circuito del FET de canal p . Son los mismos que los de los dispositivos de canal n , excepto por los sentidos de las flechas.

Las curvas características de los FET de canal p son idénticas a las de los dispositivos de canal n , excepto que las polaridades de las tensiones y los sentidos de las corrientes están invertidos. Si tomamos como referencia una corriente de drenador que sale del drenador en los dispositivos de canal p , las curvas características de un dispositivo de canal p son exactamente iguales a las de un dispositivo de canal n , excepto que los signos algebraicos de las tensiones deben invertirse. La Figura 5.49 muestra la corriente de drenador en función de v_{GS} en saturación, para los diversos tipos de FET. La Tabla 5.1 resume las características de todos los FET estudiados.

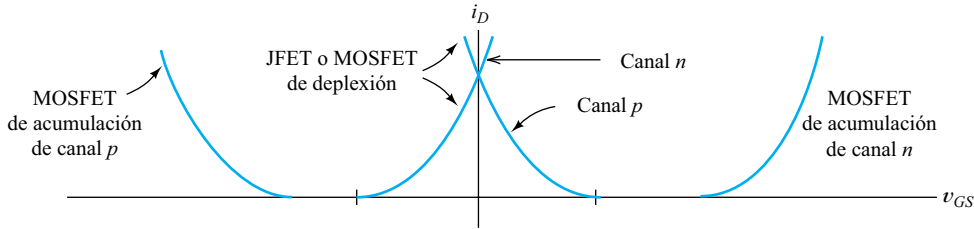


Figura 5.49. Corriente de drenador en función de v_{GS} para varios tipos de FET. i_D se referencia como entrante en el drenador en los dispositivos de canal n , y como saliente del drenador en los dispositivos de canal p .

Tabla 5.1. Resumen de dispositivos FET.

	Canal n			Canal p		
	MOSFET de acumulación	MOSFET de deplexión	JFET	MOSFET de acumulación	MOSFET de deplexión	JFET
Símbolo de circuito						
V_{to}	+	-	-	-	+	+
K	$\frac{1}{2} \mu_n C_{ox} (W/L) = \frac{1}{2} KP(W/L)$		I_{DSS}/V_{to}^2	$\frac{1}{2} \mu_p C_{ox} (W/L) = \frac{1}{2} KP(W/L)$		I_{DSS}/V_{to}^2
λ	+			-		
Región de corte	$v_{GS} \leq V_{to}$ $i_D = 0$			$v_{GS} \geq V_{to}$ $i_D = 0$		
Región óhmica	$v_{GS} \geq V_{to}$, y $0 \leq v_{DS} \leq v_{GS} - V_{to}$ $i_D = K[2(v_{GS} - V_{to})v_{DS} - v_{DS}^2](1 + \lambda v_{DS})$			$v_{GS} \leq V_{to}$, y $0 \geq v_{DS} \geq v_{DS} - V_{to}$ $i_D = K[2v_{GS} - V_{to})v_{DS} - v_{DS}^2](1 + \lambda v_{DS})$		
Región de saturación	$v_{GS} \geq V_{to}$, y $v_{DS} \geq v_{GS} - V_{to}$ $i_D = K(v_{GS} - V_{to})^2(1 + \lambda v_{DS})$			$v_{GS} \leq V_{to}$, y $v_{DS} \leq v_{GS} - V_{to}$ $i_D = K(v_{GS} - V_{to})^2(1 + \lambda v_{DS})$		
g_m (suponiendo funcionamiento en saturación y $\lambda = 0$)	$g_m = 2\sqrt{KI_{DQ}}$ $g_m = \sqrt{2KP(W/L)I_{DQ}}$	$g_m = 2\sqrt{KI_{DQ}}$ $g_m = 2\frac{\sqrt{I_{DSS}I_{DQ}}}{ V_{to} }$		$g_m = 2\sqrt{KI_{DQ}}$ $g_m = \sqrt{2KP(W/L)I_{DQ}}$	$g_m = 2\sqrt{KI_{DQ}}$ $g_m = 2\frac{\sqrt{I_{DSS}I_{DQ}}}{ V_{to} }$	
Parámetros de SPICE	VTO = V_{to} KP = $\mu_n C_{ox}$ L W LAMBDA = λ		VTO = V_{to} BETA = K LAMBDA = λ	VTO = V_{to} KP = $\mu_p C_{ox}$ L W LAMBDA = $ \lambda $		VTO = V_{to} BETA = K LAMBDA = $ \lambda $

Circuitos equivalentes en pequeña señal

El circuito equivalente en pequeña señal que mostramos anteriormente para el NMOS de acumulación se puede aplicar a todos los demás tipos de FET. La Tabla 5.1 nos da las ecuaciones para calcular g_m , dados los parámetros del dispositivo y el punto de trabajo.

Con los JFET y los dispositivos de canal p se pueden diseñar muchos tipos de circuitos de polarización, amplificadores en fuente común y seguidores de fuente como los que se han estudiado en este capítulo. Los problemas del final del capítulo nos darán la oportunidad de practicar nuestra destreza analítica con muchas variantes de los circuitos básicos.

RESUMEN

- La estructura de un transistor MOS de acumulación de canal n se muestra en la Figura 5.1.
- El MOSFET es el principal dispositivo responsable de los rápidos avances en electrónica digital de las últimas décadas.
- En un transistor NMOS, cuando se aplica una tensión (positiva) lo suficientemente grande a la puerta en relación con la fuente, los electrones se ven atraídos a la región situada bajo la puerta, con lo que se induce un canal de material tipo n entre el drenador y la fuente. Entonces, si se aplica una tensión entre drenador y fuente, la corriente fluye hacia el drenador, a través del canal y saliendo de la fuente. La corriente de drenador está controlada por la tensión que se aplica a la puerta.
- Los MOSFET pueden trabajar en las regiones de corte, óhmica o de saturación.
- Normalmente, μ_n y C_{ox} vienen determinados por el proceso de fabricación. Sin embargo, al diseñar un circuito podemos modificar la proporción entre W y L para obtener transistores más adecuados para las diversas partes del circuito.
- Los circuitos amplificadores simples se pueden analizar por medio de técnicas gráficas (línea de carga).
- En los amplificadores FET puede haber distorsión debido al espaciado no uniforme de las curvas características de drenador. La distorsión es menos pronunciada con señales de menor amplitud.
- Los FET se suelen polarizar en la región de saturación para su uso como amplificadores.
- La Figura 5.16(a) muestra un buen circuito discreto de polarización, adecuado tanto para dispositivos JFET como MOSFET. Para obtener puntos Q que sean prácticamente independientes de las variaciones de los parámetros del FET, elegiremos para V_G un valor elevado.
- Para el análisis en pequeña señal a frecuencias medias, se puede modelar el FET por medio del circuito equivalente que se muestra en la Figura 5.23.
- La transconductancia se define como

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{\text{punto } Q}$$

- La resistencia de drenador para pequeña señal en un FET se define como

$$\frac{1}{r_d} = \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{\text{punto } Q}$$

- En el análisis en pequeña señal de los amplificadores FET a frecuencias medias, los condensadores de acoplo, los de desacoplo y las fuentes de tensión continua se sustituyen por cortocircuitos. El FET se sustituye por su circuito equivalente en pequeña señal. Entonces, escribimos las ecuaciones del circuito y obtenemos unas expresiones que sean útiles para calcular las ganancias, la impedancia de entrada y la impedancia de salida.
- Para los ingenieros de diseño, es muy importante una completa comprensión del análisis de circuitos equivalentes en pequeña señal.
- Para hallar la resistencia de salida de un amplificador, desconectamos la carga, sustituimos la fuente de señal por su resistencia interna, y luego calculamos la resistencia que se ve mirando desde los terminales de salida.
- El amplificador en fuente común es inversor, y tiene una ganancia de tensión relativamente grande.
- Una impedancia sin condensador de desacoplo entre la fuente del FET y masa, reduce enormemente la ganancia de un amplificador en fuente común.
- El seguidor de fuente tiene una ganancia de tensión ligeramente menor que uno, una elevada ganancia de corriente y una impedancia de salida relativamente baja. Es un amplificador no inversor.
- Hemos visto tres tipos de FET: MOSFET de acumulación, MOSFET de depleción y JFET, cada uno de los cuales puede ser de canal n o de canal p . En la Tabla 5.1, se ofrece un resumen práctico. Los MOSFET de acumulación son el tipo más importante de FET en los circuitos integrados, especialmente en los digitales.

Problemas

Sección 5.1: Transistores NMOS

5.1. Dibujar la estructura física de un MOSFET de acumulación de canal n . Señalar la longitud del canal L , la anchura W , los terminales, y la región del canal. Dibujar también sus símbolos de circuito.

5.2. Expresar los valores de v_{GS} , v_{DS} y v_{GD} en términos de la tensión umbral V_{to} para cada región (corte, saturación y triodo) de un MOSFET de canal n .

5.3. Un transistor NMOS tiene $V_{to} = 1$ V, $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0$, $L = 5 \mu\text{m}$, y $W = 50 \mu\text{m}$. Para cada conjunto de tensiones, indicar la región de funcionamiento y calcular la corriente de drenador. (a) $v_{GS} = 4$ V, y $v_{DS} = 10$ V; (b) $v_{GS} = 4$ V, y $v_{DS} = 2$ V; (c) $v_{GS} = 0$ V, y $v_{DS} = 10$ V.

5.4. Un MOSFET de acumulación de canal n tiene $V_{to} = 3$ V, y $K = 0,5 \text{ mA}/\text{V}^2$. Si $v_{GS} = 5$ V, ¿para qué valores de v_{DS} está el dispositivo en saturación?; ¿y en la región óhmica? Dibujar la gráfica de i_D en función de v_{GS} para el funcionamiento en la región de saturación.

5.5. Suponga que tenemos un transistor NMOS con $KP = 50 \mu\text{A}/\text{V}^2$, $V_{to} = 1$ V, $\lambda = 0$, $L = 10 \mu\text{m}$, y $W = 200 \mu\text{m}$. Dibujar las curvas características de drenador para v_{DS} entre 0 y 10 V, y $v_{GS} = 0, 1, 2, 3$, y 4 V. Comprobar las gráficas manuales usando SPICE para trazar la gráfica de las curvas características.

5.6. Considere un NMOS con $V_{to} = 1$ V. ¿Cuál es la región de funcionamiento (óhmica, saturación o corte) si: (a) $v_{GS} = 0$ V, y $v_{DS} = 5$ V; (b) $v_{GS} = 3$ V, y $v_{DS} = 1$ V; (c) $v_{GS} = 3$ V, y $v_{DS} = 6$ V; (d) $v_{GS} = 5$ V, y $v_{DS} = 10$ V?

5.7. Se necesita un transistor NMOS para el que $i_D = 0,5$ mA cuando $v_{GS} = v_{DS} = 5$ V. Las restricciones de fabricación nos dan $KP = 50 \mu\text{A}/\text{V}^2$ y $V_{to} = 1$ V. Suponer que $\lambda = 0$. Calcular la proporción anchura-longitud necesaria para el transistor. Si $L = 2 \mu\text{m}$, ¿cuál es el valor de W ? Repetir el problema para $\lambda = 0,05$.

5.8. Suponga que, a causa de las restricciones del proceso de fabricación, L y W han de ser de al menos $0,5 \mu\text{m}$. Además, para ahorrar área de chip, no se desea que L y W sobrepasen los $2 \mu\text{m}$. Suponer que $\lambda = 0$. ¿Cómo seleccionaríamos L y W para obtener la menor corriente de drenador posible para un determinado transistor? ¿Y la mayor corriente posible? Suponiendo un funcionamiento con tensiones idénticas, ¿qué relación máxima de corrientes de drenador (entre diferentes transistores) se puede conseguir?

5.9. Suponga que, a causa de las restricciones del proceso de fabricación, L y W han de ser de al menos $0,5 \mu\text{m}$.

Además, para ahorrar área de chip, no queremos que L y W sobrepasen los $2 \mu\text{m}$. Suponer que $\lambda = 0,1/L$, donde L está en μm , $V_{to} = 1$ V, y $KP = 50 \mu\text{A}/\text{V}^2$. ¿Cómo seleccionaríamos L y W para minimizar el área de chip consumida por el transistor? Dibujar las curvas características de drenador del transistor de área mínima, con v_{GS} y v_{DS} variando entre 0 y 5 V, ya sea manualmente o usando SPICE.

5.10. Dos puntos de la región de saturación de un transistor NMOS son: ($v_{GS} = 2$ V, $i_D = 0,5$ mA), y ($v_{GS} = 3$ V, $i_D = 2$ mA). Suponer que $\lambda = 0$. Calcular los valores de V_{to} y K para este transistor.

5.11. Un transistor NMOS tiene un valor de $V_{to} = 1$ V. Dos puntos de la curva característica para $v_{GS} = 3$ V son: ($v_{DS} = 5$ V, $i_D = 1$ mA), y ($v_{DS} = 10$ V, $i_D = 1,25$ mA). Calcular el valor de λ para este transistor.

5.12. ¿Qué es la protección de puerta de un MOSFET? ¿Por qué es necesaria?

5.13. Suponer que un transistor NMOS está funcionando con $v_{DS} \ll v_{GS} - V_{to}$, como se muestra en la Figura 5.4. Hallar una expresión para la resistencia del canal en términos de las tensiones y parámetros del dispositivo. Suponer que $\lambda = 0$. Supuesto que $V_{to} = 1$ V, y $K = 0,25 \text{ mA}/\text{V}^2$, calcular la resistencia para $v_{GS} = 0,5, 1, 1,5$, y 2 V.

Sección 5.2: Análisis con la línea de carga de un sencillo amplificador NMOS

5.14. ¿Por qué se produce la distorsión en los amplificadores FET?

5.15. Dibujar las líneas de carga en la gráfica $i_D - v_{DS}$ para el circuito de la Figura 5.13, con

(a) $R_D = 1 \text{ k}\Omega$, y $V_{DD} = 20$ V.

(b) $R_D = 2 \text{ k}\Omega$, y $V_{DD} = 20$ V.

(c) $R_D = 3 \text{ k}\Omega$, y $V_{DD} = 20$ V.

¿Cómo cambia la posición de la línea de carga a medida que R_D aumenta?

5.16. Dibujar las líneas de carga en la gráfica $i_D - v_{DS}$ para el circuito de la Figura 5.13, con

(a) $R_D = 1 \text{ k}\Omega$, y $V_{DD} = 5$ V.

(b) $R_D = 1 \text{ k}\Omega$, y $V_{DD} = 10$ V.

(b) $R_D = 1 \text{ k}\Omega$, y $V_{DD} = 15$ V.

¿Cómo cambia la posición de la línea de carga a medida que V_{DD} aumenta?

5.17. Considerar el circuito de la Figura 5.13. Las curvas características del transistor se muestran en la Figura 5.14. Suponer que V_{GG} se cambia a 0 V. Calcular los valores de V_{DSQ} , V_{DSmin} , y V_{DSmax} . ¿Cuál es la ganancia del amplificador?

- 5.18. Considerar el amplificador de la Figura P5.18.
- Hallar $v_{GS}(t)$, suponiendo que el condensador de acoplamiento es un cortocircuito para la señal alterna.
 - Si el FET tiene $V_{to} = 1$ V, y $K = 0,5$ mA/V², dibujar sus curvas características de drenador para $v_{GS} = 1, 2, 3$ y 4 V.
 - Dibujar la línea de carga del amplificador sobre las curvas características.
 - Hallar los valores de V_{DSQ} , V_{DSmin} , y V_{DSmax} .

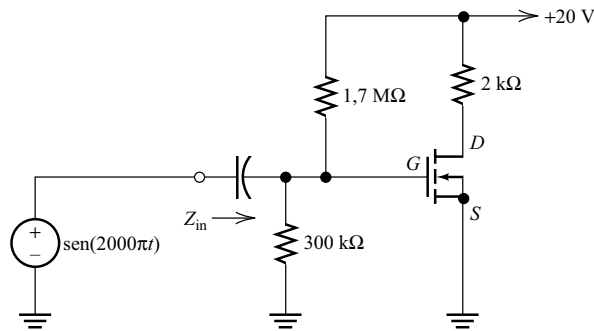


Figura P5.18

5.19. ¿Cuál es el mayor valor de R_D permitido en el circuito del Problema 5.18 si el punto de trabajo instantáneo ha de permanecer en la región de saturación en todo momento?

5.20. La señal distorsionada que se muestra en la Figura 5.15 puede escribirse como

$$v_{DS}(t) = V_{DC} + V_{1m} \sin(2000\pi t) + V_{2m} \cos(4000\pi t)$$

El término $V_{1m} \sin(2000\pi t)$ es la señal deseada. El término $V_{2m} \cos(4000\pi t)$ es la distorsión, que en este caso tiene el doble de la frecuencia de la señal de entrada (segundo armónico). Calcular los valores de V_{1m} y V_{2m} y el porcentaje de distorsión del segundo armónico, que se define como $|V_{2m}/V_{1m}| \times 100\%$ (un amplificador de audio de alta calidad tiene un porcentaje de distorsión inferior al 0,1%).

Sección 5.3: Circuitos de polarización

5.21. El circuito de polarización automática de la Figura 5.16 tiene $V_{DD} = 15$ V, $R_1 = 2$ MΩ, $R_2 = 1$ MΩ, $R_S = 4,7$ kΩ, y $R_D = 4,7$ kΩ. El MOSFET tiene $V_{to} = 1$ V, $\lambda = 0$, y $K = 0,25$ mA/V². Determinar el punto Q.

5.22. Hallar I_{DQ} y V_{DSQ} para el circuito de la Figura P5.22. El MOSFET tiene los siguientes valores de parámetros: $V_{to} = 1$ V, $\lambda = 0$, y $K = 0,25$ mA/V².

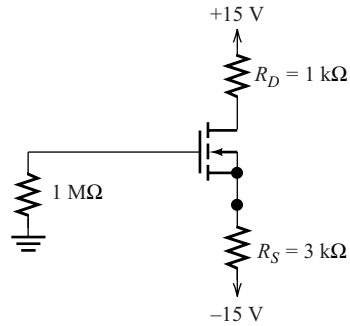


Figura P5.22

5.23. (a) Hallar el valor de I_{DQ} para el circuito de la Figura P5.23. Suponer que $V_{to} = 4$ V, $\lambda = 0$, y $K = 1$ mA/V². (b) Repetir el problema para $V_{to} = 2$ V, $\lambda = 0$, y $K = 2$ mA/V².

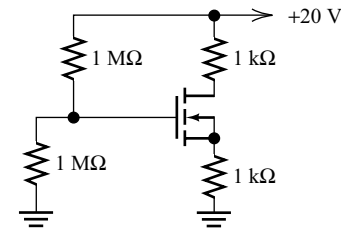


Figura P5.23

D5.24. **Diseño de un circuito de polarización automática.** Diseñar un circuito de polarización automática para un amplificador NMOS de fuente común. Nominalmente, el transistor tiene $KP = 50$ μA/V², $W = 80$ μm, $L = 10$ μm, $\lambda = 0$, y $V_{to} = 1$ V. El circuito ha de tener $V_{DD} = 12$ V, e $I_{DQ} \cong 1$ mA. *Sugerimos las siguientes guías para el diseño del circuito de polarización del NMOS para el amplificador en fuente común: $R_D I_{DQ} = V_{DD}/4$; $V_{DSQ} = V_{DD}/2$; $R_S I_{DQ} = V_{DD}/4$.*

D5.25. **Diseño de un circuito de polarización automática.** Diseñar un circuito de polarización automática para un amplificador NMOS seguidor de fuente. Nominalmente, el transistor tiene $KP = 50$ μA/V², $W = 80$ μm, $L = 10$ μm, $\lambda = 0$, y $V_{to} = 1$ V. El circuito ha de tener una $V_{DD} = 12$ V e $I_{DQ} \cong 1$ mA. *Sugerimos las siguientes guías para el diseño del circuito de polarización del NMOS para el seguidor de emisor: $V_{DSQ} \cong V_{DD}/2$ y $R_S I_{DQ} = V_{DD}/2$.*

5.26. Hallar I_{DQ} y V_{DSQ} para el circuito de la Figura P5.26. Los parámetros del MOSFET son: $V_{to} = 1$ V, $\lambda = 0$, y $K = 0,25$ mA/V².

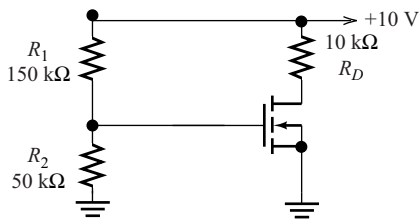


Figura P5.26

5.27. Hallar I_{DQ} y V_{DSQ} para el circuito de la Figura P5.27. El MOSFET tiene $V_{to} = 1$ V, $\lambda = 0$, y $K = 0,25$ mA/V².

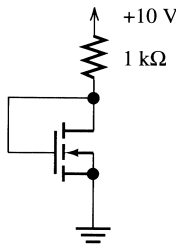


Figura P5.27

Sección 5.4: Circuitos equivalentes en pequeña señal

- 5.28. Dibujar el circuito equivalente en pequeña señal de un FET, incluyendo r_d .
- 5.29. Dar las definiciones de g_m y r_d en forma de derivadas parciales.
- 5.30. Un transistor NMOS tiene $\lambda = 0$. ¿Cuál es el valor de r_d , suponiendo que se trabaja en la región de saturación?
- 5.31. ¿Cuál es el valor de g_m para $V_{DSQ} = 0$? Dibujar el circuito equivalente de pequeña señal en este punto de polarización. ¿Para qué aplicaciones se utiliza el FET en este punto de polarización?
- 5.32. Derivar una expresión para g_m en términos de K , V_{to} , V_{GSQ} , e I_{DQ} , para un transistor NMOS que trabaje en la región óhmica. Suponer que $\lambda = 0$.
- 5.33. Deducir una expresión para r_d en términos de K , V_{to} , V_{GSQ} y V_{DSQ} , para un transistor NMOS que trabaje en la región óhmica. Suponer que $\lambda = 0$.
- 5.34. Un transistor NMOS tiene $KP = 50$ μ A/V², $\lambda = 0,1$, $L = 2$ μ m, $W = 100$ μ m, y $V_{to} = 1$ V.
 - (a) Usar un programa de SPICE para generar una gráfica de las curvas características de drenador de este transistor para v_{DS} entre 0 y 10 V, y v_{GS} entre 1 y 3 V.

- (b) Usar las curvas características dibujadas en la parte (a) para determinar gráficamente los valores de g_m y r_d en el punto de trabajo definido por $V_{DSQ} = 8$ V y $V_{GSQ} = 2$ V.
- (c) Idear un circuito para este transistor de manera que trabaje en el punto Q definido en la parte (b). Usar SPICE para hacer un análisis del punto de trabajo del circuito. Luego, hallar los valores de g_m y r_d en el archivo de salida, y compararlos con los valores hallados en el punto b (P Spice llama GDS a $1/r_d$).

5.35. Un transistor NMOS tiene $KP = 50$ μ A/V², $\lambda = 0,1$, $L = 2$ μ m, $W = 100$ μ m, y $V_{to} = 1$ V. Usar SPICE para obtener una gráfica de g_m en función de I_{DQ} para $V_{DSQ} = 8$ V. Permitir que V_{GSQ} varíe entre 0 y 3 V. (Pista: Simular el circuito mostrado en la Figura 5.7 con $V_{DS} = 8$ V. Hacer un barrido de V_{GS} desde 0 a 3 V. Luego utilizar Probe para obtener una gráfica de di_D/dv_{GS} en función de i_D .)

Sección 5.5: El amplificador en fuente común

- 5.36. ¿Cuál es la función de los condensadores de acoplo? ¿Con qué se sustituyen en un circuito equivalente de pequeña señal de banda media? En general, ¿qué efecto tienen los condensadores de acoplo en la ganancia de un amplificador en función de la frecuencia?
- 5.37. Dibujar el diagrama de circuito de un amplificador en fuente común acoplado por condensador.
- 5.38. Considerar el amplificador de la Figura P5.38.
 - (a) Dibujar el circuito equivalente en pequeña señal en frecuencias medias.
 - (b) Suponer que $r_d = \infty$ y calcular las expresiones de la ganancia de tensión, la resistencia de entrada y la resistencia de salida.
 - (c) Hallar I_{DQ} si $R = 100$ k Ω , $R_f = 100$ k Ω , $R_D = 3$ k Ω , $R_L = 10$ k Ω , $V_{DD} = 20$ V, $V_{to} = 5$ V, y $K = 1$ mA/V². Calcular el valor de g_m en el punto Q .

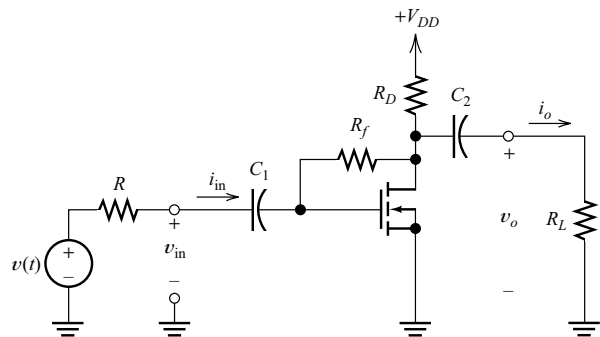


Figura P5.38

- (d) Evaluar las expresiones que se han hallado en la parte (b).
- (e) Hallar $v_o(t)$ si $v(t) = 0,2 \text{ sen}(2000\pi t)$.
- (f) ¿Este amplificador es inversor o no inversor? ¿Clasificaríamos la resistencia de entrada como alta, moderada o baja, comparada con la de otros tipos de amplificadores FET?

5.39. Hallar V_{DSQ} e I_{DQ} para el FET de la Figura P5.39, supuesto que $V_{to} = 3 \text{ V}$, y $K = 0,5 \text{ mA/V}^2$. Hallar el valor de g_m en el punto de trabajo. Dibujar el circuito equivalente en pequeña señal, suponiendo que $r_d = \infty$. Obtener una expresión para la resistencia R_o en términos de R_D y g_m . Evaluar la expresión para los valores dados.

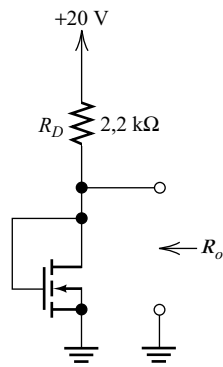


Figura P5.39

(Nota: los siguientes problemas de fuente común requieren ciertos conocimientos de los varios tipos de FET estudiados en la Sección 5.7. Consulte la Tabla 5.1.)

5.40. Hallar los valores de la ganancia de tensión, resistencia de entrada y resistencia de salida, para el amplificador de la Figura P5.40 a frecuencias medias. El transistor NMOS de depleción tiene $V_{to} = -3 \text{ V}$, y $K = 1 \text{ mA/V}^2$. Suponer que $r_d = \infty$.

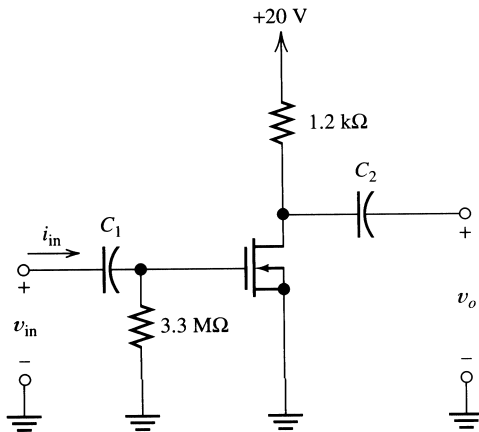


Figura P5.40

5.41. Dibujar el circuito equivalente en pequeña señal a frecuencias medias para el amplificador de la Figura P5.41(a). Suponer que $v_{ruido} = 0$ y $r_d = \infty$. ¿Qué tipo de amplificador es? Deducir una expresión para la ganancia de tensión $A_v = v_o/v_{in}$ en términos de g_m , R_R y R_L . Evaluar la expresión para los valores que se muestran en la figura.

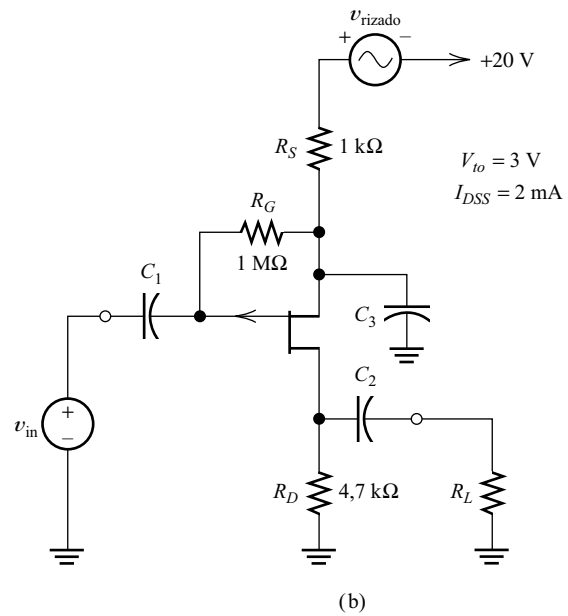
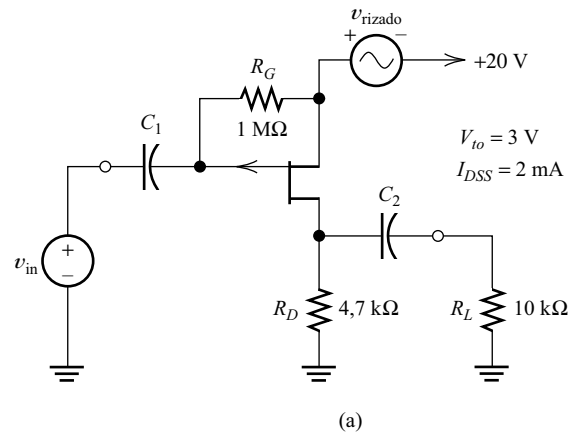


Figura P5.41

5.42. Considerar el circuito de la Figura P5.41(a). La fuente de tensión alterna v_{rizado} representa el rizado de la fuente de alimentación. Dibujar el circuito equivalente en pequeña señal. Sustituir la fuente de señal v_{in} por un cortocircuito, y calcular una expresión para la ganancia $A_{rizado} = v_o/v_{rizado}$. Evaluar la expresión para los valores que se dan en la figura. Si ha resuelto el Problema 5.41, compare A_{rizado} con A_v .

5.43. Dibujar el circuito equivalente en pequeña señal para el circuito de la Figura P5.41(b). Suponer que los condensadores son cortocircuitos para el ruido y para la señal. Verificar que los circuitos de la Figura P5.41 tienen el mismo circuito equivalente en pequeña señal si $v_{\text{rizado}} = 0$. ¿Cuál es el valor de A_{rizado} (véase el Problema 5.42) para el circuito de la Figura P5.41(b)? ¿Cuál de los dos circuitos de la Figura P5.41 es mejor para su uso con una fuente de alimentación «con mucho rizado»?

5.44. Considerar el amplificador mostrado en la Figura P5.44. El FET tiene $V_{\text{to}} = -4 \text{ V}$, y $K = 1 \text{ mA/V}^2$.

- (a) Hallar el punto Q del circuito. ¿En qué región trabaja el FET?
- (b) Hallar los valores de g_m y r_d en el punto Q calculado en la parte (a).
- (c) Hallar la resistencia de entrada, la ganancia de tensión, y la resistencia de salida del amplificador.

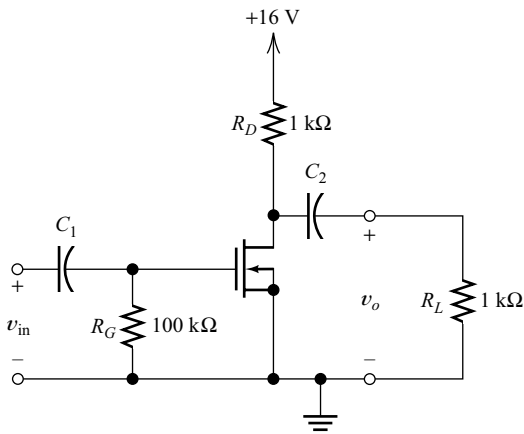


Figura P5.44

Sección 5.6: El seguidor de fuente

5.45. Dibujar el diagrama de circuito de un seguidor de fuente acoplado por condensador.

5.46. Considere el amplificador en fuente común y el seguidor de fuente. ¿Qué amplificador debería usarse si se necesita una ganancia de tensión mayor que uno? ¿Cuál debería usarse para obtener una baja resistencia de salida?

5.47. Considerar el seguidor de fuente de la Figura 5.33, supuesto que $V_{DD} = 15 \text{ V}$, $R_L = 2 \text{ k}\Omega$, $R_1 = 1 \text{ M}\Omega$, y $R_2 = 2 \text{ M}\Omega$. El transistor NMOS tiene $KP = 50 \mu\text{A/V}^2$, $\lambda = 0$, $L = 10 \mu\text{m}$, $W = 160 \mu\text{m}$, y $V_{\text{to}} = 1 \text{ V}$. Hallar el valor de R_S necesario para conseguir $I_{DQ} = 2 \text{ mA}$. Luego, calcular la ganancia de tensión, la resistencia de entrada y la resistencia de salida del circuito.

5.48. Para este problema, se presupone un conocimiento de los JFET que puede obtenerse a partir de la Sec-

ción 5.7. Consulte la Tabla 5.1. Considere el seguidor de t fuente que se muestra en la Figura P5.48.

- (a) Dibujar el circuito equivalente en pequeña señal a frecuencias medias. Suponer que $r_d = \infty$.
- (b) Obtener expresiones para la ganancia de tensión, la resistencia de entrada y la resistencia de salida.
- (c) Suponer que $R_G = 2 \text{ M}\Omega$, $R_S = 1 \text{ k}\Omega$, $R_L = 10 \text{ k}\Omega$, $V_{DD} = 15 \text{ V}$, $R = 100 \text{ k}\Omega$, y los parámetros del FET son $K = 0,2 \text{ mA/V}^2$, y $V_{\text{to}} = 2 \text{ V}$. Hallar el punto de trabajo y el valor de g_m .
- (d) Usar los valores de la parte (c) para evaluar la expresión de la parte (b).

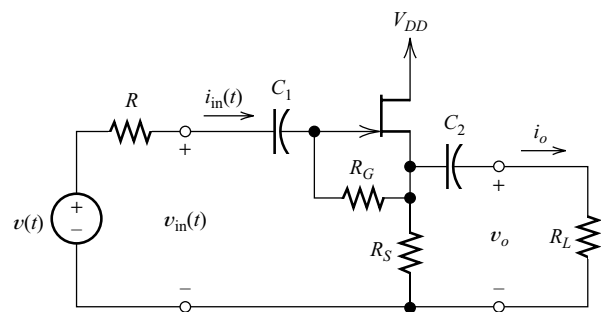


Figura P5.48. Seguidor de fuente.

Sección 5.7: JFET, MOSFET de deplexión y dispositivos de canal p

5.49. Dibujar la estructura física (simplificada) de un JFET de canal n . Indicar los terminales y la región del canal. Dibujar su símbolo de circuito.

5.50. En funcionamiento normal, ¿qué condiciones de polarización existen entre la puerta y el canal de un JFET?

5.51. Definir la tensión de estrangulamiento y el valor de I_{DSS} para un JFET.

5.52. Escribir una ecuación para la corriente de drenador de un JFET en la región de saturación (estrangulamiento) en términos de tensiones del dispositivo.

5.53. Dibujar las curvas características de un JFET de canal n . Indicar las regiones de saturación (estrangulamiento), óhmico y corte.

5.54. Obtener v_{GS} y de v_{GD} en función de la tensión de estrangulamiento V_{to} para cada región (saturación, óhmico y corte) en un JFET de canal n o en un MOSFET de deplexión.

5.55. Dibujar la estructura física de un MOSFET de deplexión de canal n . Indicar los terminales y la región del canal. Dibujar el símbolo de circuito correspondiente. Repetir el problema para un MOSFET de acumulación de canal p .

5.56. Un JFET de canal n tiene $V_{to} = -3$ V, $\lambda = 0$, e $I_{DSS} = 9$ mA. Suponiendo que el dispositivo trabaja en la región de saturación, ¿qué valor de v_{GS} se necesita para que $i_D = 4$ mA?

5.57. El JFET del Problema 5.56 tiene $v_{GS} = -1$ V. ¿Para qué valores de v_{DS} está el dispositivo en la región de saturación? Repetir el problema para $v_{GS} = -2$ V.

5.58. El JFET del Problema 5.56 tiene $v_{GS} = -1$ V, y $v_{DS} = 1$ V. Calcular la corriente de drenador. Repetir para $v_{GS} = -1$ V y $v_{DS} = 5$ V.

5.59. ¿Para qué valores de v_{GS} está al corte el FET del Problema 5.56? Suponer que $v_{DS} = 0$.

5.60. Considerar el circuito mostrado en la Figura P5.60. Al medir, se observa que, a medida que aumenta V_{DD} , la lectura del voltímetro se incrementa hasta que V_{DD} llega a 16 V, tras lo cual la lectura permanece constante en 13 V. ¿Cuáles son los valores de I_{DSS} y V_{to} para el FET?

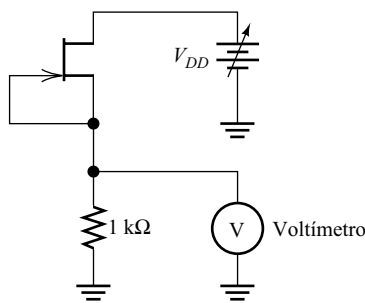


Figura P5.60

5.61. Un MOSFET de depleción de canal n tiene $V_{to} = -4$ V, y $K = 0,25$ mA/V². Hallar el valor de I_{DSS} . Dibujar el límite entre la región óhmica y la de saturación en el plano $i_D - v_{DS}$.

5.62. Un JFET de canal p tiene $V_{to} = 4$ V, e $I_{DSS} = 16$ mA. Dibujar a escala las curvas características de drenador para un valor de v_{DS} que varíe un valor de 0 a -10 V. Mostrar las curvas para $v_{GS} = 0, 1, 2, 3$ y 4 V. Usar SPICE para comprobar las curvas dibujadas. (Pista: En PSpice, especificar VTO = -4 V.)

5.63. Los voltímetros de la Figura P5.63 tienen impedancias muy altas. ¿Qué lectura aproximada da el voltímetro en cada circuito?

5.64. Un MOSFET de acumulación de canal p tiene $V_{to} = -2$ V, y $K = 0,5$ mA/V². Suponiendo que el dispositivo trabaja en la región de saturación, ¿qué valor de v_{GS} se necesita para que $i_D = 3$ mA?

5.65. Para los circuitos de la Figura P5.65, hallar las corrientes y tensiones que se indican. Para cada FET, $|V_{to}| = 2$ V, y $I_{DSS} = 8$ mA.

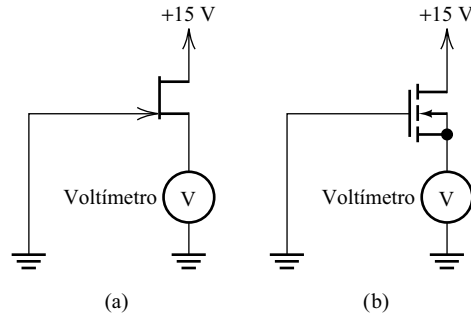


Figura P5.63

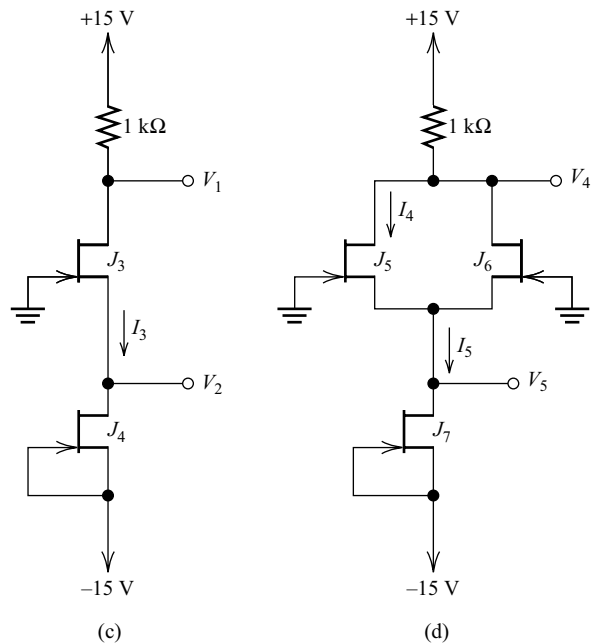
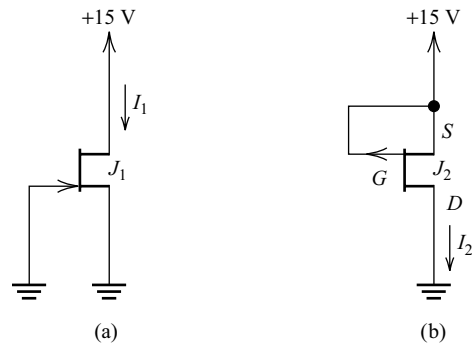


Figura P5.65

5.66. Hallar los valores de I_{DQ} y V_{DSQ} para cada uno de los circuitos de la Figura P5.66. Suponer que $V_{to} = -4$ V e $I_{DSS} = 8$ mA para todos los FET.

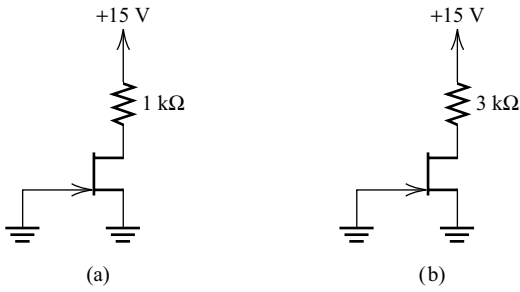
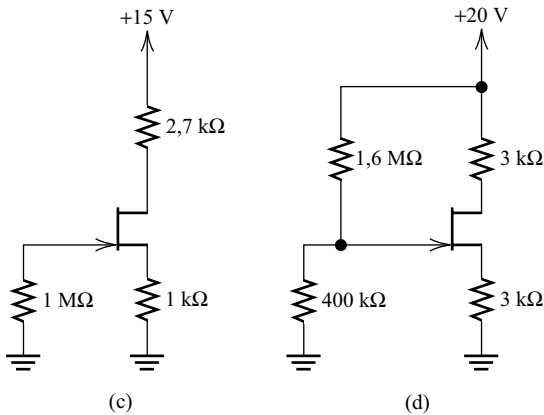


Figura P5.66



5.67. Hallar el valor de R_S si $I_{DQ} = 4 \text{ mA}$ en el circuito de la Figura P5.67. Suponer que $V_{to} = -3 \text{ V}$, $I_{DSS} = 18 \text{ mA}$, y el circuito está trabajando en saturación. ¿Cuál es el mayor valor de R_D permitido si el punto de trabajo debe permanecer en la región de saturación?

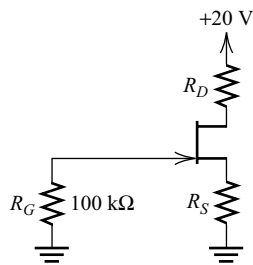


Figura P5.67

5.68. El FET de la Figura P5.68 tiene $V_{to} = -2 \text{ V}$, e $I_{DSS} = 4 \text{ mA}$. Si $I_{DQ} = 9 \text{ mA}$, hallar el valor de R_2 suponiendo que el dispositivo trabaja en la región de saturación. ¿Cuál es el valor máximo de R_D permitido si el punto de trabajo debe permanecer en la región de saturación?

5.69. Repetir el Problema 5.68 si el MOSFET de depleción se sustituye por un MOSFET de acumulación de canal n que tiene $V_{to} = 4 \text{ V}$, y $K = 1 \text{ mA/V}^2$.

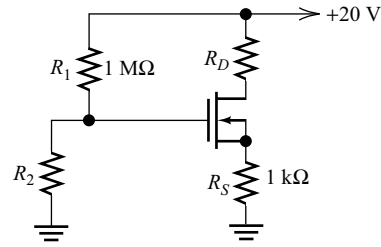


Figura P5.68

5.70. Dos JFET idénticos están conectados en paralelo como se muestra en la Figura P5.70. Cada FET tiene como parámetros g_m , I_{DSS} y V_{to} . Hallar los parámetros g_m , I_{DSS} y V_{to} para un único JFET que sea equivalente a la combinación en paralelo de los dos.

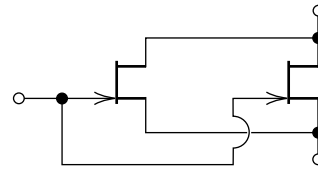


Figura P5.70

Problemas generales

5.71. Considerar el amplificador de tres etapas mostrado en la Figura P5.71. Todos los FET tienen $V_{to} = -3 \text{ V}$, e $I_{DSS} = 3 \text{ mA}$.

- (a) ¿Qué tipo de amplificador (de fuente común o seguidor de fuente) es la etapa J_1 ? ¿Y la etapa J_2 ? ¿Y la etapa J_3 ?
- (b) Hallar la corriente de drenador en el punto Q de cada transistor. Hallar g_m para cada transistor.
- (c) Hallar los valores de la ganancia de tensión, la resistencia de entrada y la resistencia de salida del amplificador a frecuencias medias.

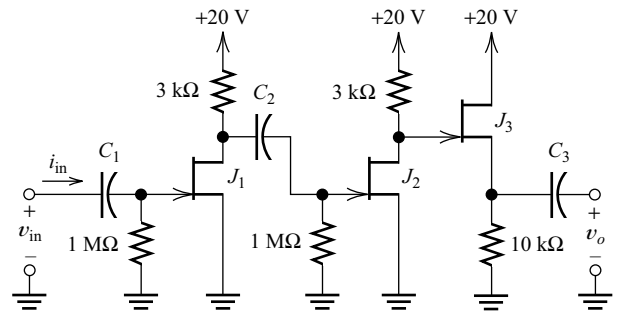


Figura P5.71. Amplificador JFET de tres etapas acoplado por condensador.

5.72. Considerar el amplificador de puerta común mostrado en la Figura P5.72.

- (a) Dibujar el circuito equivalente en pequeña señal para la banda media.
- (b) Suponiendo que $r_d = \infty$, deducir las expresiones de la ganancia de tensión, la resistencia de entrada y la resistencia de salida.
- (c) Hallar I_{DQ} si $R = 100 \Omega$, $R_S = 1 \text{ k}\Omega$, $R_D = 6,8 \text{ k}\Omega$, $R_L = 10 \text{ k}\Omega$, $V_{DD} = 20 \text{ V}$, $V_{to} = -2 \text{ V}$, y $I_{DSS} = 8 \text{ mA}$. Calcular el valor de g_m en el punto Q .
- (d) Evaluar las expresiones halladas en la parte (b).
- (e) Hallar $v_o(t)$ si $v(t) = 0,1 \text{ sen}(2000\pi t)$.
- (f) ¿Este amplificador es inversor o no inversor? ¿Clasificar la resistencia de entrada como alta, moderada o baja, comparada con la del amplificador en fuente común?

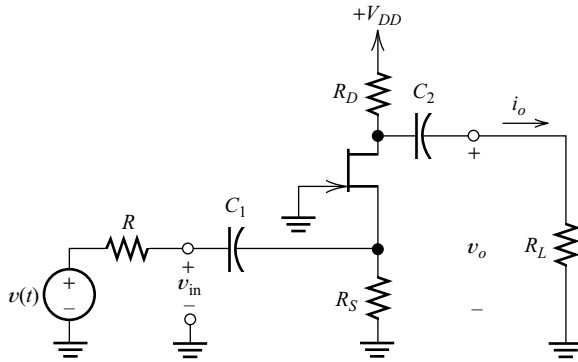


Figura P5.72. Amplificador de puerta común.

5.73. Un MOSFET de deplexión va a utilizarse como resistencia controlada por tensión con $V_{DSQ} = 0$. El dispositivo tiene $V_{to} = -2 \text{ V}$, $\lambda = 0$, e $I_{DSS} = 8 \text{ mA}$. Hallar r_d para $V_{GSQ} = -3, -2, -1, 0$ y $+1 \text{ V}$.

5.74. Considerar el circuito mostrado en la Figura P5.74. El FET tiene $V_{to} = -3 \text{ V}$, e $I_{DSS} = 9 \text{ mA}$.

- (a) Dibujar el circuito equivalente en pequeña señal. No suponer que el condensador es un cortocircuito.
- (b) Obtener una expresión para la ganancia de tensión en función de la frecuencia, r_d y C . (Pista: Representar el condensador por medio de su impedancia compleja $1/(j\omega C)$, y las tensiones por medio de sus fasores \mathbf{V}_{in} y \mathbf{V}_o . Luego, deducir la expresión de la ganancia $\mathbf{V}_o/\mathbf{V}_{in}$.)
- (c) Hallar los valores de r_d para $v_{GS} = -3, -1$ y $+1 \text{ V}$.
- (d) Si $C = 0,01 \mu\text{F}$, trazar la gráfica de la ganancia de tensión en función de la frecuencia para cada uno de los valores hallados en la parte (c).
- (e) Comprobar los resultados usando el análisis de alterna de SPICE y el análisis del punto de trabajo.

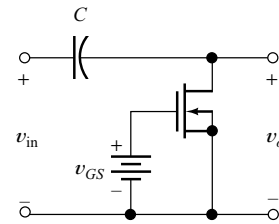


Figura P5.74

AMPLIFICADOR DISCRETO MULTITAPA

Ahora que nos hemos familiarizado con los bipolares FET, los circuitos de polarización y los amplificadores básicos de etapa única, estamos listos para comprender el diseño de un amplificador multietapa. Vamos a observar a un diseñador que se halla en pleno proceso de diseño de un amplificador multietapa destinado a implementarse en forma discreta. En algún momento, como diseñadores de circuitos, puede que necesitemos diseñar circuitos integrados; sin embargo, el diseño de CI es más difícil que el diseño discreto. Hemos de aprender a caminar antes de correr; más adelante, estaremos listos para analizar diseños de CI reales.

Vamos a analizar el diseño de un amplificador discreto multietapa que ha de cumplir las siguientes especificaciones:

En algún momento, como diseñadores de circuitos, puede que necesitemos diseñar circuitos generales; sin embargo, el diseño de CI es más difícil que el diseño discreto. Hemos de aprender a caminar antes de correr; más adelante, estaremos listos para analizar diseños de CI reales.

- Ganancia de tensión a frecuencias medias = $A_v = 100 + 50\%$ (no inversora).
- Frecuencia de corte inferior ≤ 20 Hz.
- Frecuencia de corte superior ≥ 20 kHz.
- $|Z_{in}| \geq 1 \text{ M}\Omega$ (para $20 \leq f \leq 20 \text{ kHz}$).
- $|Z_o| \leq 100 \Omega$ (para $20 \leq f \leq 20 \text{ kHz}$).
- La carga es una resistencia de 200Ω .
- La salida con una señal senoidal de 1 kHz debe ser de, al menos, 2,5 V de pico sin distorsión (es decir, recorte) importante.
- La tensión de la fuente de alimentación es de $V_{CC} = 15 \text{ V}$.
- El circuito debe estar compuesto por bipolares discretos, resistencias de valores estándar y condensadores.
- El amplificador no debe permitir que fluya corriente continua por la fuente de señal ni por la carga.

No hay que desanimarse si este problema de diseño nos parece demasiado difícil. Hasta este punto del libro, hemos estudiado sólo algunos de los puntos que necesitamos tener en cuenta en este diseño. El propósito principal es que veamos cómo hacen su trabajo los diseñadores de circuitos, ver cuántos de los conceptos aprendidos hasta ahora nos son útiles, y conocer algunas cuestiones que habrán de estudiarse en lo que queda del libro.

Desarrollo de un diagrama de bloques

Un diseño comienza con una idea. En este caso, decidimos poner en cascada varios de los amplificadores con un solo transistor bipolar como los estudiados en el Capítulo 4. Como necesitamos una impedancia de entrada relativamente alta, en la primera etapa se utiliza un seguidor de emisor. La impedancia de salida y la resistencia de carga son relativamente bajas, por lo que intentaremos reducir los valores de las resistencias a medida que progreseemos a través de las distintas etapas del amplificador, desde la entrada a la salida.

Para conseguir unas ganancias de tensión mayores que uno, podemos usar etapas de emisor común o de base común. Como la impedancia de entrada de la etapa de base común es baja, decidimos utilizar etapas de emisor común. Para conseguir una ganancia no inversora, pondremos en cascada dos etapas de emisor común, cada una de ellas con una ganancia de, aproximadamente, -10 . Planeamos usar una resistencia de emisor parcialmente no cortocircuitada por un condensador de desacoplo en cada una de las etapas de emisor común, para que la ganancia sea menos dependiente de los parámetros del transistor, como vimos en la Sección 4.7. Por último, para conseguir una baja impedancia de salida, elegimos para la etapa de salida un seguidor de emisor. El diagrama de bloques del circuito que hay que diseñar se muestra en la Figura AD2.1.

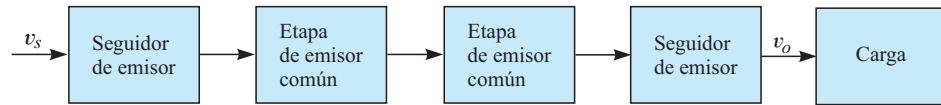


Figura AD2.1. Diagrama de bloques del amplificador.

En la Figura AD2.2 se muestra un primer diagrama del circuito en detalle, donde simplemente hemos conectado en cascada las cuatro etapas mediante condensadores de acoplo (C_1 , C_2 , C_4 , C_6 y C_7). Q_1 y Q_4 son las etapas de seguidor de emisor, mientras que Q_2 y Q_3 son amplificadores de emisor común con resistencias de emisor sin condensador de desacoplo (R_6 y R_{11}). Los condensadores C_3 y C_5 son condensadores de desacoplo. Este primer esbozo del diagrama de circuito se ha elegido para que podamos ver con claridad que está compuesto por las etapas de amplificación que se muestran en la Figuras 4.36(a) y 4.37(a). Luego veremos que se pueden eliminar varias de las resistencias y condensadores.

Elección del transistor

Vamos a utilizar el transistor 2N2222 para las cuatro etapas. Se trata de un transistor conocido y las versiones de evaluación del software OrCAD incluyen un modelo para él. Para la mayor parte del diseño, necesitaremos saber únicamente el valor de la β del transistor, que normalmente suele ser mayor de 100 para el 2N2222. En general, se obtiene un mejor rendimiento con valores elevados de β y diseñaremos de forma conservadora suponiendo que $\beta = 50$.

Las hojas de especificaciones del 2N2222 (o de los dispositivos prácticamente idénticos 2N2222A y PN2222A) se pueden hallar en las páginas web www.fairchildsemi.com y www.diodes.com. El catálogo en línea en www.digikey.com es un buen lugar para hallar enlaces a los fabricantes de dispositivos específicos.

La hoja de especificaciones del 2N2222A se puede ver en el Apéndice B.

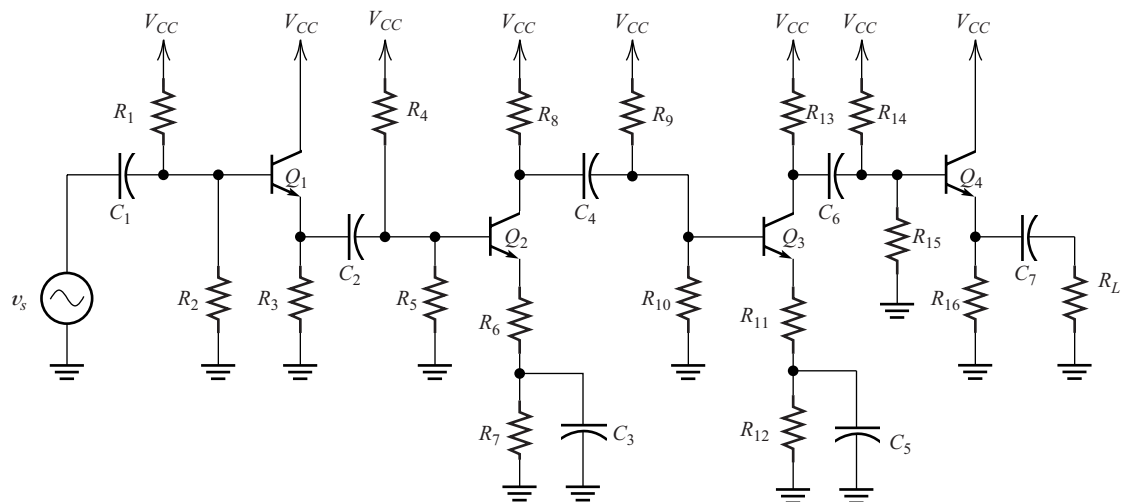


Figura AD2.2. Circuito propuesto.

Etapa de entrada

En primer lugar, consideremos la etapa de entrada (Q_1 y los componentes asociados). Las resistencias R_1 y R_2 actúan como divisor de tensión, estableciendo la tensión en la base de Q_1 , la cual debería ser prácticamente independiente de la corriente de base de Q_1 . Como necesitamos tener una impedancia de entrada de $1\text{ M}\Omega$, deberíamos elegir para R_1 y R_2 unos valores de al menos varios megaohmios. Supongamos que elegimos

$$R_1 = 9,1\text{ M}\Omega, \text{ y } R_2 = 6,2\text{ M}\Omega$$

Estos valores son estándar con tolerancias del 5%, y lo suficientemente elevados como para permitirnos alcanzar nuestro objetivo para Z_{in} . Además, despreciando la corriente de base, dichos valores establecen una tensión de

$$V_{B1} = 15 \frac{R_2}{R_1 + R_2} \cong 6\text{ V}$$

en la base de Q_1 . Recuerde que en la Sección 4.5 hemos visto que en los circuitos de polarización discretos queremos establecer una tensión de base de los transistores de entre un tercio y la mitad de la tensión de la fuente de alimentación.

Además, deberíamos diseñar el circuito de polarización para que las corrientes que pasan por R_1 y R_2 sean mucho más grandes que la corriente de base. En nuestro circuito, tenemos $I_{R2} = (6\text{ V})/(6,2\text{ M}\Omega) \cong 1\text{ }\mu\text{A}$. Así, deberíamos tener una corriente de base $I_{B1} \cong 0,1\text{ }\mu\text{A}$ o menos y, entonces, las corrientes de polarización de emisor y colector son $I_{E1} \cong I_{C1} = \beta I_{B1} \cong 5\text{ }\mu\text{A}$. La tensión continua en R_3 es $V_{E1} = V_{B1} - V_{BE1} \cong 6 - 0,6 \cong 5,4\text{ V}$. Por tanto, necesitamos una $R_3 = V_{E1}/I_{E3} = (5,4\text{ V})/(5\text{ }\mu\text{A}) \cong 1\text{ M}\Omega$.

Eliminación del condensador de acoplo entre Q_1 y Q_2

A continuación, consideraremos el circuito de polarización de Q_2 , que consiste en las cuatro resistencias R_4 , R_5 , R_6 y $R_6 + R_7$. La función de R_4 y R_5 es establecer una tensión de aproximadamente un tercio de la tensión de la fuente de alimentación en la base de Q_2 . Sin embargo, ya hemos diseñado la primera etapa para que tenga una tensión de aproximadamente $5,4\text{ V}$ en el emisor de Q_1 . Por tanto, no hay necesidad del condensador de acoplo C_2 y de las resistencias R_4 y R_5 . De acuerdo con ello, eliminaremos estos componentes y conectaremos el emisor de Q_1 directamente a la base de Q_2 .

Polarización de la etapa de salida

Ahora vamos a ver el punto de polarización que se requiere para la etapa de salida. Las especificaciones exigen una variación de la tensión de pico de salida de $2,5\text{ V}$ a través de una carga de $200\text{ }\Omega$. La tensión de polarización colector-emisor de Q_4 debe ser mayor de $2,5\text{ V}$ o, en caso contrario, habrá un recorte debido a que se dará la saturación antes de que se alcance la amplitud de salida deseada. Vamos a diseñar para $V_{CE4} \cong 5\text{ V}$.

Se pide que la corriente de pico de salida sea de $(2,5\text{ V})/(200\text{ }\Omega) = 12,5\text{ mA}$. La corriente de polarización de Q_4 debe ser mayor que la corriente de pico de la señal, o habrá un recorte debido al corte de Q_4 . Como va a pasar una corriente de alterna

adicional por R_{16} , habremos de permitir cierto margen en el diseño. Así, decidimos diseñar para una corriente de polarización de $I_{C4} \cong 30$ mA. Se puede conseguir esto eligiendo una tensión en la base de Q_4 de, aproximadamente, 10 V, y una $R_{16} = 300 \Omega$.

Además, 10 V es una tensión de polarización adecuada en el colector de Q_3 , por lo que podemos eliminar R_{14} , R_{15} y C_6 , y conectar la base de Q_4 directamente al colector de Q_3 .

El circuito revisado (incluyendo los valores de los componentes que hemos seleccionado hasta ahora y los que aún se han de determinar), se muestra en la Figura AD2.3.

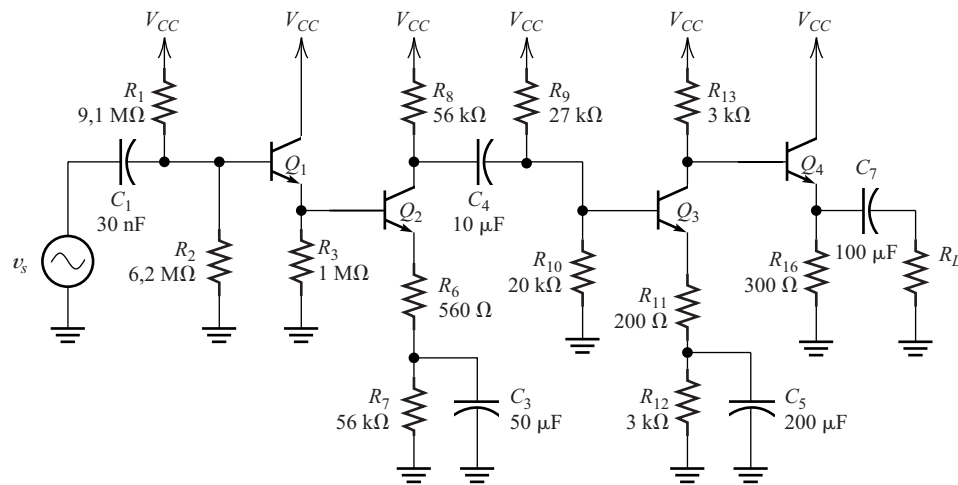


Figura AD2.3. Circuito final

Niveles de impedancia

Observe que en la etapa de salida tenemos corrientes mucho mayores y resistencias menores que en la etapa de entrada. La proporción de las corrientes es $I_{C4}/I_{C1} = (30 \text{ mA})/(5 \mu\text{A}) \cong 6000$. Por supuesto, las corrientes bajas llevan consigo altas impedancias, y las corrientes altas implican impedancias bajas. Si conectamos una etapa de baja impedancia a la salida de una etapa de alta impedancia, la ganancia de tensión disminuirá sensiblemente, debido a los efectos que provoca la carga. Por tanto, intentaremos disminuir gradualmente las resistencias e incrementar las corrientes de polarización de una etapa a otra etapa. Hemos de incrementar la corriente de polarización en un factor de $\sqrt[3]{6000} \cong 18$ de una etapa a la siguiente. Así, elegiremos que la corriente de polarización de Q_2 sea 18 veces mayor que la de Q_1 , la corriente de polarización de Q_3 18 veces mayor que la de Q_2 , etc. Las resistencias de polarización correspondientes disminuirán aproximadamente en un factor de 18.

Para resumir, hemos decidido diseñar para unas corrientes de polarización de

$$I_{C1} = 5 \mu\text{A}, \quad I_{C2} = 90 \mu\text{A}, \quad I_{C3} = 1,6 \text{ mA}, \quad \text{y} \quad I_{C4} = 30 \text{ mA}$$

y para unas tensiones colector-emisor de

$$V_{CE1} \cong 10, \quad \text{y} \quad V_{CE2} \cong V_{CE3} \cong V_{CE4} \cong 5 \text{ V}$$

Estos puntos de polarización establecen los siguientes valores para las resistencias:

$$\begin{aligned} R_6 + R_7 &= R_3/18 \cong 56 \text{ k}\Omega \\ R_8 &\cong R_6 + R_7 = 56 \text{ k}\Omega \\ R_9 = R_1 &= (18 \times 18) \cong 27 \text{ k}\Omega \\ R_{10} = R_2 &= (18 \times 18) \cong 20 \text{ k}\Omega \\ R_{11} + R_{12} &= (R_6 + R_7)/18 \cong 3 \text{ k}\Omega \\ R_{13} &= R_{11} + R_{12} = 3 \text{ k}\Omega \end{aligned}$$

Impedancia de entrada de la etapa 4

Utilizando la Ecuación (4.37), calculamos el valor de r_π para Q_4 :

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{50(26 \text{ mV})}{30 \text{ mA}} = 43 \Omega$$

La etapa cuatro es un seguidor de emisor similar al circuito que analizamos en la Sección 4.8. La impedancia de carga efectiva es

$$R'_{L4} = R_L \parallel R_{16} = 200 \parallel 300 = 120 \Omega$$

Entonces, a partir de la Ecuación (4.60), calculamos la impedancia que se ve mirando desde la base de Q_4 :

$$Z_{i4} = r_{\pi4} + (1 + \beta)R'_{L4} = 43 + (1 + 50)120 \cong 6200 \Omega$$

La resistencia de carga eficaz para Q_3 es, por tanto,

$$R'_{L3} = R_{13} \parallel Z_{i4} = 3000 \parallel 6200 \cong 2000 \Omega$$

A partir del análisis del circuito equivalente de la Sección 4.7, la ganancia de tensión de la etapa 3 es de $A_{v3} \cong -R'_{L3}/R_{11}$. Recuerde que estamos diseñando para $A_{v3} \cong -10$. Por tanto, despejando R_{11} y sustituyendo, obtenemos

$$R_{11} = -R'_{L3}/A_v \cong 2000/10 \cong 200 \Omega$$

Entonces, como las condiciones de polarización requieren que $R_{11} + R_{12} \cong 3000 \Omega$, podemos elegir

$$R_{12} = 3 \text{ k}\Omega$$

De una manera similar, obtenemos

$$R_6 = 510 \Omega, \quad \text{y} \quad R_7 = 56 \text{ k}\Omega$$

Elección de valores para los condensadores

Hasta ahora no hemos estudiado los conceptos de la respuesta en frecuencia, que se verán en el Capítulo 8. Sin embargo, podemos anticipar que los condensadores

de acoplo y de desacoplo hacen que la ganancia caiga a frecuencias bajas (véase la Sección 1.10). Veremos que, en general, esta caída debida a un determinado condensador comienza aproximadamente a la frecuencia para la cual la impedancia capacitiva es igual a la resistencia R que se ve mirando hacia el circuito al que está conectado el condensador. Expresándolo en forma matemática, tenemos

$$R = \frac{1}{2\pi fC}$$

donde R es la resistencia «vista» por el condensador, y f es la frecuencia a la cual comienza la caída. Resolviendo C , obtenemos

$$C = \frac{1}{2\pi fR} \quad (\text{AD2.1})$$

Como tenemos varios condensadores de acoplo y de desacoplo, cada uno de los cuales tenderá a reducir la ganancia a frecuencias bajas, habremos de dejar un margen considerable en el diseño.

Si sustituimos la fuente de señal por su resistencia interna (que se supone igual a cero), la resistencia «vista» por C_1 es de $0 + R_{in} = 1 \text{ M}\Omega$. Sustituyendo en la Ecuación (AD2.1), tenemos

$$C = \frac{1}{2\pi fC} = \frac{1}{2\pi(20)10^6} = 0,00795 \text{ }\mu\text{F}$$

Si permitimos un amplio margen en el diseño y seleccionamos un valor nominal estándar, establecemos finalmente

$$C_1 = 0,03 \text{ }\mu\text{F}$$

De igual manera, los valores necesarios estimados para los otros condensadores son:

$$C_3 = 50 \text{ }\mu\text{F}$$

$$C_4 = 10 \text{ }\mu\text{F}$$

$$C_5 = 200 \text{ }\mu\text{F}$$

$$C_7 = 100 \text{ }\mu\text{F}$$

Esto completa nuestro diseño. Para verificar que se cumplen las especificaciones requeridas, simulamos el circuito con PSpice. El esquema está guardado en el archivo llamado FigAD2_3. Se puede comprobar, a partir de las simulaciones, que se cumplen todas las especificaciones.

Diseños alternativos

En la práctica, el diseño no se realiza con tanta rapidez. Por ejemplo, puede que en un primer esbozo no permitamos suficiente corriente de polarización para Q_4 y más tarde hayamos de revisar los valores seleccionados. Para ahorrar espacio, hemos

presentado el diseño final sin detallar las posibles equivocaciones en las que inevitablemente se incurre.

Si las especificaciones hubieran sido diferentes, puede que no hubiéramos podido cumplirlas con la configuración elegida para el circuito. Por ejemplo, si se hubiera pedido un ancho de banda de 1 MHz, nuestro diseño habría fallado. Tras estudiar el Capítulo 8 y ganar algo de experiencia, podríamos haber anticipado que los bipolares polarizados con corrientes muy pequeñas (como Q_1 y Q_2) tienen una respuesta a alta frecuencia pobre y habríamos buscado una configuración de circuito diferente.

Circuitos lógicos digitales

6

Hasta ahora, hemos estudiado principalmente circuitos analógicos, como amplificadores y conformadores de onda. En este capítulo, vamos a reparar algunos conceptos digitales básicos y a analizar los circuitos digitales a nivel de dispositivo.

Se denomina **familia lógica** a un grupo de CI basados en la misma tecnología de fabricación y diseñados para ser compatibles entre sí. Existen varias familias de CI actualmente en uso para cada una de estas tecnologías: TTL (transistor-transistor logic, **lógica transistor-transistor**), CMOS (complementary metal-oxide semiconductor logic, **lógica de semiconductor metal-óxido complementario**) y ECL (emitter-coupled logic, **lógica acoplada por emisor**). CMOS es la tecnología más importante para los sistemas futuros, y es en la que nos vamos a centrar.

En una familia lógica dada, se encuentran disponibles muchas funciones lógicas estándar (tales como puertas lógicas, registros de desplazamiento, sumadores digitales y otras). Los sistemas digitales antiguos se construían interconectando estos CI estándar sobre una tarjeta de circuito impreso. Sin embargo, los ASIC (application-specific integrated circuit, **circuitos integrados de aplicación específica**) constituyen un mejor enfoque; estos circuitos contienen en un único chip casi todos los circuitos analógicos y digitales para una aplicación dada, así como sus interconexiones. Los ASIC representan la mejor manera de diseñar productos electrónicos complejos (como teléfonos celulares, asistentes personales digitales o receptores GPS), que tengan un tamaño pequeño, grandes prestaciones y un coste bajo.

La llegada de los ASIC ha hecho que sea aún más importante para los diseñadores de circuitos electrónicos conocer el diseño interno de los CI digitales. El objetivo de este capítulo es proporcionar gran parte de los conocimientos básicos necesarios para ello.

6.1.	Conceptos básicos	362
6.2.	Especificaciones eléctricas de las puertas lógicas	366
6.3.	Inversor NMOS con resistencia de pull-up	377
6.4.	Respuesta dinámica del inversor NMOS con resistencia de pull-up	384
6.5.	El inversor CMOS	393
6.6.	Retardo de propagación del inversor CMOS	398
6.7.	Puertas NOR y NAND CMOS	403
6.8.	Lógica dinámica	411
6.9.	Puerta CMOS de transmisión y lógica por conexión	414
	Resumen	416
	Problemas	418

6.1. CONCEPTOS BÁSICOS

Suponemos que el lector está familiarizado con los sistemas digitales gracias a los conocimientos adquiridos en otros cursos. De todas formas, en esta sección, vamos a revisar los principios básicos que resultarán necesarios más adelante en el capítulo.

Variables lógicas y palabras digitales

En los sistemas digitales, la información se representa por medio de **variables lógicas**, que pueden adoptar los valores lógicos 1 ó 0. El valor lógico 1 también se denomina **alto, verdadero o activado**. El valor lógico 0 también se denomina **bajo, falso o desactivado**. Las señales en los sistemas lógicos alternan entre el nivel alto y el nivel bajo a medida que cambia la información representada. A menudo, las variables lógicas se representan mediante letras mayúsculas, como A , B y C .

El dígito binario (0 ó 1), denominado **bit**, representa la menor cantidad de información. Por ejemplo, una variable lógica R podría utilizarse para representar si está lloviendo o no en un determinado lugar (supongamos que $R = 1$ si está lloviendo, y $R = 0$ si no está lloviendo).

Para representar una mayor cantidad de información, se recurre al uso de grupos de variables lógicas, denominados **palabras digitales**. Por ejemplo, podría formarse la palabra RWS , en la cual R representa la lluvia; W es igual a 1 si la velocidad del viento es mayor de 50 km por hora, y es igual a 0 si hay menos viento; y S podría ser 1 para clima soleado y 0 para clima nublado. De acuerdo con esto, la palabra digital 110 nos diría que el día es lluvioso, ventoso y nublado. Un **byte** es una palabra que consta de ocho bits, y un **nibble** es una palabra de cuatro bits.

La puerta AND

Existe una importante función lógica que se denomina operación AND. La operación AND aplicada a dos variables lógicas A y B , se representa como AB , y se lee « A y B ». Una **tabla de verdad** es simplemente un listado de todas las entradas de una operación lógica junto con las salidas correspondientes. En la Figura 6.1(a) se muestra la tabla de verdad para la operación AND de dos variables. Observe que AB es 1 sólo si tanto A como B son 1. Para la operación AND, podemos escribir las siguientes relaciones:

Relaciones clave de la operación AND.

$$AA = A$$

$$A1 = A$$

$$A0 = 0$$

$$AB = BA$$

$$A(BC) = (AB)C = ABC$$

Los símbolos de circuito para algunas puertas AND (circuitos que producen una salida igual al resultado de aplicar la operación AND a todas las entradas) se ilustran en las Figuras 6.1(b) y 6.1(c).

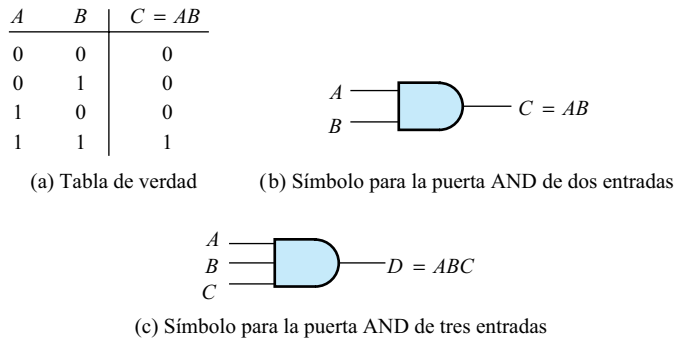


Figura 6.1. Operación AND.

El inversor lógico

La operación NOT sobre una variable lógica se representa mediante una línea colocada sobre el símbolo de la variable. El símbolo \bar{A} se lee como «no *A*» o «inverso de *A*». Si *A* es 0, \bar{A} es 1. De forma similar, si *A* es 1, \bar{A} es 0.

Se denominan inversores a los circuitos que realizan la operación NOT. En la Figura 6.2, se muestran la tabla de verdad y el símbolo de circuito para un inversor.

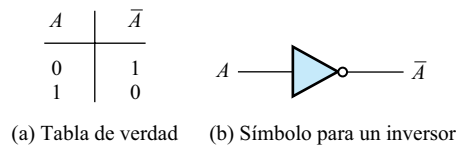


Figura 6.2. Operación NOT.

Pueden establecerse las siguientes relaciones para la operación NOT:

$$\begin{aligned} A\bar{A} &= 0 \\ \bar{\bar{A}} &= A \end{aligned}$$

La puerta OR

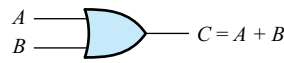
La operación OR aplicada a variables lógicas se escribe $A + B$, y se lee «*A* o *B*». En la Figura 6.3, se muestran la tabla de verdad de la operación OR y el símbolo de circuito de la puerta OR. Observe que $A + B$ es 1 si *A* o *B* (o ambas) son igual a 1. Para la operación OR, tenemos

$$\begin{aligned} (A + B) + C &= A + (B + C) = A + B + C \\ A(B + C) &= AB + AC \\ A + 0 &= A \\ A + 1 &= 1 \\ A + \bar{A} &= 1 \\ A + A &= A \end{aligned}$$

Relaciones clave para la operación OR.

A	B	C = A + B
0	0	0
0	1	1
1	0	1
1	1	1

(a) Tabla de verdad



(b) Símbolo para la puerta OR de dos entradas

Figura 6.3. Operación OR.

Álgebra booleana

Las operaciones lógicas básicas en el álgebra booleana son AND, OR y NOT.

Al utilizar el álgebra booleana, se pueden encontrar a menudo implementaciones alternativas para una función lógica dada.

Aunque utilizamos el signo de adición (+) para representar la operación OR, la manipulación de variables lógicas mediante las operaciones AND, OR y NOT es diferente de la del álgebra común. La teoría matemática de variables y operaciones lógicas se denomina **álgebra booleana**, por el matemático George Boole.

Al utilizar el álgebra booleana, se pueden encontrar a menudo implementaciones alternativas para una función lógica dada. Existen métodos que permiten encontrar la implementación que utilice la menor cantidad de puertas de un tipo dado. No vamos a considerar las técnicas de minimización, porque nuestro principal interés es el diseño a nivel de transistor. Dejamos las consideraciones de diseño de sistemas digitales (es decir, los mejores métodos para conectar entre sí bloques digitales) para otros cursos.

Puertas NAND, OR y XOR

En la Figura 6.4, se muestran algunas puertas lógicas adicionales. La puerta NAND es equivalente a una puerta AND seguida de un inversor. Observe que el símbolo es el mismo que el de una puerta AND, pero con un círculo en el terminal de salida, para indicar que se ha invertido la salida después de la operación AND. Del mismo modo, la puerta NOR es equivalente a una puerta OR seguida de un inversor.

La operación *OR exclusiva* (XOR) de dos variables lógicas *A* y *B* se representa como $A \oplus B$, y se define de la siguiente manera:

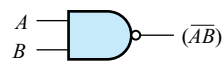
Definición de la operación XOR.

$$0 \oplus 0 = 0$$

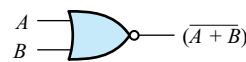
$$1 \oplus 0 = 1$$

$$0 \oplus 1 = 1$$

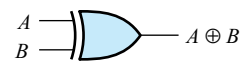
$$1 \oplus 1 = 0$$



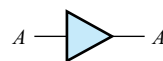
(a) Puerta NAND



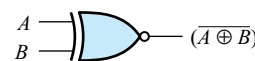
(b) Puerta NOR



(c) Puerta XOR



(d) Buffer



(e) Puerta equivalencia

Figura 6.4. Símbolos de puertas lógicas adicionales.

Observe que el resultado de la operación XOR es 1 si A es 1 o si B es 1, pero es 0 si ambas variables, A y B , son 1 (o si ambas son 0). La operación XOR también se conoce como adición módulo dos.

Un *buffer* posee una única entrada, y produce una salida con el mismo valor que la entrada. Se utilizan *buffers* especialmente diseñados para suministrar corrientes grandes cuando debe aplicarse una señal lógica a una carga de baja impedancia, como una capacidad grande.

La **puerta equivalencia** produce una salida a nivel alto sólo si ambas entradas poseen el mismo valor. En la práctica, se trata de una puerta XOR seguida de un inversor, como implica el símbolo de la Figura 6.4(e).

Suficiencia lógica de las puertas NAND y NOR

Las leyes de De Morgan constituyen dos importantes hitos en el álgebra booleana, y establecen que:

$$AB = \overline{\overline{A} + \overline{B}} \tag{6.1}$$

Ecuaciones clave: leyes de De Morgan.

y

$$A + B = \overline{\overline{A} \overline{B}} \tag{6.2}$$

Otra manera de expresar estas leyes es la siguiente: si las variables en una expresión lógica se reemplazan por sus inversas, y si la operación AND se reemplaza por OR, la operación OR se reemplaza por AND y la expresión se invierte, con lo que la expresión lógica resultante tiene como salida los mismos valores que antes de realizar los cambios.

Si las variables en una expresión lógica se reemplazan por sus inversas, y si la operación AND se reemplaza por OR, la operación OR se reemplaza por AND y la expresión se invierte, con lo que la expresión lógica resultante tiene como salida los mismos valores que antes de realizar los cambios.

Si se conectan entre sí las entradas de una puerta NAND, el resultado es un inversor. Esto es cierto porque

$$(\overline{AA}) = \overline{A}$$

También, como muestra la Ecuación (6.2), la operación OR puede realizarse invirtiendo las variables de entrada y combinando los resultados mediante una puerta NAND. Esto se ilustra en la Figura 6.5, en la que los inversores están formados a partir de puertas NAND. Finalmente, una puerta NAND seguida de un inversor es equivalente a una puerta AND. Puesto que las funciones lógicas básicas (AND, OR y NOT) pueden implementarse utilizando solamente puertas NAND, llegamos a la conclusión, que las puertas NAND son suficientes para realizar cualquier función lógica combinacional.

Las puertas NAND son suficientes para realizar cualquier función lógica combinacional.

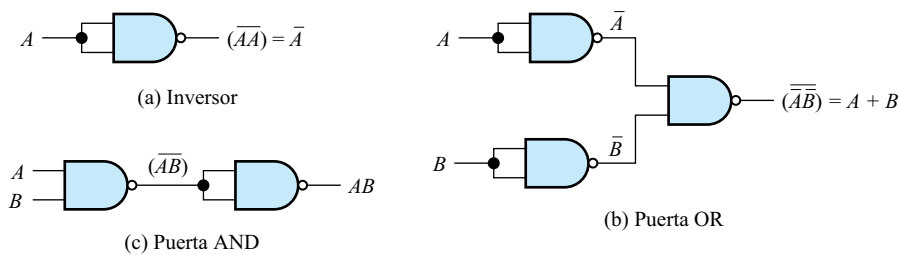


Figura 6.5. Todas las operaciones booleanas básicas pueden implementarse mediante puertas NAND. Por tanto, cualquier función booleana puede implementarse utilizando, únicamente, puertas NAND.

Las puertas NOR son suficientes para realizar cualquier función lógica combinacional.

De forma similar, las puertas NOR son suficientes para realizar cualquier función lógica combinacional.

EJERCICIO

- 6.1. Muestre cómo implementar las funciones AND, OR y NOT utilizando solamente puertas NOR.

Respuesta Véase la Figura 6.6.

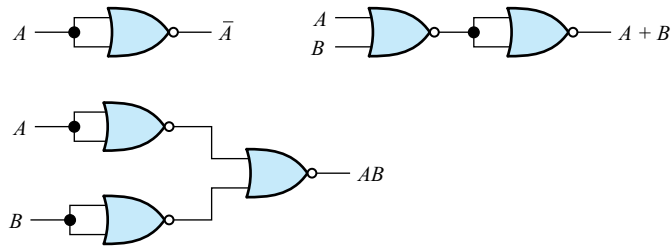


Figura 6.6. Las operaciones AND, OR y NOT pueden implementarse con puertas NOR. Véase el Ejercicio 6.1.

EJERCICIO

- 6.2. Escriba la tabla de verdad para cada uno de los circuitos lógicos mostrados en la Figura 6.7. Luego, busque una puerta equivalente para cada circuito.

Respuesta Cada circuito es el equivalente de una puerta OR exclusiva.

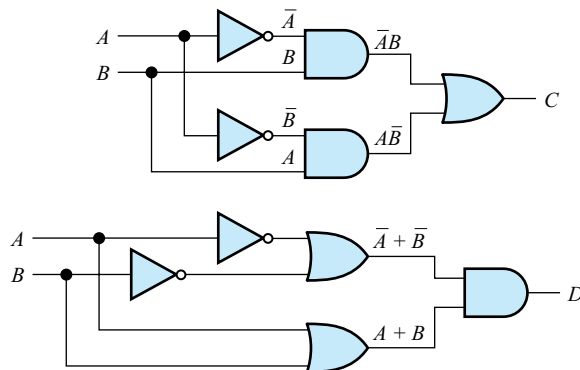


Figura 6.7. Circuitos para el Ejercicio 6.2.

6.2. ESPECIFICACIONES ELÉCTRICAS DE LAS PUERTAS LÓGICAS

En la última sección, hemos analizado el funcionamiento ideal de las puertas lógicas, concentrándonos en las operaciones booleanas realizadas sobre los valores lógicos de entrada. En esta sección, vamos a ocuparnos de las especificaciones para las tensiones y corrientes reales en las puertas lógicas. En la mayor parte de nuestro análisis nos referiremos al inversor, pero los conceptos también son aplicables a otras puertas.

Valores lógicos

Para una familia lógica dada, el «1» lógico es representado por un determinado margen de tensiones y el «0» lógico por otro. Por ejemplo, los márgenes de tensión de salida se ilustran en la Figura 6.8 para una familia determinada de circuitos TTL. Cualquier tensión de salida superior a 3,0 V representa un 1 lógico, y cualquier tensión inferior a 0,5 V representa un 0 lógico. Las tensiones en la zona de transición comprendida entre 0,5 y 3,0 V sólo aparecen durante intervalos muy cortos, cuando cambia el valor lógico. Los márgenes de tensión asignados a un 1 lógico y un 0 lógico son diferentes para cada familia lógica.

Para una familia lógica dada, el «1» lógico es representado por un determinado margen de tensiones y el «0» lógico por otro. Para un correcto funcionamiento, un circuito lógico sólo necesita generar una tensión situada en algún punto dentro del margen correcto.

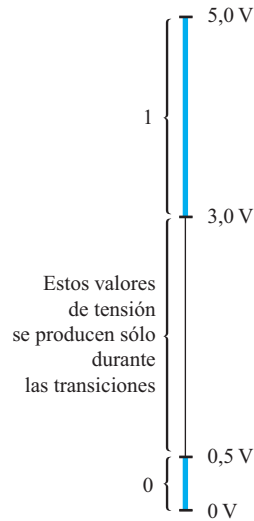


Figura 6.8. Márgenes de la tensión de salida para la familia lógica 7400 ALS TTL.

Para un correcto funcionamiento, un circuito lógico sólo necesita generar una tensión situada en algún punto dentro del margen correcto. Por eso, los valores de los componentes en los circuitos digitales no necesitan ser tan precisos como en los circuitos analógicos, donde cada amplitud tiene una importancia diferente.

... los valores de los componentes en los circuitos digitales no necesitan ser tan precisos como en los circuitos analógicos...

Lógica positiva y lógica negativa

Normalmente, el mayor valor de tensión en un sistema binario representa el valor lógico 1, y el más pequeño representa el valor lógico 0. En este caso, decimos que tenemos **lógica positiva**. Sin embargo, también es posible representar el valor lógico 1 por medio de un valor pequeño y el 0 por el más grande, dando como resultado lo que se denomina **lógica negativa**. A menos que se indique lo contrario, asumiremos que se utiliza lógica positiva a lo largo de todo este libro.

En la lógica positiva, el mayor valor de tensión en un sistema binario representa 1 y el menor representa el 0.

Características de transferencia de los inversores lógicos

Supongamos que tenemos un inversor que funciona con una tensión de alimentación V_{SS} , como se muestra en la Figura 6.9(a). La característica de transferencia del inversor es una gráfica de la tensión de salida v_o en función de la tensión de entrada v_i . En

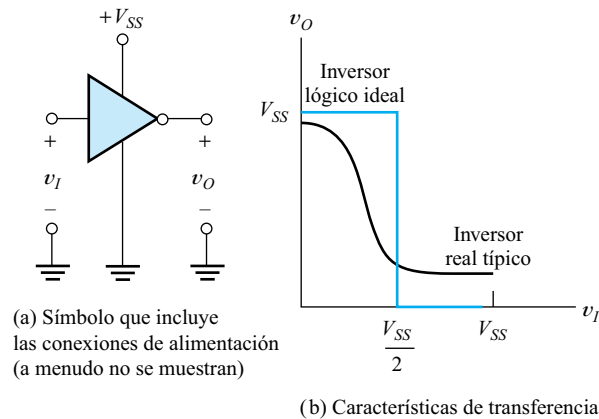


Figura 6.9. Inversor lógico.

la Figura 6.9(b), se muestran las características de transferencia para un inversor ideal y para un inversor real. El inversor ideal reconoce cualquier tensión de entrada menor que la mitad de la tensión de alimentación como un 0 lógico, y genera una tensión de salida igual a la tensión de alimentación V_{SS} . Del mismo modo, cualquier tensión mayor que $V_{SS}/2$ se reconoce como un 1 lógico, y la tensión de salida es igual a cero. En la práctica, la tensión de salida de un inversor real realiza una transición más gradual, mientras que la tensión de entrada varía desde de cero hasta V_{SS} .

Márgenes de ruido

El **ruido** consiste en fluctuaciones no deseadas en la tensión real de una señal lógica. Las fluctuaciones se deben a variaciones de la tensión de alimentación o al acoplamiento inductivo parásito de otras señales que cambian de forma rápida. El ruido es prácticamente inevitable en los sistemas electrónicos.

Si los niveles de la tensión de salida de un inversor (u otra puerta lógica) están muy próximos entre sí, es probable que el ruido cause un error en el valor lógico. Para evitar este problema, los niveles de tensión de salida deben estar lo más alejados que sea posible. Es por eso que la curva característica del inversor lógico ideal de la Figura 6.9(b) posee una tensión de salida igual a la tensión de alimentación para el 1 lógico, e igual a 0 V para el 0 lógico.

Asimismo, debido al posible ruido agregado a las señales de entrada, es deseable que el inversor acepte amplios márgenes para la tensión de entrada como variables lógicas válidas. Observe en la curva característica de la Figura 6.9(b), que el inversor ideal acepta las tensiones comprendidas entre cero y $V_{SS}/2$ como un 0 lógico, y las comprendidas entre $V_{SS}/2$ y V_{SS} como un 1 lógico.

Los fabricantes de puertas lógicas especifican valores para las siguientes tensiones de entrada y salida:

- V_{IL} es la máxima tensión de entrada que se garantiza que será aceptada como 0 lógico.
- V_{IH} es la mínima tensión de entrada que se garantiza que será aceptada como 1 lógico.
- V_{OL} es la máxima tensión de salida generada como 0 lógico (siempre que las tensiones de entrada sean mayores que V_{IH} o menores que V_{IL}).

Definiciones de los niveles de salida.

- V_{OH} es la mínima tensión de salida generada como 1 lógico (siempre que las tensiones de entrada sean menores que V_{IL} o mayores que V_{IH}).

Es importante que V_{IH} sea menor que V_{OH} , porque se busca la menor tensión de salida para que el 1 lógico sea correctamente interpretado por las puertas conectadas a la salida del inversor incluso cuando se añade ruido. La diferencia entre estas tensiones se denomina **margen de ruido superior** o **margen de ruido para el 1 lógico**, y viene determinada por la expresión:

$$NM_H = V_{OH} - V_{IH} \tag{6.3}$$

Definición del margen de ruido para el 1 lógico.

De forma similar, V_{IL} debe ser mayor que V_{OL} para asegurar que el nivel 0 de salida sea correctamente interpretado incluso en presencia de ruido. La diferencia entre los niveles de tensión para el 0 lógico se denomina **margen de ruido inferior** o **margen de ruido para el 0 lógico**, y queda determinada por la expresión

$$NM_L = V_{IL} - V_{OL} \tag{6.4}$$

Es importante disponer de márgenes de ruido grandes para evitar los problemas relacionados con el ruido en los circuitos lógicos.

Definición de margen de ruido para el 0 lógico.

En la Figura 6.10, se ilustran los márgenes lógicos y los márgenes de ruido resultantes garantizados para una familia lógica conocida como ALS TTL (Advanced Low-power Schottky Transistor-Transistor Logic: lógica transistor-transistor Schottky avanzada de bajo consumo).

Corrientes de entrada y de salida

En la Figura 6.11 se indican los sentidos de referencia para las corrientes de entrada y de salida de un inversor. Observe que los sentidos de referencia para las corrientes apuntan hacia el inversor. Si las corrientes reales fluyen en sentido opuesto, los valores de I_I e I_O serán negativos. Si la corriente fluye saliendo del terminal de salida (I_O es negativo), decimos que el inversor actúa como **fuelle** de corriente. Por el contrario, si la corriente fluye entrando en el terminal de salida, decimos que la salida actúa como **sumidero** de corriente.

La corriente que la salida es capaz de suministrar cuando está a nivel alto se indica con I_{OH} (I_{OH} tiene un valor negativo debido a la elección del sentido de referencia). A medida que se pide a la salida que suministre más corriente, la tensión de salida cae, debido a la resistencia de salida de la puerta. El fabricante garantiza que la tensión de salida de la puerta no caerá por debajo de V_{OH} siempre que la corriente suministrada como salida sea más pequeña que I_{OH} y las señales de entrada se encuentren dentro de los valores apropiados.

De forma similar, I_{OL} indica la corriente máxima que la salida puede absorber cuando la salida de la puerta está a nivel bajo. En otras palabras, se garantiza que la tensión de salida permanecerá por debajo de V_{OL} siempre que no sea necesario que la puerta absorba una corriente mayor que I_{OL} y las señales de entrada se encuentren dentro de los valores apropiados.

La corriente de entrada en el peor caso (valor máximo) siempre que la tensión de entrada se encuentre dentro del margen de entrada aceptable para el 0 lógico, se indica con I_{IL} . Del mismo modo, la corriente de entrada en el peor caso para una entrada a nivel alto se indica con I_{IH} . Para algunos tipos de circuitos lógicos, la corriente fluye desde el terminal de entrada cuando se aplica un 0 lógico. Para una entrada con valor 1 lógico, la corriente normalmente fluye hacia el terminal de entrada.

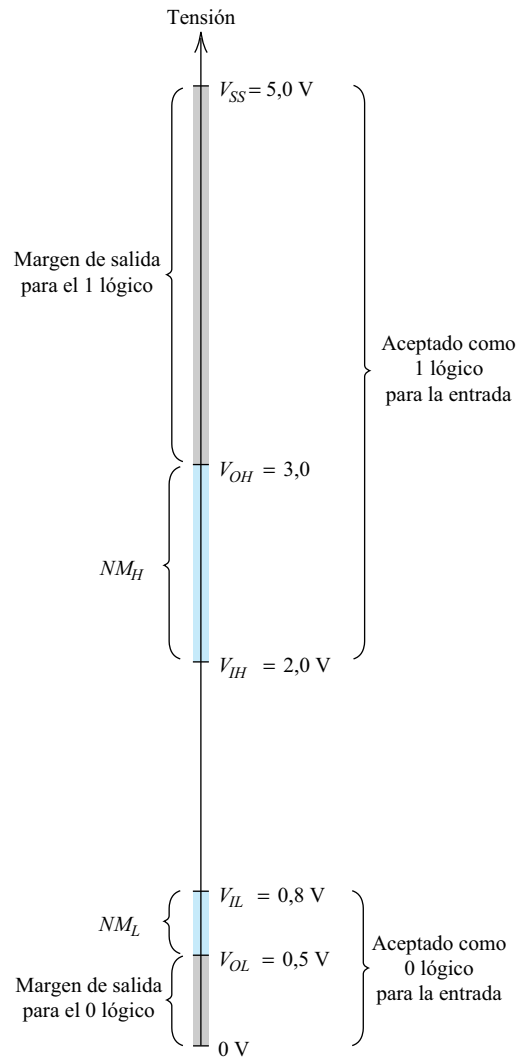


Figura 6.10. Márgenes de tensión de entrada y de salida para la familia lógica 7400 ALS TTL con una fuente de alimentación de +5 V.

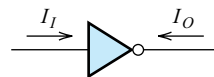


Figura 6.11. Sentidos de referencia para las corrientes de entrada y de salida. I_O tiene un valor negativo si la salida suministra corriente (fuente de corriente).

Fan-out

Para realizar operaciones booleanas, se interconectan varios tipos de puertas lógicas. En la Figura 6.12, se muestra una parte de un diagrama lógico típico. Observe que la salida del inversor está conectada a las entradas de tres puertas. En esta situación, decimos que el inversor es la puerta **excitadora**, y las otras son las puertas **excitadas**. El **fan-out** de un excitador se define como el número de terminales de entrada conec-

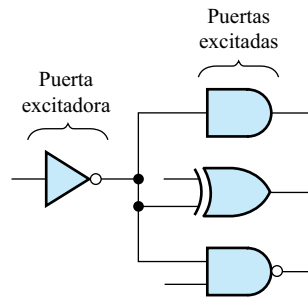


Figura 6.12. Parte de un circuito lógico. El inversor tiene un fan-out igual a 3 (es decir, el inversor excita 3 entradas).

tados a la salida del mismo. Para el inversor de la Figura 6.12, el fan-out es igual a tres.

La capacidad máxima de fan-out de una familia lógica es limitada, porque la salida de la puerta debe suministrar o absorber corriente suficiente como para alimentar a las entradas de todas las puertas excitadas. Si se conectan demasiadas entradas a una salida, la corriente requerida excede la capacidad de la puerta excitadora.

Por tanto, para el nivel alto, el fan-out debe ser inferior a $|I_{OH}/I_{IH}|$. Para el nivel bajo, el fan-out debe ser inferior a $|I_{OL}/I_{IL}|$. Dado que es necesario que el circuito funcione correctamente en cualquier estado, el fan-out máximo debe ser más pequeño que la menor de estas relaciones.

Otra razón para limitar el fan-out es que la entrada de una puerta lógica presenta una carga capacitiva a la puerta excitadora. Dado que la corriente en una capacidad viene dada por $i = C(dv/dt)$, las transiciones rápidas de tensión requieren grandes corrientes de excitación. En aquellos sistemas en los que es deseable una rápida conmutación, es necesario limitar el fan-out de tal modo que la corriente requerida permanezca dentro de los límites de la puerta excitadora. Normalmente, los fabricantes proporcionan un valor máximo de fan-out para cada familia lógica determinada. En el diseño de circuitos ASIC hay que tener en cuenta los problemas asociados con el fan-out.

Si el fan-out es demasiado alto, la corriente requerida excede la capacidad de la puerta excitadora.

El fan-out máximo es el número máximo de entradas que pueden conectarse a la salida de una puerta lógica. El fan-out viene determinado por la corriente de excitación y las consideraciones de velocidad.

Consideraciones respecto a la alimentación

La Figura 6.13 muestra el diagrama simplificado de un inversor lógico. El interruptor electrónico se abre si la señal de entrada A está a nivel bajo, y se cierra si la entrada está a nivel alto. Con el interruptor abierto, no se produce una caída de tensión a través de R , y la tensión de salida es igual a la tensión de alimentación. De esta manera, si la entrada está a nivel bajo, la salida estará a nivel alto. De forma similar, si A está a nivel alto, el interruptor se cierra, y la tensión de salida es igual a cero. En los Capítulos 4 y 5 se expone cómo implementar interruptores electrónicos utilizando transistores.

Observe que, si el interruptor está cerrado, la corriente se extrae de la fuente de alimentación. La potencia suministrada por la fuente de alimentación cuando los niveles lógicos son constantes se denomina **potencia estática** o **potencia en reposo**. Para este circuito concreto, la potencia estática se consume en el estado bajo, pero en estado alto la potencia estática es igual a cero (siempre que la carga sea un circuito abierto). En algunas tecnologías lógicas, se requiere potencia estática para ambos estados, pero el valor puede ser diferente para el estado alto y para el estado bajo. Los requisitos de

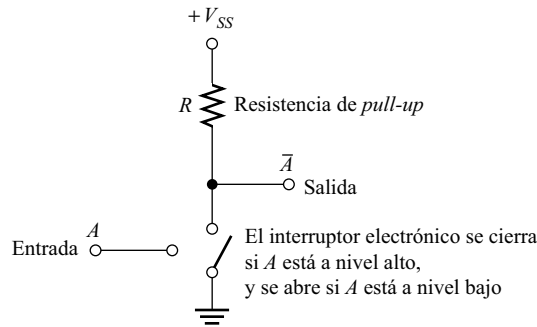


Figura 6.13. Circuito simplificado de un inversor lógico.

potencia estática suelen estar entre menos de un microwatio y casi 100 miliwatios por puerta, para las tecnologías lógicas actualmente en uso.

En el diseño de un sistema digital, es necesario estimar los requisitos relativos a la fuente de alimentación. En el caso de un ASIC, la disipación de potencia es importante, porque la temperatura del chip debe permanecer dentro de ciertos límites. Puede obtenerse una estimación para el peor caso de la potencia estática total de un chip suponiendo que todas las puertas se encuentran en estado de potencia máxima. Sin embargo, si tenemos buenas razones para suponer que sólo una parte de las puertas se encontrará en el estado de alta potencia en cualquier instante, podemos reducir nuestra estimación de los requisitos de potencia estática.

El objetivo es diseñar los circuitos lógicos para lograr una disipación mínima de potencia, siempre y cuando puedan satisfacerse las demás especificaciones del sistema. Esto conduce a un coste inferior de la fuente de alimentación, una temperatura de trabajo menor, lo que resulta en una mayor fiabilidad y un coste menor en disipadores y ventilación forzada.

Disipación de potencia dinámica

A menudo, la salida de una puerta debe excitar una capacidad de carga significativa asociada con los circuitos de entrada de las puertas excitadas y con el cableado. En la Figura 6.14(a) se ilustra tal capacidad de carga. Supongamos que el nivel lógico de la entrada A ha sido alto y cambia a bajo en $t = 0$. La tensión de salida resultante se muestra en la Figura 6.14(b). Dado que el interruptor estaba cerrado antes de que $t = 0$, la tensión del condensador comienza en cero, y aumenta hacia V_{SS} después de abrirse el interruptor. Al final, la tensión de salida alcanza el valor V_{SS} . En teoría, el condensador no alcanza el valor V_{SS} , sino que sólo se aproxima asintóticamente al mismo. Sin embargo, con fines prácticos, podemos suponer que la tensión del condensador ha alcanzado el valor V_{SS} después de, aproximadamente, cinco constantes de tiempo. La resistencia se denomina **resistencia de pull-up**, porque eleva (*pulls-up*) la tensión de salida. La carga resultante almacenada en el condensador viene dada por

$$Q = C_L V_{SS} \quad (6.5)$$

Esta carga debe ser suministrada por la fuente de alimentación. La energía que se suministra es el producto de la carga y la tensión:

$$E = C_L V_{SS}^2 \quad (6.6)$$

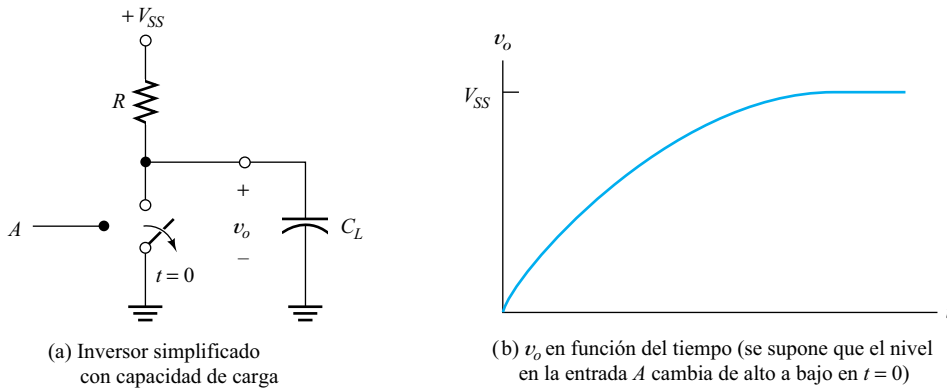


Figura 6.14. La capacidad de carga genera disipación dinámica de potencia en una puerta lógica.

La mitad de esta energía se disipa en la resistencia R , y la otra mitad se almacena en el condensador.

Cuando la señal lógica de salida pasa a nivel alto, el interruptor electrónico se cierra, descargando el condensador. En la práctica, el interruptor electrónico se comporta como una resistencia variable que requiere un breve intervalo de tiempo para cambiar de ser un circuito abierto a ser un cortocircuito. La potencia almacenada en el condensador se disipa en la resistencia del interruptor en forma de calor. De este modo, en cada ciclo de conmutación del inversor, de nivel bajo a nivel alto y nuevamente a nivel bajo, se disipa en forma de calor la cantidad de energía dada por la Ecuación 6.6 en los circuitos internos de la puerta. Si la salida del inversor se activa y desactiva con una frecuencia f , la potencia disipada viene dada por

$$P_{\text{dinámica}} = fC_L(V_{SS})^2 \tag{6.7}$$

Ecuación clave para la potencia dinámica.

Esta potencia se denomina **potencia dinámica**, porque ocurre solamente cuando la salida oscila de forma cíclica entre estados.

Para reducir la disipación de potencia dinámica, se debe mantener una baja capacidad de carga y reducir la amplitud de las oscilaciones de tensión entre los niveles lógicos.

La disipación de potencia dinámica no constituye un problema grave en circuitos lógicos de baja velocidad como los que se pueden encontrar en un marcapasos o en un reloj, dado que las frecuencias son, como máximo, sólo de varias decenas de kilohertzios. Sin embargo, un computador o un sistema de comunicaciones de alta velocidad pueden utilizar señales lógicas de más de un gigahertzio, siendo la disipación de potencia dinámica un problema muy importante.

Los circuitos lógicos consumen potencia, que se convierte en calor. La disipación de potencia puede dividirse en dos componentes: estática y dinámica.

Para reducir la disipación de potencia dinámica, se debe mantener una baja capacidad de carga y reducir la amplitud de las oscilaciones de tensión entre los niveles lógicos. Sin embargo, la reducción de las tensiones lógicas aumenta la susceptibilidad al ruido, dado que los márgenes de ruido pasan a ser más pequeños. Por tanto, es necesario llegar a un arreglo, y, por supuesto, el mejor arreglo depende de la aplicación. Por ésta y otras razones, los fabricantes ofrecen varias familias de circuitos lógicos. Del mismo modo, el diseñador de circuitos ASIC debe también aplicar este tipo de compromiso.

Retardo de propagación

En la Figura 6.15 se muestra el pulso de entrada en un inversor lógico y la salida resultante. Observe que el pulso de entrada cambia del estado bajo al estado alto de

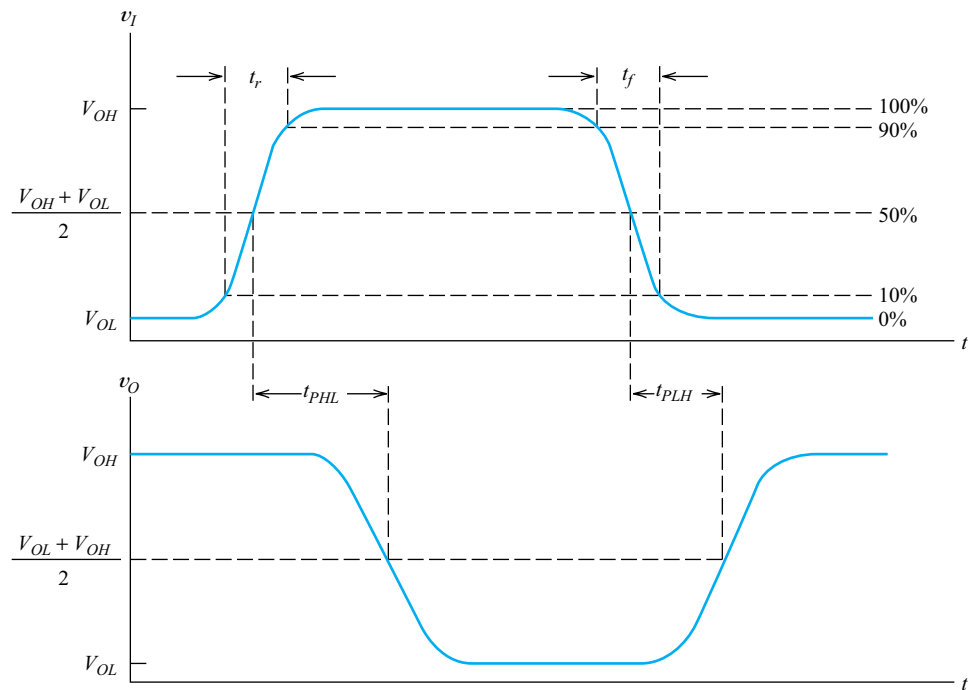


Figura 6.15. Pulso de entrada y salida de un inversor típico.

forma gradual. Las señales de entrada son suministradas por otros circuitos que deben excitar la capacidad de entrada del inversor, por lo que en la práctica no se producen cambios instantáneos en la tensión de entrada.

El **tiempo de subida** t_r de la señal de entrada se define como el intervalo entre el punto en el que se alcanza el 10% de la transición y el punto correspondiente al 90%.

El **tiempo de subida** t_r de la señal de entrada se define como el intervalo entre el punto en el cual se alcanza el 10% de la transición y el punto correspondiente al 90%. Esto se ilustra en la Figura 6.15. El **tiempo de bajada** t_f del pulso de entrada se define de un modo similar para la transición del nivel alto al nivel bajo. Los tiempos de subida y bajada se definen de forma análoga para las transiciones de la señal de salida.

t_{PHL} es el retardo medido entre los puntos correspondientes al 50% de la transición del nivel alto al nivel bajo de salida. Igualmente, t_{PLH} es el retardo de propagación para la transición del nivel bajo al nivel alto de la señal de salida.

Las transiciones de salida están retardadas respecto de las correspondientes transiciones de entrada. Esto se denomina **retardo de propagación**, y puede tener un valor diferente para la transición del nivel alto al nivel bajo que para la transición opuesta. Como se indica en la figura, t_{PHL} es el retardo medido entre los puntos correspondientes al 50% de la transición del nivel alto al nivel bajo de salida. De forma similar, t_{PLH} es el retardo de propagación para la transición del nivel bajo al nivel alto de la señal de salida. En ocasiones, los fabricantes especifican el retardo de propagación *promedio*, que viene dado por la expresión

$$t_{PD} = \frac{t_{PHL} + t_{PLH}}{2} \tag{6.8}$$

Los retardos de propagación van desde una fracción de nanosegundo hasta valores superiores para las tecnologías lógicas actualmente en uso.

Por supuesto, es deseable minimizar el retardo de propagación si se requiere trabajar a alta frecuencia. Al diseñar sistemas digitales formados por puertas lógicas discretas, debe seleccionarse una familia lógica con la velocidad deseada (por ejemplo, con retardos de propagación suficientemente pequeños). Después, se dispondrán los com-

ponentes de la forma adecuada para minimizar la capacidad parásita del cableado. Para un ASIC, además de la disposición de los componentes, el diseñador tiene que tener en cuenta otras cuestiones, como por ejemplo el tamaño de los transistores, que afecta al retardo de propagación.

Producto velocidad-potencia

Como hemos visto, la disipación de potencia y el retardo de propagación son especificaciones importantes de las puertas lógicas. Es deseable minimizar ambas. Una relación de calidad comúnmente utilizada es el producto de la disipación de potencia por puerta por el retardo de propagación. Este **producto velocidad-potencia** se mide en unidades de potencia, y es un indicador de la calidad global de una familia lógica: cuanto menor es el producto, mejor es la calidad de la familia lógica.

Por supuesto, la potencia por puerta depende del fan-out, de la cantidad de carga capacitiva presente en el cableado, y de la frecuencia de trabajo del circuito. De forma similar, el retardo de propagación depende del fan-out y de la carga capacitiva asociada a las interconexiones. Por tanto, es preciso analizar con cuidado las condiciones supuestas para una especificación de carácter general, como el producto velocidad-potencia.

Pulsos falsos

Cuando el retardo de propagación es distinto de cero, los circuitos lógicos combinatoriales pueden producir salidas inesperadas. Como ejemplo, analicemos el circuito mostrado en la Figura 6.16. Normalmente, este circuito debe generar una salida a nivel bajo, independientemente del valor lógico de la entrada. Sin embargo, si la entrada cambia de estado, transcurre un tiempo antes de que la salida del inversor cambie. De este modo, si A conmuta de nivel bajo a nivel alto, las dos entradas de la puerta AND estarán a nivel alto durante un breve intervalo. Esta condición da lugar a un corto pulso alto en la salida, como muestran las formas de onda de la Figura 6.16. A una salida de este tipo debida al retardo de propagación de las puertas dentro de un sistema se le denomina **pulso falso** (glitch).

A veces, los pulsos falsos dan problemas al diseñador de circuitos, porque el circuito no funciona de la manera para la cual fue diseñado. En otros casos, se hace un uso deliberado de estos pulsos falsos al diseñar un circuito.

EJERCICIO

- 6.3. Un determinado inversor lógico funciona con una alimentación de 5 V, y posee las siguientes especificaciones:

$$V_{IL} = 2 \text{ V}$$

$$V_{IH} = 4 \text{ V}$$

$$V_{OL} = 1 \text{ V}$$

$$V_{OH} = 4,5 \text{ V}$$

Hallar el margen de ruido de 0 lógico y el margen de ruido de 1 lógico.

Respuesta $NM_H = 0,5\text{V}$, y $NM_L = 1 \text{ V}$.

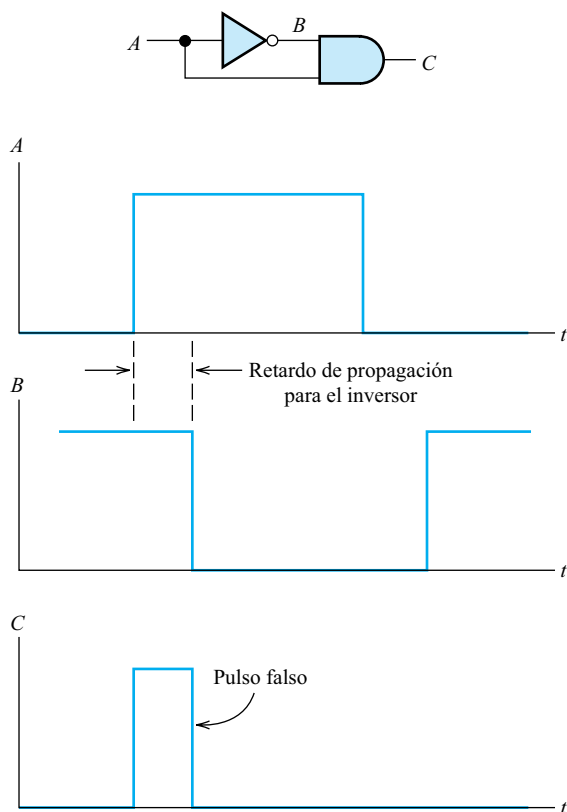


Figura 6.16. Pulso falso en la salida de la puerta AND debido al retardo de propagación en el inversor. Observe que hemos supuesto un retardo igual a cero para la puerta AND.

EJERCICIO

- 6.4.** La Figura 6.17 muestra varias puertas lógicas implementadas con interruptores electrónicos. Suponga que si la señal de entrada está a nivel bajo, el interruptor está abierto; si la entrada está a nivel alto, el interruptor está cerrado. En cada caso, hallar la salida como una combinación booleana de las entradas.

Respuesta (a) $C = \overline{(A + B)}$; (b) $D = \overline{(ABC)}$; (c) $C = AB$; (d) $C = A + B$.

EJERCICIO

- 6.5.** Un inversor lógico conmuta entre los niveles alto y bajo a una frecuencia de 100 MHz. La tensión de alimentación es de 5 V, y los niveles de salida son de 5 V y de 0 V. El inversor excita una capacidad de carga de 2 pF. Calcular la disipación de potencia dinámica.

Respuesta $P_{\text{dinámica}} = 5 \text{ mW}$.

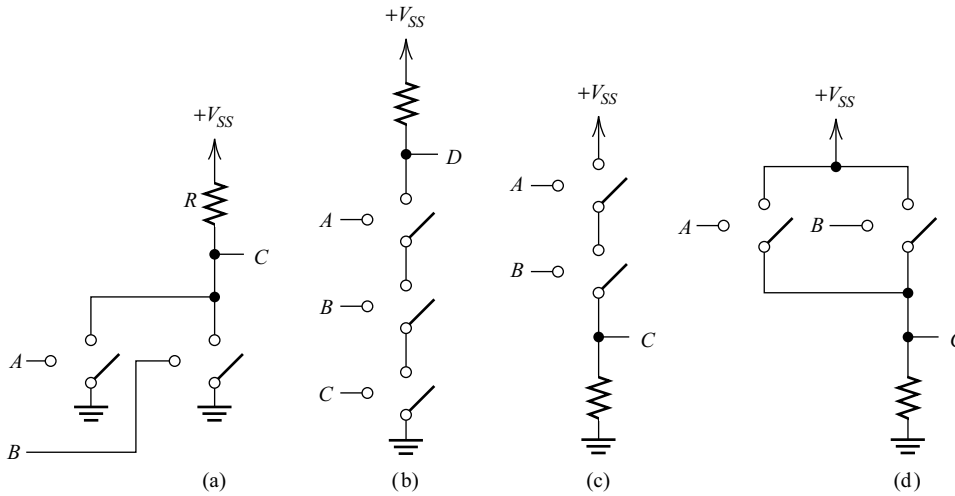


Figura 6.17. Puertas lógicas implementadas con interruptores electrónicos. Véase el Ejercicio 6.4.

EJERCICIO

6.6. Un determinado chip de un computador contiene 50.000 puertas, que tienen una disipación de potencia estática igual a cero. En el peor caso, la salida de cada puerta oscila a 200 MHz. La disipación de potencia dinámica total permitida para el chip es de 10 W. La tensión de alimentación es $V_{SS} = 5$ V. Determinar la capacidad de carga permitida para cada puerta.

Respuesta $C_L = 40$ fF = 40×10^{-15} F.

6.3. INVERSOR NMOS CON RESISTENCIA DE PULL-UP

Funcionamiento básico

Para comenzar nuestro estudio de los circuitos MOS digitales, vamos a analizar el sencillo circuito inversor ilustrado en la Figura 6.18(a). El transistor es un MOSFET de acumulación de canal n con una tensión de umbral V_{to} . La carga representa la capacidad de entrada de las puertas excitadas. La Figura 6.18(b) muestra un circuito equivalente simplificado, en el que el transistor NMOS se ha reemplazado por un interruptor en serie con una pequeña resistencia R_{on} . Cuando la tensión de entrada es baja, el NMOS está al corte, el interruptor se abre, y la capacidad se carga a través de la resistencia de pull-up R_D . Cuando la tensión de entrada es baja, la tensión de salida termina por alcanzar el valor de la tensión de alimentación V_{DD} . Por tanto, la tensión de salida en estado alto es

$$V_{OH} = V_{DD} \tag{6.9}$$

Por otro lado, cuando la tensión de entrada está a nivel alto ($v_I = V_{DD}$), el NMOS conduce y el interruptor se cierra, descargando la capacidad de carga de modo que la tensión de salida cae, y termina por alcanzar el valor dado por la siguiente expresión

$$V_{OL} = V_{DD} \frac{R_{on}}{R_D + R_{on}} \tag{6.10}$$

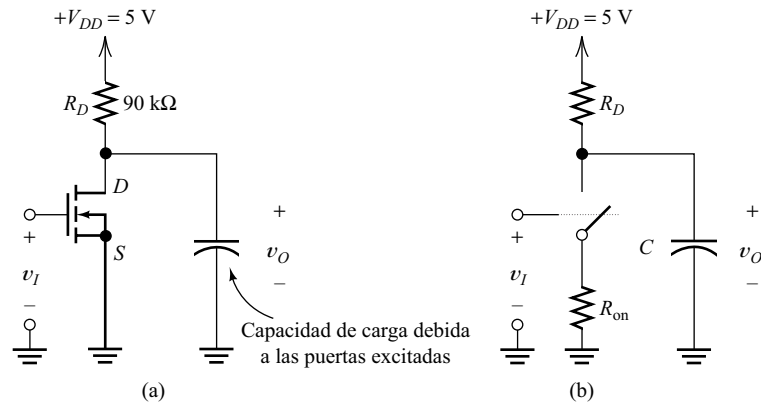


Figura 6.18. Inversor MOS con resistencia de pull-up.

El inversor NMOS con resistencia de pull-up se diseña de manera que la resistencia de conducción del FET (R_{on}) sea mucho menor que la resistencia de pull-up R_D .

Es deseable que el valor de V_{OL} sea muy próximo a cero, con el fin de maximizar los márgenes de ruido del inversor. Por tanto, el inversor NMOS con resistencia de pull-up se diseña de manera que la resistencia de conducción del FET (R_{on}) sea mucho menor que la resistencia de pull-up R_D .

Resistencia en conducción del transistor NMOS

Vamos a ver ahora cómo está relacionada la resistencia de conducción con los parámetros del NMOS. En primer lugar, observe que la tensión drenador-fuente del FET es igual a la tensión de salida, y que la tensión puerta-fuente es igual a la tensión de entrada; es decir,

$$v_{GS} = v_I \tag{6.11}$$

y

$$v_{DS} = v_o \tag{6.12}$$

Cuando v_o está muy próxima a cero, el FET funciona en la región óhmica, para la cual tenemos

$$i_D = K[2(v_{GS} - V_{to})v_{DS} - v_{DS}^2] \tag{6.13}$$

en la que K se obtiene de la expresión

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} \tag{6.14}$$

Puesto que v_{DS} tiene un valor muy próximo a cero, v_{DS}^2 es muy pequeña, y puede eliminarse en la Ecuación (6.13). Se tiene entonces que

$$i_D \cong K[2(v_{GS} - V_{to})v_{DS}]$$

La resistencia de conducción del transistor es

$$R_{on} = \frac{v_{DS}}{i_D} = \frac{1}{2K(v_{GS} - V_{to})} = \frac{1}{2K(v_I - V_{to})} \tag{6.15}$$

Para obtener una resistencia de conducción pequeña, debe cumplirse que

$$K = \frac{KP}{2} \left(\frac{W}{L} \right)$$

sea grande, lo que el diseñador del circuito puede lograr seleccionando un valor suficientemente grande para W/L .

El diseñador puede reducir R_{on} eligiendo un valor mayor para W/L .

Análisis con la línea de carga

Podemos lograr una mejor comprensión del inversor con resistencia de pull-up realizando un análisis con la línea de carga. Por ejemplo, supongamos que $R = 90 \text{ k}\Omega$, y que los parámetros del NMOS son $V_{to} = 1 \text{ V}$, $KP = 50 \text{ }\mu\text{A}/\text{V}^2$, $\lambda = 0$, y $W/L = 1/2$.

Las curvas características de drenador del transistor NMOS se ilustran en la Figura 6.19. De momento, suponemos que la capacidad de carga es un circuito abierto. Utilizando los valores $R_D = 90 \text{ k}\Omega$, y $V_{DD} = 5 \text{ V}$, construimos la línea de carga que aparece en la Figura 6.19.

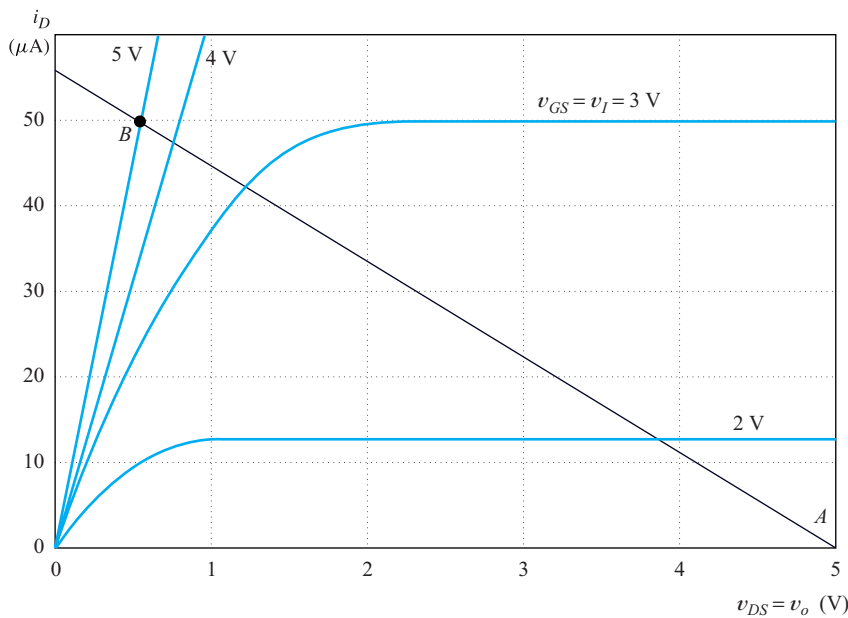


Figura 6.19. Análisis con la línea de carga para el circuito de la Figura 6.18(a).

Observe que, si la tensión de entrada es inferior a la tensión de umbral del transistor ($V_{to} = 1\text{V}$), el transistor está al corte. Luego el circuito funciona en el punto A , y la tensión de salida es $V_{OH} = V_{DD}$.

Cuando la tensión de entrada se eleva por encima del umbral, el punto de trabajo se desplaza hacia arriba a lo largo de la línea de carga. Cuando $v_I = V_{DD}$, el circuito funciona en el punto B , la tensión de salida es un nivel bajo, y el transistor funciona en la región óhmica.

Diseño del inversor MOS con resistencia de pull-up

Al seleccionar el valor de la resistencia de pull-up R_D , encontramos objetivos en conflicto. Por un lado, buscamos hacer la resistencia grande, ya que da lugar a una pequeña corriente cuando el transistor conduce. Esto, a su vez, significa una menor demanda de corriente de la fuente de alimentación y un menor calentamiento del circuito. Por otro lado, es deseable que R_D sea pequeña, de modo que la capacidad de carga se cargue rápidamente cuando el FET cambia al estado de no conducción.

Ejemplo 6.1. Diseño de un inversor MOS con resistencia de pull-up

Diseñe un inversor MOS con resistencia de pull-up para cumplir los siguientes objetivos:

Consumo de potencia estática para el estado de salida bajo = 0,25 mW

$$V_{OL} = 0,5 \text{ V}$$

$$V_{OH} = V_{DD} = 5 \text{ V}$$

Transistor: $V_{to} = 1 \text{ V}$, $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0$.

Solución: Es necesario especificar el valor de la resistencia de pull-up y de W/L para el transistor. Cuando la salida está a nivel bajo, el consumo de potencia estática es

$$P_{\text{estática}} = 0,25 \times 10^{-3} = I_{DD} V_{DD}$$

Dado que $V_{DD} = 5 \text{ V}$, podemos obtener I_{DD} :

$$I_{DD} = \frac{P_{\text{estática}}}{V_{DD}} = 50 \mu\text{A}$$

Luego, con la salida a nivel bajo, tenemos

$$I_{DD} = \frac{V_{DD}}{R_{\text{on}} + R_D}$$

Reordenando la ecuación y sustituyendo los valores, obtenemos

$$R_{\text{on}} + R_D = \frac{V_{DD}}{I_{DD}} = \frac{5 \text{ V}}{50 \mu\text{A}} = 100 \text{ k}\Omega$$

Resolviendo la Ecuación (6.10) para R_{on} y sustituyendo los valores, obtenemos

$$R_{\text{on}} = \frac{V_{OL}}{V_{DD}} (R_D + R_{\text{on}}) = \frac{0,5}{5,0} \times 100 \text{ k}\Omega = 10 \text{ k}\Omega$$

Por tanto, obtenemos que

$$R_D = 90 \text{ k}\Omega$$

Resolviendo la Ecuación (6.15) para K y sustituyendo los valores, obtenemos

$$K = \frac{1}{2R_{\text{on}}(v_I - V_{\text{to}})} = \frac{1}{2 \times 10^4(5 - 1)} = 12,5 \mu\text{A}/\text{V}^2$$

Por último, a partir de la Ecuación (6.14), obtenemos

$$\left(\frac{W}{L}\right) = \frac{2K}{KP} = \frac{2(12,5 \times 10^{-6})}{50 \times 10^{-6}} = \frac{1}{2}$$

Esto completa el diseño. El circuito es el que aparece en la Figura 6.18, y su análisis con la línea de carga se ilustra en la Figura 6.19.

□

Característica de transferencia y determinación de V_{IL} y V_{IH}

La característica de transferencia de un inversor lógico es un gráfico de la tensión de salida v_O en función de la tensión de entrada v_I .

Ejemplo 6.2. Característica de transferencia utilizando SPICE

Utilice SPICE para obtener la característica de transferencia del inversor que hemos diseñado en el Ejemplo 6.1. Suponga que la capacidad de carga es igual a cero.

Solución: Después de dibujar el circuito, se selecciona el transistor y se utiliza el comando **edit/model/edit instance model** (editar/modelo/editar modelo de instancia) para acceder a la ventana en la que se especifica el nombre del modelo y los parámetros para el transistor NMOS ($KP = 50 \times 10^{-6}$, $V_{\text{TO}} = 1$, $LAMBDA = 0$). A continuación, haga doble clic con el botón izquierdo del ratón estando el cursor situado sobre el símbolo del transistor NMOS, e introduzca la longitud del canal $L = 10^{-6}$ y la anchura $W = 2 \times 10^{-6}$. Para acceder a la ventana **DC Sweep** (barrido en continua), se usan los comandos **analysis/setup/dc sweep** (análisis/configurar/barrido en continua). Seleccione v_I como variable de barrido, y defina un barrido entre 0 y 5 V con incrementos de 0,01 V. A continuación, utilice el comando **analysis/simulate** (análisis/similar) para iniciar la simulación, después de lo cual se inicia Probe y muestra la característica de transferencia del inversor que aparece en la Figura 6.20. El esquema del circuito está almacenado en el archivo denominado Fig6_18, que puede encontrarse en la página web.

Utilizando el cursor en el programa Probe, encontramos que $V_{\text{OL}} = 0,535$ V, que es un valor muy próximo al objetivo de diseño de 0,5 V. La razón de la discrepancia es el hecho de que la resistencia en conducción del FET no es lineal. En otras palabras, las características de drenador son curvas en la región óhmica.

□

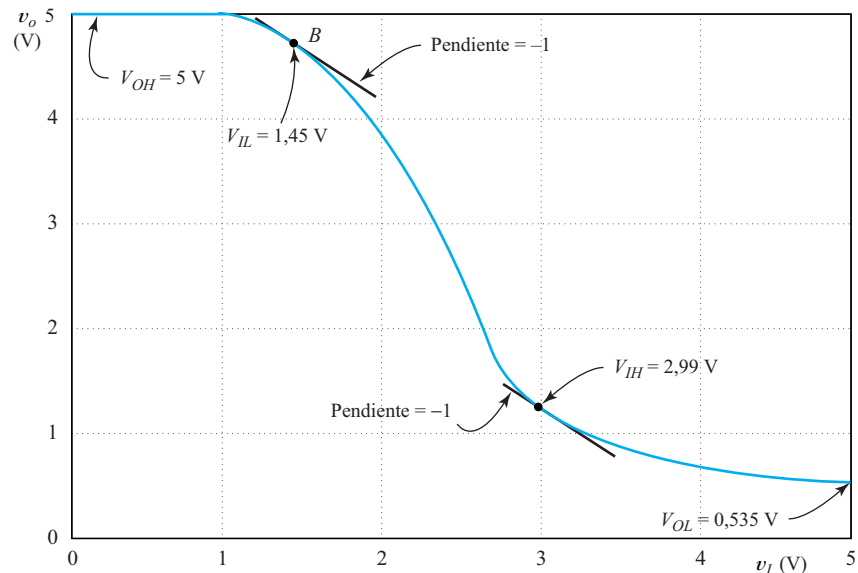


Figura 6.20. Característica de transferencia del inversor.

Uso de SPICE para determinar los márgenes de ruido

Recuerde que, para las familias lógicas estándar, V_{IL} es la tensión máxima de entrada garantizada por el fabricante que puede aceptarse como 0 lógico. Del mismo modo, V_{IH} es la tensión mínima de entrada garantizada que puede aceptarse como 1 lógico. Al determinar estas especificaciones, un fabricante debe considerar las variaciones con la temperatura y en el proceso de fabricación. Cuando la temperatura varía en el margen de trabajo especificado, los parámetros y resistencias del FET cambian levemente, dando como resultado características de transferencia ligeramente diferentes. Los parámetros del proceso (el nivel de dopaje, las temperaturas de difusión, etc.) pueden ser diferentes para cada circuito, culminando en una variación adicional en las características de transferencia.

Resulta difícil anticipar qué variaciones pueden esperarse en los procesos que se utilizarán dentro de varios años. Es necesario definir de forma sencilla, pero significativa, V_{IL} y V_{IH} , de modo que puedan compararse los márgenes de ruido de diferentes diseños. Con ese objetivo, se definen V_{IL} y V_{IH} como las tensiones de entrada para las que la pendiente de la característica de transferencia del inversor es igual a -1 , como se ilustra en la Figura 6.20. Una razón para elegir esta definición es que, si v_I es mayor que V_{IH} y se produce una leve variación de v_I debido al ruido, la variación resultante en v_O será menor que la variación en v_I . Puede realizarse una afirmación similar cuando v_I es menor que V_{IL} . Por tanto, cuando v_I es menor que V_{IL} o mayor que V_{IH} , el inversor atenúa el ruido en lugar de amplificarlo.

Para comparar los márgenes de ruido de diferentes diseños en este libro, se definen V_{IL} y V_{IH} como las tensiones de entrada para las que la pendiente de la característica de transferencia del inversor es igual a -1 .

Ejemplo 6.3. Determinación del margen de ruido

Utilice los resultados de la simulación por computador del Ejemplo 6.2 para determinar los valores de V_{IL} y V_{IH} . Luego, calcule los márgenes de ruido para este inversor.

Solución: Después de ejecutar la simulación, se utiliza Probe para determinar la derivada de v_o respecto a v_i . [Se requiere un gráfico de $d(V(M1 : d))$.] Luego, se utiliza el cursor para hallar las tensiones de entrada para las que la pendiente es igual a -1 . Los resultados son:

$$V_{IL} = 1,45 \text{ V}$$

y

$$V_{IH} = 2,99 \text{ V}$$

Estos puntos se muestran en la Figura 6.20.

Los márgenes de ruido vienen dados por Ecuaciones (6.3) y (6.4). Por tanto, tenemos:

$$NM_H = V_{OH} - V_{IH} = 5 - 2,99 = 2,01 \text{ V}$$

y

$$NM_L = V_{IL} - V_{OL} = 1,45 - 0,5 = 0,95 \text{ V}$$

Observe que los márgenes de ruido no son iguales. En general, es deseable que los márgenes de ruido sean iguales, y tan grandes como sea posible. Los mejores márgenes de ruido posibles son $V_{DD}/2$.

□

EJERCICIO

- 6.7. Repita el Ejemplo 6.1 para $V_{OL} = 0,25 \text{ V}$. Suponga que los restantes objetivos de diseño son los mismos que los del ejemplo.

Respuesta $R_D = 95 \text{ k}\Omega$; $W/L = 1/1$.

EJERCICIO

- 6.8. Utilice SPICE para determinar V_{IH} , V_{IL} y los márgenes de ruido, para el inversor diseñado en el Ejercicio 6.7.

Respuesta $V_{IH} = 2,47 \text{ V}$; $V_{IL} = 1,21 \text{ V}$; $NM_H = 2,53 \text{ V}$; $NM_L = 0,96 \text{ V}$. Observe que los márgenes de ruido son mayores que los del inversor diseñado y analizado en los Ejemplos 6.1, 6.2, y 6.3.

EJERCICIO

- 6.9. Suponga que un determinado CI está formado por puertas lógicas, cada una de las cuales consume $0,25 \text{ mW}$ de potencia estática. La máxima disipación de potencia estática admisible para el chip es de 20 W (esta cantidad no resulta extraña como disipación de los circuitos integrados de un computador). ¿Cuál es la cantidad máxima de puertas que puede contener el chip?

Respuesta 80.000 (cantidad considerablemente inferior al número de puertas que contienen los chips de computador de alto rendimiento).

6.4. RESPUESTA DINÁMICA DEL INVERSOR NMOS CON RESISTENCIA DE PULL-UP

La transición de nivel bajo a nivel alto

En esta sección, se analiza la respuesta dinámica del inversor NMOS con resistencia de pull-up. En primer lugar, consideremos la situación más simple, que se ilustra en la Figura 6.21. La entrada al inversor está a nivel alto hasta que $t = 0$, y luego conmuta a nivel bajo. Por tanto, el transistor conduce hasta que $t = 0$, instante en el que cambia al estado de corte. Luego, la capacidad se carga a través de la resistencia de pull-up. El circuito equivalente se muestra en la Figura 6.21(b).

La tensión de salida viene dada por la expresión:

$$v_O(t) = V_{DD} - \Delta V \exp(-t/R_D C) \quad (6.16)$$

que se ilustra en la Figura 6.21(c). Observe que ΔV es la diferencia entre los niveles lógicos de salida:

$$\Delta V = V_{OH} - V_{OL} = V_{DD} - V_{OL} \quad (6.17)$$

Queremos hallar expresiones para los siguientes parámetros:

t_{10} = tiempo en el que se ha completado el 10 % de la transición;

t_{90} = tiempo en el que se ha completado el 90 % de la transición;

$t_r = t_{90} - t_{10}$ = tiempo de subida; y

t_{PLH} = tiempo en el que se ha completado el 50 % de la transición.

Para determinar t_{10} , observe que la tensión de salida en ese momento es igual a $V_{OL} + 0,1 \Delta V$. De este modo, la Ecuación (6.16) pasa a ser

$$v_O(t_{10}) = V_{OL} + 0,1 \Delta V = V_{DD} - \Delta V \exp(-t_{10}/R_D C)$$

Reordenando la ecuación, tenemos

$$V_{OL} - V_{DD} + 0,1 \Delta V = -\Delta V \exp(-t_{10}/R_D C) \quad (6.18)$$

Sin embargo, a partir de la Ecuación (6.17), tenemos $\Delta V = V_{DD} - V_{OL}$, por lo que la Ecuación (6.18) queda

$$0,9 = \exp(-t_{10}/R_D C) \quad (6.19)$$

Tomando el logaritmo natural en ambos lados de la Ecuación (6.19) y reordenando, obtenemos

$$t_{10} = -R_D C \ln(0,9) = 0,1054 R_D C \quad (6.20)$$

De forma similar, podemos establecer que

$$t_{90} = -R_D C \ln(0,1) = 2,3025 R_D C \quad (6.21)$$

Luego el tiempo de subida viene determinado por

$$t_r = t_{90} - t_{10} = R_D C [\ln(0,1) - \ln(0,9)] = 2,20 R_D C \quad (6.22)$$

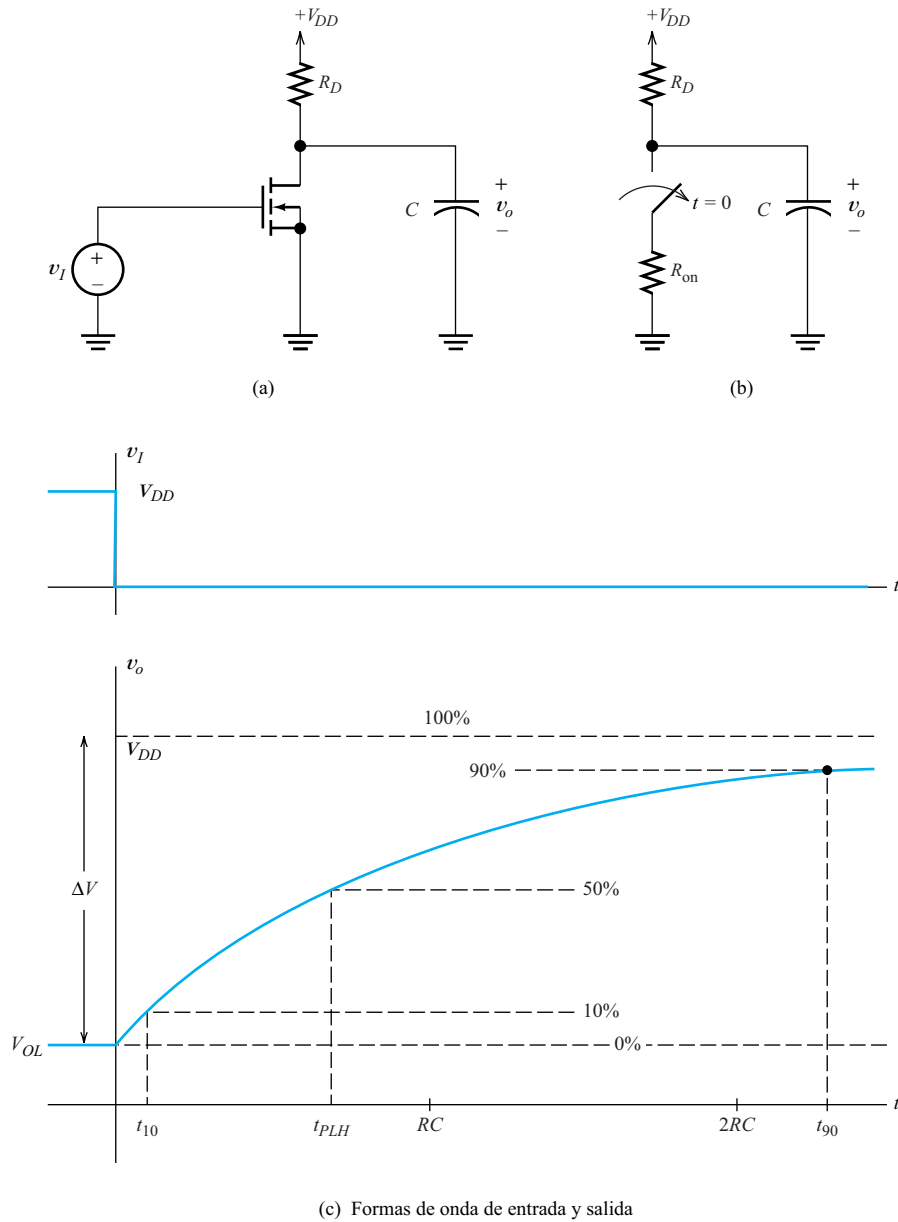


Figura 6.21. La transición de salida de nivel bajo a nivel alto del inversor NMOS con resistencia de pull-up.

Del mismo modo que hemos calculado t_{10} , podemos determinar

$$t_{PHL} = -R_D C \ln(0,5) = 0,6931 R_D C \tag{6.23}$$

Ejemplo 6.4. Determinación de t_{PLH} para el inversor NMOS con resistencia de pull-up

Calcule el tiempo de subida y t_{PLH} para el inversor del Ejemplo 6.1 (con $R_D = 90 \text{ k}\Omega$). Suponga que la capacidad de carga es igual a 1 pF .

Solución: Sustituyendo en las Ecuaciones (6.22) y (6.23), tenemos

$$t_r = 2,20R_D C = 198 \text{ ns}$$

y

$$t_{PLH} = 0,6931R_D C = 62,4 \text{ ns}$$

□

La transición de nivel alto a nivel bajo

Consideremos ahora la situación en la que la entrada está a nivel bajo y luego cambia al nivel alto. En la Figura 6.22 se muestra la construcción de la línea de carga para el circuito del Ejemplo 6.4. Inicialmente, el transistor no conduce, y el circuito funciona en el punto *A*. Cuando la entrada conmuta al nivel alto, el transistor comienza a conducir. Debido a la capacidad de carga, la tensión de salida (que es igual a v_{DS}) no puede cambiar instantáneamente. Por eso, el punto de trabajo se mueve verticalmente hacia el punto *B*. A causa de la corriente absorbida por el transistor, la tensión de salida cae, y el punto de trabajo instantáneo se mueve a lo largo de la curva característica, terminando en estado estacionario en el punto *C*.

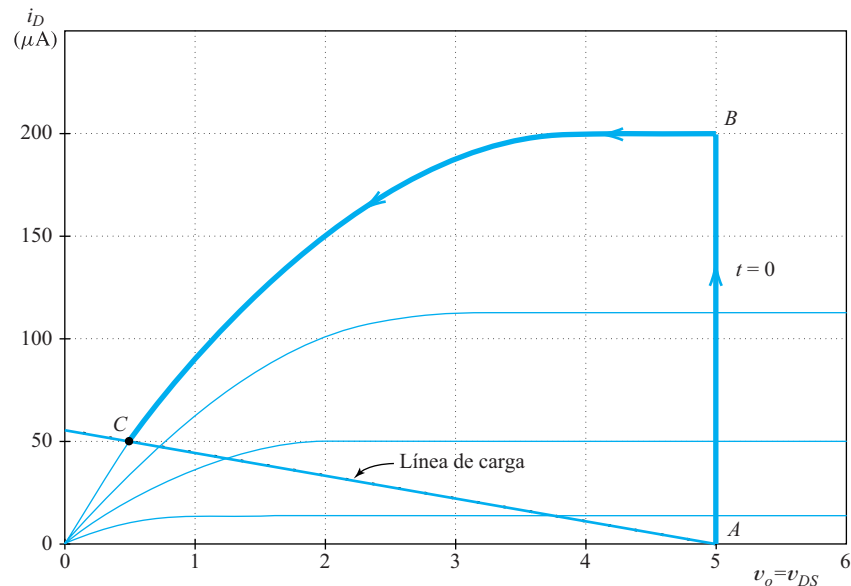


Figura 6.22. Análisis con la línea de carga de la transición de nivel alto a nivel bajo.

La corriente conducida por el transistor durante la transición de nivel alto a nivel bajo (de v_D) es mucho mayor que la corriente en la resistencia durante la transición de nivel bajo a nivel alto. En nuestro circuito de ejemplo, la corriente máxima a través de la resistencia es

$$\frac{V_{DD} - V_{OL}}{R_D} = \frac{5 - 0,5}{90 \text{ k}\Omega} = 50 \mu\text{A}$$

Por otro lado, observando el punto *B* en la Figura 6.22, se comprueba que la corriente máxima en el dispositivo NMOS es de $200 \mu\text{A}$.

Por tanto, se concluye que la transición de nivel alto a nivel bajo de la salida ocurre mucho más rápido que la transición opuesta. Otra manera de entender este hecho consiste en recordar que hemos diseñado el inversor de modo que R_{on} es mucho más pequeña que R_D . La capacidad se carga a través de R_D y se descarga a través de R_{on} . Por supuesto, cuanto menor es la resistencia, más rápidas son las transiciones.

En el diseño digital, la transición más lenta es la que establece los límites de rendimiento. Por tanto, para el inversor NMOS con resistencia de pull-up, t_{PHL} no es tan importante como lo es t_{PLH} . Además, la búsqueda analítica de una expresión para t_{PHL} se complica por el comportamiento no lineal del transistor NMOS. Antes que confiar en un análisis aproximado en el que se hagan hipótesis simplificadoras, puede utilizarse la simulación para determinar los tiempos de subida y los retardos de propagación.

Realmente, el análisis que hemos llevado a cabo para determinar t_{PLH} también ha sido aproximado, porque hemos supuesto que la tensión de entrada conmutaba de forma instantánea. En los circuitos digitales reales, los inversores son excitados por la salida de otras puertas, y la transición de entrada es más gradual. El NMOS no se desactiva de forma instantánea, como hemos supuesto en el análisis.

En un inversor NMOS con resistencia de pull-up, la transición de nivel alto a nivel bajo de la salida ocurre mucho más rápido que la transición opuesta.

En el diseño digital, la transición más lenta es la que establece los límites de rendimiento.

Ejemplo 6.5. Determinación del retardo de propagación con SPICE

Utilice PSpice para simular el retardo de propagación del inversor NMOS del Ejemplo 6.1. Conecte tres inversores en cascada, cada uno con una capacidad de carga de 1 pF , y determine los retardos de propagación para el último inversor de la cadena.

Solución: El circuito se muestra en la Figura 6.23. Configuramos la fuente de entrada para generar un impulso de 600 ns y 5 V que se inicie en $t = 100 \text{ ns}$. Las formas de onda de entrada y de salida para el tercer inversor se muestran en la Figura 6.24. Utilizando el cursor de Probe, determinamos que

$$t_{PHL} = 39,5 \text{ ns}$$

y

$$t_{PLH} = 63,3 \text{ ns}$$

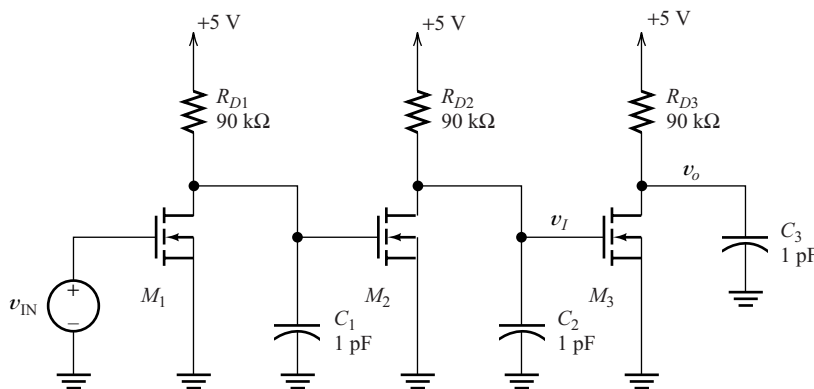


Figura 6.23. Tres inversores en cascada.

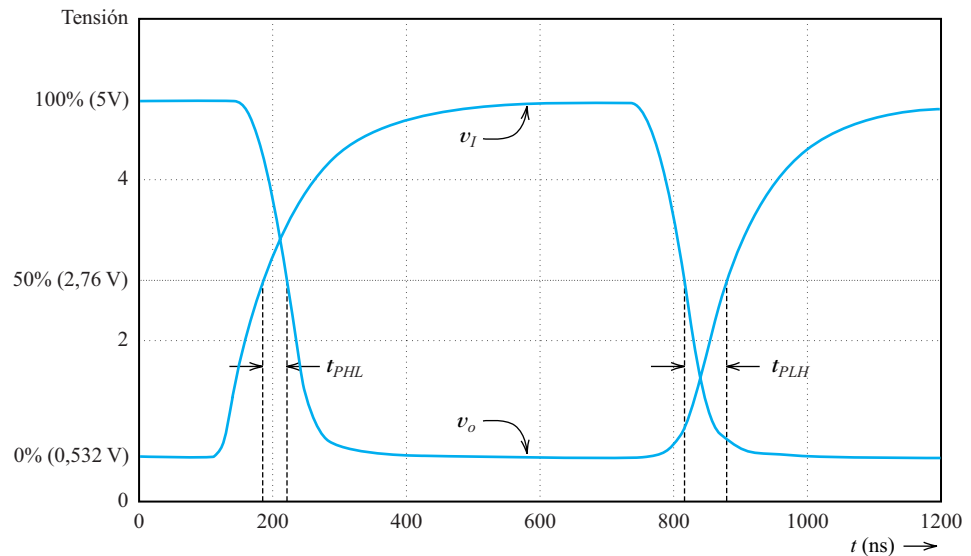


Figura 6.24. Formas de onda de entrada y de salida para la tercera etapa de la Figura 6.23.

Como se esperaba, t_{PHL} es menor que t_{PLH} . El valor de t_{PLH} concuerda muy bien con el valor que calculamos anteriormente (62,4 ns).

□

Área del chip

Analicemos el área de chip consumida por un inversor NMOS con resistencia de pull-up. En la Sección 2.5, hemos tratado las resistencias integradas y hemos presentado la siguiente expresión para la resistencia:

$$R = R_{\square} \frac{L}{W}$$

Aquí, L es la longitud de la resistencia, W es su anchura, y R_{\square} es la resistencia pelicular de la capa utilizada para fabricar la resistencia. Suponga que la resistencia para el inversor del ejemplo anterior está construida con un material con $R_{\square} = 100 \Omega/\square$. Entonces, una resistencia $90 \text{ k}\Omega$ requiere que

$$\frac{L}{W} = \frac{R_D}{R_{\square}} = \frac{90 \text{ k}\Omega}{100 \Omega} = 900$$

Para ahorrar área en la disposición del CI, se selecciona una dimensión mínima de componente igual al tamaño más pequeño permitido por la tecnología de fabricación. Por ejemplo, supongamos que el tamaño mínimo es $1 \mu\text{m}$. Entonces, se diseñaría la resistencia con una anchura de $1 \mu\text{m}$ y una longitud de $900 \mu\text{m}$. El área consumida (sin considerar las bandas de guarda requeridas entre la resistencia y otros componentes) es de $900 \mu\text{m}^2$. Por otro lado, el transistor NMOS de los ejemplos tenía una relación L/W igual a 2, y ocuparía solamente $2 \mu\text{m}^2$. Por tanto, la resistencia ocupa un área 450

veces mayor que la ocupada por el FET. Ésta es una de las razones por las que la lógica NMOS con resistencia de pull-up no resulta práctica para sistemas digitales altamente complejos. Hemos presentado esta lógica sólo porque es una buena manera de ilustrar muchos puntos importantes relacionados con los circuitos digitales MOS.

Debido a que las resistencias consumen un área excesiva de chip, la lógica NMOS con resistencia de pull-up no resulta práctica para sistemas digitales altamente complejos.

Otros tipos de inversores MOS

En la Figura 6.25, se ilustran algunas alternativas para el inversor con resistencia de pull-up. La Figura 6.25(a) muestra el inversor con resistencia de pull-up que ya se ha estudiado en esta sección. En la Figura 6.25(b), la resistencia de carga R_D se ha reemplazado por un transistor NMOS. Para alcanzar un valor bajo para V_{OL} , la resistencia del transistor de carga debe ser alta comparada con la del transistor de conmutación. Ésta es la razón por la que la relación W/L es menor. Observe que el sustrato del transistor de carga está conectado a masa en lugar de a la fuente, porque los sustratos para todos los transistores son comunes. Veremos las implicaciones de este hecho enseguida.

Un problema del circuito de la Figura 6.25(b) es que, cuando la salida está a nivel alto, la tensión de puerta a fuente del dispositivo de carga es cero, por lo que el transistor de carga no conduce, y la salida no se mantiene a nivel alto cuando se inyecta

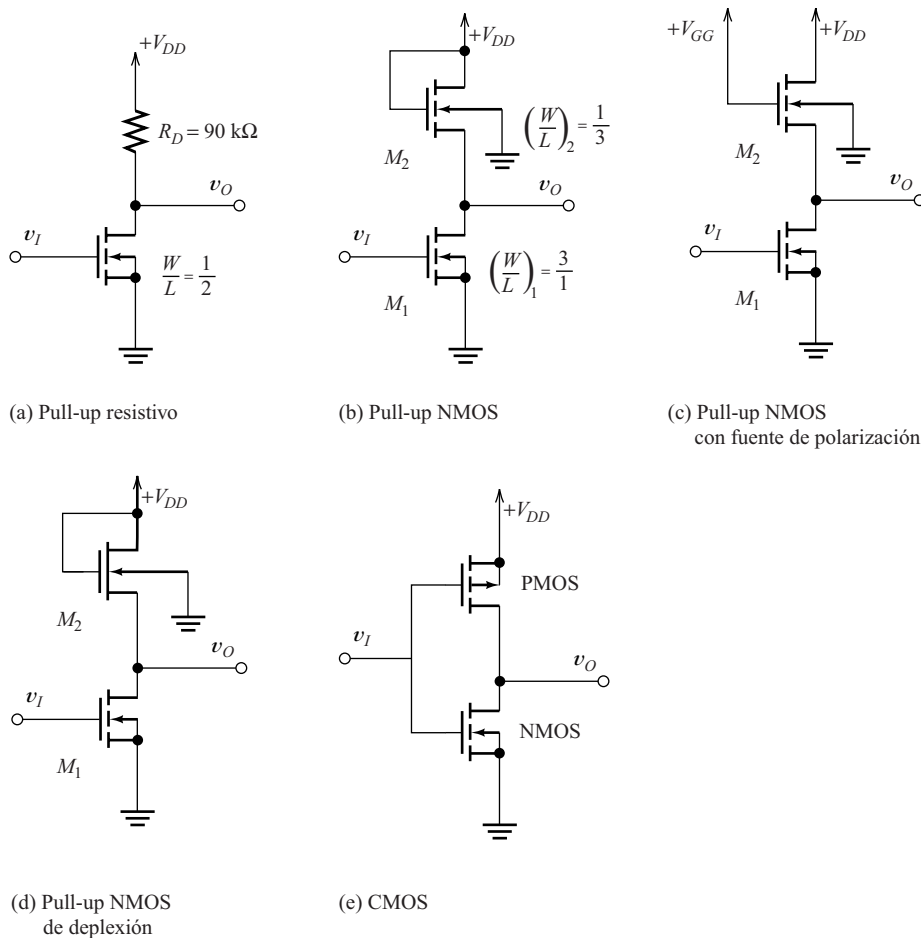


Figura 6.25. Varios tipos de circuitos inversores MOS.

corriente de ruido en el terminal de salida, debido al acoplamiento capacitivo. Una solución para este problema es conectar las puertas de los dispositivos de carga a V_{GG} , cuyo valor es mayor que el de V_{DD} , como se muestra en la Figura 6.25(c). Un problema de este circuito es que la distribución de V_{GG} complica el diseño del chip.

Una solución mejor consiste en reemplazar el transistor de carga por un MOSFET de depleción, como se muestra en la Figura 6.25(d). Recuérdese que un transistor NMOS de depleción tiene una tensión de umbral negativa y conduce con $v_{GS} = 0$. En la fabricación del circuito, es necesaria una etapa adicional de implantación de iones para dopar los canales de las cargas, pero las mejoras en el rendimiento justifican el coste. La lógica NMOS con dispositivos de carga en modo de acumulación fue una tecnología importante a principios de la década de los años ochenta, y se utilizó en el IBM PC original.

Actualmente, la mayoría de los circuitos integrados digitales de alto rendimiento se diseñan utilizando tecnología CMOS (complementada algunas veces con transistores bipolares). En la Figura 6.25(e), se muestra un inversor CMOS. Los circuitos lógicos CMOS son el tema de la siguiente sección.

Hoy en día, la mayoría de los CI digitales de alto rendimiento se diseñan utilizando tecnología CMOS (complementada algunas veces con transistores bipolares).

Efectos producidos por el sustrato

Anteriormente, en la Figura 6.25(b) se ha indicado que el sustrato de M_2 está conectado a masa en lugar de a la fuente de M_2 . Esto también es cierto para las Figuras 6.25(c) y (d). Por eso, la tensión sustrato-fuente, indicada como v_{BS} , es distinta de cero en estos circuitos. El efecto principal de los valores no nulos para v_{BS} consiste en cambiar la tensión de umbral del MOSFET. La tensión de umbral de un transistor NMOS es

$$V_{ton} = V_{ton-0} + \gamma_n(\sqrt{2\phi_p - V_{BS}} - \sqrt{2\phi_p}) \tag{6.24}$$

donde V_{ton-0} es la tensión de umbral para $v_{BS} = 0$, γ_n es el **parámetro de umbral global**, y ϕ_p es una constante física relacionada con el proceso de fabricación. De forma similar, para un transistor PMOS, se tiene

$$V_{top} = V_{top-0} - \gamma_p(\sqrt{2\phi_n + V_{BS}} - \sqrt{2\phi_n}) \tag{6.25}$$

El análisis matemático de las características de transferencia y los retardos de propagación de las puertas teniendo en cuenta los efectos del sustrato es complicado. Afortunadamente, SPICE ofrece una alternativa adecuada. La Tabla 6.1 enumera los parámetros del MOSFET, sus nombres SPICE, y los valores típicos.

Tabla 6.1. Parámetros SPICE para un proceso típico. *Nota:* L está en micras.

Nombre	Símbolo matemático	Símbolo SPICE	NMOS	PMOS	Unidades
Parámetro de transconductancia	KP_n o KP_p	KP	50	25	$\mu A/V^2$
Tensión de umbral	V_{ton-0} o V_{top-0}	VTO	1	-1	V
Parámetro de modulación de la longitud del canal	λ_n o λ_p	LAMBDA	0,1/L	0,1/L	V^{-1}
Parámetro de umbral global	γ_n o γ_p	GAMMA	0,6	0,6	\sqrt{V}
Potencial de superficie	ϕ_n o ϕ_p	PHI	0,8	0,8	V

Ejemplo 6.6. Característica de transferencia de un inversor NMOS con pull-up

Utilice PSpice para determinar la característica de transferencia para el inversor ilustrado en la Figura 6.25(b), usando los parámetros del transistor proporcionado en la Tabla 6.1. Suponga que el tamaño mínimo de cada transistor es de $1 \mu\text{m}$.

Solución: En primer lugar, utilizamos Schematics para dibujar el circuito mostrado en la Figura 6.26. Para M_1 , tenemos $W_1 = 3 \mu\text{m}$ y $L_1 = 1 \mu\text{m}$. Por otro lado, para M_2 , tenemos $W_2 = 1 \mu\text{m}$ y $L_2 = 3 \mu\text{m}$. Haciendo doble clic sobre el icono de cada transistor, se accede a las ventanas de atributos en las que se especifican L y W .

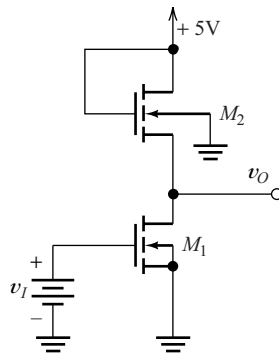


Figura 6.26. Circuito para el Ejemplo 6.6.

A continuación, seleccione un transistor haciendo clic sobre su icono, y utilice el comando **edit/model/edit instance model** para acceder a la ventana en la que se puede introducir el nombre del modelo y los valores de los parámetros. La ventana de modelo para M_2 se muestra en la Figura 6.27.

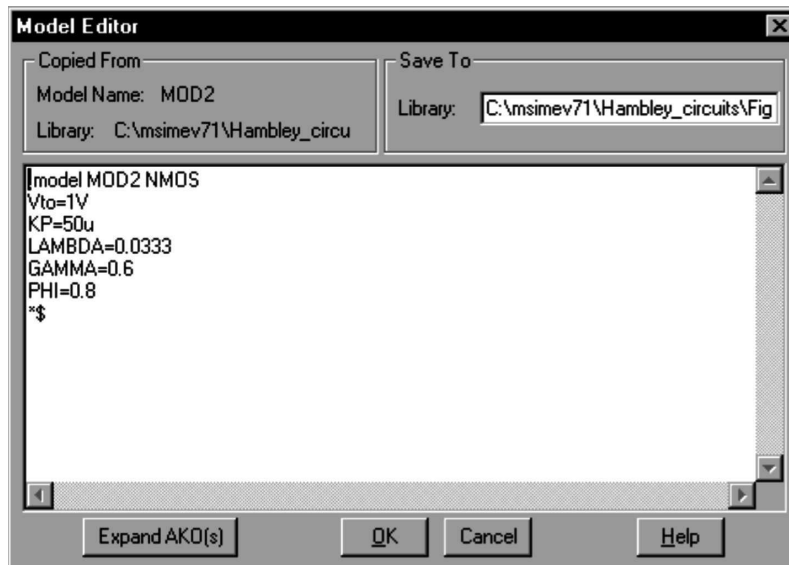


Figura 6.27. Ventana del editor de modelos para M_2 .

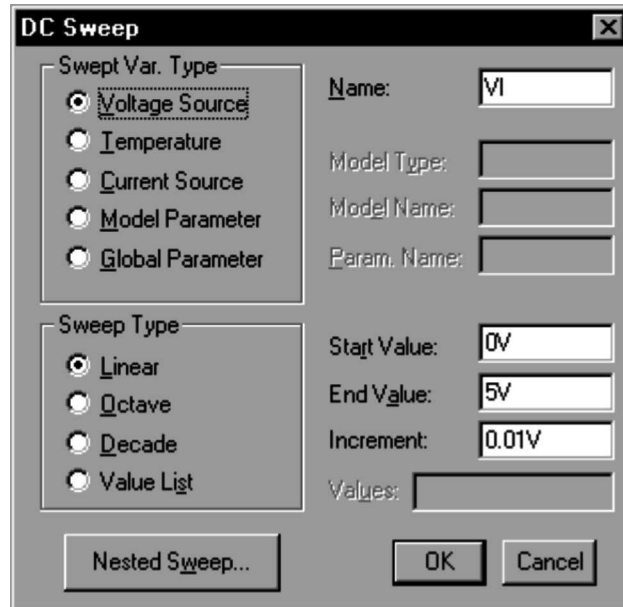


Figura 6.28. Ventana de configuración para el barrido de continua.

Coloque un indicador de tensión en el terminal de salida, de modo que Probe muestre la tensión de salida automáticamente.

A continuación, utilice el comando **analysis/setup/dc sweep** para acceder a la ventana en la que puede especificar los parámetros para la fuente de entrada, como se ilustra en la Figura 6.28.

Por último, utilice el comando **analysis/simulate** para iniciar la simulación, después de lo cual aparecerá la característica de transferencia mostrada en la Figura 6.29.

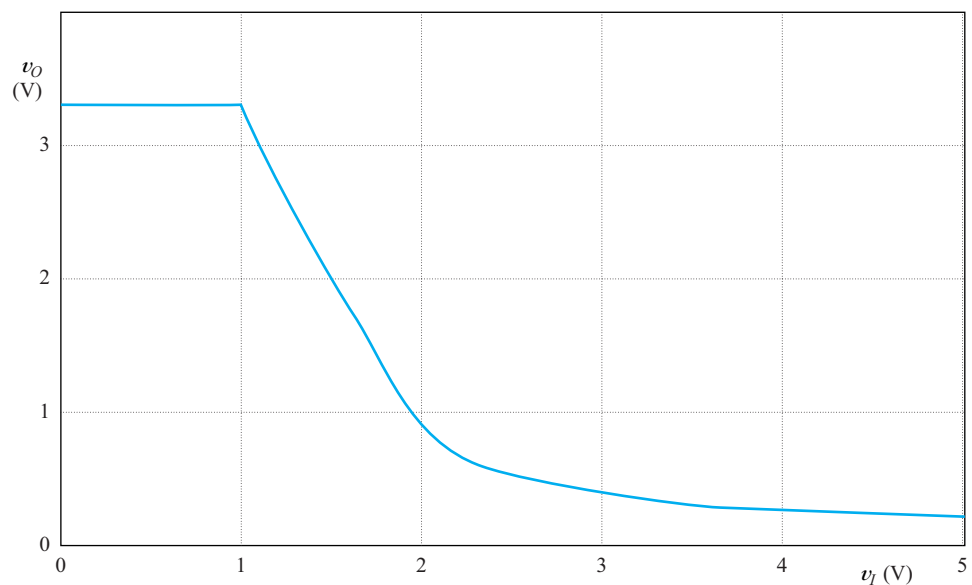


Figura 6.29. Característica de transferencia del inversor NMOS con pull-up.

□

EJERCICIO

- 6.10.** Utilice SPICE para determinar t_{PHL} y t_{PLH} para un inversor NMOS con resistencia de pull-up $R = 95 \text{ k}\Omega$, $W/L = 1 \text{ }\mu\text{m}/1 \text{ }\mu\text{m}$, $V_{io} = 1 \text{ V}$, $KP = 50 \text{ }\mu\text{A}/\text{V}^2$, $\lambda = 0$, y una capacidad de carga de 1 pF.

Respuesta El esquema del circuito se encuentra en el archivo Exer6_10. Para este circuito, $t_{PHL} = 19 \text{ ns}$, y $t_{PLH} = 68,0 \text{ ns}$.

EJERCICIO

- 6.11.** Considere un inversor NMOS con resistencia de pull-up. ¿Qué efecto (un aumento, una disminución o ninguno) tendrá el hecho de aumentar R_D sobre (a) t_{PLH} ; (b) t_{PHL} ; (c) V_{OH} ; (d) V_{OL} ; (e) el área de chip?

Respuesta (a) aumento; (b) ninguno; (c) ninguno; (d) disminución; (e) aumento.

EJERCICIO

- 6.12.** Considere un inversor NMOS con resistencia de pull-up. ¿Qué efecto (un aumento, una disminución o ninguno) tendrá el hecho de aumentar W/L sobre (a) t_{PLH} ; (b) t_{PHL} ; (c) V_{OH} ; (d) V_{OL} ?

Respuesta (a) ninguno; (b) disminución; (c) ninguno; (d) disminución.

EJERCICIO

- 6.13.** Considere un inversor NMOS con resistencia de pull-up. ¿Qué efecto (un aumento, una disminución o ninguno) tendrá el hecho de aumentar la capacidad de carga sobre (a) t_{PLH} ; (b) t_{PHL} ; (c) V_{OH} ; (d) V_{OL} ?

Respuesta (a) aumento; (b) aumento; (c) ninguno; (d) ninguno.

6.5. EL INVERSOR CMOS

En la Figura 6.30(a) se ilustra un inversor CMOS, y en las Figuras 6.30(b) y 6.30(c) se muestran sus circuitos equivalentes. La capacidad C_L es la carga presentada por las puertas excitadas y las interconexiones. Cuando la tensión de entrada está a nivel bajo, el transistor NMOS no conduce, y el transistor PMOS conduce. Por tanto, el transistor PMOS mantiene a nivel alto la tensión de salida, y $V_{OH} = V_{DD}$. Observe que, debido a que el NMOS no conduce, la potencia estática consumida por el inversor CMOS es igual a cero.

Cuando la tensión de entrada está a nivel alto, el transistor PMOS no conduce, y el NMOS conduce. Por tanto, el transistor NMOS mantiene la tensión de salida a nivel bajo, y $V_{OL} = 0$. Nuevamente, la potencia estática es igual a cero. El consumo de potencia estática cero es una ventaja muy importante de los circuitos CMOS comparados con los circuitos basados en otras tecnologías. Ésta es la razón principal por la que los CI digitales complejos se basan en la tecnología CMOS.

El consumo de potencia estática cero es una ventaja muy importante de los circuitos CMOS comparados con los circuitos basados en otras tecnologías.

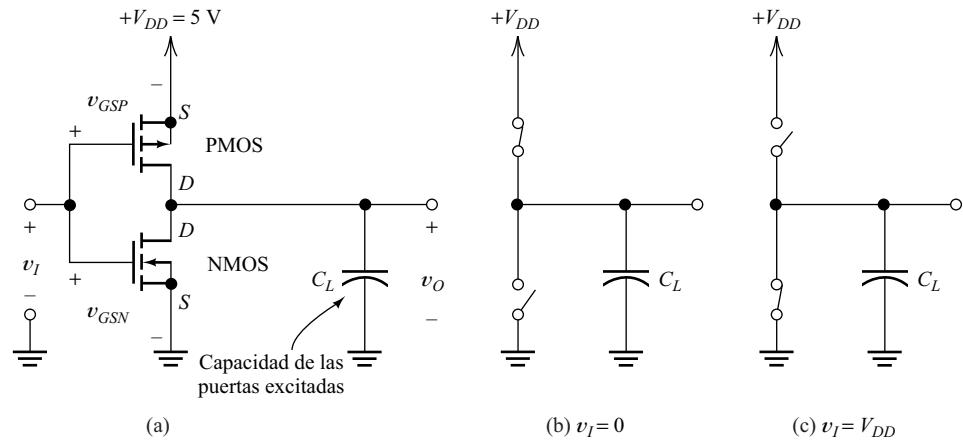


Figura 6.30. Inversor CMOS.

Análisis gráfico

En la siguiente explicación, vamos a suponer que, excepto por las diferencias en la polaridad de la tensión y en la dirección de la corriente, los transistores NMOS y PMOS tienen características idénticas. Recuerde que

$$K = \left(\frac{W}{L}\right) \frac{KP}{2}$$

Utilizaremos el subíndice p para indicar los parámetros del transistor PMOS, y el subíndice n para indicar los del dispositivo NMOS. En condiciones normales, los dispositivos PMOS tienen un valor KP_p que es aproximadamente la mitad de KP_n . La relación exacta de KP_p respecto de KP_n depende del proceso de fabricación. Por tanto, para conseguir dispositivos con características idénticas (por ejemplo, con $K_p = K_n$), es necesario elegir

$$\left(\frac{W}{L}\right)_p = 2 \left(\frac{W}{L}\right)_n$$

Dado que los dispositivos PMOS tienen un valor de KP_p aproximadamente igual a la mitad del valor de KP_n , es necesario elegir $(W/L)_p = 2(W/L)_n$ para lograr una característica de transferencia simétrica para un inversor CMOS.

El umbral del dispositivo NMOS es V_{ton} , que es un valor positivo, mientras que la tensión de umbral del PMOS es $V_{top} = -V_{ton}$. Vamos a suponer también que la tensión de alimentación V_{DD} es mayor que dos veces la magnitud de la tensión de umbral, lo que suele ser bastante habitual.

Observe en la Figura 6.30(a) que el terminal de fuente del PMOS se conecta a V_{DD} , y que el drenador se conecta a la salida del inversor. La tensión puerta-fuente del transistor PMOS es

$$v_{GSP} = v_I - V_{DD}$$

Cuando $v_I = V_{DD}$, la tensión puerta-fuente del PMOS es igual cero y, por tanto, el PMOS está al corte. Como consecuencia, no fluye prácticamente ninguna corriente desde la alimentación. Por otro lado, cuando $v_I = 0$, se tiene que $v_{GSP} = -V_{DD}$, y el

PMOS puede suministrar una gran corriente de denador para cargar la capacidad de carga. Dado que el NMOS está al corte para $v_{GSN} = v_I = 0$, no fluye ninguna corriente después de cargar la capacidad.

A continuación, vamos a analizar gráficamente un inversor CMOS con $V_{DD} = 5\text{ V}$ y con los siguientes valores de parámetros:

$$\begin{aligned} V_{ion} &= 1\text{ V} & V_{iop} &= -1\text{ V} \\ KP_n &= 50\ \mu\text{A}/\text{V}^2 & KP_p &= 25\ \mu\text{A}/\text{V}^2 \\ \left(\frac{W}{L}\right)_n &= \frac{4\ \mu\text{m}}{1\ \mu\text{m}} & \left(\frac{W}{L}\right)_p &= \frac{8\ \mu\text{m}}{1\ \mu\text{m}} \\ \lambda_n &= 0 & \lambda_p &= 0 \end{aligned}$$

Estos valores dan como resultado $K_n = K_p = 100\ \mu\text{A}/\text{V}^2$.

Consideremos ahora las líneas de carga para el inversor CMOS. Recuerde que en el caso de una carga resistiva, la línea de carga es una recta que se corresponde con la característica tensión-corriente de una resistencia. Sin embargo, para un inversor CMOS, la línea de carga no es una recta, sino que es una de las curvas características del PMOS. Además, la resistencia da lugar a una línea de carga fija, pero la línea (que realmente es una curva) para el pull-up PMOS cambia a medida que lo hace v_I . En la Figura 6.31, se muestran las líneas de carga para varios valores de v_I dibujadas sobre las características del NMOS.

Para $v_I = 0$, el PMOS es altamente conductivo, pero el NMOS está al corte, y el circuito funciona en el punto *A* (véase la parte (a) de la figura). El punto *B* ilustra el punto de trabajo para un valor de v_I mayor que la tensión de umbral del NMOS, pero menor que $V_{DD}/2$. En el punto *B*, el NMOS está en saturación, y el PMOS se encuentra en la región óhmica.

Cuando $v_I = V_{DD}/2 = 2,5\text{ V}$, la línea de carga y la característica NMOS no se cortan en un único punto, sino a lo largo de la línea que va desde *C* hasta *D* en la Figura 6.31(b). De este modo, cuando v_I sobrepasa $V_{DD}/2$, el punto de trabajo conmuta abruptamente de *C* a *D*.

El punto *E* ilustra un punto de trabajo para un valor de v_I comprendido entre $V_{DD}/2$ y $V_{DD} - V_{ion}$. En el punto *E*, el PMOS se encuentra en saturación, mientras que el NMOS se encuentra en la región óhmica. Para $v_I = V_{DD}$, el PMOS está al corte, y el punto de trabajo se encuentra en *F*.

Característica de transferencia

La característica de transferencia del inversor CMOS se muestra en la Figura 6.32. Observe que la tensión de salida es 0 si v_I es mayor que $V_{DD} - |V_{iop}|$. Del mismo modo, la salida es igual a V_{DD} si la entrada es menor que V_{ion} . La característica de transferencia cae abruptamente para $v_I = V_{DD}/2$. El inversor CMOS se aproxima enormemente a la característica de transferencia ideal para un inversor lógico (véase la Figura 6.9).

El inversor CMOS se aproxima enormemente a la característica de transferencia ideal para un inversor lógico.

En la Figura 6.33, se muestra la corriente que fluye desde la alimentación a través de los transistores del inversor CMOS, suponiendo una carga en circuito abierto.

Observe que, si $v_I = 0$ o $v_I = V_{DD}$, la corriente es cero. El flujo máximo de corriente ocurre para $v_I = V_{DD}/2$. El valor máximo de la corriente depende de la tensión de alimentación y del valor de K_n y K_p .

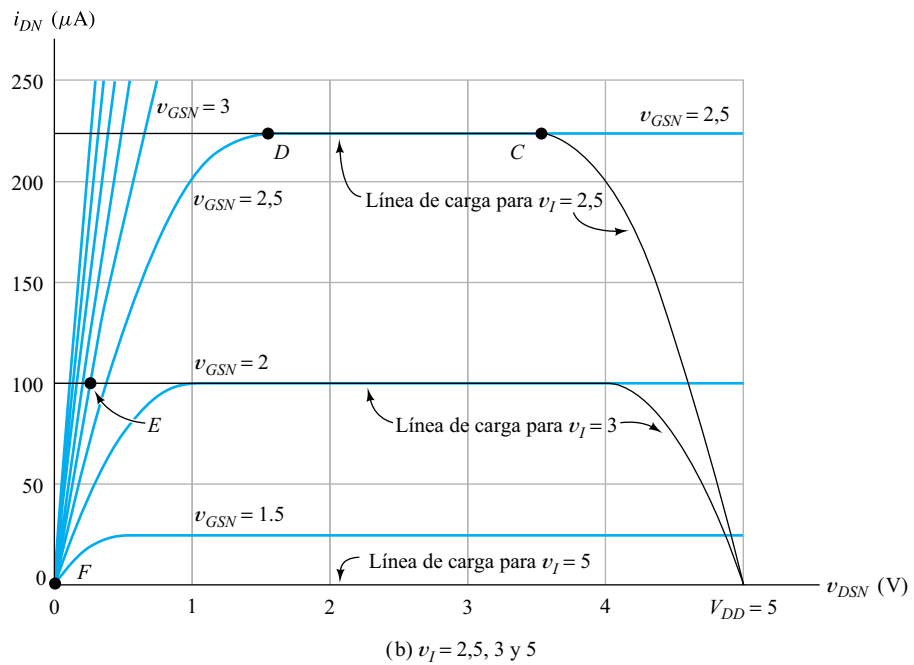
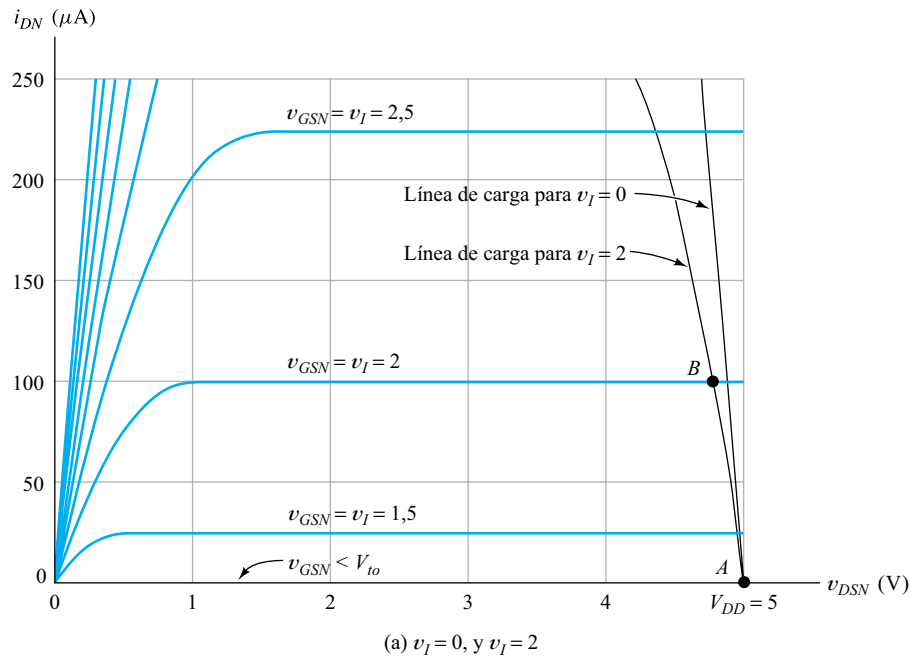


Figura 6.31. Análisis gráfico del inversor CMOS.

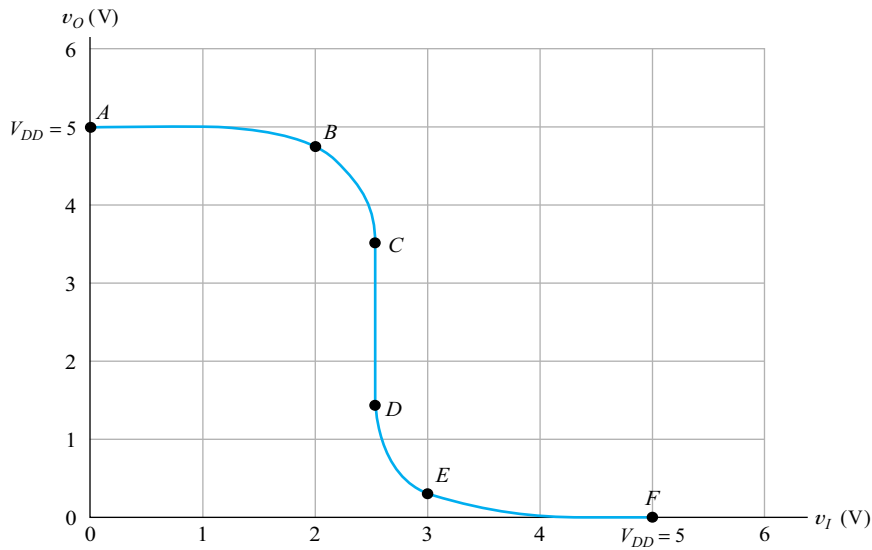


Figura 6.32. Característica de transferencia de un inversor CMOS típico. Los puntos con letras corresponden a los puntos de la Figura 6.31.

EJERCICIO

6.14. Prepare una tabla que indique las regiones de funcionamiento (saturación, óhmica o de corte) del PMOS y del NMOS para cada punto indicado en la característica de transferencia del inversor mostrada en la Figura 6.32.

Respuesta Véase la Tabla 6.2.

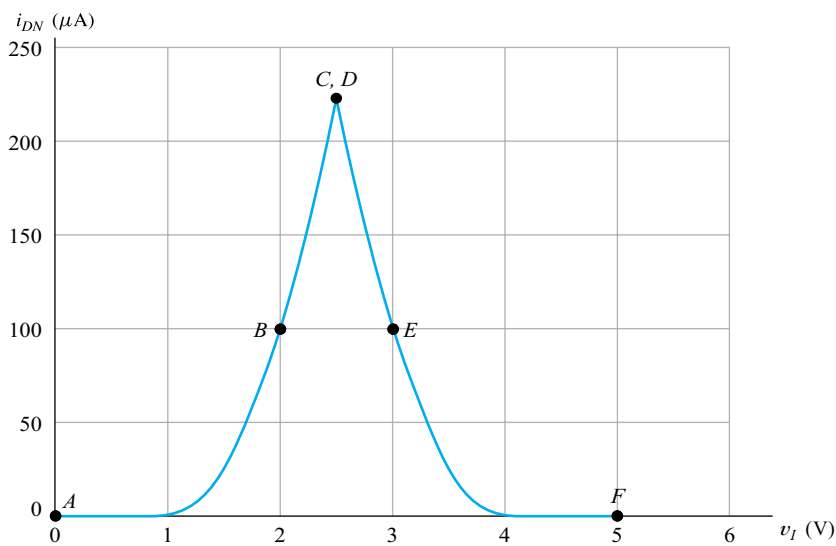


Figura 6.33. Corriente de alimentación para un inversor CMOS.

Tabla 6.2. Respuesta al Ejercicio 6.14.

Punto	NMOS	PMOS
A	Corte	Corte
B	Saturación	Óhmica
C	Saturación	Saturación/óhmica
D	Saturación/óhmica	Saturación
E	Óhmica	Saturación
F	Corte	Corte

EJERCICIO

- 6.15.** Un inversor CMOS se construye con dispositivos simétricos que tienen $V_{ton} = 0,6 \text{ V}$ y $V_{top} = -0,6 \text{ V}$. Dibujar la característica de transferencia a escala si $V_{DD} = 3 \text{ V}$.

Respuesta Véase la Figura 6.34.

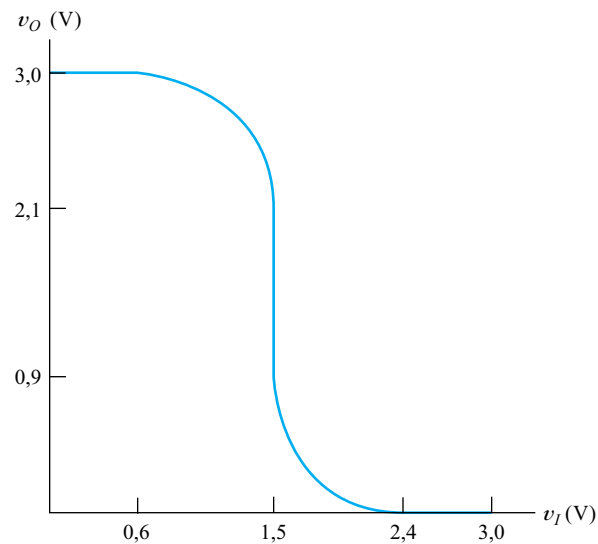


Figura 6.34. Característica de transferencia para un inversor CMOS con $V_{ton} = 0,6 \text{ V}$, $V_{top} = -0,6 \text{ V}$, y $V_{DD} = 3 \text{ V}$.

EJERCICIO

- 6.16.** Si los dispositivos tienen $|K| = 100 \mu\text{A}/\text{V}^2$, hallar la corriente a través del inversor del Ejercicio 6.15 si $v_I = V_{DD}/2$. Suponga una carga en circuito abierto.

Respuesta $i_{DN} = 81 \mu\text{A}$.

6.6. RETARDO DE PROPAGACIÓN DEL INVERSOR CMOS

A continuación, vamos a ver el retardo de propagación del inversor CMOS. El diagrama del circuito se muestra en la Figura 6.30(a). Para comenzar, supongamos que la

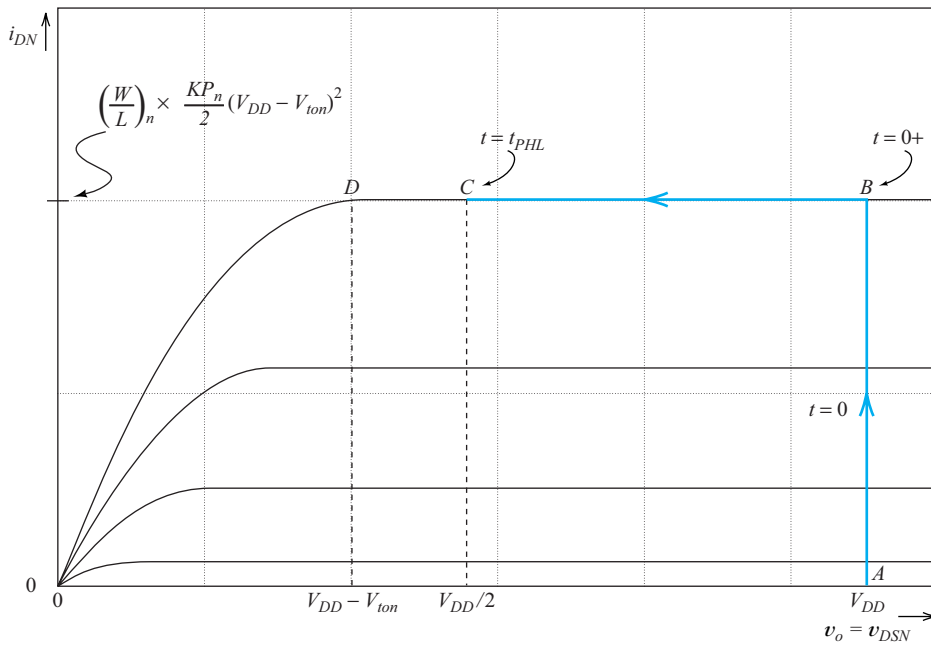


Figura 6.35. La transición de nivel alto a nivel bajo del inversor CMOS.

entrada está inicialmente a nivel bajo (0 V) e instantáneamente se conmuta a nivel alto (V_{DD}) en el instante $t = 0$. Antes del instante $t = 0$, la salida está a nivel alto, el PMOS conduce, y el NMOS está al corte. Por tanto, el transistor NMOS funciona en el punto A indicado en las curvas características mostradas en la Figura 6.35.

Cuando la entrada conmuta a nivel alto, el PMOS no conduce, y el NMOS conduce. Dado que la tensión a través de la capacidad de carga no puede cambiar de forma instantánea, la tensión de salida inmediatamente después del instante $t = 0$ es $v_o(0+) = V_{DD}$. En $t = 0+$, el dispositivo NMOS tiene $v_{GSN} = v_I = V_{DD}$, y $v_{DSN} = v_o$. Por tanto, el punto de trabajo instantáneo se desplaza al punto B en $t = 0+$. Posteriormente a $t = 0$, la corriente de drenador del NMOS descarga la capacidad de carga.

En la Figura 6.36 se muestran las formas de onda de entrada y salida. Los puntos marcados sobre las formas de onda (puntos A , B y C) corresponden a los puntos de las curvas características de drenador ilustradas en la Figura 6.35. Se indica el retardo de propagación al pasar del nivel alto al nivel bajo, t_{PHL} .

Para simplificar, vamos a suponer que $\lambda_n = 0$ y que

$$V_{DD} - V_{ion} \leq V_{DD}/2 \tag{6.26}$$

En otras palabras, suponemos que el límite entre las regiones de saturación y óhmica (punto D en la Figura 6.35) se encuentra a la izquierda del punto C (en muchos casos, esta suposición no es cierta; sin embargo, los resultados de nuestro análisis serán útiles para predecir de qué modo los parámetros del circuito afectan a la velocidad de conmutación). Por tanto, durante el intervalo que va desde el punto B hasta el punto C , el dispositivo NMOS funciona en la región de saturación, y su corriente viene dada por la expresión

$$i_{DN} = \left(\frac{W}{L}\right)_n \frac{K P_n}{2} (V_{DD} - V_{ion})^2 \tag{6.27}$$

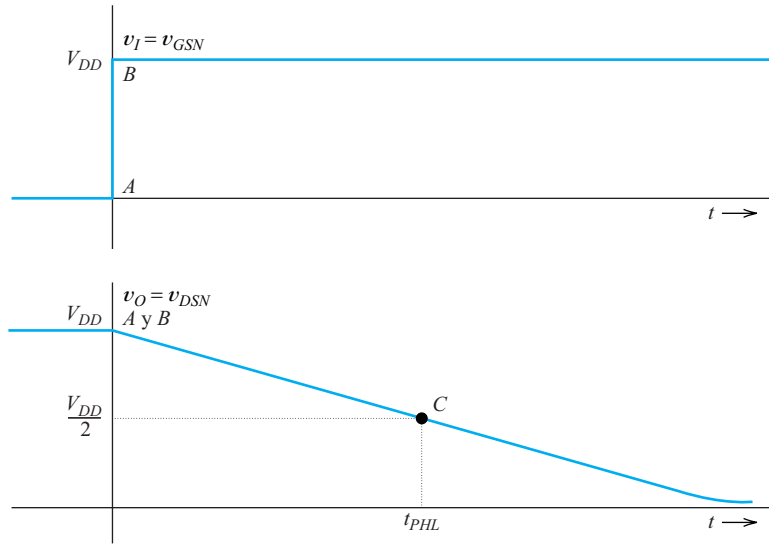


Figura 6.36. Formas de onda ideales para la transición de nivel alto a nivel bajo del inversor CMOS.

El tiempo requerido para que una corriente constante I genere un cambio ΔV en la tensión que cae en un condensador C_L es

$$\Delta t = \frac{C_L \Delta V}{I} \tag{6.28}$$

Para conmutar entre los puntos B y C , tenemos que $\Delta V = V_{DD}/2$, $\Delta t = t_{PHL}$, e $I = i_{DN}$, que viene dada por la Ecuación (6.27). Sustituyendo en la Ecuación (6.28), obtenemos

Ecuación clave para el tiempo de transición del nivel alto al nivel bajo del inversor CMOS.

$$t_{PHL} = \frac{C_L V_{DD}}{(W/L)_n K P_n (V_{DD} - V_{ton})^2} \tag{6.29}$$

De forma similar, tenemos

Ecuación clave para el tiempo de transición del nivel bajo al nivel alto del inversor CMOS.

$$t_{PLH} = \frac{C_L V_{DD}}{(W/L)_p K P_p (V_{DD} - |V_{top}|)^2} \tag{6.30}$$

Al examinar las Ecuaciones (6.29) y (6.30), se comprueba que para conseguir una conmutación rápida en un inversor CMOS, la capacidad de carga C_L debe ser pequeña, W/L grande para ambos transistores, y KP también debe tener un valor alto para ambos transistores [lo que a su vez implica altas movilidades superficiales (μ_n y μ_p), así como una capa de óxido de puerta delgada]. Además, las tensiones umbrales V_{ton} y V_{top} deben ser pequeñas, y la tensión de alimentación V_{DD} debe ser alta.

Además de las relaciones dadas en las Ecuaciones (6.29) y (6.30), existen muchas otras cuestiones relativas al diseño de circuitos y procesos que deben tenerse en cuenta. Por ejemplo, un valor de W/L alto implica un área de chip grande y una capacidad de carga mayor para la puerta excitadora. Una alta tensión de alimentación no es compatible con una capa de óxido más delgada, debido a la posibilidad de ruptura. Teniendo en cuenta todos estos factores, usar dispositivos más pequeños, con una capa de

óxido de puerta y una tensión de alimentación más baja permite lograr circuitos digitales CMOS de más alto rendimiento. Éstos son algunos de los principales factores que han llevado a la mejora de la tecnología de computadores que se ha experimentado durante la década pasada, y que se espera que continúe durante las próximas.

Normalmente, el proceso de diseño fija los valores de V_{DD} , KP_n , KP_p , V_{ton} y V_{top} . El diseñador de circuitos puede variar la relación W/L para cada uno de los transistores usados en un circuito, asegurándose de que los valores mínimos de W y L sean mayores que el mínimo especificado para el proceso. También, el diseñador de circuitos puede definir la disposición del circuito de la forma más adecuada para minimizar la capacidad de carga, especialmente para las rutas lógicas críticas.

Teniendo en cuenta todos los factores, usar dispositivos más pequeños, con una capa de óxido de puerta más delgada y una tensión de alimentación más baja, permite lograr circuitos digitales CMOS de más alto rendimiento.

Ejemplo 6.7. Cálculo del retardo de propagación del inversor CMOS

Utilice las Ecuaciones (6.29) y (6.30) para calcular el retardo de propagación para un inversor CMOS con $V_{DD} = 5\text{ V}$, $C_L = 1\text{ pF}$, y los siguientes valores de parámetros:

$$\begin{aligned} V_{ton} &= 1\text{ V} & V_{top} &= -1\text{ V} \\ KP_n &= 50\ \mu\text{A/V}^2 & KP_p &= 25\ \mu\text{A/V}^2 \\ \left(\frac{W}{L}\right)_n &= \frac{4\ \mu\text{m}}{1\ \mu\text{m}} & \left(\frac{W}{L}\right)_p &= \frac{8\ \mu\text{m}}{1\ \mu\text{m}} \\ \lambda_n &= 0 & \lambda_p &= 0 \end{aligned}$$

(Éstos son los parámetros para el inversor CMOS de la Sección 6.5, que tiene una característica de transferencia simétrica.)

Solución: Sustituyendo los valores en la Ecuación (6.29) obtenemos

$$t_{PHL} = \frac{C_L V_{DD}}{(W/L)_n KP_n (V_{DD} - V_{ton})^2} = 1,56\text{ ns}$$

A partir de la Ecuación (6.30), obtenemos $t_{PLH} = 1,56\text{ ns}$. Observe que los inversores CMOS diseñados para tener una característica de transferencia simétrica también tienen $t_{PHL} = t_{PLH}$. □

Las Ecuaciones (6.29) y (6.30) son aproximadas, porque se supone que la tensión de entrada conmuta instantáneamente. En los circuitos digitales reales, los inversores son excitados por la salida de otras puertas, y las transiciones de salida son más graduales. También hemos supuesto que $\lambda = 0$, lo cual no es exacto para transistores MOSFET de canal corto (L de unas pocas micras o menos). Finalmente, en muchos circuitos, el punto C (de la Figura 6.35) cae a la izquierda del punto D , y las corrientes de carga/descarga caen por debajo de los valores que hemos supuesto al obtener las ecuaciones, dando como resultado tiempos de transición más lentos. En la práctica, se suelen duplicar los valores calculados con las Ecuaciones (6.29) y (6.30).

En la práctica, se suelen duplicar los valores calculados con las Ecuaciones (6.29) y (6.30).

Ejemplo 6.8. Simulación SPICE del retardo de propagación del inversor CMOS

Utilice PSpice para simular el retardo de propagación del inversor CMOS del Ejemplo 6.7. Conecte en cascada tres inversores, cada uno con una capacidad de carga de 1 pF, y determine los retardos de propagación de la señal de salida para el último inversor de la cadena.

Solución: En la Figura 6.37 se muestra el circuito. Hemos configurado el generador de pulsos de entrada para producir un pulso de 5 V con una anchura de 15 ns que comienza en 1 ns. Las formas de onda de entrada y de salida para el tercer inversor se ilustran en la Figura 6.38. Utilizando el cursor de Probe, deducimos que $t_{PHL} = t_{PLH} = 2,97$ ns. Este valor es aproximadamente el doble que el valor calculado anteriormente (1,56 ns), debido principalmente al hecho de que la forma de onda de entrada no conmuta de forma instantánea. Como hemos mencionado anteriormente, una buena regla práctica para circuitos reales consiste en duplicar los valores calculados a partir de las Ecuaciones (6.29) y (6.30). □

EJERCICIO

- 6.17. Utilice SPICE para determinar t_{PHL} y t_{PLH} para el primer inversor mostrado en la Figura 6.37. Asegúrese de que los tiempos de subida y bajada de la fuente de pulsos sean muy cortos (por ejemplo, 0,1 ns).

Respuesta $t_{PHL} = t_{PLH} = 1,62$ ns. Observe que este valor coincide con los cálculos realizados en el Ejemplo 6.7, porque las transiciones de entrada son muy rápidas.

EJERCICIO

- 6.18. Repetir el Ejemplo 6.8, estableciendo $\lambda_n = \lambda_p = 0,1 \text{ V}^{-1}$. Determinar los retardos.

Respuesta $t_{PHL} = t_{PLH} = 2,33$ ns. El esquema del circuito está almacenado en el archivo Exer6_18.

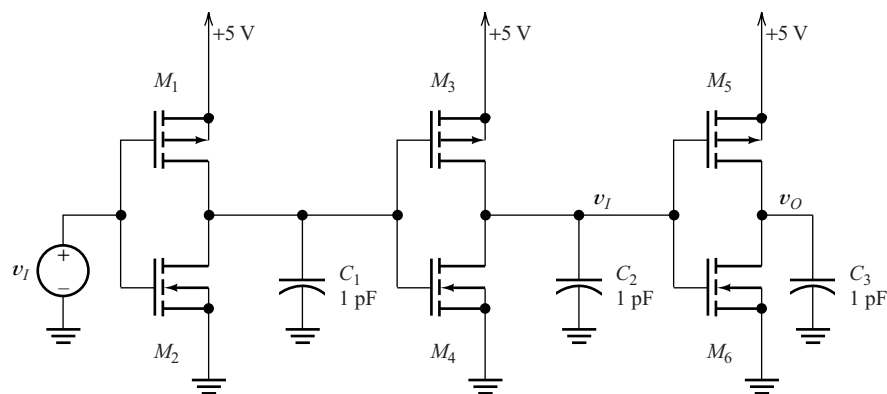


Figura 6.37. Tres inversores CMOS conectados en cascada.

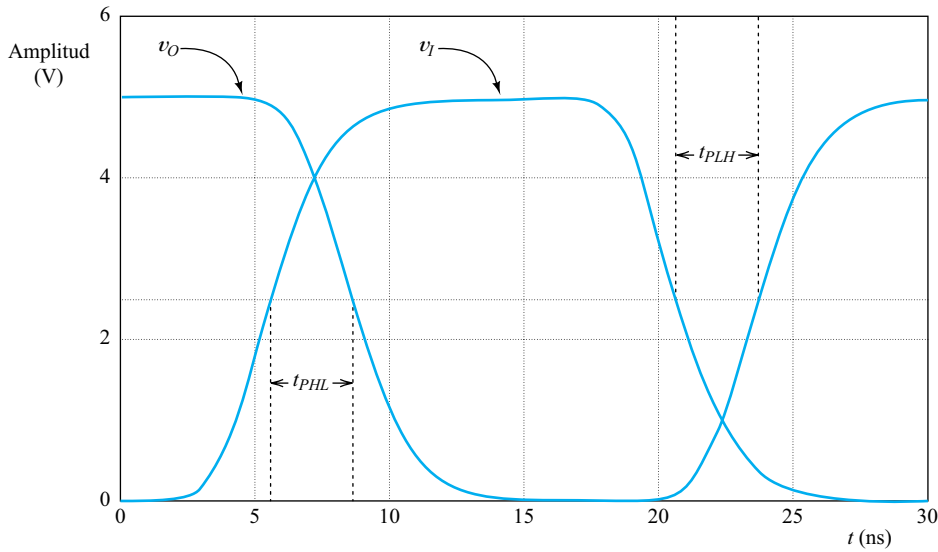


Figura 6.38. Formas de onda para la etapa tres de la Figura 6.37.

EJERCICIO

6.19. Dibujar de forma aproximada la corriente a través de C_3 , la corriente de drenador de M_6 , y la corriente de drenador de M_5 , en función del tiempo, para el circuito de la Figura 6.37.

Respuesta Verifique las respuestas usando PSpice. Tenga en cuenta que PSpice referencia las corrientes como entrantes en los terminales de los dispositivos.

6.7. PUERTAS NOR Y NAND CMOS

En la Figura 6.39(a) se muestra el circuito de una puerta NOR CMOS de dos entradas. Si ambas entradas (A y B) están a nivel bajo, los transistores PMOS (M_1 y M_2) conducen, y los transistores NMOS (M_3 y M_4) están al corte. En consecuencia, la salida estará a nivel alto.

Por el contrario, si A o B (o ambos) están a nivel alto, uno (o ambos) de los dispositivos PMOS está al corte. Además, al menos uno de los dispositivos NMOS conducirá. En consecuencia, la salida estará a nivel bajo. Por tanto, el circuito realiza la función lógica NOR.

En la Figura 6.39(b) se muestra una puerta NAND CMOS de dos entradas. Conectando más transistores en serie y en paralelo, pueden obtenerse puertas NAND y NOR con más de dos entradas. Por ejemplo, la Figura 6.40 muestra una puerta NOR de tres entradas.

Las puertas NOR y NAND CMOS pueden implementarse con transistores PMOS y NMOS conectados en serie y en paralelo.

Relaciones W/L

Para lograr un funcionamiento simétrico (es decir, tener $v_o = V_{DD}/2$ cuando una o más de las entradas es igual a $V_{DD}/2$ y $t_{PHL} = t_{PLH}$), debemos seleccionar correctamente las

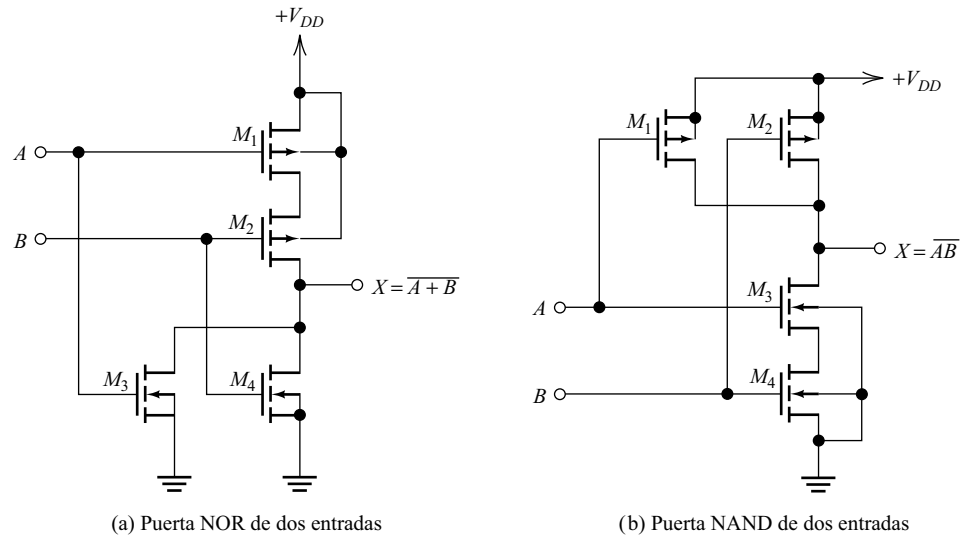


Figura 6.39. Puertas lógicas CMOS.

relaciones W/L de los transistores. Recuérdese que para lograr simetría en el caso del inversor, era necesario seleccionar $(W/L)_p \cong 2(W/L)_n$. Esto es así porque la movilidad superficial μ_n es aproximadamente dos veces más grande que la movilidad de los huecos μ_p , dando como resultado $KP_n \cong 2 KP_p$.

Para la puerta NOR de dos entradas, la capacidad de carga se carga a través de la combinación en serie de dos transistores PMOS. Por el contrario, algunas veces la capacidad de carga debe descargarse solamente a través de uno de los transistores NMOS. Por tanto, debemos elegir $(W/L)_p \cong 4(W/L)_n$. Otra manera de ver esto es darse cuenta de que M_1 y M_2 en la Figura 6.39(a) están en serie, y se comportan como un dispositivo único con una longitud igual al doble de la longitud de cada dispositi-

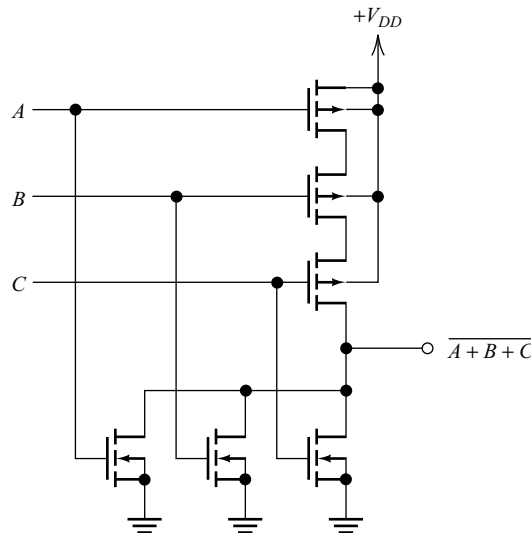


Figura 6.40. Puerta NOR de tres entradas.

tivo por separado). Para una puerta NOR de M entradas, necesitamos diseñar para la condición

$$\left(\frac{W}{L}\right)_p = 2M \left(\frac{W}{L}\right)_n \tag{6.31}$$

Por otro lado, para la puerta NAND, los dispositivos NMOS están en serie. Para una puerta NAND de M entradas, necesitamos tener

$$\left(\frac{W}{L}\right)_p = \frac{2}{M} \times \left(\frac{W}{L}\right)_n \tag{6.32}$$

Normalmente, se selecciona una de las dimensiones de cada transistor para que sea igual al valor mínimo permitido por el proceso de fabricación que se esté utilizando. Por tanto, una relación (W/L) grande (comparada con la unidad) requiere un área de chip grande. En general, para obtener características simétricas, las puertas NAND requieren un área de chip menor que las puertas NOR. Por esta razón, la mayor parte de la lógica CMOS se basa en puertas NAND (e inversores) en lugar de en puertas NOR. Recuerde que los circuitos lógicos combinacionales pueden construirse utilizando exclusivamente puertas NAND o NOR.

Para lograr una característica de transferencia simétrica y $t_{PHL} = t_{PLH}$ para una puerta NOR CMOS de M entradas, debe cumplirse que $(W/L)_p = 2M(W/L)_n$. Para una puerta NAND, $(W/L)_p = (2/M)(W/L)_n$.

En general, para obtener características simétricas, las puertas NAND requieren un área de chip menor que las puertas NOR. Por esta razón, la mayor parte de la lógica CMOS se basa en puertas NAND (e inversores) en lugar de en puertas NOR.

Retardo de propagación

De forma similar al análisis del retardo de propagación de un inversor, podemos determinar los retardos de propagación de la puerta NAND CMOS. Los retardos son, aproximadamente,

$$t_{PHL} = \frac{MC_L V_{DD}}{(W/L)_n K P_n (V_{DD} - V_{ion})^2} \tag{6.33}$$

y

$$t_{PLH} = \frac{C_L V_{DD}}{(W/L)_p K P_p (V_{DD} - |V_{iop}|)^2} \tag{6.34}$$

La expresión de t_{PLH} supone que C_L se está cargando a través de un único transistor PMOS, porque ése es el peor caso. Por tanto, la expresión de t_{PLH} para la puerta NAND es la misma que para el inversor. Por el contrario, C_L debe descargarse a través de una conexión en serie de M dispositivos NMOS, y ésa es la razón por la que aparece el factor M en el numerador de la expresión de t_{PHL} .

De modo similar, para la puerta NOR de M entradas, tenemos

$$t_{PHL} = \frac{C_L V_{DD}}{(W/L)_n K P_n (V_{DD} - V_{ion})^2} \tag{6.35}$$

y

$$t_{PLH} = \frac{MC_L V_{DD}}{(W/L)_p K P_p (V_{DD} - |V_{iop}|)^2} \tag{6.36}$$

Ejemplo 6.9. Diseño de una puerta NAND CMOS

Diseñar una puerta NAND CMOS de dos entradas que tenga tiempos de transición simétricos e iguales a 200 ps. La capacidad de carga total es $C_L = 200$ fF. Recuerde que $1 \text{ fF} = 1 \text{ femtofaradio} = 10^{-15} \text{ F}$. Ésta es una capacidad de carga típica para una puerta interna en el CI. Suponga que $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{DD} = 5 \text{ V}$, y $V_{ion} = |V_{top}| = 1 \text{ V}$.

Solución: Resolviendo la Ecuación (6.33) para $(W/L)_n$ y sustituyendo valores, tenemos

$$\begin{aligned} \left(\frac{W}{L}\right)_n &= \frac{MC_L V_{DD}}{t_{PHL} KP_n (V_{DD} - V_{ion})^2} \\ &= \frac{2(200 \times 10^{-15})5}{(200 \times 10^{-12})(50 \times 10^{-6})(5 - 1)^2} \\ &= 12,5 \end{aligned}$$

Ahora, utilizando la Ecuación (6.32), obtenemos

$$\left(\frac{W}{L}\right)_p = \frac{2}{M} \times \left(\frac{W}{L}\right)_n = 12,5$$

□

Ejemplo 6.10. Efectos de la conexión del sustrato y de la modulación de la longitud del canal

Utilice SPICE para dibujar las características de transferencia para la puerta NAND diseñada en el Ejemplo 6.9, teniendo en cuenta los efectos que ocasiona la conexión del sustrato, y los de la modulación de la longitud del canal. Suponga que las dimensiones de todos los dispositivos son $L = 1 \mu\text{m}$ y $W = 12,5 \mu\text{m}$. Utilice los valores típicos de los parámetros del dispositivo dados en la Tabla 6.1.

Solución: Debido a que cualquiera de las entradas puede conmutar mientras la otra está a nivel alto, o ambas pueden conmutar casi simultáneamente, hay que dibujar tres características de transferencia:

v_o en función de v_A mientras v_B está a nivel alto;

v_o en función de v_B mientras v_A está a nivel alto; y

v_o en función de v_B o v_A para $v_A = v_B$.

Hemos utilizado Schematics para configurar las tres versiones del circuito que se ilustran en la Figura 6.41. Si hacemos clic sobre uno de los dispositivos PMOS para seleccionarlo (se pone en color rojo en la pantalla del computador) y utilizamos el comando **edit/model/edit instance model**, podemos acceder a la ventana mostrada en la Figura 6.42, en la que se especifican los parámetros del modelo para los transistores PMOS. Este proceso se repite para el modelo NMOS. Luego hacemos doble clic sobre M_1 para acceder a la ventana mostrada en la Figura 6.43. Luego, se especifican la longitud y la anchura de M_1 y repetimos el proceso para los restantes transistores.

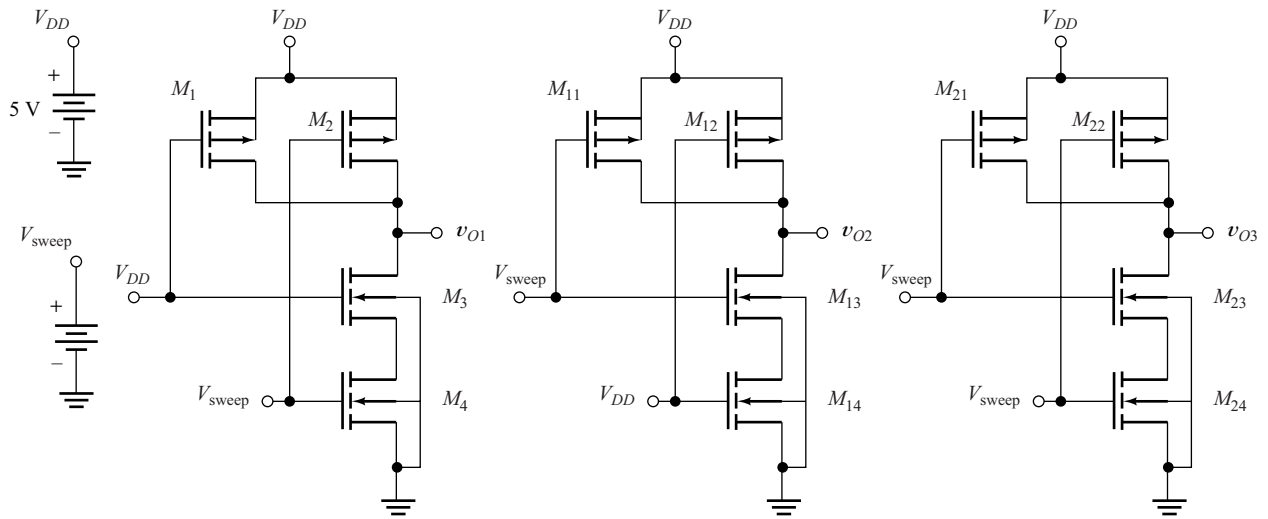


Figura 6.41. Circuitos utilizados para trazar las características de transferencia de una puerta NAND de dos entradas.

A continuación, utilizamos el comando **analysis/setup/dc sweep** para abrir la ventana mostrada en la Figura 6.44 y configurar el barrido de la fuente de continua V_{sweep} entre 0 y 5 V, en incrementos de 0,01V. Luego utilizamos el comando **analysis/simulate** (análisis/similar) para iniciar la simulación, después de la cual se inicia Probe y se presentan las características de transferencia ilustradas en la Figura 6.45. Este

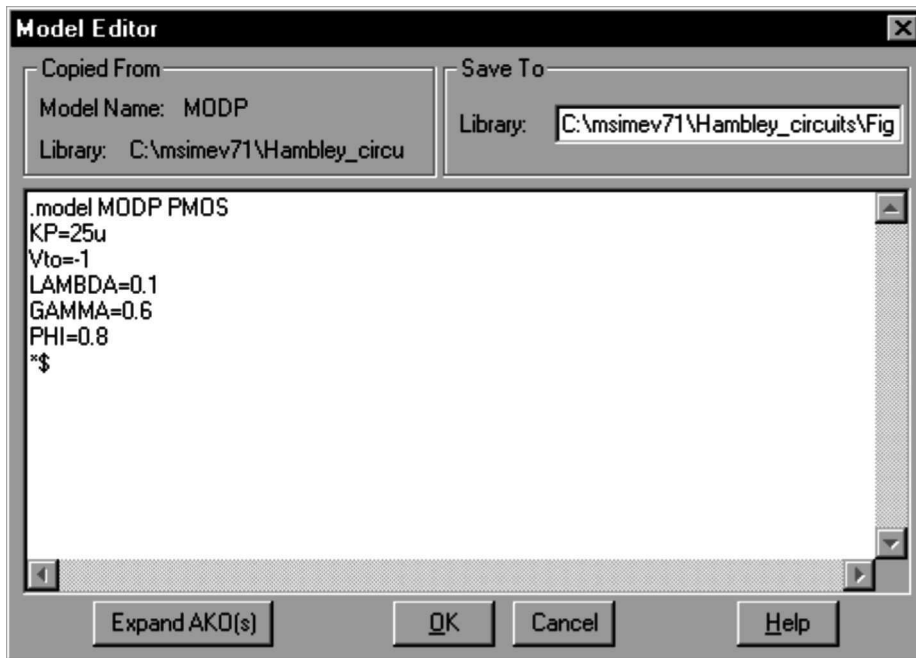


Figura 6.42. Ventana de edición de modelos (Model Editor).

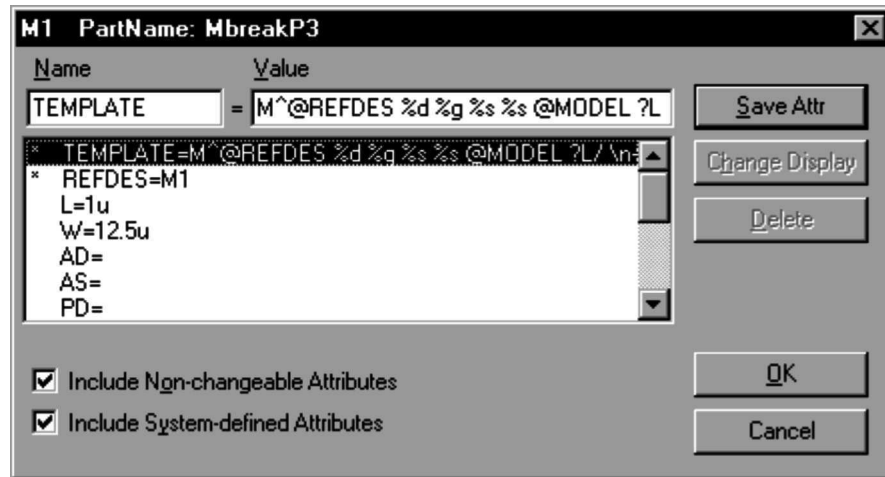


Figura 6.43. Ventana del componente M_1 .

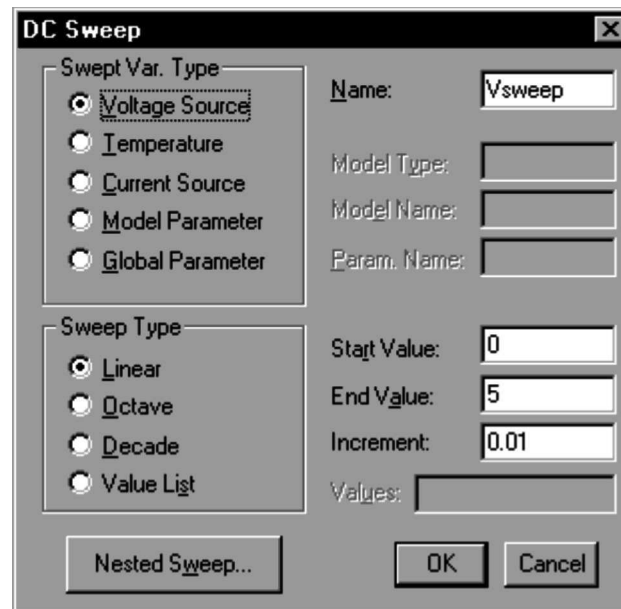


Figura 6.44. Ventana de configuración para V_{sweep} .

circuito tarda mucho en ejecutarse en las versiones de evaluación de PSpice. Sin embargo, pueden simularse sólo dos de las puertas.

Observe que las características de transferencia son diferentes dependiendo de qué entrada(s) esté(n) conmutando. Esto se debe en parte a los efectos del canal corto ($\lambda \neq 0$) y a los efectos del sustrato ($\phi \neq 0$ y $\gamma \neq 0$). De todos modos, las características de transferencia realizan sus transiciones más rápidas para una tensión de entrada cercana a $V_{DD}/2$, como se desea.

□

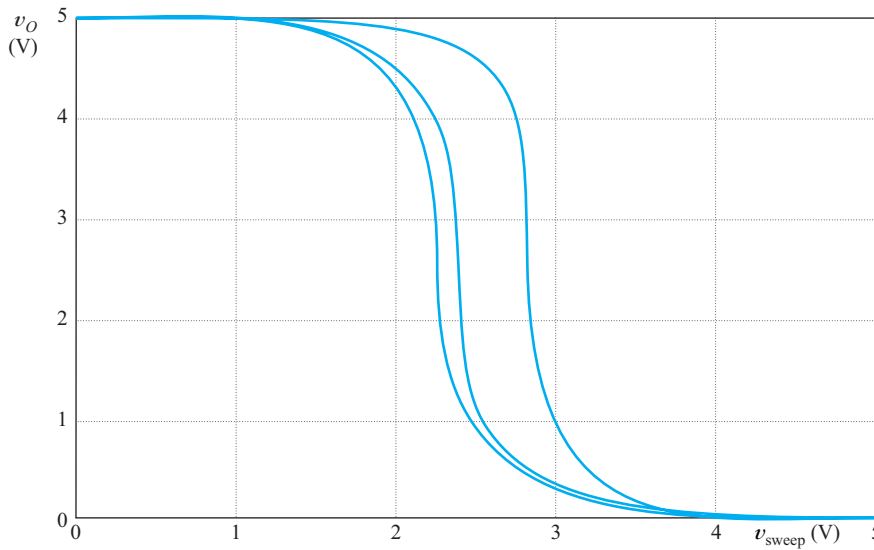


Figura 6.45. Características de transferencia de una puerta NAND de dos entradas.

Ejemplo 6.11. Efectos de modulación de la longitud del canal y de la conexión del sustrato

Utilice SPICE para determinar los retardos de propagación para la puerta NAND diseñada en el Ejemplo 6.9, teniendo en cuenta los efectos de modulación de la longitud del canal y de la conexión del sustrato.

Solución: Nuevamente, debido a que cualquiera de las entradas puede conmutar mientras la otra está a nivel alto, o ambas pueden conmutar casi simultáneamente, es necesario dibujar tres transitorios de conmutación:

- v_O en función del tiempo para v_B a nivel alto y conmutación de v_A ;
- v_O en función del tiempo para v_A a nivel alto y conmutación de v_B ; y
- v_O en función del tiempo para conmutación de v_A y v_B .

Hemos utilizado PSpice para desarrollar tres versiones del circuito, dos de las cuales se ilustran en la Figura 6.46. Configuramos la fuente de pulsos para que genere un pulso de 5 V con una duración de 1000 ps. Luego preparamos el análisis de transitorios para simular el circuito durante un período de 1500 ps. Las formas de onda de entrada y salida resultantes se muestran en la Figura 6.47. Utilizando el cursor en Probe, comprobamos que para las tres formas de onda de salida,

$$t_{PHL} = 192 \text{ ps}$$

Resulta que las formas de onda de salida son las mismas para los dos casos en los que solamente una entrada conmuta; entonces, el retardo de propagación es

$$t_{PHL} = 151 \text{ ps}$$

Por el contrario, cuando ambas entradas conmutan, tenemos que

$$t_{PLH} = 76 \text{ ps}$$

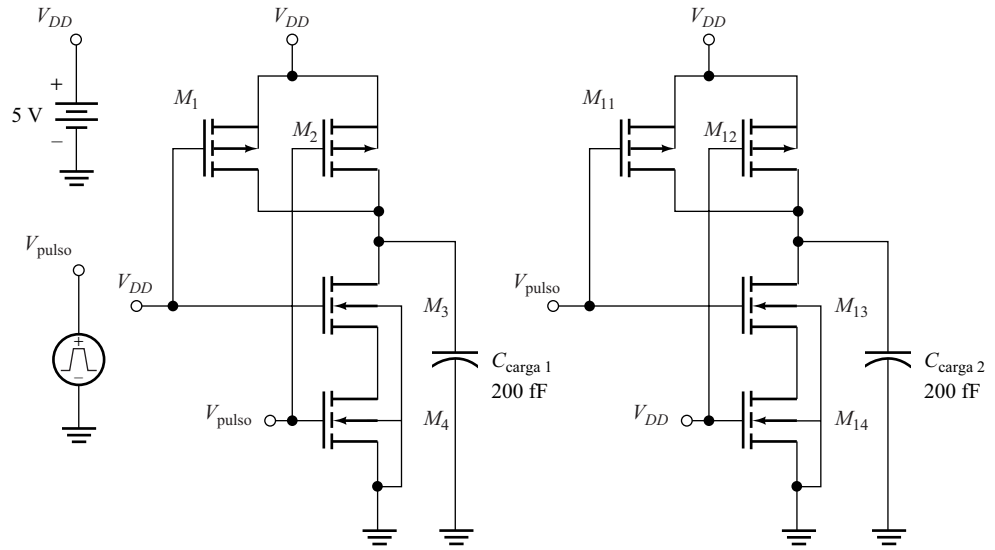


Figura 6.46. Circuitos utilizados para determinar los retardos de propagación de la puerta NAND de dos entradas.

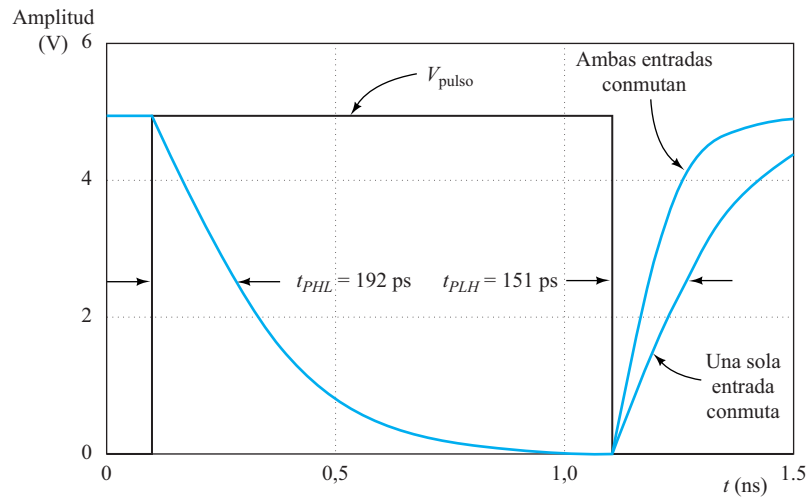


Figura 6.47. Transitorios de conmutación de la puerta NAND de dos entradas.

Por supuesto, t_{PHL} es más pequeño cuando ambas entradas conmutan, porque la capacitancia de carga se alimenta a través de dos transistores PMOS en paralelo. Cuando sólo una entrada conmuta, la capacitancia de carga se alimenta a través de un único transistor PMOS.

□

EJERCICIO

6.20. Para el circuito de la Figura 6.39(b), prepare una tabla que muestre todas las combinaciones posibles de entradas (cada entrada puede estar a nivel alto

o bajo), el estado correspondiente de cada transistor, y la salida correspondiente. Indique el estado de cada transistor como *on* para el funcionamiento en las regiones óhmicas de saturación, y como *off* para el funcionamiento en corte.

Respuesta Véase la Tabla 6.3.

Tabla 6.3. Respuesta al Ejercicio 6.20.

A	B	M ₁	M ₂	M ₃	M ₄	X
Bajo	Bajo	On	On	Off	Off	Alto
Bajo	Alto	On	Off	Off	On	Alto
Alto	Bajo	Off	On	On	Off	Alto
Alto	Alto	Off	Off	On	On	Bajo

EJERCICIO

6.21. Repita el Ejemplo 6.9 para una puerta NOR de dos entradas.

Respuesta $(W/L)_p = 25$; $(W/L)_n = 6,25$.

6.8. LÓGICA DINÁMICA

Redundancia en las puertas CMOS estáticas

Las puertas lógicas CMOS estáticas que hemos analizado hasta ahora poseen funciones de conmutación redundantes. Por ejemplo, la Figura 6.48 muestra una puerta NOR CMOS y una versión de la misma en la que los transistores superiores se han reempla-

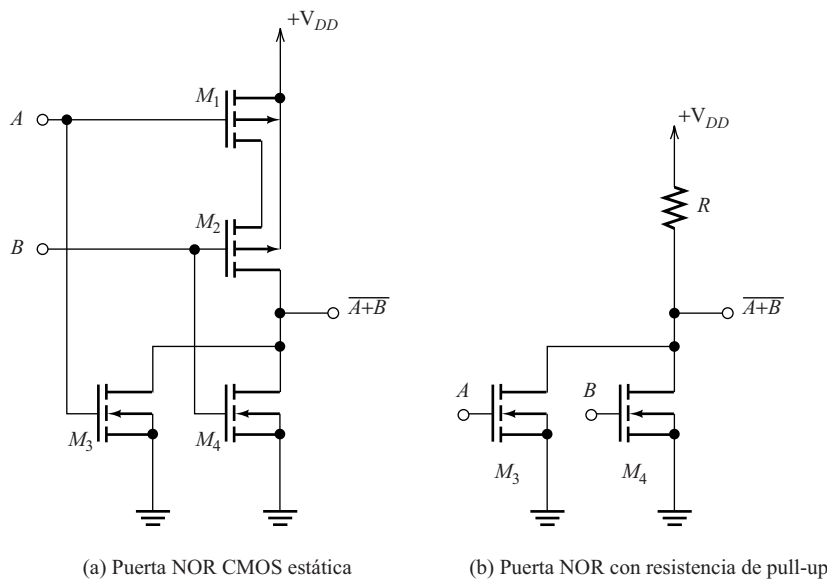


Figura 6.48. Las puertas CMOS estáticas contienen funciones de conmutación redundantes.

zados por una resistencia. Para ambos circuitos, los niveles lógicos de salida son los mismos. Por tanto, los transistores inferiores M_3 y M_4 son capaces de realizar la conmutación necesaria para el funcionamiento lógico. Por supuesto, una resistencia resulta ser una mala elección para reemplazar los transistores M_1 y M_2 , porque las resistencias consumen mucha más área de chip que los transistores. Además, utilizar resistencias tiene como resultado una disipación de potencia estática cuando cualquiera de las entradas de la puerta está a nivel alto.

Puerta dinámica NOR

La Figura 6.49 muestra una puerta NOR de M entradas basada en una tecnología conocida como lógica dinámica. Aquí, una señal de reloj ϕ controla el funcionamiento

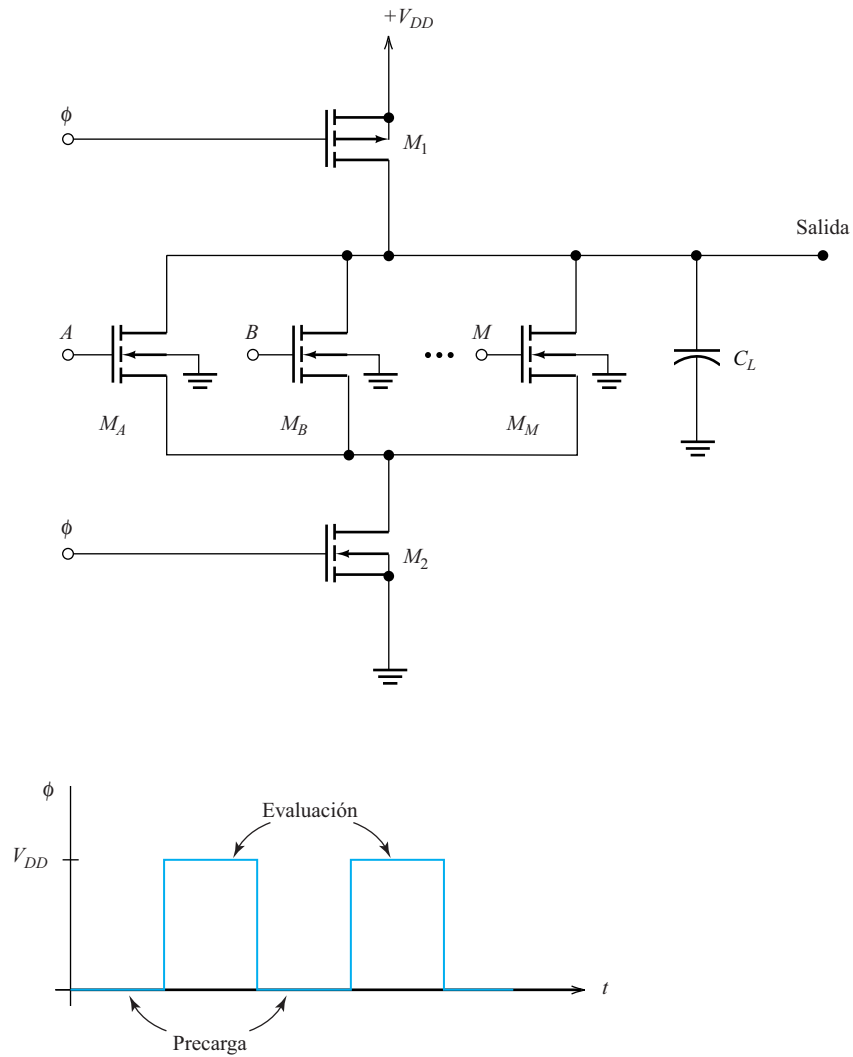


Figura 6.49. Puerta NOR de lógica dinámica.

de la puerta. La salida deseada está disponible sólo cuando la señal de reloj está a nivel alto.

Veamos cómo funciona el circuito. Cuando ϕ está a nivel bajo, M_1 conduce, y M_2 no conduce. Por tanto, la capacitancia de carga C_L se carga hasta V_{DD} independientemente de las señales lógicas de entrada A, B, \dots , y M .

Cuando ϕ está a nivel alto, M_1 no conduce, y M_2 conduce. Si todas las entradas están a nivel bajo, los transistores M_A, M_B, \dots, M_M no conducen. Por tanto, la salida permanece a nivel alto porque no hay camino de descarga para C_L . Por el contrario, si cualquiera de las entradas está a nivel alto, C_L se descarga. Por ejemplo, si A está a nivel alto, C_L se descarga a través del circuito serie formado por M_A y M_2 . Por tanto, la salida durante el tiempo en que la señal de reloj está a nivel alto es la combinación NOR de las entradas.

La lógica dinámica requiere un área de chip menor que la lógica CMOS estática, dado que una puerta NOR estática de M entradas necesita $2M$ transistores, mientras que la puerta NOR dinámica de M entradas sólo requiere $M + 2$ transistores. Además, sólo es necesario un transistor PMOS, lo cual resulta ventajoso, porque los transistores PMOS tienden a consumir más área de chip que los transistores NMOS, debido al hecho de que KP_p es menor que KP_n .

Pueden implementarse funciones lógicas complejas con lógica CMOS dinámica conectando los transistores NMOS en serie y/o en paralelo. Por ejemplo, el circuito mostrado en la Figura 6.50 implementa la función lógica $F = \overline{(AB + C + DE)}$. Las funciones lógicas complejas pueden implementarse de forma bastante compacta utilizando lógica dinámica.

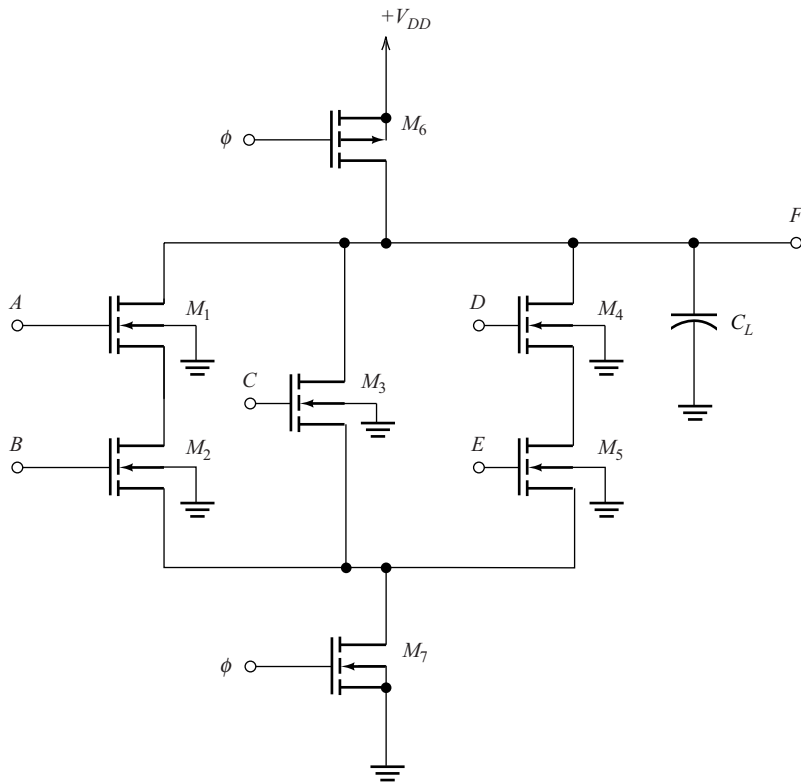


Figura 6.50. Implementación CMOS dinámica de $F = \overline{(AB + C + DE)}$.

La lógica dinámica requiere un área de chip menor que la lógica CMOS estática.

Los circuitos de lógica dinámica están controlados por señales de reloj. Primero, la capacidad de carga se precarga a V_{DD} a través de un interruptor PMOS; luego la capacidad se descarga a través de una red de interruptores NMOS, que están controlados por las variables lógicas de entrada. La principal ventaja de la lógica dinámica es que permite ahorrar área de chip.

EJERCICIO

6.22. Dibujar el diagrama de circuito de una puerta NAND dinámica de M entradas.

Respuesta El circuito es el mismo que el de la puerta NOR mostrada en la Figura 6.49, excepto en que los transistores M_A, M_B, \dots, M_M deben conectarse en serie en lugar de en paralelo.

6.9. PUERTA CMOS DE TRANSMISIÓN Y LÓGICA POR CONEXIÓN

La Figura 6.51 ilustra la **puerta CMOS de transmisión**, también conocida como **interruptor analógico**. El circuito consta de un transistor NMOS y un transistor PMOS en paralelo. Las puertas de los transistores están conectadas a una señal lógica de control C , y a su complementaria \bar{C} . Cuando C está a nivel alto, los transistores conducen, y el punto 1 está conectado al punto 2 a través de la baja resistencia de conducción de los transistores. Por el contrario, cuando C está a nivel bajo, los transistores no conducen, por lo que no puede fluir corriente entre los puntos 1 y 2. Por eso, el circuito actúa como un interruptor electrónico que conecta los puntos 1 y 2 a través de una baja resistencia o los desconecta, dependiendo de la señal digital de control C .

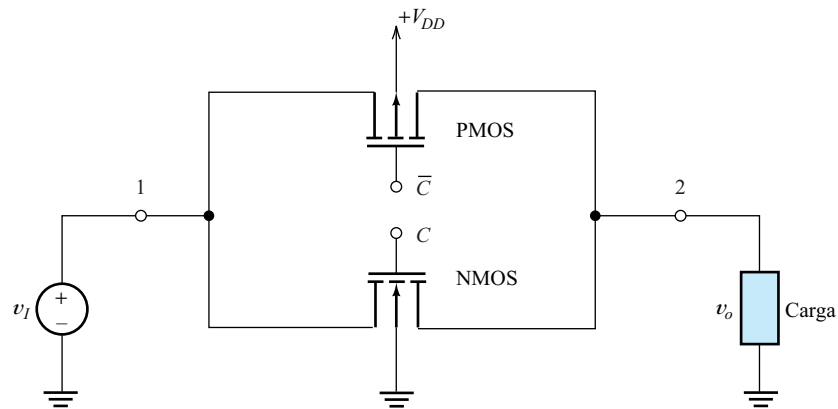


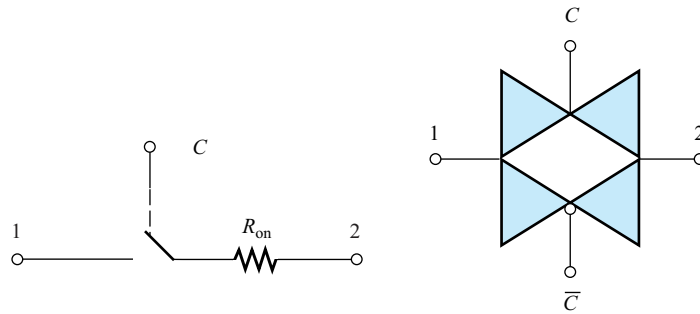
Figura 6.51. Interruptor analógico CMOS.

La Figura 6.52 muestra el circuito equivalente y el símbolo de circuito de la puerta de transmisión.

Un interruptor analógico puede implementarse colocando un transistor NMOS y un PMOS en paralelo. La lógica por conexión se implementa con este tipo de interruptor.

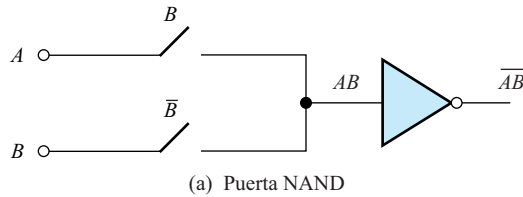
Lógica por conexión

Como se muestra en la Figura 6.53, las puertas de transmisión CMOS resultan útiles para implementar funciones de **lógica por conexión**. La red de conmutación permite implementar las operaciones lógicas. El inversor mostrado en la figura resulta necesario principalmente para suministrar una salida de baja impedancia. Por ejemplo,

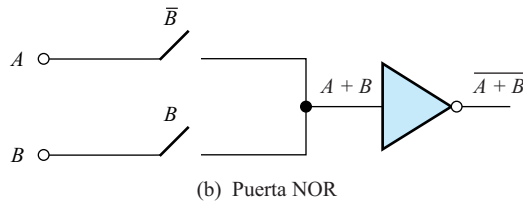


(a) Circuito equivalente en el que el interruptor se cierra si C está a nivel alto y se abre si C está a nivel bajo (la resistencia de conducción R_{on} no es lineal) (b) Símbolo de circuito

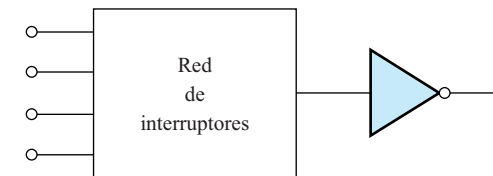
Figura 6.52. Circuito equivalente y símbolo de la puerta de transmisión CMOS.



(a) Puerta NAND



(b) Puerta NOR



(c) Pueden implementarse operaciones lógicas complejas de forma compacta con una red de interruptores

Figura 6.53. Lógica por conexión.

para la puerta NAND, si A y B están ambas a nivel bajo, el interruptor superior está abierto, el inferior cerrado, y la entrada al inversor está a nivel bajo. Del mismo modo, cuando A y B están a nivel alto, el interruptor superior está cerrado, el inferior cerrado, y la entrada al inversor está a nivel alto.

RESUMEN

- Las operaciones lógicas básicas en el álgebra booleana son AND, OR y NOT.
- Las leyes de De Morgan implican que, si las variables en una expresión lógica se reemplazan por sus inversas, y si la operación AND se reemplaza por OR, la operación OR se reemplaza por AND y se invierte la expresión, con lo que la expresión lógica resultante genera los mismos valores que antes de realizar los cambios.
- Las puertas NAND por sí solas son suficientes para implementar cualquier función lógica combinacional. Lo mismo es aplicable a las puertas NOR.
- Para una familia lógica dada, hay un conjunto de valores de tensiones de salida que representa el 1 lógico, y otro que representa el 0 lógico. Para un correcto funcionamiento, cualquier circuito lógico sólo necesita generar una tensión situada en algún punto dentro del margen correcto.
- Tenemos lógica positiva cuando el 1 lógico se representa con valores de tensión superiores a los del 0 lógico.
- En la Figura 6.9 se muestran las características de transferencia del inversor lógico ideal y real.
- Los grandes márgenes de ruido son importantes para evitar problemas relacionados con el ruido en los circuitos lógicos.
- El fan-out es la cantidad máxima de entradas que pueden conectarse a la salida de una puerta lógica. El fan-out está determinado por la corriente de excitación y consideraciones de velocidad.
- Los circuitos lógicos consumen energía que se convierte en calor. La disipación de potencia puede dividirse en dos componentes: estático y dinámico. Para reducir la disipación de potencia dinámica, se debe mantener pequeña la capacidad de carga y restringir la variación de tensión entre los niveles lógicos.
- El retardo de propagación hace referencia al hecho de que la transición de salida de una puerta está retardada con respecto a la transición (o transiciones) de la entrada (o entradas).
- El inversor NMOS con resistencia de pull-up sirve para ilustrar muchos de los conceptos importantes en el diseño de puertas lógicas. Sin embargo, no resulta práctico, debido a la gran área de chip necesaria para las resistencias, la alta disipación de potencia estática y la baja velocidad.
- Las versiones mejoradas del inversor MOS utilizan transistores MOS en lugar de la resistencia de carga, como se indica en la Figura 6.25.
- Una ventaja importante de la lógica CMOS es la nula disipación de potencia estática.
- Debido a que los dispositivos PMOS tienen un valor KP_p de aproximadamente la mitad de KP_n , es necesario elegir $(W/L)_p = 2(W/L)_n$ para lograr una característica de transferencia simétrica para un inversor CMOS.
- Para lograr una conmutación rápida del inversor CMOS, la capacidad de carga C_L debe ser pequeña, W/L debe ser grande para ambos transistores, y también KP debe ser grande, lo que a su vez implica altas movilidades superficiales (μ_n y μ_p), así como una capa delgada de óxido de puerta.

- Tener dispositivos más pequeños exige tensiones de alimentación más bajas, y da lugar a circuitos integrados CMOS digitales de mayor rendimiento.
- Las puertas NAND y NOR CMOS pueden implementarse mediante transistores NMOS y PMOS conectados en serie y en paralelo, como se ilustra en la Figura 6.39.
- Para lograr una característica de transferencia simétrica y $t_{PHL} = t_{PLH}$ para una puerta NOR CMOS con M entradas, debemos tener $(W/L)_p = 2M(W/L)_n$. Para una puerta NAND, $(W/L)_p = (2/M)(W/L)_n$.
- En general, para obtener características simétricas, las puertas NAND requieren un área de chip menor que las puertas NOR. Por esta razón, la mayor parte de la lógica CMOS se basa en puertas NAND (e inversores) en lugar de en puertas NOR.
- Las Ecuaciones (6.33) a (6.36) proporcionan expresiones aproximadas para los retardos de propagación de las puertas NAND y NOR CMOS.
- Los circuitos de lógica dinámica se controlan mediante señales de reloj. En primer lugar, la capacidad de carga se precarga hasta V_{DD} a través de un interruptor PMOS. Luego, la capacidad se descarga a través de una red de interruptores NMOS controlados por las variables lógicas de entrada. La ventaja principal de la lógica dinámica es que permite ahorrar área de chip.
- Un interruptor analógico puede implementarse colocando un transistor NMOS y un transistor PMOS en paralelo. La lógica por conexión se implementa con este tipo de interruptor.

Problemas

Sección 6.1: Conceptos básicos

- 6.1.** ¿Qué es una tabla de verdad?
- 6.2.** Enunciar las leyes de De Morgan en forma de ecuación.
- 6.3.** Indicar el símbolo de circuito y la tabla de verdad para una puerta AND, una OR, un inversor, una puerta NAND, una NOR y una XOR. Suponga dos entradas para cada puerta (excepto para el inversor).
- 6.4.** Describir un método para demostrar la validez de una ecuación de álgebra booleana.
- 6.5.** Obtener la tabla de verdad para cada una de estas expresiones booleanas:
- (a) $D = ABC + A\bar{B}$;
 - (b) $E = AB + A\bar{B}C + \bar{C}D$;
 - (c) $Z = WX + (\bar{W} + \bar{Y})$.
- 6.6.** Escriba una expresión booleana para la salida de cada uno de los circuitos lógicos ilustrados en la Figura P6.6.

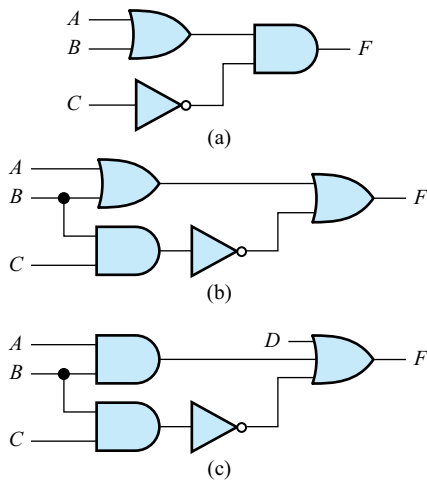


Figura P6.6

- 6.7.** Utilice una tabla de verdad para demostrar que

$$(A + B)(\bar{A} + AB) = B$$

- 6.8.** Utilice una tabla de verdad para demostrar que

$$(A + B)(A + C) = A + BC$$

- 6.9.** Utilice una tabla de verdad para demostrar que

$$A + \bar{A}B = A + B$$

- 6.10.** Dibujar un circuito para implementar cada una de las siguientes expresiones, utilizando puertas AND, OR e inversores:

- (a) $F = A + \bar{B}C$;
- (b) $F = A\bar{B}C + AB\bar{C} + \bar{A}BC$;
- (c) $F = (\bar{A} + \bar{B} + C)(A + B + \bar{C})(A + \bar{B} + C)$.

- 6.11.** Aplicar las leyes de De Morgan a cada una de las siguientes expresiones:

- (a) $F = AB + (\bar{C} + A)\bar{D}$;
- (b) $F = A(\bar{B} + C) + D$;
- (c) $F = A\bar{B}C + A(B + C)$.

Sección 6.2: Especificaciones eléctricas de las puertas lógicas

- 6.12.** Definir V_{IL} , V_{IH} , V_{OHP} , NM_L , NM_H , I_{IL} , I_{IH} , I_{OL} y I_{OH}

- 6.13.** Si la salida de un inversor lógico está actuando como fuente de corriente, ¿cuál es el sentido del flujo de corriente?

- 6.14.** Definir el término *fan-out*.

- 6.15.** Definir los términos *disipación de potencia estática* y *disipación de potencia dinámica* de un inversor lógico.

- 6.16.** Una capacidad de carga de 100 fF es excitada por un inversor con una frecuencia de conmutación de 400 Hz y una amplitud de $V_{DD} = 3$ V. Determinar la potencia dinámica disipada.

- 6.17.** Dibujar un pulso de entrada a un inversor lógico y la correspondiente salida en función del tiempo. Indique en la gráfica el tiempo de subida y el tiempo de bajada del pulso de salida. Indique también los retardos de propagación t_{PHL} y t_{PLH}

- 6.18.** Definir el término *producto velocidad-potencia* para un inversor lógico.

- 6.19.** Un inversor lógico ideal funciona a partir de una tensión de alimentación de 5 V. Dibujar a escala su característica de transferencia.

- 6.20.** Una determinada familia lógica tiene los parámetros siguientes: $V_{OL} = 1$ V, $V_{OH} = 4,5$ V, $V_{IL} = 1,5$ V, y $V_{IH} = 3$ V. Determinar los márgenes de ruido.

6.21. Dibujar un circuito lógico que produzca un *falso pulso*. Trazar las formas de onda típicas e identificar el falso pulso.

6.22. En la Figura P6.22 se muestra la característica de transferencia de un inversor lógico determinado. Si la salida se conecta a la entrada, ¿cuál es la tensión de salida resultante?

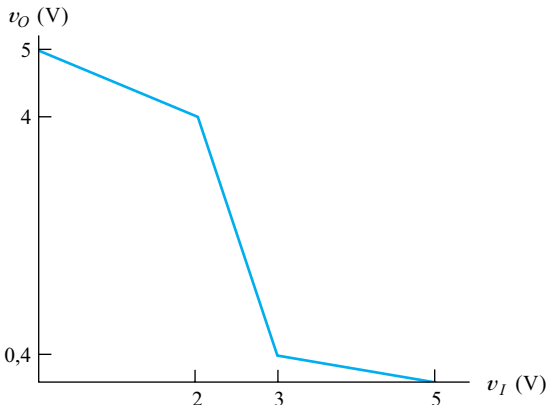


Figura P6.22

6.23. En la Figura P6.23 se muestra el diagrama de circuito de un inversor lógico determinado. El interruptor electrónico se cierra si v_I es mayor de 3,5 V, y se abre si v_I es menor de 2 V. Para v_I comprendida entre 2 V y 3,5 V, el estado del interruptor es indeterminado. Las especificaciones para la puerta son: $I_{OH} = -0,5$ mA (es decir, la salida puede suministrar 0,5 mA en estado alto), e $I_{OL} = 1$ mA (es decir, la salida puede absorber 1 mA en estado bajo). Hallar V_{IL} , V_{IH} , V_{OL} , y V_{OH} . Hallar también los márgenes de ruido.

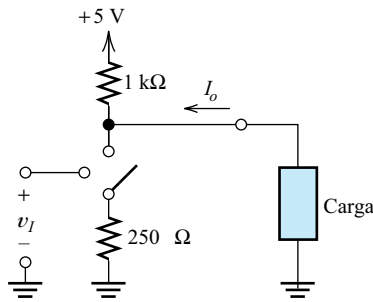


Figura P6.23

6.24. La disipación de potencia de un circuito digital determinado es de 1,5 W para una frecuencia de reloj de 10 MHz. Si la frecuencia de reloj se eleva a 20 MHz, la disipación de potencia pasa a ser de 2,5 W. Hallar la disipación de potencia estática. Hallar también la disipación de potencia dinámica para cada frecuencia de reloj.

6.25. El inversor lógico de la Figura 6.14. tiene $V_{SS} = 5$ V, y conmuta a una frecuencia de 25 MHz. Los niveles de salida son 0 V y 5 V. La capacidad de carga es igual a 20 pF. Hallar la disipación de potencia dinámica.

6.26. La Figura P6.26 muestra el diagrama de circuito simplificado de un inversor lógico.

- (a) Suponiendo una carga en circuito abierto, hallar V_{OH} y V_{OL} .
- (b) Hallar los valores de t_{PHL} , t_{PLH} y t_{PD} . Suponga un pulso de entrada que conmuta abruptamente entre ambos niveles lógicos.
- (c) Hallar la disipación de potencia estática si la salida está a nivel alto. Repetir este apartado para una salida a nivel bajo.

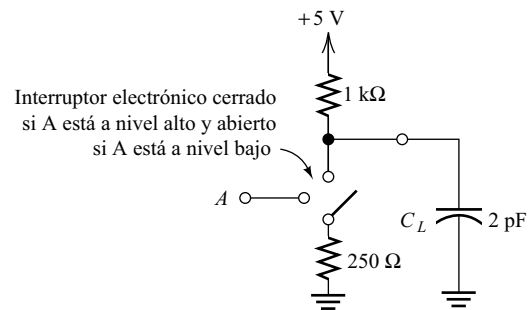


Figura P6.26

6.27. Una familia lógica determinada tiene $I_{OH} = -3$ mA, $I_{OL} = 2$ mA, $I_{IH} = 0,5$ mA, e $I_{IL} = -0,5$ mA. Determinar el máximo fan-out permitido para esta familia.

Sección 6.3: Inversor NMOS con resistencia de pull-up

6.28. Dibujar el diagrama de circuito de un inversor NMOS con resistencia de pull-up. Dibujar también el diagrama de circuito de una puerta NOR de dos entradas.

6.29. Explicar por qué es necesario diseñar el inversor NMOS con resistencia de pull-up de tal modo que $R_D \gg R_{on}$.

6.30. Si se desea disminuir la disipación de potencia estática (en estado de salida bajo) de un inversor con resistencia de pull-up, ¿debe aumentarse o disminuirse (a) R_D ; (b) W ; (c) L ; (d) V_{DD} ?

6.31 Enumerar las ventajas y desventajas de aumentar el valor de R_D para un inversor NMOS con resistencia de pull-up.

D6.32. **Diseño de un inversor MOS con resistencia de pull-up.** Diseñar un inversor MOS con resistencia de pull-up que cumpla los siguientes requisitos:

Consumo de potencia estática en estado de salida bajo = 0,10 mW;

$$V_{OL} = 0,5 \text{ V};$$

$$V_{OH} = V_{DD} = 5 \text{ V};$$

Transistor: $V_{to} = 1 \text{ V}$, $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0$. Véase el Ejemplo 6.1.

6.33. Utilice SPICE para determinar las características de drenador para el transistor del Problema 6.32. Luego, realice un análisis con la línea de carga del inversor para verificar que se obtienen los valores deseados para V_{OL} y V_{OH} para el inversor diseñado en el Problema 6.32.

6.34. Utilice SPICE para obtener la característica de transferencia del inversor diseñado en el Problema 6.32. Suponga que la capacidad de carga es igual a cero. Utilice los resultados de la simulación por computador para determinar los valores de V_{IL} y V_{IH} . Calcular los márgenes de ruido para este inversor.

6.35. Suponga que estamos diseñando un ASIC con transistores NMOS que tienen los parámetros siguientes: $V_{to} = 1 \text{ V}$, $V_{DD} = 5 \text{ V}$, y $KP = 50 \mu\text{A}/\text{V}^2$. Se necesita un transistor con una resistencia de conducción (con $v_{GS} = V_{DD}$) de $2 \text{ k}\Omega$. Determinar la relación W/L para el transistor. Luego, utilice SPICE para dibujar i_D en función de v_{DS} para $v_{GS} = 5 \text{ V}$. A continuación, trace gráficamente i en función de v para una resistencia de $2 \text{ k}\Omega$ sobre los mismos ejes. ¿Para qué valores de v coinciden de forma bastante aproximada las gráficas obtenidas?

6.36. Un determinado inversor NMOS con resistencia de pull-up tiene los siguientes parámetros: $W/L = 4$, $R_D = 50 \text{ k}\Omega$, $V_{DD} = 5 \text{ V}$, $V_{to} = 1 \text{ V}$, $KP = 50 \mu\text{A}/\text{V}^2$, y $\lambda = 0,05$. Determinar los márgenes de ruido para este inversor.

Sección 6.4: Respuesta dinámica del inversor NMOS con resistencia de pull-up

6.37. ¿Por qué el análisis de t_{PHL} resulta más complicado que el análisis de t_{PLH} para un inversor con resistencia de pull-up?

6.38. Si se desea mejorar la velocidad de conmutación de un inversor con resistencia de pull-up, ¿debemos aumentar o disminuir (a) R_D ; (b) W ; (c) L ; (d) V_{DD} ?

6.39. Calcular el tiempo de subida y t_{PLH} para un inversor con resistencia de pull-up que tiene $R_D = 100 \text{ k}\Omega$, $W/L = 1$, $V_{to} = 1 \text{ V}$, $V_{DD} = 5 \text{ V}$, $KP = 50 \mu\text{A}/\text{V}^2$, y una capacidad de carga de 200 fF . A continuación, utilice SPICE para determinar t_{PHL} . Ignore los efectos del canal corto (es decir, suponga que $\lambda = 0$).

6.40. Considere el inversor mostrado en la Figura P6.40. Cuando la entrada v_i está a nivel alto, el interruptor

está cerrado, y cuando la entrada está a de nivel bajo, el interruptor está abierto. Deduzca una expresión para t_{PHL} en términos de las resistencias y de la capacidad de carga.

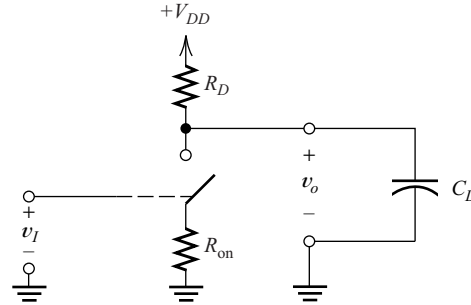


Figura P6.40

6.41. Utilizar SPICE para simular tres inversores con resistencia de pull-up conectados en cascada, cada uno de los cuales tiene $R_D = 100 \text{ k}\Omega$, $W/L = 1$, $V_{to} = 1 \text{ V}$, $V_{DD} = 5 \text{ V}$, $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0,1$, y una capacitancia de carga de 200 fF . Determinar los valores de t_{PHL} y t_{PLH} para el último inversor de la cadena.

6.42. Utilizar SPICE para obtener la característica de transferencia para el inversor mostrado en la Figura 6.25C si $W = 1 \mu\text{m}$ y $L = 2 \mu\text{m}$ para el transistor de carga. El transistor de excitación tiene $W = 4 \mu\text{m}$ y $L = 1 \mu\text{m}$. Los parámetros del transistor se proporcionan en la Tabla 6.1; $V_{DD} = 5 \text{ V}$, y $V_{GG} = 7 \text{ V}$. Determinar también la disipación de potencia estática cuando la salida está a nivel bajo y cuando está a nivel alto.

6.43. Utilizar SPICE para simular tres inversores conectados en cascada, del tipo que se muestra en la Figura 6.25(c). El transistor de carga tiene $W = 1 \mu\text{m}$ y $L = 2 \mu\text{m}$. El transistor de excitación tiene $W = 4 \mu\text{m}$ y $L = 1 \mu\text{m}$. Los parámetros del transistor se proporcionan en la Tabla 6.1; $V_{DD} = 5 \text{ V}$ y $V_{GG} = 7 \text{ V}$, y la capacidad de carga para cada etapa es igual a 200 fF . Determinar los valores de t_{PHL} y t_{PLH} para el último inversor de la cadena.

6.44. Determinar la tensión de umbral V_{ton} en función de v_{BS} para un transistor NMOS que tenga los parámetros proporcionados en la Tabla 6.1. La tensión v_{BS} varía entre 0 y -5 V .

Sección 6.5: El inversor CMOS

6.45. Dibujar el diagrama de circuito de un inversor CMOS.

6.46. ¿De qué consta la impedancia de entrada de un inversor CMOS?

6.47. ¿Cuál es el consumo de potencia estática de un inversor CMOS?

6.48. Analizar el inversor CMOS mostrado en la Figura 6.30(a). Suponga que los FET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1 \text{ V}$, $V_{top} = -1 \text{ V}$, $(W/L)_n = 3$, $(W/L)_p = 6$, y $\lambda_n = \lambda_p = 0$. Hallar la corriente extraída de la fuente si $v_i = V_{DD}/2$ para $V_{DD} = 3,5$ y 10 V . Repetir el problema para $v_i = 0$.

6.49. Considere el inversor CMOS de la Figura 6.30(a). Suponga que los FET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1 \text{ V}$, $V_{top} = -1 \text{ V}$, $(W/L)_n = 3$, $(W/L)_p = 6$, y $\lambda_n = \lambda_p = 0$. Suponga que $v_i = 0$, y que la salida se conecta accidentalmente a masa. Determinar la corriente de alimentación y la potencia disipada en el inversor para $V_{DD} = 3, 5$ y 10 V .

6.50. Analizar el inversor CMOS de la Figura 6.30(a) con $V_{DD} = 5 \text{ V}$. Suponga que los FET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1 \text{ V}$, $V_{top} = -1 \text{ V}$, $(W/L)_n = 3$, $(W/L)_p = 6$, y $\lambda_n = \lambda_p = 0$. Si la entrada está a nivel alto, ¿cuánta corriente absorbe la salida cuando $v_o = 0,5 \text{ V}$? Si la salida está a nivel bajo, ¿cuánta corriente suministra la salida para $v_o = 4,5 \text{ V}$?

D6.51. Diseño de una interfaz TTL/CMOS. Suponga que se quiere excitar un inversor CMOS con la salida de un circuito TTL. Ambos circuitos se alimentan a partir de una fuente común de 5 V . Los niveles lógicos para el circuito TTL son $V_{OH} = 2,4 \text{ V}$ y $V_{OL} = 0,8 \text{ V}$. Evidentemente, estos niveles de entrada no son compatibles con un inversor CMOS simétrico con una característica de transferencia como la mostrada en la Figura 6.32. Por tanto, es necesario diseñar un inversor CMOS asimétrico que realice su transición más rápida para una tensión de entrada de $\frac{1}{2}(2,4 + 0,8) = 1,6 \text{ V}$. Suponga que los MOSFET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1 \text{ V}$, $V_{top} = -1 \text{ V}$, y $\lambda_n = \lambda_p = 0$. Si $(W/L)_p = 2$, utilice el método de prueba y error con SPICE para determinar el valor requerido para $(W/L)_n$. Utilice SPICE para dibujar la característica de transferencia del inversor. *Si diseñamos un inversor con $(W/L)_p = 2(W/L)_n$, la transición más rápida de la salida ocurre para $v_i = V_{DD}/2$. Reflexione sobre qué transistor debe hacerse más ancho para que la transición rápida ocurra para un valor inferior de v_i . Luego elija valores para las relaciones (W/L) , simule el circuito y visualice la característica de transferencia. Ajuste las relaciones por el método de prueba y error hasta obtener las prestaciones deseadas.*

6.52. A veces, ahorrar área de chip es más importante que los márgenes de ruido y los retardos de propagación. Si es así, podrían diseñarse todos los transistores para que tengan una longitud y ancho mínimos. Utilice SPICE para obtener un gráfico de las características de transferencia de un inversor CMOS con $(W/L)_n = (W/L)_p = 1 \mu\text{m}/1 \mu\text{m}$ para $V_{DD} = 5 \text{ V}$. Utilice los parámetros de transistor proporcionados en la Tabla 6.1.

D6.53. Diseño de una interfaz CMOS/TTL. Supongamos que es necesario diseñar un inversor CMOS para excitar la entrada de un circuito TTL. En el caso de salida

de nivel bajo, el inversor CMOS debe absorber al menos $1,5 \text{ mA}$, y mantener al mismo tiempo una tensión de salida de $0,8 \text{ V}$ como máximo. En el caso de que la salida esté a nivel alto, el inversor CMOS debe suministrar al menos $60 \mu\text{A}$, y mantener al mismo tiempo una tensión de salida de al menos $2,4 \text{ V}$. La tensión de alimentación es $V_{DD} = 5 \text{ V}$. Supóngase que los MOSFET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1 \text{ V}$, $V_{top} = -1 \text{ V}$, y $\lambda_n = \lambda_p = 0$. Determinar los valores requeridos para $(W/L)_n$ y $(W/L)_p$. *Determine en primer lugar la relación (W/L) requerida para el NMOS de modo que pueda absorber la corriente deseada en el estado bajo. Luego determine la relación (W/L) requerida para el PMOS de modo que pueda suministrar la corriente deseada en el estado alto. Finalmente, trate de ajustar las relaciones para reducir el espacio requerido de chip.*

6.54. Investiguemos el efecto de W/L sobre los márgenes de ruido para los inversores CMOS. Como en el Ejemplo 6.3, podemos definir V_{IH} y V_{IL} como las tensiones de entrada para las que la característica de transferencia tiene una pendiente de -1 . Utilice los parámetros de transistor proporcionados en la Tabla 6.1 y SPICE para determinar los márgenes de ruido para inversores que tengan

- (a) $(W/L)_n = 3 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 6 \mu\text{m}/1 \mu\text{m}$;
- (b) $(W/L)_n = 3 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 60 \mu\text{m}/1 \mu\text{m}$;
- (c) $(W/L)_n = 30 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 6 \mu\text{m}/1 \mu\text{m}$.

6.55. Considere la característica de transferencia del inversor CMOS mostrado en la Figura 6.32. Dado que hemos supuesto que $\lambda_n = \lambda_p = 0$, la sección de la característica de transferencia es vertical entre los puntos C y D . Ahora, supongamos que $\lambda = \lambda_p = \lambda_n$ es distinto de cero, que $-V_{top} = V_{ton} = V_{to}$, y que $K_n = K_p$. Deduzca una expresión para la pendiente de la característica de transferencia cuando ambos transistores se encuentran en la región de saturación en función de V_{to} , λ y V_{DD} . *(Pistas: dv_o/dv_i es la ganancia de tensión en pequeña señal del circuito en el punto de polarización $v_i = v_o = V_{DD}/2$. Dibujar el circuito equivalente en pequeña señal y deducir una expresión para la ganancia de tensión en función de g_m y r_d . Por último, determinar g_m y r_d en función de los parámetros del circuito y reemplazarlos en la expresión de la ganancia.*

Sección 6.6: Retardo de propagación del inversor CMOS

6.56. Enumerar las hipótesis utilizadas para deducir la Ecuación (6.29).

6.57. Suponga que se descubre que un inversor determinado en un CI digital CMOS tiene tiempos de conmutación (t_{PHL} y t_{PLH}) que son excesivos en un 25%. ¿Qué parámetro(s) debe cambiar el diseñador del circuito para corregir este problema? ¿En qué medida?

6.58. Estudie el efecto de W/L sobre las velocidades de conmutación para unos inversores CMOS que tienen $V_{DD} = 5$ V, y capacitancias de carga de 2 pF. Suponga que los MOSFET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1$ V, $V_{top} = -1$ V, y $\lambda_n = \lambda_p = 0$. Calcular t_{PHL} y t_{PLH} para inversores que tengan

- (a) $(W/L)_n = 3 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 6 \mu\text{m}/1 \mu\text{m}$;
- (b) $(W/L)_n = 3 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 60 \mu\text{m}/1 \mu\text{m}$;
- (c) $(W/L)_n = 30 \mu\text{m}/1 \mu\text{m}$, y $(W/L)_p = 6 \mu\text{m}/1 \mu\text{m}$.

6.59. Considere un inversor CMOS con $V_{DD} = 5$ V y una capacitancia de carga igual a cero. Los MOSFET tienen $(W/L)_n = 5$, $(W/L)_p = 10$, $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1$ V, $V_{top} = -1$ V, y $\lambda_n = \lambda_p = 0$. Determinar la corriente máxima de alimentación cuando la tensión de entrada conmuta lentamente de 0 a V_{DD} .

6.60. Considere un inversor CMOS que tiene $V_{DD} = 5$ V y $C_L = 1$ pF, y que es excitado por un tren de pulsos de 50 MHz. Determinar la corriente media extraída de la fuente de alimentación y la potencia media disipada.

D6.61. Diseño de un inversor CMOS. Diseñe un inversor CMOS para excitar una carga de 2 pF con $t_{PHL} = t_{PLH} = 500$ ps. La tensión de alimentación es $V_{DD} = 5$ V. Suponga que los MOSFET tienen los parámetros siguientes $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1$ V, $V_{top} = -1$ V, y $\lambda_n = \lambda_p = 0$. Especificar la relación W/L para cada transistor. *Utilice las Ecuaciones (6.29) y (6.30) para determinar las relaciones (W/L) necesarias.*

Sección 6.7: Puertas NOR y NAND CMOS

6.62. Dibujar el diagrama de circuito de una puerta NAND CMOS de tres entradas.

6.63. ¿Por qué se prefieren las puertas NAND a las NOR en la lógica CMOS?

6.64. Suponga que, para lograr que la salida de una puerta NAND CMOS de dos entradas sea capaz de suministrar la corriente de salida deseada, los transistores PMOS deben tener $(W/L)_p = 4$. Las longitudes de canal de todos los dispositivos deben ser iguales a 1 μm . Suponga que $KP_n = 2KP_p$. Determinar la anchura W de todos los transistores para conseguir un funcionamiento simétrico. Calcular también la superficie ocupada por la puerta (es decir, la suma de $W \times L$ para todos los transistores).

6.66. Repetir el Ejemplo 6.9 para puertas NOR de tres entradas.

6.67. Repetir el Ejemplo 6.10 para puertas NOR de dos entradas que tengan $(W/L)_p = (26 \mu\text{m})/(1 \mu\text{m})$, y $(W/L)_n = (6,5 \mu\text{m})/(1 \mu\text{m})$.

6.68. Utilizar SPICE para determinar los retardos de propagación para la puerta NOR del Problema 6.67, considerando los efectos de modulación de la longitud del

canal y de puerta trasera, para una capacidad de carga de 2 pF.

6.69. Utilizando conexiones de transistores alternativas en serie y paralelo, pueden implementarse varias funciones lógicas en CMOS. Por ejemplo, considere el circuito ilustrado en la Figura P6.69. Hallar la expresión booleana para F en términos de A , B y C .

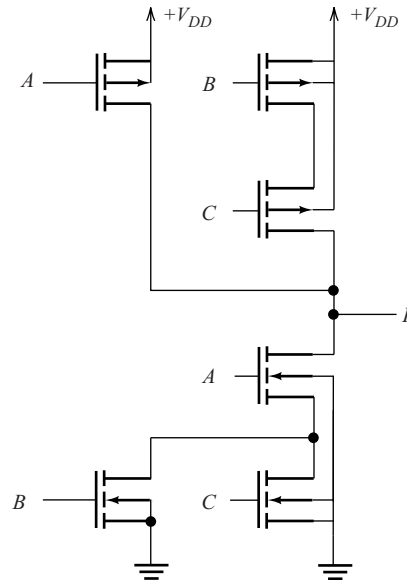


Figura P6.69

6.70. Utilizando la idea ilustrada en el Problema 6.69, dibuje una puerta CMOS que implemente la función lógica OR exclusiva $F = A \oplus B = \overline{A}B + A\overline{B}$. Suponga que A , \overline{A} , B y \overline{B} , están disponibles como entradas.

Sección 6.8: Lógica dinámica

6.71. Considere el circuito de lógica dinámica mostrado en la Figura 6.50. Suponga que A , B , D y E están a nivel bajo y C está a nivel alto. Cuando el reloj está a nivel alto, ¿qué transistores conducen? ¿cuáles no conducen? ¿cuál es el nivel de salida? ¿cuál es la corriente de alimentación en estado estacionario? Repetir el problema suponiendo que la señal de reloj esté a nivel bajo.

6.72. Dibujar el diagrama de circuito de una puerta CMOS dinámica que realice la función lógica $F = \overline{A + B + CD}$.

6.73. Dibujar el diagrama de circuito de una puerta CMOS dinámica que realice la función lógica $F = (\overline{AB + CD})E$.

6.74. Considere el circuito de lógica dinámica mostrado en la Figura 6.50. La tensión de alimentación es $V_{DD} = 5$ V. Los MOSFET tienen $KP_n = 50 \mu\text{A}/\text{V}^2$, $KP_p = 25 \mu\text{A}/\text{V}^2$, $V_{ton} = 1$ V, $V_{top} = -1$ V, y $\lambda_n = \lambda_p = 0$. Suponga que $C_L = 500$ fF. Ignore los efectos de la conexión del sustra-

to. Suponga además que antes de cada transición de señal, la tensión de salida es $+V_{DD}$ ó 0. Estimar la relación (W/L) mínima necesaria para cada transistor de tal modo que las transiciones de salida se completen en un 50% dentro de los 500 ps siguientes a cada transición de la señal de reloj, independientemente de los niveles de entrada lógicos.

6.75. Repetir el Problema 6.74 para una puerta NOR de dos entradas.

6.76. Repetir el Problema 6.74 para una puerta NAND de dos entradas.

6.77. Utilizar SPICE para simular una puerta NOR dinámica de dos entradas como la mostrada en la Figura 6.49, para A a nivel alto y B a nivel bajo. Utilice los parámetros de transistor proporcionados en la Tabla 6.1 y $(W/L) = (20 \mu\text{m}/1 \mu\text{m})$ para todos los transistores. La señal es una onda rectangular de 100 MHz, y $C_L = 500$ fF. Antes de ejecutar la simulación, dibuje a escala aproximada la forma de onda de la tensión de salida y las formas de onda de corriente a través de cada uno de los transistores.

Sección 6.9: Puerta de transmisión CMOS y lógica por conexión

6.78. Dibujar el diagrama de circuito de un interruptor analógico implementado con transistores MOS.

6.79. Utilizar SPICE para simular el circuito mostrado en la Figura 6.51, con C a nivel alto y una carga resistiva de 10 k Ω . Utilice los parámetros de transistor proporcionados en la Tabla 6.1 con $(W/L)_n = 20 \mu\text{m}/1 \mu\text{m}$ y $(W/L)_p = 40 \mu\text{m}/1 \mu\text{m}$. Haga un barrido de v_i desde 0 a 5 V, y obtenga un gráfico de v_o en función de v_i . Repita el problema para C a nivel bajo.

6.80. Dibujar un diagrama de circuito (similar al de la Figura 6.53(a) o 6.53(b), que muestre cómo implementar la función lógica $F = AB + C$ con la lógica por conexión.

Amplificadores integrados diferenciales y multietapa

En los Capítulos 4 y 5 hemos estudiado algunos circuitos amplificadores básicos, como el amplificador en emisor común, el seguidor de emisor, el amplificador en fuente común y el seguidor de fuente. En este capítulo, vamos a ver otros circuitos adicionales que resultan particularmente adecuados para el diseño de amplificadores integrados.

Vamos a comenzar considerando las normas de diseño apropiadas para los circuitos integrados, comparándolas con las de los circuitos discretos. Los componentes disponibles y, por tanto, los circuitos más adecuados, dependen en gran medida de los métodos utilizados para la implementación. Después, estudiaremos las técnicas de polarización utilizadas en los circuitos integrados y, por último, veremos varios tipos de amplificadores diferenciales.

7

7.1.	Reglas de diseño para circuitos discretos e integrados	426
7.2.	Polarización de circuitos integrados con transistores bipolares	428
7.3.	Polarización de circuitos integrados con FET	441
7.4.	Análisis en gran señal del par diferencial acoplado por emisor	446
7.5.	Análisis del circuito equivalente en pequeña señal del par diferencial acoplado por emisor	457
7.6.	Diseño del amplificador diferencial acoplado por emisor	463
7.7.	El par diferencial acoplado por fuente	472
7.8.	Ejemplos de amplificadores integrados multietapa	478
	Resumen	487
	Problemas	489

7.1. REGLAS DE DISEÑO PARA CIRCUITOS DISCRETOS E INTEGRADOS

Un **circuito discreto** esta formado por componentes fabricados por separado y que, posteriormente, se conectan entre sí, normalmente por medio de las pistas conductoras de una **tarjeta de circuito impreso**. Por el contrario, en un **circuito integrado**, los componentes y sus interconexiones se fabrican de forma conjunta por medio de una secuencia de etapas de procesamiento, tales como fotolitografía, dopaje y difusión. Los tipos de componentes disponibles y sus valores prácticos dependen en gran parte del método adoptado para la implementación. En la Tabla 7.1, se contrastan los componentes disponibles para circuitos discretos con los que se emplean en un circuito integrado bipolar típico.

Los tipos de componentes disponibles y sus valores prácticos dependen en gran parte del método adoptado para la implementación.

Complejidad del proceso

En la fabricación de circuitos integrados, se utilizan muchos **procesos** (combinaciones de etapas) diferentes. Es deseable limitar la cantidad de etapas en un proceso, debido a los fallos que en cada una de las etapas se producen. No solamente cada etapa lleva asociado un cierto coste, sino que los fallos reducen el **rendimiento** final (es decir, el porcentaje de unidades aceptables al final del proceso).

Dependiendo del proceso que se utilice, existen varias limitaciones en los tipos de componentes disponibles y sus características. Por ejemplo, en un proceso bipolar relativamente simple, podemos obtener transistores *nnp*, diodos, transistores *pnp* de baja

Tabla 7.1. Componentes y valores prácticos para circuitos discretos en comparación con los correspondientes circuitos integrados.

Circuitos discretos	Circuitos integrados
<p><i>Resistencias</i> 1 Ω hasta 20 MΩ Tolerancias ± 1 ó $\pm 5\%$</p> <p>Hay disponibles tipos con bajo coeficiente de temperatura y para alta potencia</p>	<p>1 Ω hasta 100 kΩ Tolerancias $\pm 30\%$ con $\pm 2\%$ o mejor entre las resistencias de un chip dado No hay disponibles tipos especiales</p>
<p><i>Condensadores</i> 1 pF hasta 0,1 F Tolerancias ± 1 a $\pm 20\%$ Hay tipos disponibles con bajo coeficiente de temperatura</p>	<p>1 hasta 100 pF Tolerancias $\pm 25\%$ No hay disponibles tipos especiales</p>
<p><i>Inductancias</i> 10 nH hasta 1 H Tolerancias ± 1 a $\pm 20\%$</p>	<p>Casi totalmente impracticables</p>
<p><i>Transistores bipolares, FET y diodos</i> Hay disponible una amplia variedad de tipos.</p> <p>Grandes variaciones de los parámetros de una unidad a otra</p>	<p>Hay disponibles tipos restringidos, dependiendo de los detalles del proceso Hay disponibles dispositivos adaptados.</p>

calidad, resistencias y condensadores de baja capacidad. Si se agregan más etapas de procesamiento, el coste aumenta, pero se pueden conseguir transistores *pnp* de alta calidad, JFET, MOSFET y diodos zéner.

Área del chip

Un aspecto importante en el diseño de circuitos integrados consiste en mantener pequeña el área del chip. Los defectos se dispersan de forma aleatoria sobre la superficie de una oblea de semiconductor. Por tanto, cuanto más grandes son los chips, más probabilidades tienen de contener defectos que provoquen fallos en el circuito.

Las resistencias y condensadores, particularmente aquéllos con valores altos, consumen una mayor área de chip en comparación con los bipolares, FET y diodos. Ésta es la razón por la que los condensadores y resistencias de valores altos no resultan prácticos en los circuitos integrados. Por ejemplo, no resulta inusual que un condensador de compensación de 30 pF utilice la mitad del área de chip de un amplificador operacional. En el Capítulo 9 se verá la necesidad de los condensadores de compensación.

Aunque cada proceso establece restricciones diferentes, podemos ver que los circuitos integrados deben diseñarse utilizando unos pocos tipos de dispositivos activos. Pueden incluirse, siempre que sea absolutamente necesario, una pequeña cantidad de resistencias y uno o dos condensadores de bajo valor.

Adaptación de los parámetros del dispositivo

Una ventaja muy importante que poseen los circuitos integrados es que en ellos se logra una precisa adaptación de las características de los dispositivos activos, debido a que los dispositivos se fabrican de forma simultánea. Por ejemplo, las β de los bipolares normalmente están adaptadas con una tolerancia del 10% entre los distintos transistores de un chip dado. Por el contrario, en el caso de transistores bipolares discretos, β presenta variaciones de una unidad a otra con una relación de 3 a 1, incluso para dispositivos que tienen el mismo código. El diseño de amplificadores integrados aprovecha en gran medida la adaptación de dispositivos.

Debido a la mayor variedad de dispositivos disponibles, el diseño resulta a menudo más fácil utilizando componentes discretos. A medida que avanza la tecnología, los circuitos integrados reemplazan a los circuitos discretos en determinadas aplicaciones. Sin embargo, la capacidad de los circuitos discretos también mejora, abriendo camino a nuevas aplicaciones. Además, si se va a fabricar una cantidad relativamente pequeña de circuitos especiales, los circuitos discretos pueden resultar más económicos que los circuitos integrados. Por eso, es altamente probable que sigan existiendo las aplicaciones para circuitos discretos, aunque la mayor parte de los sistemas electrónicos están basados en circuitos integrados.

Transistores bipolares y FET

Analicemos algunas de las ventajas y desventajas de los circuitos FET en comparación con los circuitos bipolares. En general, es posible diseñar prácticamente cualquier amplificador (u otra función electrónica) empleando transistores bipolares o FET. Sin embargo, algunos diseños que se logran fácilmente con un tipo de dispositivo resultan muy difíciles con el otro.

Un aspecto importante en el diseño de circuitos integrados consiste en mantener pequeña el área del chip.

Las resistencias y condensadores, particularmente aquéllos con valores altos, consumen una mayor área de chip en comparación con los bipolares, FET y diodos.

Los circuitos integrados deben diseñarse utilizando unos pocos tipos de dispositivos activos. Pueden incluirse, siempre que sea absolutamente necesario, una pequeña cantidad de resistencias y uno o dos condensadores de bajo valor.

El diseño de amplificadores integrados aprovecha en gran medida la adaptación de dispositivos.

En los circuitos discretos, no estamos limitados en cuanto a los tipos de dispositivos que podemos utilizar. Sin embargo, la mayoría de los dispositivos activos usados en la electrónica discreta (y en los circuitos integrados analógicos puros) son transistores bipolares. Los JFET se encuentran en las aplicaciones (relativamente infrecuentes) para las que ofrecen una ventaja en comparación con los bipolares. Por ejemplo, podríamos elegir un JFET para la etapa de entrada de un amplificador si necesitamos una alta impedancia de entrada. En los circuitos discretos, los MOSFET son bastante raros, aunque se utilizan a menudo como etapa de entrada en los receptores de radio para lograr una baja distorsión de tercer orden (que es un tema bastante especializado en el que no profundizaremos).

En los circuitos integrados digitales complejos, los MOSFET ofrecen varias ventajas importantes, incluyendo el hecho de que consumen un área menor del chip que los bipolares, y que la disipación de energía estática es muy pequeña para los circuitos CMOS. Por esto, utilizando MOSFET es posible diseñar complejos circuitos integrados digitales que resultaría imposible fabricar utilizando bipolares.

Cada vez encontramos más aplicaciones en las que es deseable mezclar funciones analógicas con digitales. Durante mucho tiempo, no ha resultado práctico mezclar dispositivos bipolares y MOS en el mismo chip, debido a que es necesario llevar a cabo un complejo proceso de muchas etapas para fabricar ambos tipos de dispositivos. Hasta que la fiabilidad de cada etapa del proceso sea lo suficientemente alta, mezclar dispositivos bipolares y MOS en el mismo chip lleva a un rendimiento de fabricación bajo. Por eso, los ingenieros han dedicado mucho esfuerzo a diseñar circuitos MOSFET analógicos de alto rendimiento, como los amplificadores operacionales.

La tecnología BiCMOS es un desarrollo relativamente reciente, que mezcla dispositivos bipolares con tecnología de MOS complementario. Gracias a ella, se ha hecho posible utilizar una variedad más amplia de dispositivos activos en circuitos integrados de modo mixto (analógico y digital). Más adelante veremos que los bipolares proporcionan etapas de entrada de amplificador diferencial con baja tensión de offset, y etapas de salida con alta capacidad de excitación de corriente. Los dispositivos MOS proporcionan la capacidad de implementar funciones digitales complejas.

Resumen de la sección:

La variedad de dispositivos disponibles para el diseñador de circuitos integrados se ve limitada por la complejidad del proceso de fabricación y la necesidad de minimizar el área del chip. Las características de los dispositivos activos se pueden adaptar a una aplicación determinada seleccionando las dimensiones del dispositivo. Las resistencias y condensadores se evitan siempre que resulte posible. Las inductancias no resultan prácticas en los circuitos integrados.

En los circuitos integrados, no es posible utilizar condensadores de acoplo y de desacoplo, por lo que se emplea un acoplamiento directo de las etapas.

7.2. POLARIZACIÓN DE CIRCUITOS INTEGRADOS CON TRANSISTORES BIPOLARES

Hemos estudiado los circuitos discretos de polarización de bipolares en la Sección 4.5, y los circuitos discretos de polarización FET en la Sección 5.3. En esta sección, vamos a analizar las técnicas de polarización adecuadas para circuitos integrados. La diferencia en los enfoques se debe al «coste» relativo de las resistencias y condensadores. En los circuitos discretos, las resistencias son relativamente baratas, y los condensadores grandes se consiguen fácilmente. En los circuitos integrados, ambos tipos de componentes son «caros» en términos de área del chip. Por tanto, los circuitos de polarización discretos utilizan una red de resistencias para polarizar cada transistor, y se utilizan condensadores para acoplar y desacoplar determinadas resistencias. En los circuitos integrados, no podemos utilizar condensadores de acoplo y de desacoplo, por lo que se emplea un acoplamiento directo de las etapas. Por último, en los circuitos integrados se intenta reemplazar las resistencias por transistores siempre que sea posible.

Factores que determinan el punto Q deseado

Los transistores en los circuitos amplificadores deben polarizarse en la región activa (los amplificadores de potencia son una excepción; en éstos, los dispositivos pueden

polarizarse cerca de la región de corte. En un capítulo posterior, analizaremos los amplificadores de potencia). Muchos factores diferentes influyen a la hora de determinar el mejor punto Q . A continuación, proporcionamos una explicación breve, de carácter cualitativo, sobre algunos de estos factores.

La amplitud máxima de la señal de salida del amplificador determina frecuentemente ciertos límites en lo que respecta a los valores apropiados del punto de polarización. Por ejemplo, si V_{CEQ} es demasiado pequeña, el transistor puede entrar en saturación, recortando la señal, antes de alcanzar la amplitud deseada de la señal de pico. Si I_{CQ} es demasiado pequeña, puede producirse el corte antes de alcanzar la amplitud de señal deseada. Por tanto, debemos asegurarnos de que V_{CEQ} e I_{CQ} sean lo suficientemente grandes como para que no se produzca recorte.

Deben considerarse los límites del dispositivo al seleccionar el punto Q . Si V_{CEQ} e I_{CQ} son demasiado grandes, los límites de disipación de potencia pueden excederse, o el colector puede entrar en avalancha.

Los niveles de corriente bajos requieren circuitos de alta impedancia. Por tanto, un requisito de alta impedancia de entrada exige un valor bajo de I_{CQ} en la etapa de entrada.

La respuesta en frecuencia deseada del circuito también puede ser un factor que haya que considerar al seleccionar el punto Q nominal. Por ejemplo, la capacidad de la unión de colector disminuye al aumentar V_{CEQ} , dando lugar a un mayor ancho de banda. La frecuencia de transición f_i es una medida del funcionamiento a alta frecuencia de los bipolares (la respuesta en alta frecuencia de los amplificadores, las capacidades del dispositivo y f_p , se estudian en el Capítulo 8). Mayores valores de f_i implican mejores características de funcionamiento a alta frecuencia. La frecuencia de transición de un determinado bipolar alcanza un máximo para una determinada corriente de colector. Para conseguir una mejor respuesta en alta frecuencia, seleccionaríamos el punto de polarización que permitiera alcanzar la máxima f_i .

Normalmente, consideraciones como éstas establecen un margen de valores para I_{CQ} y V_{CEQ} que resultan adecuados para un circuito concreto. Para ver un ejemplo de estas consideraciones acerca del diseño de amplificadores con componentes discretos, consulte la sección «Proceso de diseño de un circuito: un amplificador discreto multietapa», al final del Capítulo 5.

Al definir la polarización, debemos asegurarnos de que V_{CEQ} e I_{CQ} sean lo suficientemente grandes como para no recortar la señal debido a la saturación y al corte, respectivamente. Los límites del dispositivo, los niveles deseados de impedancia y la respuesta en frecuencia también son factores que hay que tener en cuenta a la hora de seleccionar el punto Q .

El espejo de corriente

A continuación, vamos a ver cómo los transistores adaptados, combinados con algunas resistencias, pueden actuar como fuentes de corriente, que resultan útiles en la polarización de amplificadores integrados. La Figura 7.1(a) muestra una sencilla fuente de corriente compuesta por dos transistores. Observe que el colector de Q_1 está conectado a su base. Por tanto, $V_{CE1} = V_{BE1} \cong 0,6 \text{ V}$, y Q_1 se encuentra en la región activa. Si V_{CE2} es mayor de $0,2 \text{ V}$, Q_2 también se encuentra en la región activa. Suponemos que los transistores están adaptados (es decir, que son idénticos). Dado que las tensiones base-emisor de los dos transistores son iguales, tenemos

$$I_{B1} = I_{B2} \tag{7.1}$$

y

$$I_{C1} = I_{C2} = \beta I_{B1} \tag{7.2}$$

Aplicando la ley de Kirchoff para corrientes a la Figura 7.1(a), obtenemos

$$I_{\text{ref}} = I_{C1} + I_{B1} + I_{B2} \tag{7.3}$$

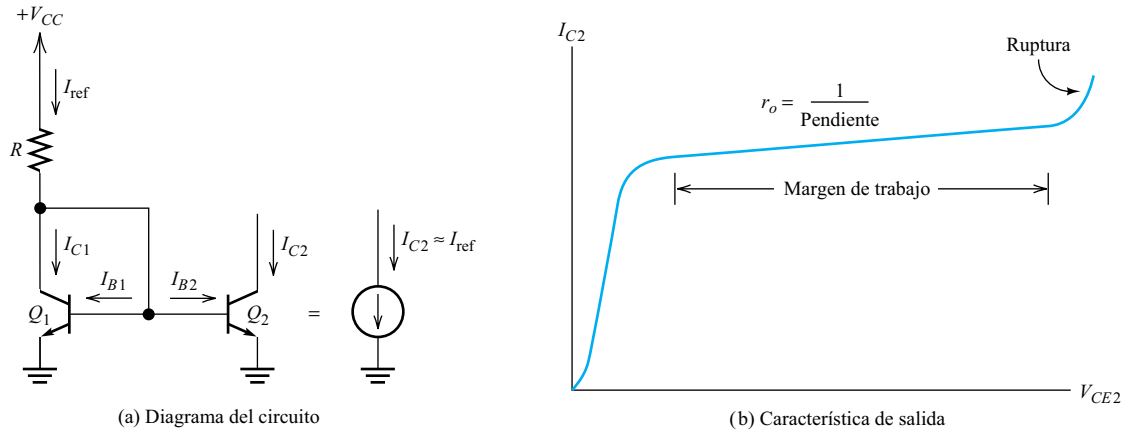


Figura 7.1. El espejo de corriente.

Utilizando las Ecuaciones (7.1), (7.2) y (7.3) para despejar I_{C1} e I_{C2} , obtenemos

$$I_{C1} = I_{C2} = \frac{I_{ref}}{1 + 2/\beta} \tag{7.4}$$

Normalmente, β es mucho mayor que la unidad, por lo que

$$I_{C1} = I_{C2} \cong I_{ref} \tag{7.5}$$

Dado que $I_{C1} = I_{C2}$, este circuito se denomina **espejo de corriente**. La corriente I_{ref} se denomina **corriente de referencia**, y viene dada por la expresión

$$I_{ref} = \frac{V_{CC} - V_{BE}}{R} \tag{7.6}$$

Como siempre, $V_{BE} \cong 0,6$ V para dispositivos de silicio a temperatura ambiente y para corrientes del orden de 1 mA.

Margen de trabajo y resistencia dinámica de salida

En la Figura 7.1(b) se muestra la característica de salida (corriente en función de la tensión) del espejo de corriente. En una primera aproximación, la corriente de base de Q_2 es independiente de la tensión de salida V_{CE2} . Por tanto, la característica de salida es casi idéntica a una de las curvas características de colector para Q_2 .

Una especificación importante de una fuente de corriente es el margen de la tensión de salida para el que la corriente de salida es aproximadamente constante, que se denomina **margen de trabajo**, y se ilustra en la Figura 7.1(b).

Otra especificación importante de una fuente de corriente es su **resistencia dinámica de salida**, que es la relación entre el incremento diferencial de la tensión y el incremento diferencial de la corriente en la salida. Por tanto, la resistencia de salida dinámica es la inversa de la pendiente de la característica de salida, como se muestra en la Figura 7.1(b). En forma de ecuación, la resistencia de salida se expresa del siguiente modo

$$r_o = \left(\frac{\partial I_{C2}}{\partial V_{CE2}} \right)^{-1} \tag{7.7}$$

Los amplificadores integrados son, invariablemente, dispositivos de acoplo directo. Las fuentes de corriente compuestas por una o dos resistencias y dispositivos activos se utilizan para polarización.

Los parámetros más importantes de una fuente de corriente son su resistencia dinámica y su margen de trabajo.

En los análisis de los circuitos equivalentes en pequeña señal, las fuentes de corriente se reemplazan por sus resistencias dinámicas. En condiciones ideales, la corriente de salida es independiente de la tensión de salida y la resistencia de salida es infinita.

En los análisis de los circuitos equivalentes en pequeña señal, las fuentes de corriente se reemplazan por sus resistencias dinámicas.

Ejemplo: polarización de un seguidor de emisor

En la Figura 7.2(a) se muestra un ejemplo sencillo del modo en que el espejo de corriente puede establecer el punto de polarización de un amplificador integrado. La fuente de corriente esta formada por Q_1 y Q_2 . El transistor Q_3 es un seguidor de emisor, que amplifica la señal de entrada y suministra la señal amplificada a la carga. Recuerde que la ganancia de tensión del seguidor de emisor es ligeramente menor que la unidad, pero la ganancia de corriente puede ser tan considerable como $\beta + 1$.

A menudo, al dibujar el diagrama de un circuito integrado simplificamos el diagrama del circuito de polarización, como se ilustra en la Figura 7.2(b).

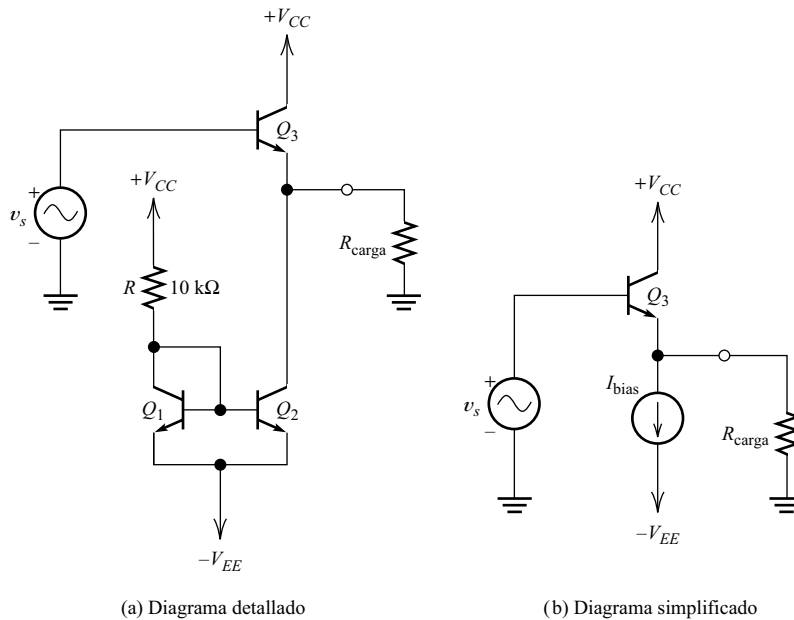


Figura 7.2. Seguidor de emisor con fuente de corriente para polarización.

Observe en la Figura 7.2 que el amplificador está directamente conectado al generador y a la carga. Es decir, no se utilizan condensadores de acoplo. La corriente continua de base de Q_3 fluye a través del generador de señal. Los circuitos de entrada de los amplificadores integrados usan casi siempre acoplamiento directo. Ésta es la razón de que exista una corriente de polarización de entrada de amplificadores integrados operacionales.

Otro aspecto del amplificador mostrado en la Figura 7.2 es que la tensión de salida es, aproximadamente, $-0,7$ V para una tensión de entrada igual a cero. Esto se debe a la caída de tensión V_{BE} en Q_3 . Decimos entonces que el circuito presenta una tensión continua de offset. Ésta no es una característica muy deseable en un amplificador.

Una forma sencilla de reducir el offset en este seguidor consistiría en acoplar en cascada una segunda etapa formada por un seguidor de emisor *pnp*, como se ilustra

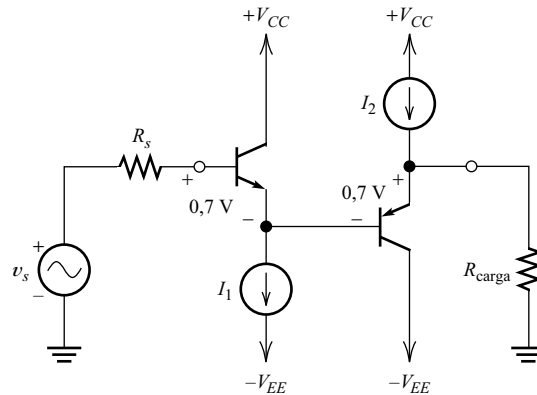


Figura 7.3. La tensión de offset puede reducirse conectando en cascada un seguidor de emisor complementario (*pnp*).

en la Figura 7.3. Más adelante, estudiaremos otros ejemplos de amplificadores integrados multietapa para los que la tensión de salida es aproximadamente igual a cero cuando la entrada es cero. El problema del offset se resuelve a menudo en los circuitos discretos utilizando un condensador de acoplo a la salida.

Efectos del área del transistor sobre el espejo de corriente

En algunos casos resulta ventajoso utilizar transistores que tengan diferentes áreas de unión en el espejo de corriente. En la práctica, duplicar el área de un transistor es lo mismo que conectar dos de los transistores originales en paralelo, como se muestra en la Figura 7.4. Del mismo modo, triplicar el área es lo mismo que conectar en paralelo tres de los transistores originales.

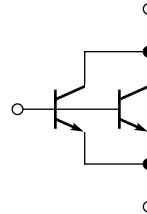


Figura 7.4. Duplicar el área de la unión de un bipolar es equivalente a conectar dos de los originales en paralelo.

La corriente de salida de un espejo de corriente para el que las áreas de unión relativas de los transistores son A_1 y A_2 , viene dada por la expresión

$$I_{C2} = \frac{A_2}{A_1} I_{C1} \tag{7.8}$$

Suponiendo que las corrientes de base son despreciables, $I_{C1} = I_{ref}$, y obtenemos

$$I_{C2} \cong \frac{A_2}{A_1} I_{ref} \tag{7.9}$$

Algunas veces es necesaria una fuente de corriente de valor pequeño. Podría utilizarse para ello un valor elevado de R ; sin embargo, las resistencias grandes consumen un área excesiva del chip. Una alternativa consiste en emplear un transistor más pequeño para Q_2 que para Q_1 .

Sin embargo, cuando se requieren corrientes extremadamente pequeñas, incluso este método hace un mal uso del área del chip, porque cada proceso dado precisa un tamaño mínimo fijo. Por tanto, para obtener una relación de corrientes elevada, es necesario un transistor grande.

Ejemplo 7.1. Característica de salida de la fuente de corriente usando SPICE

Utilice PSpice para determinar I_{C2} en función de V_O para el circuito de la Figura 7.5. Obtenga también un gráfico de la resistencia dinámica en función de V_O . Suponga que $V_{CC} = 15\text{ V}$, $R = 5\text{ k}\Omega$, y las áreas relativas para Q_1 y Q_2 son $A_1 = 2$ y $A_2 = 1$, respectivamente. Los parámetros del transistor son: $I_s = 10^{-15}\text{ A}$, $\beta = 200$, y $V_A = 100\text{ V}$.

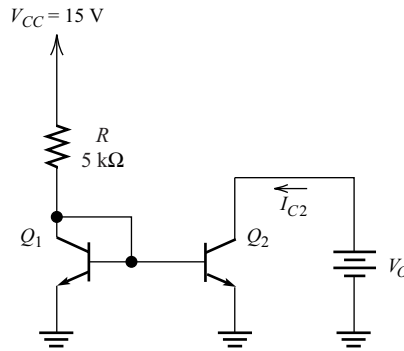


Figura 7.5. Espejo de corriente para los Ejemplos 7.1 y 7.2.

Solución: En primer lugar, usamos Schematics para dibujar el circuito. Luego empleamos el comando **analysis/setup/dc sweep** (análisis/configurar/barrido en continua) para acceder a la ventana en la que se define el barrido de V_{CE2} entre 0 y 15 V, con incrementos de 0,01 V. Luego utilizamos el comando **edit/model/edit instance model** (editar/modelo/editar modelo de instancia) para abrir la ventana en la que especificamos el nombre y los parámetros del modelo de los transistores. A continuación, hacemos doble clic sobre cada icono de transistor para acceder a la ventana en la que se especifica el área relativa para cada transistor. El esquemático del circuito está almacenado en el archivo denominado Fig7_5. Si abre este archivo, puede examinar estas ventanas.

Dado que estamos buscando la gráfica de la resistencia dinámica de la fuente, que en Probe aproxima a $\Delta V_O / \Delta I_{C2}$, las corrientes y tensiones deben calcularse con mucha precisión. Por ejemplo, se han especificado incrementos para ΔV_O de 0,01 V, y los incrementos resultantes de ΔI_{C2} son muy pequeños. A menos que las corrientes se calculen con extremada exactitud, la diferencia entre cada par de valores sucesivos resultará principalmente de los errores de redondeo en el cálculo. Por tanto, utilizamos el comando **analysis/setup/options** (análisis/configurar/opciones) para acceder a la ventana mostrada en la Figura 7.6, en la que se especifica

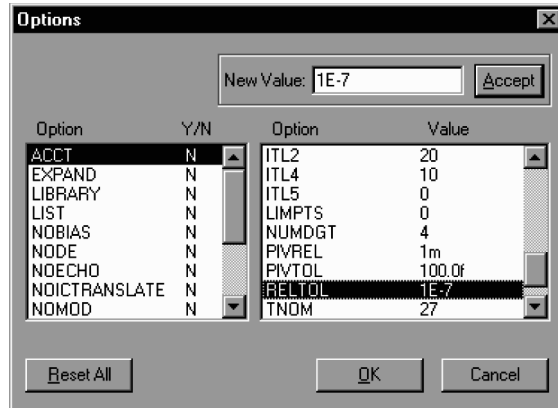


Figura 7.6. El comando **analysis/setup/options** (análisis/configurar/opciones) presenta esta ventana.

$RELTOL = 10^{-7}$. Esto hace que las corrientes y tensiones se calculen con un mayor grado de precisión.

Después de dibujar el circuito y configurar el análisis, utilizamos el comando **analysis/simulate** (análisis/simular) para iniciar la simulación.

Cuando se termina de ejecutar el programa, usamos Probe para generar el gráfico de I_{C2} en función de V_{CE2} que se muestra en la Figura 7.7. Observe que siempre que V_{CE2} sea superior a algunas décimas de voltio, la corriente es casi constante, como esperábamos.

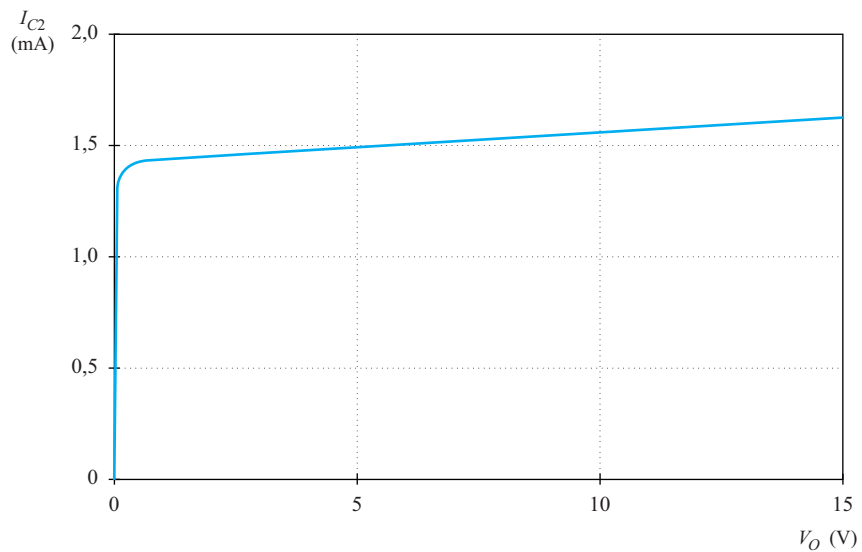


Figura 7.7. Característica de salida para el espejo de corriente de la Figura 7.5.

La resistencia de salida en pequeña señal (resistencia dinámica) de la fuente es

$$r_o = \left(\frac{\partial I_{C2}}{\partial V_{CE2}} \right)^{-1}$$

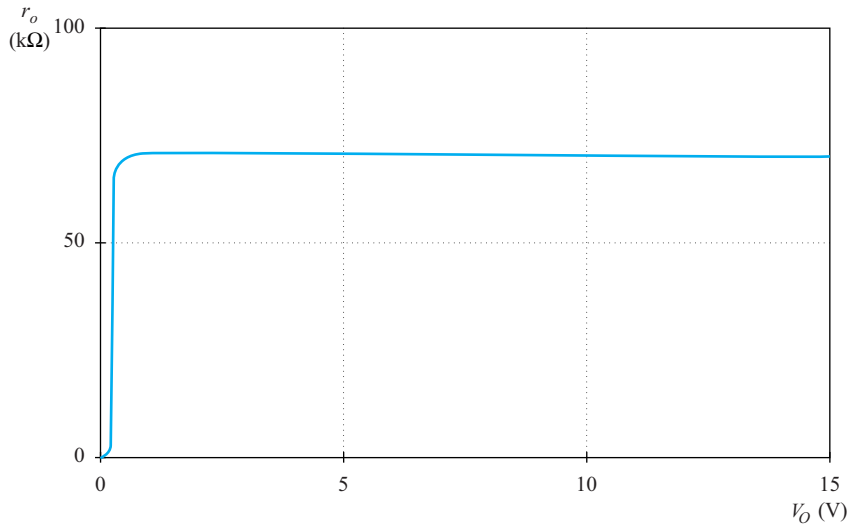


Figura 7.8. Resistencia de salida dinámica del espejo de corriente de la Figura 7.5.

Puede obtenerse un gráfico de r_o solicitando a Probe que dibuje $1/D(IC(Q2))$. El resultado se muestra en la Figura 7.8. En el margen de trabajo deseado (es decir, $V_{CE2} > 0,5$ V), la resistencia de salida de la fuente de corriente es aproximadamente igual a 70 $k\Omega$.

□

Ejemplo 7.2. Análisis manual de una fuente de corriente

Utilice el análisis manual para verificar los resultados obtenidos en el Ejemplo 7.1.

Solución: Fíjese en el diagrama del circuito ilustrado en la Figura 7.5. En primer lugar, usamos la Ecuación (7.6) para calcular

$$I_{ref} = \frac{V_{CC} - V_{BE}}{R} \cong \frac{15 - 0,6}{5 \text{ k}\Omega} = 2,88 \text{ mA}$$

A continuación usamos la Ecuación (7.9) para hallar

$$I_{C2} \cong \frac{A_2}{A_1} I_{ref} = \frac{1}{2} \times 2,88 \text{ mA} = 1,44 \text{ mA}$$

lo que coincide con el resultado de SPICE.

La tensión Early del transistor es $V_A = VAF = 100$ V. El gráfico de I_{C2} en función de V_{CE2} para el espejo de corriente es aproximadamente igual a una de las características de colector de Q_2 (en las características de colector, I_{B2} es constante, lo cual es sólo aproximadamente cierto en el espejo de corriente).

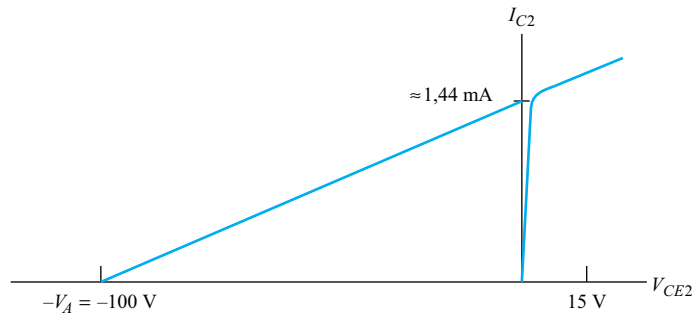


Figura 7.9. Característica de colector de Q_2 , donde se muestra la tensión Early.

En la Figura 7.9 se muestra un gráfico de la característica de colector donde se indica la tensión Early. A partir de este gráfico, se puede observar que

$$r_o = \left(\frac{\partial I_{C2}}{\partial V_{CE2}} \right)^{-1} \cong \left(\frac{I_{C2}}{V_A} \right)^{-1} \cong \left(\frac{1,44 \text{ mA}}{100 \text{ V}} \right)^{-1} = 69,4 \text{ k}\Omega$$

que coincide en gran medida con el resultado de SPICE. □

La fuente de corriente Wilson

En la Figura 7.10 se ilustra un circuito mejorado, llamado **fuentes de corriente Wilson**, con una mayor impedancia de salida que el espejo de corriente. Para este circuito, tenemos

$$I_{\text{ref}} = \frac{V_{CC} - V_{BE2} - V_{BE3}}{R} \tag{7.10}$$

y

$$I_{C2} \cong \frac{A_3}{A_1} I_{\text{ref}} \tag{7.11}$$

en donde A_1 y A_3 son las áreas relativas de unión de Q_1 y Q_3 , respectivamente.

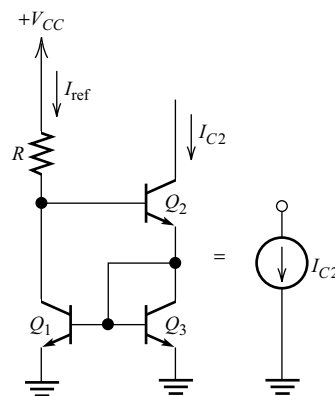


Figura 7.10. Fuente de corriente Wilson, que posee una alta resistencia de salida.

Más adelante, veremos que las fuentes de corriente de alta impedancia, como el circuito Wilson, resultan muy útiles en el diseño de amplificadores diferenciales que tengan un elevado rechazo de modo común. El rechazo de modo común se definió en la Sección 1.11.

La fuente de corriente Widlar

Como hemos visto, el espejo de corriente básico no resulta económico en términos de área del chip para fuentes de corriente de bajo valor. La **fente de corriente Widlar** mostrada en la Figura 7.11 es mucho mejor a este respecto.

Al analizar el circuito Widlar, suponemos que los transistores son idénticos, y que V_{CE2} es lo suficientemente alta como para que Q_2 funcione en la región activa. Entonces, la corriente de colector de Q_2 viene dada por

$$I_{C2} = I_s \exp\left(\frac{V_{BE2}}{V_T}\right) \tag{7.12}$$

Despejando V_{BE2} , obtenemos

$$V_{BE2} = V_T \ln\left(\frac{I_{C2}}{I_s}\right) \tag{7.13}$$

Del mismo modo, tenemos que

$$V_{BE1} = V_T \ln\left(\frac{I_{C1}}{I_s}\right) \tag{7.14}$$

Escribiendo la ecuación de tensiones correspondiente al bucle base-emisor de la Figura 7.11, obtenemos

$$V_{BE1} = V_{BE2} + R_2 I_{E2} \tag{7.15}$$

Suponemos β mucho mayor que uno, de modo que podemos reemplazar I_{E2} por I_{C2} . Aplicando esto en la Ecuación (7.15), utilizando a continuación las Ecuaciones (7.13)

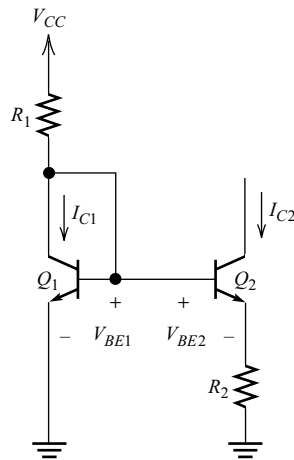


Figura 7.11. Fuente de corriente Widlar, que resulta útil para corrientes pequeñas.

y (7.14) para sustituir V_{BE1} y V_{BE2} , y, finalmente, despejando R_2 , obtenemos

$$R_2 \cong \frac{V_T}{I_{C2}} \ln \left(\frac{I_{C1}}{I_{C2}} \right) \quad (7.16)$$

Despreciando las corrientes de base, obtenemos

$$I_{C1} \cong I_{\text{ref}} = \frac{V_{CC} - V_{BE1}}{R_1} \quad (7.17)$$

El espejo de corriente es la fuente de corriente bipolar más simple. La fuente de corriente Wilson se utiliza cuando se necesita una resistencia dinámica alta y la fuente Widlar es mejor cuando la aplicación requiere corrientes muy pequeñas.

Ejemplo 7.3. Diseño de la fuente de corriente Widlar

Diseñar una fuente de corriente Widlar de $10 \mu\text{A}$, siendo $V_{CC} = 15 \text{ V}$. Suponga que los transistores son idénticos. Diseñar también un espejo de corriente de $10 \mu\text{A}$, y comparar la resistencia total requerida en los dos circuitos.

Solución: En primer lugar, diseñamos la fuente Widlar. Seleccionamos arbitrariamente una corriente de referencia de 1 mA . La Ecuación (7.17) da como resultado

$$R_1 = \frac{V_{CC} - V_{BE1}}{I_{\text{ref}}} \cong \frac{15 \text{ V} - 0,6 \text{ V}}{1 \text{ mA}} = 14,4 \text{ k}\Omega$$

Si seleccionáramos un valor mayor de I_{ref} , R_1 sería menor en valor y (posiblemente) emplearía un área menor del chip. Sin embargo, la corriente absorbida de la fuente de alimentación y la disipación del chip serían mayores. Por tanto, se debe llegar a una solución de compromiso (por supuesto, nuestra decisión dependerá de la aplicación). El valor que hemos seleccionado es una elección bastante general.

A continuación, usamos la Ecuación (7.16) para calcular el valor de R_2 :

$$R_2 \cong \frac{V_T}{I_{C2}} \ln \left(\frac{I_{C1}}{I_{C2}} \right) = \left(\frac{0,026}{10 \mu\text{A}} \right) \ln \left(\frac{1 \text{ mA}}{10 \mu\text{A}} \right) \cong 12 \text{ k}\Omega$$

Ahora vamos a diseñar el espejo de corriente. El diagrama del circuito se muestra en la Figura 7.1. La resistencia puede obtenerse a partir de la Ecuación (7.6) como

$$R = \frac{V_{CC} - V_{BE}}{I_{\text{ref}}} = \frac{15 \text{ V} - 0,5 \text{ V}}{10 \mu\text{A}} = 1,45 \text{ M}\Omega$$

Observe que hemos utilizado un valor estimado de V_{BE} más pequeño en este caso, dado que el valor de la corriente es igual a $10 \mu\text{A}$, mientras que para la fuente Widlar hemos utilizado $V_{BE1} = 0,6$, ya que la corriente en Q_1 era 1 mA .

Comparando los dos métodos, vemos que el circuito Widlar requiere una resistencia total de $R_1 + R_2 = 26,4 \text{ k}\Omega$, mientras que el espejo de corriente necesita $1,45 \text{ M}\Omega$. En consecuencia, el circuito Widlar consume un área mucho menor del chip.

□

Fuentes de corriente combinadas

A menudo, en un amplificador integrado, varias fuentes de corriente utilizan la misma corriente de referencia. En la Figura 7.12 se proporciona un ejemplo. La corriente a través de R_1 es la corriente de referencia para las cuatro fuentes de corriente. Los transistores Q_1 y Q_2 forman un espejo de corriente. Los transistores Q_1 y Q_3 forman una fuente Widlar. Los transistores *pnp* son similares, sólo se diferencian en el sentido de la corriente y en la polaridad de la tensión.

Algunas veces los ingenieros denominan a los transistores *nnp*, que extraen la corriente del circuito al que están conectados, **sumideros de corriente**. Por el contrario, los transistores *pnp* suministran corriente, y se denominan **fuentes de corriente**. Observe que la corriente fluye hacia dentro en un *sumidero* y hacia fuera en una *fente*. En otros casos, el término *fente de corriente* se utiliza para hacer referencia tanto a fuentes como a sumideros.

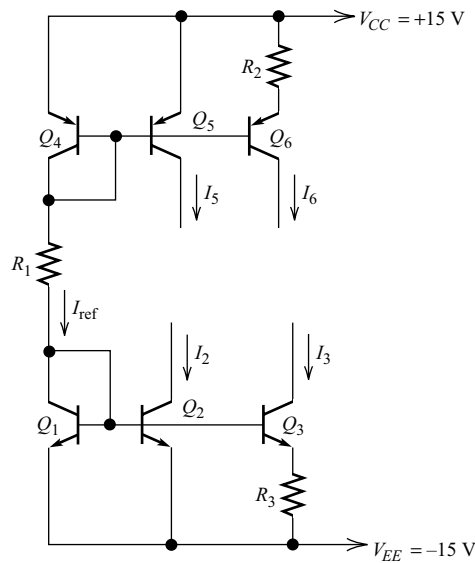


Figura 7.12. Circuito de polarización típico para un circuito integrado bipolar.

EJERCICIO

7.1. Utilizar SPICE para verificar el diseño del espejo de corriente de $10 \mu\text{A}$ y la fuente Widlar del Ejemplo 7.3. Determinar los correspondientes márgenes de trabajo y obtener las gráficas de sus resistencias de salida incrementales en función de V_o , para V_o variable entre 0 y 15 V. Los parámetros del transistor son: $I_s = 1\text{S} = 10^{-15} \text{ A}$, $\beta = \text{BF} = 200$, y $V_A = \text{VAF} = 100 \text{ V}$.

Respuesta El esquema está almacenado en el archivo Exer7_1. La simulación muestra que ambos circuitos generan corrientes de salida de, aproximadamente, $10 \mu\text{A}$. Para la fuente Widlar, el margen de trabajo se extiende desde 0,5 hasta 15 V, y la resistencia de salida es aproximadamente igual a $60 \text{ M}\Omega$ en este margen. Para el espejo de corriente, el margen de trabajo se extiende desde 0,35 hasta 15 V, y la resistencia de salida es, aproximadamente, de $10 \text{ M}\Omega$ en este margen.

EJERCICIO

- 7.2. Suponiendo transistores *npn* idénticos que poseen áreas iguales, diseñar un espejo de corriente de 1 mA. La tensión de alimentación es $V_{CC} = 15$ V. Diseñar también un sumidero Wilson de 1 mA. Utilizar SPICE para determinar la corriente en función de las características de tensión de ambos circuitos. Obtener también las gráficas de la resistencia de salida en función de la tensión. Los parámetros del transistor son: $I_s = IS = 10^{-15}$ A, $\beta = BF = 200$, y $V_A = VAF = 100$ V.

Respuesta Los circuitos se ilustran en la Figura 7.13. El esquema está almacenado en el archivo Fig7_13. Los resultados de la simulación indican que el espejo tiene una resistencia de salida de aproximadamente 100 k Ω en el margen de trabajo, mientras que el sumidero Wilson tiene una resistencia de salida que oscila entre 8 M Ω y 10 M Ω . *Pista:* Para obtener un gráfico de la resistencia de salida de la fuente Wilson, utilice el comando **analysis/setup/options** (análisis/configurar/opciones), y cambie el parámetro RELTOL a 10^{-9} ; luego, después de la simulación, trace un gráfico de $1/D(IC(Q4))$.

EJERCICIO

- 7.3. Considere el circuito mostrado en la Figura 7.12. Las áreas relativas de los transistores son $A_1 = A_2 = A_3 = A_4 = A_6 = 1$. Suponga que β tiene un valor muy alto para todos los transistores, de modo que las corrientes de base pueden despreciarse. Queremos diseñar el circuito de manera que $I_2 = 1$ mA, $I_3 = 50$ μ A, $I_5 = 3$ mA, e $I_6 = 100$ μ A. Hallar los valores de las resistencias y el área relativa de Q_5 . Suponga que $v_{BE} \cong 0,7$ V para todos los transistores.

Respuesta $R_1 = 28,6$ k Ω , $R_2 = 599$ Ω , $R_3 = 1,56$ k Ω , y $A_5 = 3$.

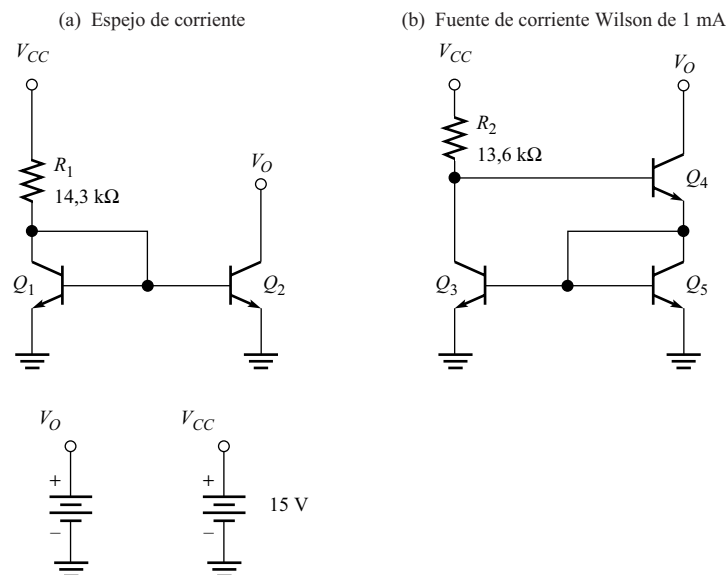


Figura 7.13. Respuesta al Ejercicio 7.2.

7.3. POLARIZACIÓN DE CIRCUITOS INTEGRADOS CON FET

Las fuentes de corriente bipolares que hemos visto en la sección anterior, tienen sus circuitos homólogos contruidos con FET. La fuente de corriente FET más sencilla consta de un MOSFET de deplexión o un JFET con su puerta conectada a su fuente, como se indica en la Figura 7.14. La característica corriente-tensión de esta fuente de corriente es la característica de drenador del FET. El circuito no resulta apropiado para los MOSFET de acumulación, porque la corriente es cero para $v_{GS} = 0$.

Como en el caso de las fuentes de corriente bipolares, las especificaciones más importantes para las fuentes de corriente FET son el margen de trabajo y la impedancia de salida en pequeña señal. Para el circuito de la Figura 7.14, el margen de trabajo se extiende desde $V_o = |V_{to}|$ hasta la tensión de ruptura del dispositivo.

La resistencia de salida de la fuente de corriente FET simple es la inversa de la pendiente de la característica corriente- tensión, que es

$$r_o \cong \frac{V_A}{I} = \frac{1}{1\lambda} \tag{7.18}$$

donde I es la corriente en el margen de trabajo, V_A es la tensión Early del dispositivo, y λ es el inverso de la tensión Early. Las resistencias de salida típicas están comprendidas entre 10 kΩ y 1 MΩ.

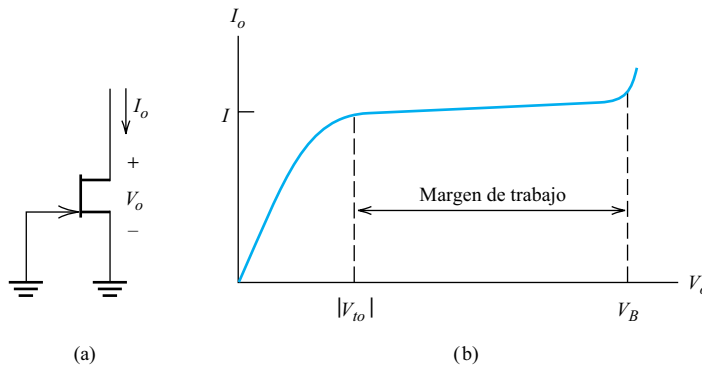


Figura 7.14. JFET como fuente de corriente.

El espejo de corriente FET

En la Figura 7.15 se muestra un circuito espejo de corriente que utiliza transistores MOSFET de acumulación. Este circuito es similar al espejo de corriente bipolar analizado en la Sección 7.2. Debido a que la tensión drenador-puerta de M_1 es igual a cero, está funcionando en la región de saturación (siempre que V_{DD} sea mayor que V_{to}). Suponiendo que los MOSFET son idénticos y que la tensión de salida V_o es lo suficientemente grande como para que M_2 se encuentre en saturación, las corrientes son prácticamente iguales:

$$I_o = I_1 \tag{7.19}$$

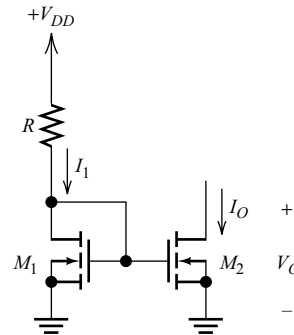


Figura 7.15. Espejo de corriente NMOS.

Utilizando dispositivos con diferentes relaciones anchura-longitud, pueden diseñarse circuitos que tengan una I_o igual a un número constante de veces I_1 . En función de las relaciones anchura-longitud de los dispositivos, las corrientes vienen dadas de forma aproximada por

$$I_o = \frac{W_2/L_2}{W_1/L_1} I_1 \quad (7.20)$$

En esta fórmula, se supone que $\lambda = 0$.

La fuente de corriente Wilson

En la Figura 7.16 se ilustra una fuente de corriente mejorada, conocida como fuente de corriente Wilson. En la Sección 7.2 hemos estudiado la versión bipolar de este circuito. El circuito Wilson tiene una resistencia de salida mayor que el espejo de corriente, pero un margen de trabajo más restringido. La corriente de salida de la fuente de corriente Wilson está relacionada con la corriente de referencia mediante la Ecuación (7.20), suponiendo que los transistores están funcionando en la región de saturación.

Consideraciones de diseño

La fuente de corriente Wilson posee una resistencia de salida incremental mucho mayor que el espejo. Por tanto, debe utilizarse el circuito Wilson cuando una alta resistencia de salida sea el factor más importante. Por otro lado, el espejo es más simple, y posee un mayor margen de trabajo.

Podemos diseñar para un valor de corriente dado, seleccionando los valores de resistencia y las relaciones anchura-longitud de los transistores.

Haciendo referencia al circuito espejo mostrado en la Figura 7.15, observamos que la tensión en la puerta de M_1 tiene que ser mayor que la tensión umbral de los transistores; de lo contrario, los transistores no conducen. Por tanto, podemos estimar la corriente de referencia como

$$I_1 \cong \frac{V_{DD} - V_{to}}{R} \quad (7.21)$$

Luego, puede hallarse la corriente de salida utilizando la Ecuación (7.20).

La fuente de corriente Wilson posee una resistencia de salida incremental mucho mayor que el espejo. Por tanto, debe utilizarse el circuito Wilson cuando una alta resistencia de salida sea el factor más importante. Por otro lado, el espejo es más simple, y posee un mayor margen de trabajo.

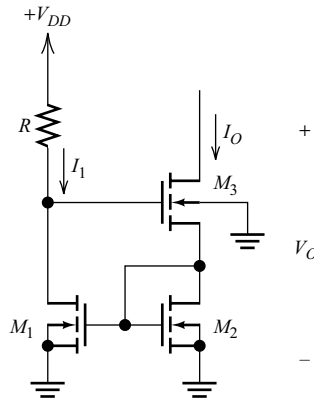


Figura 7.16. Fuente de corriente Wilson NMOS.

En el caso de la fuente Wilson mostrada en la Figura 7.16, la tensión en la puerta de M_3 debe ser al menos $2 \times V_{to}$. De lo contrario, M_3 o M_2 estarán al corte. Por tanto, podemos estimar la corriente de referencia como

$$I_1 \cong \frac{V_{DD} - 2V_{to}}{R} \tag{7.22}$$

Para ambos circuitos, el margen de trabajo aumenta a medida que se incrementan las anchuras de los transistores.

EJERCICIO

7.4. Utilizar SPICE para dibujar las corrientes de salida en función de V_o para el espejo de corriente y para el sumidero de corriente Wilson mostrado en la Figura 7.17. Los parámetros del modelo para los transistores NMOS son: $KP = 50 \mu A/V^2$, $\lambda = LAMBDA = 0,01$, y $V_{to} = VTO = 1$ V. Todos los transistores tienen una longitud de canal de $10 \mu m$ y una anchura de $100 \mu m$. Obtenga también gráficas de la resistencia de salida en pequeña señal en función de V_o .

Respuesta El esquema está almacenado en el archivo Fig7_17. Las gráficas se muestran en las Figuras 7.18 y 7.19.

EJERCICIO

7.5. Para el espejo de corriente de la Figura 7.15, suponga que V_o es lo suficientemente grande como para que M_2 funcione en la región de saturación. Aproximadamente, ¿cuál es el efecto sobre I_o de

- (a) duplicar la anchura de M_2 ;
- (b) duplicar la anchura de M_1 ?

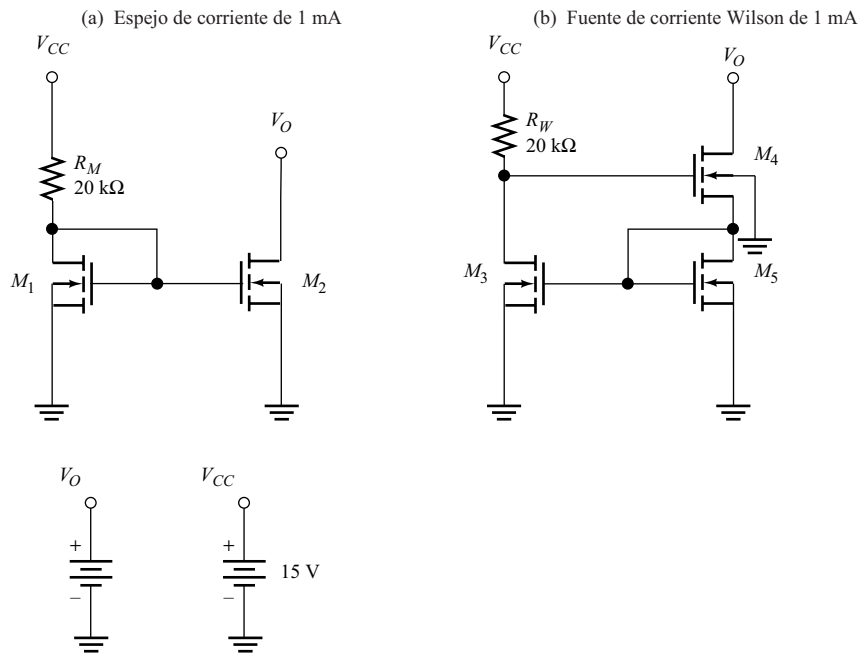


Figura 7.17. Circuitos del Ejercicio 7.4.

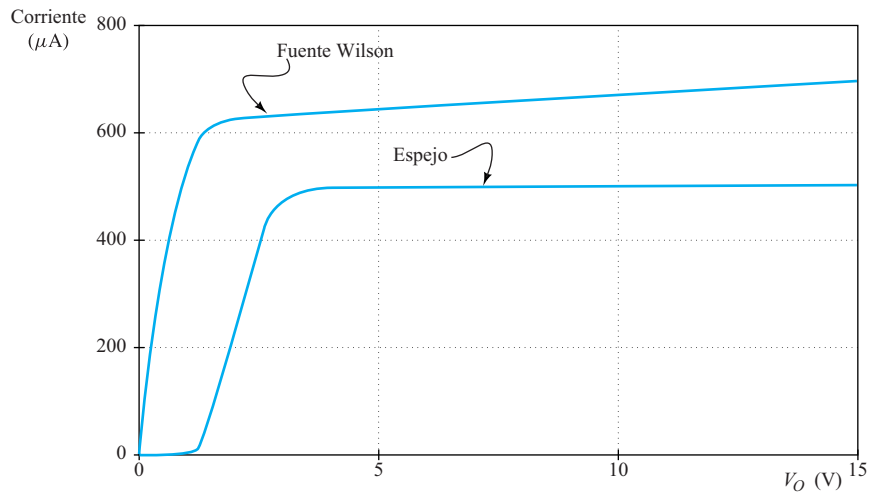


Figura 7.18. Gráficas de corriente en función de la tensión para los circuitos de la Figura 7.17.

Respuesta

- (a) I_O se duplica.
- (b) I_O se reduce aproximadamente a la mitad. [La tensión en la puerta de M_1 disminuye ligeramente, por lo que I_1 aumenta también ligeramente; sin embargo, de acuerdo con la Ecuación (7.20), la corriente de salida pasa a ser la mitad de I_1 .]

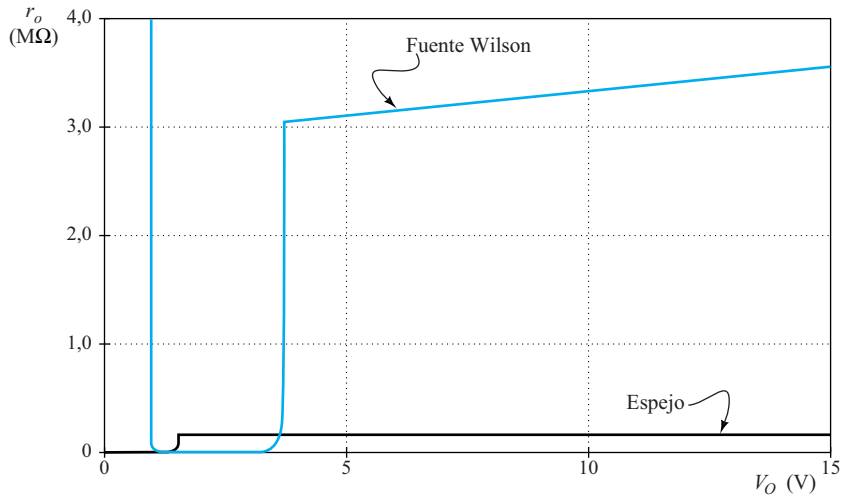


Figura 7.19. Resistencia dinámica en función de la tensión para los circuitos de la Figura 7.17.

EJERCICIO

- 7.6. Para el sumidero de corriente Wilson de la Figura 7.16, suponga que V_O es lo suficientemente alta como para que M_3 funcione en la región de saturación. ¿Cuál es el efecto aproximado sobre I_O de
- (a) duplicar la anchura de M_1 ;
 - (b) duplicar la anchura de M_2 ;
 - (c) duplicar la anchura de M_3 ?

Respuesta

- (a) I_O se reduce aproximadamente a la mitad.
- (b) I_O se duplica.
- (c) I_O permanece casi constante.

EJERCICIO

- 7.7. Diseñar una fuente de corriente (en lugar de un sumidero) de $200 \mu\text{A}$ basada en el espejo de corriente. Utilice transistores PMOS con $V_{to} = -1 \text{ V}$, $\lambda = 0,01$, y $KP = 25 \mu\text{A}/\text{V}^2$. La anchura y la longitud mínimas del canal son de $10 \mu\text{m}$. Utilice una resistencia cuyo valor esté comprendido entre $10 \text{ k}\Omega$ y $50 \text{ k}\Omega$. Hay disponible una tensión de alimentación de 15 V . Dibujar el diagrama del circuito, incluyendo la relación anchura-longitud de cada dispositivo PMOS. Suponga que los terminales de los dispositivos están conectados a la tensión de alimentación.

Respuesta Véase la Figura 7.20 para obtener una solución basada en las ecuaciones de diseño expuestas en esta sección. Muchas otras combinaciones de dimensiones del dispositivo y valores de la resistencia también funcionarán. Puede utilizar SPICE para comprobar su respuesta y mejorar el diseño.

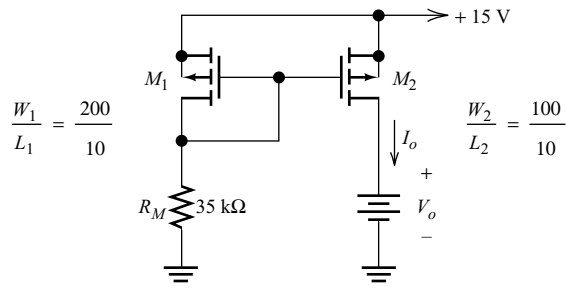


Figura 7.20. Una solución para el Ejercicio 7.7.

EJERCICIO

7.8. Repetir el Ejercicio 7.7 para el circuito Wilson.

Respuesta Véase la Figura 7.21 para obtener una solución basada en las ecuaciones de diseño expuestas en esta sección. Muchas variaciones de las dimensiones de la resistencia y el transistor son igualmente correctas. Puede utilizar SPICE para comprobar su respuesta y mejorar el diseño.

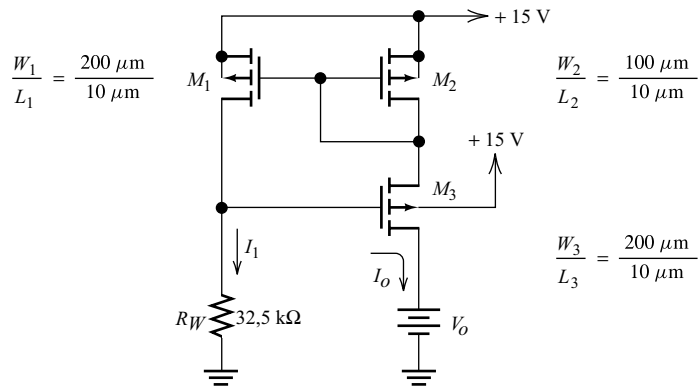


Figura 7.21. Una solución para el Ejercicio 7.8.

7.4. ANÁLISIS EN GRAN SEÑAL DEL PAR DIFERENCIAL ACOPLADO POR EMISOR

En la Sección 1.11 hemos presentado los amplificadores diferenciales sin considerar su funcionamiento interno. En esta sección, vamos estudiar un circuito muy importante, llamado **amplificador diferencial bipolar**, también conocido como **par acoplado por emisor**. Este circuito es muy común en los circuitos integrados analógicos bipolares. Por ejemplo, forma la etapa de entrada de muchos amplificadores operacionales y comparadores (algunos amplificadores operacionales utilizan transistores FET en una configuración de circuito similar que trataremos más adelante en este capítulo). Además, la familia **ECL** (emitter-coupled logic: lógica acoplada por emisor) se basa en este circuito.

Funcionamiento básico

En la Figura 7.22 se muestra el diagrama de circuito de un par básico acoplado por emisor. Se supone que los transistores son idénticos. La fuente de corriente constante I_{EE} se implementa normalmente mediante uno de los circuitos vistos en la Sección 7.2. La fuente de corriente puede reemplazarse por una resistencia, especialmente en las versiones discretas del circuito.

Como se ha visto en la Sección 1.11, las tensiones de entrada v_{i1} y v_{i2} pueden considerarse compuestas por una **señal diferencial** v_{id} y una **señal de modo común** v_{icm} . Éstas vienen dadas por

$$v_{id} = v_{i1} - v_{i2}$$

y

$$v_{icm} = \frac{1}{2}(v_{i1} + v_{i2})$$

Idealmente, un amplificador diferencial genera una versión amplificada de v_{id} e ignora v_{icm} . Usando la Figura 7.22, puede verse que las tensiones de salida vienen dadas por

$$v_{o1} = V_{CC} - R_C i_{C1} \tag{7.23}$$

y

$$v_{o2} = V_{CC} - R_C i_{C2} \tag{7.24}$$

La tensión de salida diferencial es

$$v_{od} = v_{o1} - v_{o2} \tag{7.25}$$

Utilizando las Ecuaciones (7.23) y (7.24) y sustituyendo en la Ecuación (7.25), obtenemos

$$v_{od} = R_C(i_{C2} - i_{C1}) \tag{7.26}$$

Idealmente, un amplificador diferencial genera una versión amplificada de v_{id} e ignora v_{icm} .

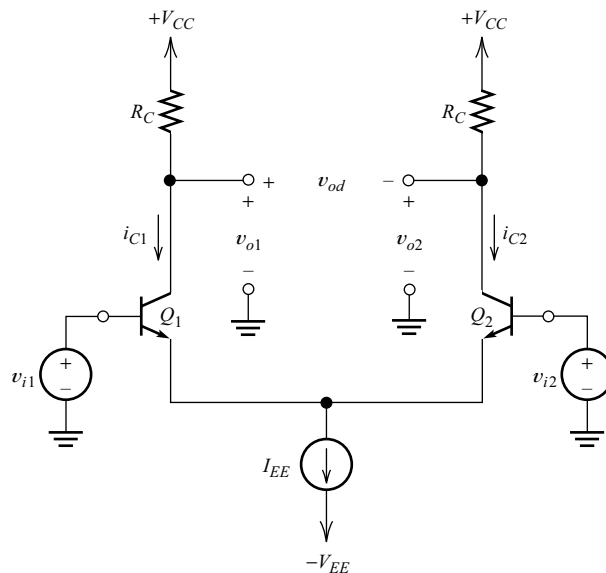


Figura 7.22. Amplificador diferencial bipolar básico.

Funcionamiento con una señal de entrada de modo común pura

Consideremos el funcionamiento básico del circuito de la Figura 7.22. Para comenzar, supongamos que las tensiones de entrada v_{i1} y v_{i2} son iguales. Entonces, la señal de entrada diferencial v_{id} es igual a cero, y tenemos una señal de entrada de modo común pura. Debido a la simetría del circuito, la corriente de polarización I_{EE} se divide equitativamente entre Q_1 y Q_2 . De este modo, obtenemos

$$i_{E1} = i_{E2} = I_{EE}/2 \quad (7.27)$$

Suponemos que ambos transistores están funcionando en la región activa, de modo que la corriente de colector es α veces la corriente de emisor para cada transistor. Por tanto,

$$i_{C1} = i_{C2} = \alpha I_{EE}/2 \quad (7.28)$$

Observe que estas corrientes son independientes de las tensiones de entrada. En consecuencia, las tensiones de salida no resultan afectadas por una señal de entrada de modo común pura. El circuito no responde a la componente de modo común de la entrada.

Funcionamiento con una señal de entrada diferencial pura

Ahora, supongamos que $v_{i1} = +1$ V y $v_{i2} = -1$ V. Ésta es una entrada diferencial pura (es decir, $v_{icm} = 0$). Cuando se aplica una tensión positiva a la base de Q_1 , éste conduce, mientras que una tensión negativa aplicada a la base de Q_2 hace que éste no conduzca. Las tensiones de $+1$ V son suficientes para que Q_2 esté al corte y Q_1 conduzca. Por tanto, tenemos

$$i_{E2} = 0 \quad (7.29)$$

y

$$i_{E1} = I_{EE} \quad (7.30)$$

Observe que toda la corriente procedente de la fuente de polarización fluye a través de Q_1 . Las corrientes de colector son

$$i_{C2} = 0 \quad (7.31)$$

y

$$i_{C1} = \alpha I_{EE} \quad (7.32)$$

La tensión de salida diferencial puede hallarse utilizando las Ecuaciones (7.31) y (7.32) para sustituir las corrientes en la Ecuación (7.26):

$$v_{od} = -R_C \alpha I_{EE} \quad (7.33)$$

Ahora consideremos la condición opuesta, para la cual $v_{i1} = -1$ y $v_{i2} = 1$ V. En este caso, Q_1 está al corte y Q_2 conduce. La corriente de polarización I_{EE} fluye a través de Q_2 . Por tanto, tenemos que

$$i_{C1} = 0$$

$$i_{C2} = \alpha I_{EE}$$

$$v_{od} = +R_C \alpha I_{EE}$$

Observe que la polaridad de v_{od} se ha invertido.

En resumen, el circuito rechaza la componente de entrada de modo común y responde a la entrada diferencial. Cuando se aplica una entrada de modo común pura, la corriente I_{EE} continúa dividiéndose equitativamente, y las tensiones de salida no cambian. Por el contrario, una señal de entrada diferencial dirige I_{EE} hacia un lado u otro, dando lugar a una tensión de salida diferencial.

En las aplicaciones de amplificación, aplicamos una pequeña señal, y ambos transistores permanecen en la región de funcionamiento lineal; sólo se desvía una parte de la corriente. La Figura 7.23 muestra las formas de onda para una señal de entrada de modo común y para una señal de entrada diferencial.

Cuando se aplica una entrada de modo común pura, la corriente I_{EE} continúa dividiéndose equitativamente, y las tensiones de salida no cambian. Por el contrario, una señal de entrada diferencial dirige I_{EE} hacia un lado u otro, dando lugar a una tensión de salida diferencial.

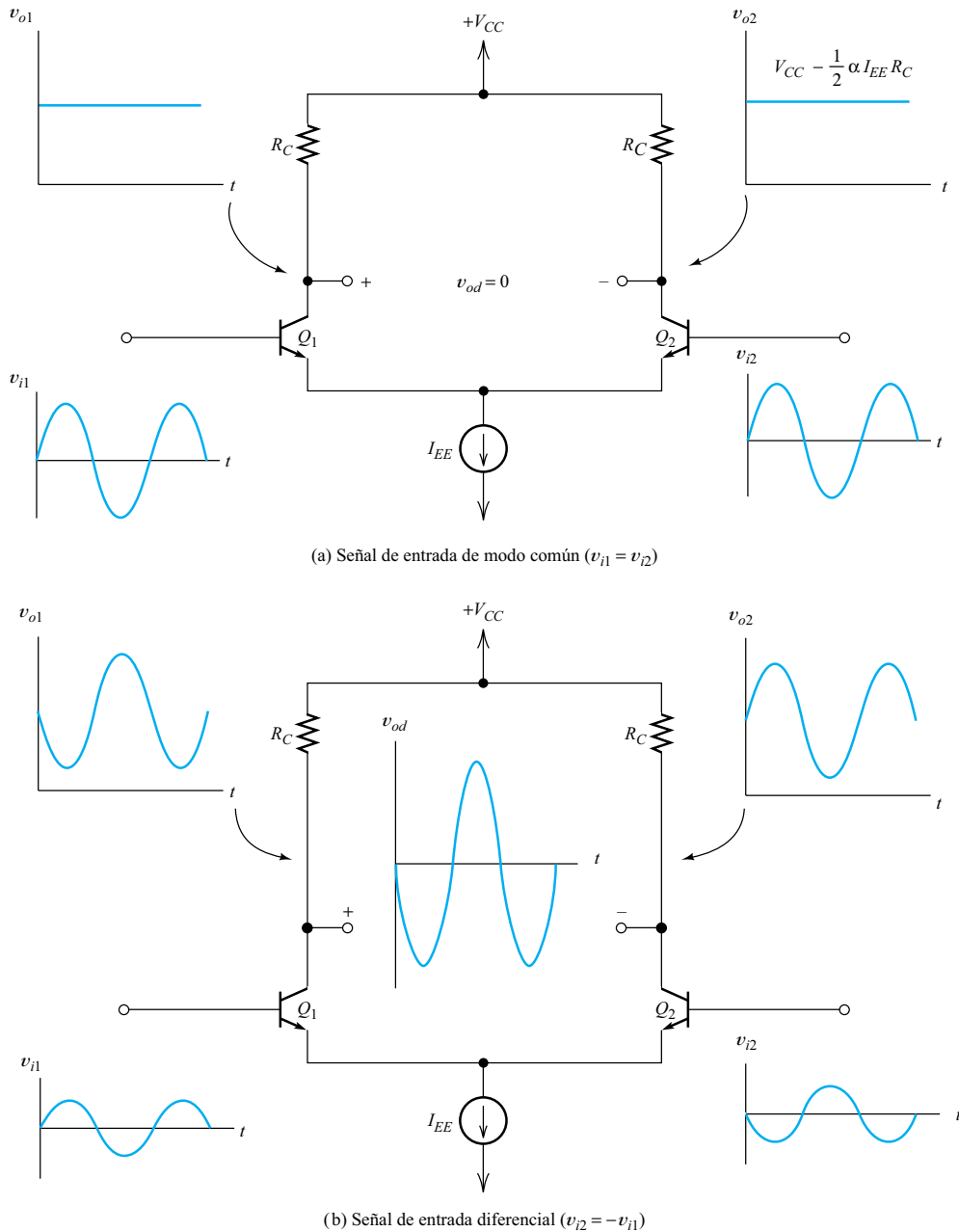


Figura 7.23. Amplificador diferencial bipolar básico y sus formas de onda.

EJERCICIO

- 7.9. La Figura 7.24 muestra una versión *pn*p del amplificador diferencial. Suponga que la corriente de emisor y la de colector son iguales para cada uno de los transistores (es decir, suponga que $\alpha \cong 1$). Hallar los valores de v_{o1} , v_{o2} y v_{od} , si
- $v_{i1} = 1 \text{ V}$ y $v_{i2} = 1 \text{ V}$.
 - $v_{i1} = -1 \text{ V}$ y $v_{i2} = 1 \text{ V}$.
 - $v_{i1} = 1 \text{ V}$ y $v_{i2} = -1 \text{ V}$.

Respuesta

- $v_{o1} = -10 \text{ V}$, $v_{o2} = -10 \text{ V}$, y $v_{od} = 0$.
- $v_{o1} = -5 \text{ V}$, $v_{o2} = -15 \text{ V}$, y $v_{od} = 10 \text{ V}$.
- $v_{o1} = -15 \text{ V}$, $v_{o2} = -5 \text{ V}$, y $v_{od} = -10 \text{ V}$.

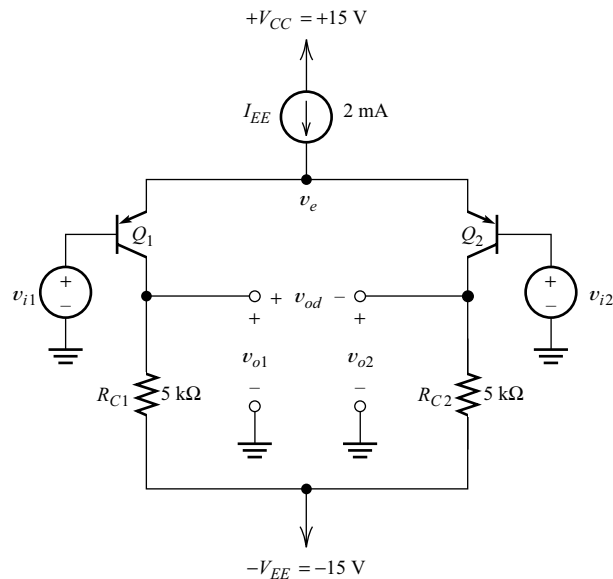


Figura 7.24. Par acoplado por emisor *pn*p.

Característica de transferencia en gran señal

Aunque nuestro principal interés radica en el funcionamiento en pequeña señal del par diferencial, resulta útil establecer la relación entre v_{od} y las tensiones de entrada en condiciones de gran señal.

Suponiendo que los transistores están funcionando en la región activa, las corrientes de colector resultantes vendrán dadas por

$$i_{C1} = I_{s1} \exp\left(\frac{v_{BE1}}{V_T}\right) \quad (7.34)$$

y

$$i_{C2} = I_{s2} \exp\left(\frac{v_{BE2}}{V_T}\right) \quad (7.35)$$

Suponemos que los transistores son idénticos y, por tanto, las corrientes de escala son iguales:

$$I_{s1} = I_{s2} = I_s \quad (7.36)$$

Dividiendo los dos lados de las Ecuaciones (7.34) y (7.35), obtenemos

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{BE1} - v_{BE2}}{V_T}\right) \quad (7.37)$$

Escribiendo una ecuación de tensiones para el bucle de entrada de la Figura 7.22, se obtiene

$$v_{BE1} - v_{BE2} = v_{i1} - v_{i2} \quad (7.38)$$

Sin embargo, $v_{i1} - v_{i2}$ es la tensión de entrada diferencial v_{id} . Por tanto, tenemos

$$v_{BE1} - v_{BE2} = v_{id} \quad (7.39)$$

Utilizando la Ecuación (7.39) para sustituir $v_{BE1} - v_{BE2}$ en la Ecuación (7.37), obtenemos

$$\frac{i_{C1}}{i_{C2}} = \exp\left(\frac{v_{id}}{V_T}\right) \quad (7.40)$$

Escribiendo la ecuación de corrientes en la unión del emisor en la Figura 7.22, se obtiene como resultado

$$i_{E1} + i_{E2} = I_{EE} \quad (7.41)$$

Sustituyendo $i_E = i_C/\alpha$ y reordenando, obtenemos

$$i_{C1} + i_{C2} = \alpha I_{EE} \quad (7.42)$$

Si resolvemos la Ecuación (7.42) para i_{C1} y sustituimos el resultado en la Ecuación (7.40), tenemos que

$$\frac{\alpha I_{EE} - i_{C2}}{i_{C2}} = \exp\left(\frac{v_{id}}{V_T}\right) \quad (7.43)$$

Despejando i_{C2} , obtenemos

$$i_{C2} = \frac{\alpha I_{EE}}{1 + \exp(v_{id}/V_T)} \quad (7.44)$$

Utilizando la Ecuación (7.44) para sustituir i_{C2} en la Ecuación (7.40) y despejando i_{C1} , obtenemos

$$i_{C1} = \frac{\alpha I_{EE}}{1 + \exp(-v_{id}/V_T)} \quad (7.45)$$

En la Figura 7.25 se muestran las gráficas correspondientes a las Ecuaciones (7.44) y (7.45). Observe que, para $v_{id} = 0$, tenemos $i_{C1} = i_{C2}$, como se espera. Para $v_{id} > 5V_T$, la corriente es dirigida casi totalmente a través de Q_1 , e $i_{C2} \cong 0$. Por el contrario, para $v_{id} < -5V_T$, la corriente fluye casi totalmente a través de Q_2 .

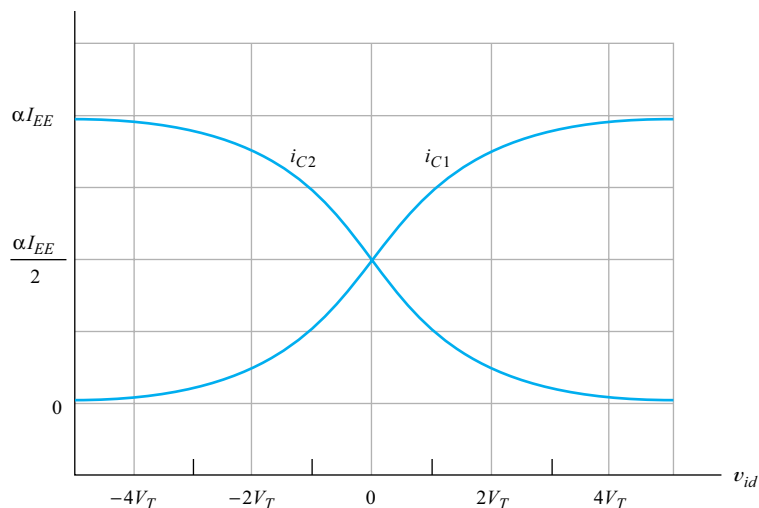


Figura 7.25. Corrientes de colector en función de la tensión de entrada diferencial.

Si utilizamos las Ecuaciones (7.44) y (7.45) para sustituir las corrientes en la Ecuación (7.26), finalmente podemos reducir el resultado a

$$v_{od} = \alpha I_{EE} R_C \tanh\left(\frac{-v_{id}}{2V_T}\right) \tag{7.46}$$

en donde tanh es la función tangente hiperbólica. Por definición, la tangente hiperbólica es

$$\tanh(x) = \frac{\exp(x) - \exp(-x)}{\exp(x) + \exp(-x)} \tag{7.47}$$

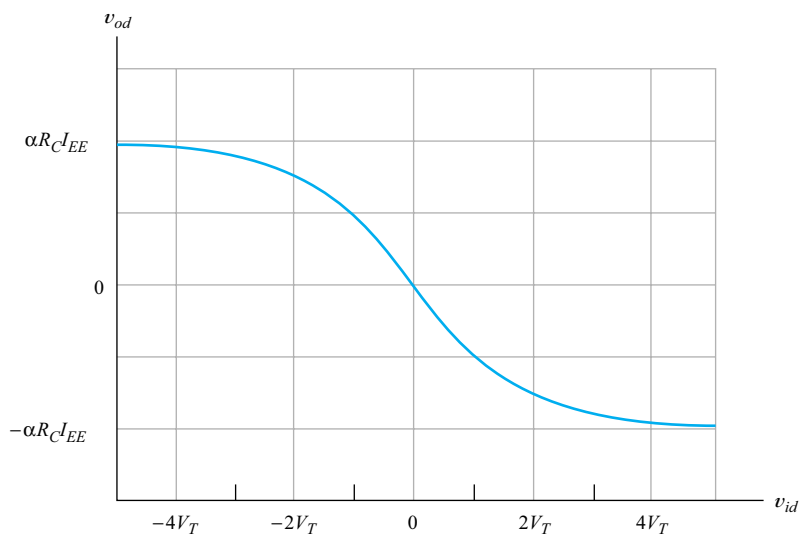


Figura 7.26. Característica de transferencia de tensión del amplificador diferencial bipolar.

En la Figura 7.26 se ilustra un gráfico de la característica de transferencia que se obtiene a partir de la Ecuación (7.46). La curvatura de la característica de transferencia indica que el amplificador diferencial puede distorsionar una señal si la amplitud es demasiado grande. Para $|v_{id}| < V_T$, la característica es bastante constante, y la distorsión no es excesiva. Observe que, si la magnitud de la tensión de entrada excede de $4V_T \cong 100 \text{ mV}$, la salida se verá seriamente recortada. A veces, utilizamos este circuito como un conformador de ondas para convertir una entrada senoidal en una onda cuadrada. Para este propósito, resulta bastante efectivo que el valor de pico de la entrada sea de un voltio o más.

Realimentación en emisor

Algunas veces resulta ventajoso agregar al circuito resistencias de realimentación en emisor R_{EF} , como se muestra en la Figura 7.27. Se trata de un proceso de realimentación negativa, que analizaremos en detalle en el Capítulo 9. Veremos que estas resistencias poseen la desventaja de reducir la ganancia de tensión diferencial del circuito. Sin embargo, existen dos razones para incluir estas resistencias: aumentan la impedancia de entrada y reducen la distorsión debida a la no linealidad de los bipolares. Éstas son también las razones para utilizar una resistencia de emisor sin condensador de desacoplo en un amplificador en emisor común.

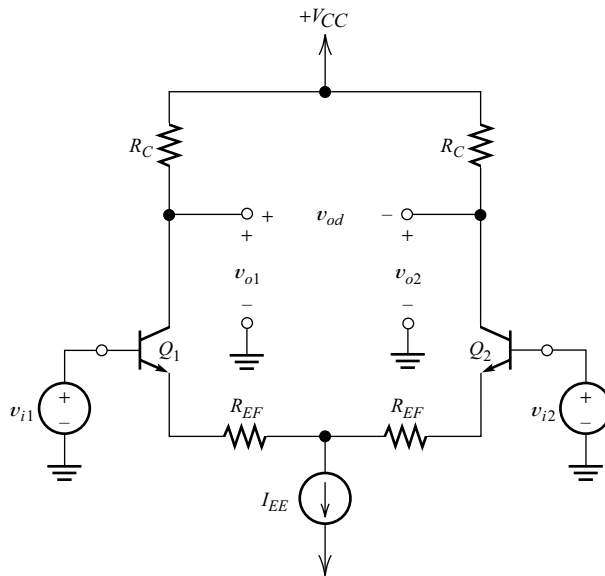


Figura 7.27. Amplificador diferencial con resistencias de realimentación en emisor.

La Figura 7.28 muestra la característica de transferencia del amplificador diferencial, incluyendo resistencias de realimentación en emisor cuyo valor es $R_{EF} = 40V_T/I_{EE}$. Por supuesto, esta elección es un ejemplo, y pueden utilizarse otros valores para R_{EF} . Compare la Figura 7.28 con la 7.26. Observe que la característica con las resistencias de emisor es (aproximadamente) constante para un margen más amplio. ¿Debemos reducir la ganancia para mejorar la distorsión y aumentar la impedancia de entrada? La respuesta depende de la aplicación.

La característica de transferencia de gran señal del amplificador diferencial bipolar resulta ser lineal sobre un margen mayor si se añaden resistencias en serie con los emisores.

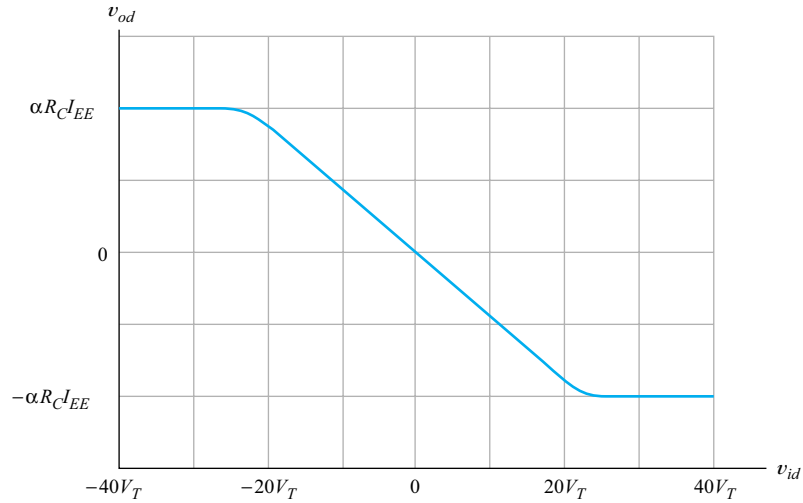


Figura 7.28. Característica de transferencia de tensión con resistencias de realimentación en emisor. $R_{EF} = 40(V_T/I_{EE})$.

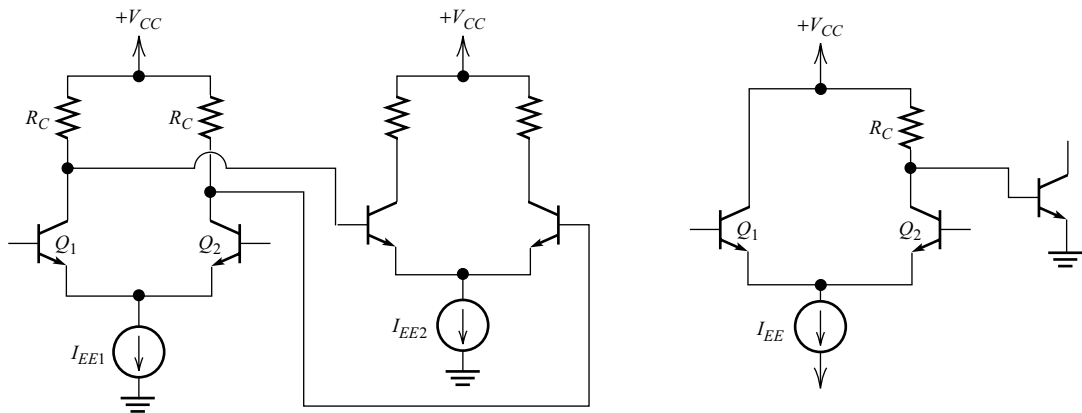
Salida diferencial y salida asimétrica

La salida de un par acoplado por emisor puede ser **diferencial**, como se ilustra en la Figura 7.29(a). En este caso, las tensiones de salida de ambos colectores están conectadas a las entradas de otro amplificador diferencial.

Puede tomarse una salida asimétrica o una salida diferencial del par diferencial, como se muestra en la Figura 7.29.

Por el contrario, puede tomarse la salida en un solo colector, como se muestra en la Figura 7.29(b). En ese caso, se dice que la salida es **asimétrica**. Si se desea una salida asimétrica, no es necesaria una resistencia en el colector del otro transistor. Por esta razón, se omite la resistencia del colector en el lado de Q_1 en la Figura 7.29(b).

Hay muchas variaciones posibles de estos circuitos. En la Figura 7.29, mostramos un acoplamiento directo, que es el que se utiliza casi siempre en los circuitos integrados. En circuitos discretos, podríamos utilizar condensadores de acoplo para suministrar una señal de salida diferencial o asimétrica a la carga.



(a) Salida diferencial con acoplamiento directo a la entrada de la segunda etapa

(b) Salida asimétrica con acoplamiento directo a la entrada de la segunda etapa

Figura 7.29. Salidas diferencial y asimétrica del amplificador diferencial.

El espejo de corriente como carga

La Figura 7.30 muestra una variación del par acoplado por emisor, en el que las resistencias de colector se han reemplazado por un espejo de corriente. Este circuito resulta particularmente ventajoso en los circuitos integrados, porque los transistores consumen mucha menos área de chip que las resistencias.

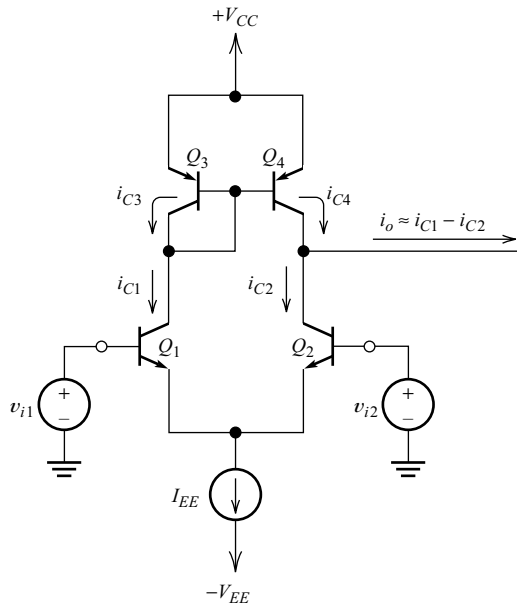


Figura 7.30. Par acoplado por emisor con carga de espejo de corriente.

Suponemos que β es muy grande, por lo que las corrientes de base de Q_3 y Q_4 pueden despreciarse. Por tanto,

$$i_{C3} = i_{C1} \quad (7.48)$$

Suponemos que los valores de Q_3 y Q_4 son idénticos. Además, las tensiones base-emisor son iguales. Por tanto,

$$i_{C3} = i_{C4} \quad (7.49)$$

Igualando la parte derecha de las Ecuaciones (7.48) y (7.49), tenemos

$$i_{C4} = i_{C1} \quad (7.50)$$

Escribiendo la ecuación de corrientes en el colector de Q_2 , obtenemos

$$i_o = i_{C4} - i_{C2} \quad (7.51)$$

Utilizando la Ecuación (7.50) para reemplazar i_{C4} en la Ecuación (7.51), resulta

$$i_o = i_{C1} - i_{C2} \quad (7.52)$$

Utilizando las Ecuaciones (7.44) y (7.45) para reemplazar i_{C1} e i_{C2} en la Ecuación (7.52), obtenemos finalmente

$$i_o = \alpha I_{EE} \tanh\left(\frac{v_{id}}{2V_T}\right) \quad (7.53)$$

El espejo de corriente es una carga más práctica que las resistencias para los pares diferenciales en los circuitos integrados.

Para $|v_{id}| < V_T$, i_o es aproximadamente proporcional a v_{id} . Por tanto, para pequeña señal, el circuito genera una corriente de salida que es proporcional a la tensión de entrada diferencial. Además, la componente de entrada de modo común no afecta a la corriente de salida.

EJERCICIO

7.10. Considere el circuito de la Figura 7.24. Suponga que $v_{i1} = 10 \sin(20\pi t)$ mV, y $v_{i2} = -10 \sin(20\pi t)$ mV. Dibujar las siguientes tensiones en función del tiempo:

- Dibujar a escala $v_{id}(t)$.
- Dibujar a escala $v_{icm}(t)$.
- $v_{o1}(t)$ (no necesita ser dibujada a escala).
- $v_{od}(t)$ (no necesita ser dibujada a escala).
- Dibujar a escala $v_e(t)$.

Respuesta Véase la Figura 7.31. También puede comprobar sus respuestas utilizando SPICE. Sin embargo, aprenderá más intentando en primer lugar dibujar las formas de onda por sí mismo.

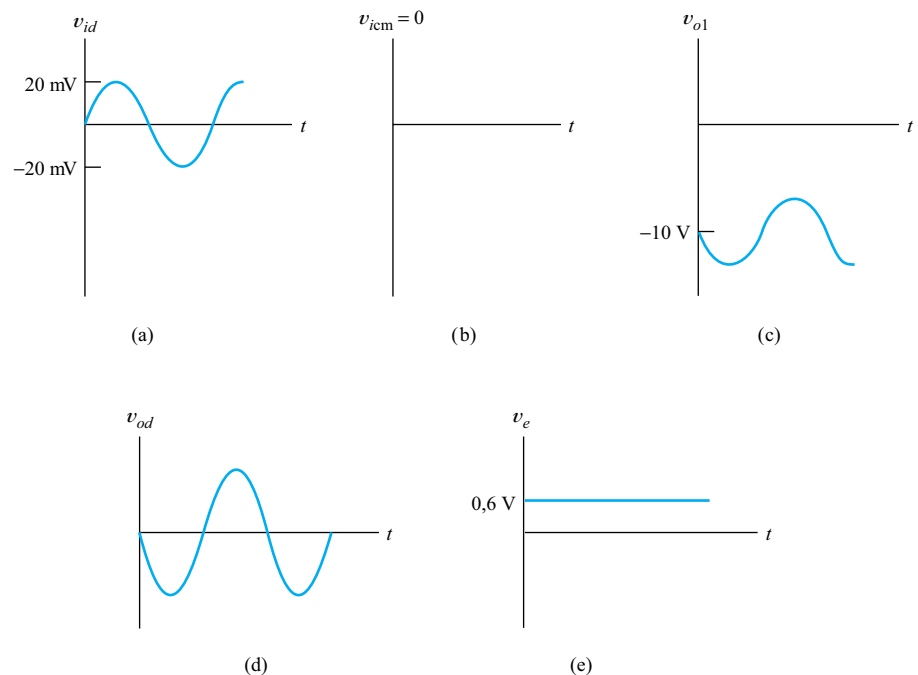


Figura 7.31. Respuestas para el Ejercicio 7.10.

EJERCICIO

7.11. Repetir el Ejercicio 7.10 para $v_{i1} = v_{i2} = 2 \text{ sen}(20\pi t)$ V.

Respuesta Véase la Figura 7.32.

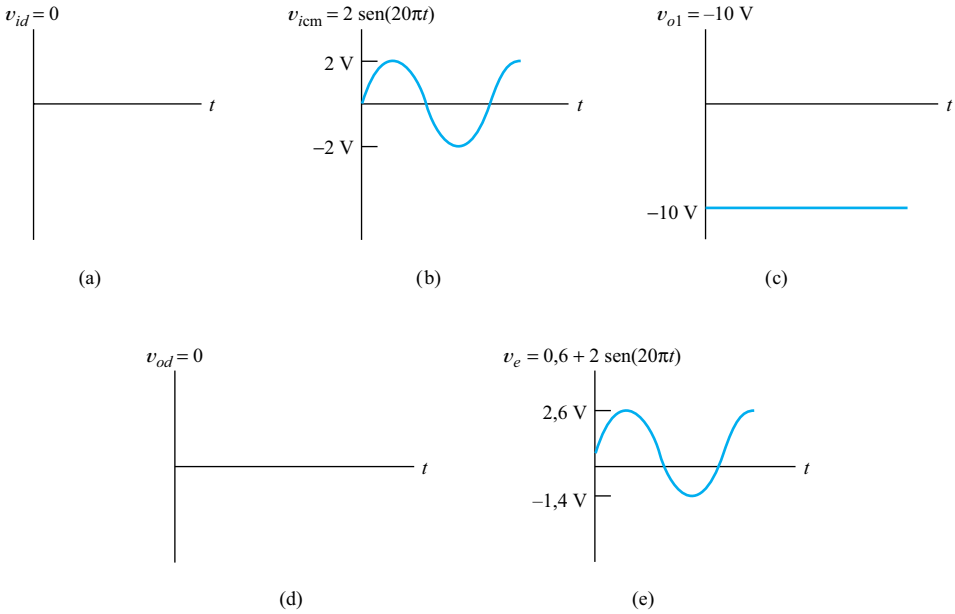


Figura 7.32. Respuestas para el Ejercicio 7.11.

7.5. ANÁLISIS DEL CIRCUITO EQUIVALENTE EN PEQUEÑA SEÑAL DEL PAR DIFERENCIAL ACOPLADO POR EMISOR

En esta sección, vamos a deducir expresiones para la ganancia de tensión, la impedancia de entrada, y la impedancia de salida del par acoplado por emisor. El circuito equivalente en pequeña señal se muestra en la Figura 7.33. Compare este circuito con el original de la Figura 7.27. Observe que los transistores han sido reemplazados por sus modelos $r_{\pi} - \beta$. La tensión de alimentación se ha reemplazado por un cortocircuito a masa.

La fuente de corriente I_{EE} se ha reemplazado por una resistencia de valor R_{EB} en el circuito equivalente. Esta resistencia refleja la impedancia de salida finita del circuito utilizado para implementar la fuente de corriente. Idealmente, R_{EB} sería un circuito abierto; sin embargo, las fuentes de corriente prácticas tienen impedancias de salida finitas. Las fuentes de corriente apropiadas para la polarización de circuitos integrados se estudian en las Secciones 7.2 y 7.3.

Análisis para la señal de entrada diferencial

En primer lugar, analizamos el circuito para una señal de entrada diferencial pura. Así, las tensiones de entrada son $v_{i1} = -v_{i2} = v_d/2$. Observe que la tensión diferencial entre los terminales de entrada (es decir, de base) es v_d .

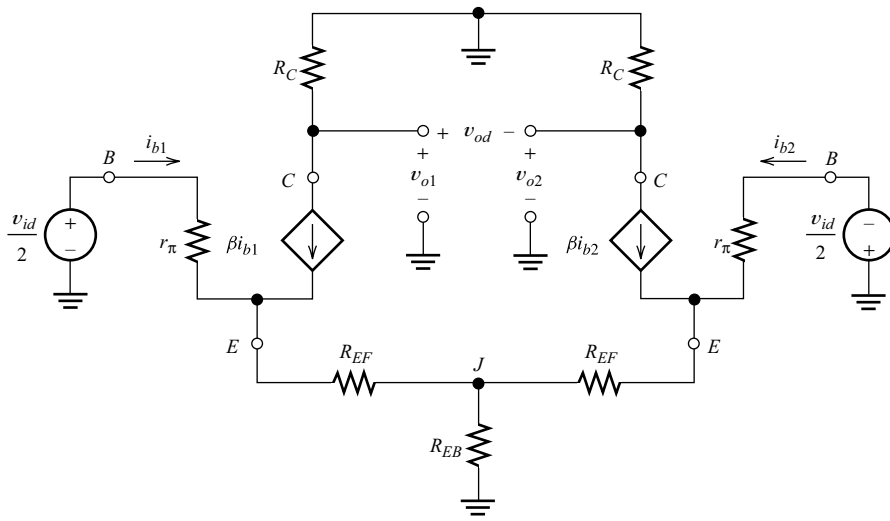


Figura 7.33. Circuito equivalente en pequeña señal para el amplificador diferencial de la Figura 7.27 (R_{EB} es la impedancia de salida de la fuente de corriente I_{EE}).

El análisis puede simplificarse teniendo en cuenta que el circuito equivalente (Figura 7.33) es simétrico. La mitad izquierda es la imagen reflejada de la mitad derecha, excepto en lo que se refiere a la polaridad de la tensión de entrada. La tensión de entrada es $+v_{id}/2$ en el lado izquierdo y $-v_{id}/2$ en el lado derecho. Debido a esta simetría y a la polaridad opuesta de los generadores independientes, la tensión en el punto J (véase la Figura 7.33) es cero. Por tanto, el comportamiento del circuito permanecería invariable cortocircuitando el punto J a masa. Recuerde que esto es cierto sólo para una señal de entrada diferencial pura.

Cortocircuitando el punto J a masa, se obtienen dos circuitos independientes e idénticos (excepto en lo que refiere a la polaridad de la fuente), uno en la parte izquierda y otro en la derecha. La mitad del circuito del lado izquierdo se ilustra en la Figura 7.34. Necesitamos analizar solamente esta mitad del circuito, porque las tensiones en el lado derecho son idénticas, excepto por tener polaridad invertida.

Partiendo de la mitad del circuito diferencial de la Figura 7.34, podemos formular las siguientes ecuaciones:

$$\frac{v_{id}}{2} = r_{\pi}i_{b1} + (\beta + 1)i_{b1}R_{EF} \tag{7.54}$$

y

$$v_{o1} = -R_C\beta i_{b1} \tag{7.55}$$

A partir de estas ecuaciones, podemos hallar la impedancia de entrada y la ganancia de tensión. Por ejemplo, la impedancia de entrada vista desde los terminales de entrada puede hallarse a partir de la Ecuación (7.54):

$$R_{id} = \frac{v_{id}}{i_{b1}} = 2[r_{\pi} + (\beta + 1)R_{EF}] \tag{7.56}$$

Observe que se ha definido R_{id} como la relación entre la tensión de entrada diferencial total v_{id} y la corriente de entrada. Por tanto, R_{id} es la impedancia de entrada

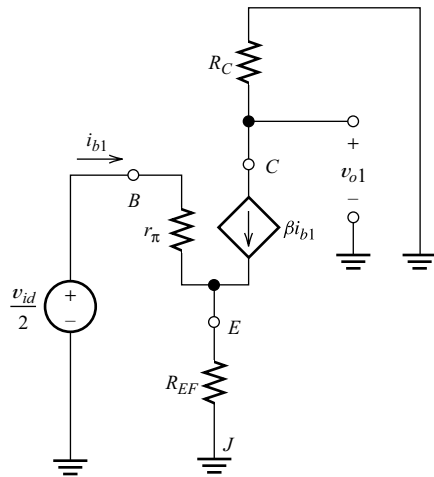


Figura 7.34. Mitad del circuito para una señal de entrada diferencial.

entre los terminales de entrada (es decir, de base) del circuito completo. Puede surgir aquí una posible confusión, porque se ha utilizado medio circuito para deducir este resultado. Sin embargo, R_{id} es la impedancia de entrada diferencial para el circuito completo, porque se ha definido como el cociente de la tensión de entrada diferencial total y la corriente de entrada.

A partir de las Ecuaciones (7.54) y (7.55), puede hallarse la ganancia de tensión como

$$A_{vds} = \frac{v_{o1}}{v_{id}} = \frac{-R_C\beta}{2[r_{\pi} + (\beta + 1)R_{EF}]} \tag{7.57}$$

donde A_{vds} es la ganancia de tensión para una entrada diferencial y una salida asimétrica (en el subíndice vds , v indica la ganancia de tensión, d indica la señal de entrada diferencial, y s simboliza la salida asimétrica).

A veces el circuito excita una carga diferencial, y entonces la tensión de salida diferencial es $v_{od} = v_{o1} - v_{o2}$. Por simetría, la tensión de salida de la mitad derecha del circuito es $v_{o2} = -v_{o1}$. Por tanto, la tensión de salida diferencial es

$$v_{od} = v_{o1} - v_{o2} = 2v_{o1} \tag{7.58}$$

Definimos la ganancia de una salida diferencial como

$$A_{vdb} = \frac{v_{od}}{v_{id}} \tag{7.59}$$

Aquí, el subíndice v designa la ganancia de tensión, d una señal de entrada diferencial, y b una carga diferencial. Utilizando la Ecuación (7.58) para sustituir v_{od} , obtenemos que

$$A_{vdb} = \frac{2v_{o1}}{v_{id}} \tag{7.60}$$

Por tanto,

$$A_{vdb} = 2A_{vds} = \frac{-R_C\beta}{r_{\pi} + (\beta + 1)R_{EF}} \tag{7.61}$$

Para hallar la impedancia de salida, reemplazamos los generadores de tensión de entrada por cortocircuitos y miramos desde los terminales de salida. Entonces, la corriente de entrada i_{b1} es cero, y la fuente controlada βi_{b1} se comporta como un circuito abierto. Por tanto, para una salida asimétrica, la impedancia de salida es

$$R_{os} = R_C \tag{7.62}$$

Para una salida diferencial, la impedancia de salida es

$$R_{ob} = 2R_C \tag{7.63}$$

Análisis para una señal de entrada de modo común

Ahora, vamos a concentrar nuestra atención en el comportamiento del circuito para una señal de entrada de modo común pura. En este caso, las tensiones de entrada son

$$v_{i1} = v_{i2} = v_{icm} \tag{7.64}$$

El circuito equivalente se muestra en la Figura 7.35. Aquí, hemos expresado la impedancia de salida de la fuente de corriente I_{EE} como la combinación en paralelo de dos resistencias cuyo valor es $2R_{EB}$. Por supuesto, esta combinación es equivalente a una única resistencia R_{EB} .

El circuito equivalente es simétrico respecto de la línea de puntos dibujada en la Figura 7.35, incluyendo las polaridades de los generadores de señal. Por tanto, llegamos a la conclusión de que la corriente i_J debe ser cero. Puesto que i_J es cero, podemos abrir la conexión entre las dos mitades del circuito, no produciéndose ningún cambio en ninguna de las corrientes o tensiones. Una vez más, podemos considerar las mitades izquierda y derecha del circuito por separado.

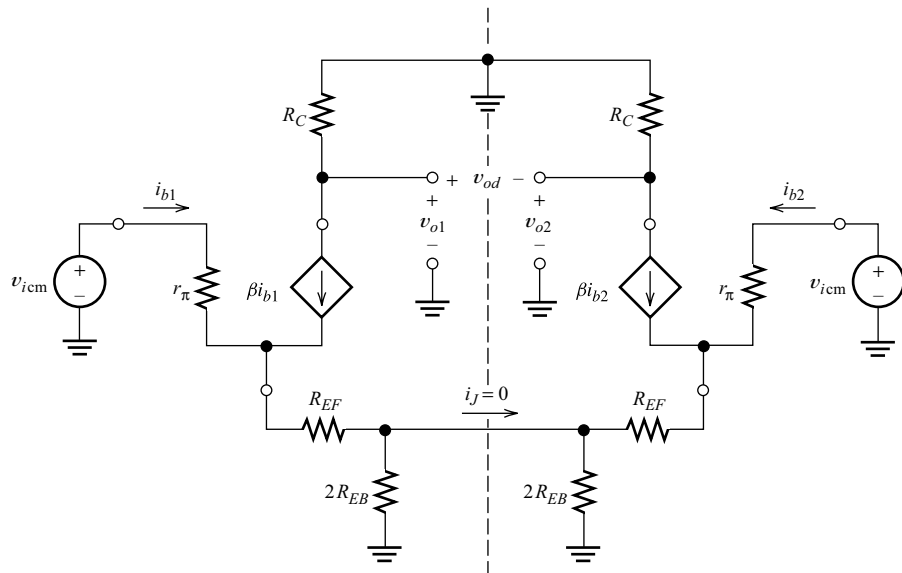


Figura 7.35. Circuito equivalente de pequeña señal para una señal de entrada de modo común pura.

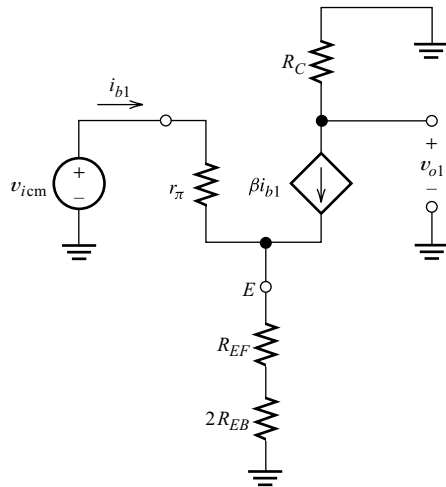


Figura 7.36. Medio circuito para una señal de entrada de modo común pura.

El circuito equivalente de la mitad izquierda del circuito se muestra en la Figura 7.36. A partir de este circuito equivalente, podemos deducir los resultados buscados. Por ejemplo, podemos demostrar que

$$R_{icm} = \frac{v_{icm}}{i_{b1} + i_{b2}} = \frac{r_{\pi} + (\beta + 1)R_{EF}}{2} + (\beta + 1)R_{EB} \tag{7.65}$$

Hemos definido la impedancia de entrada de modo común como la tensión dividida por la corriente total que el generador debe suministrar a los dos terminales de entrada. En otras palabras, ésta es la impedancia «vista» por el generador si ambos terminales de entrada están unidos y son excitados por un único generador.

Observe que, debido a la simetría, $v_{o1} = v_{o2}$. Por tanto, una entrada de modo común pura origina una salida de modo común pura. Por supuesto, si algún componente está mal adaptado, puede aparecer una componente de salida diferencial usando una entrada de modo común pura.

Si algún componente está mal adaptado, puede aparecer una componente de salida diferencial usando una entrada de modo común pura.

La ganancia de tensión para una entrada de modo común y una carga asimétrica es

$$A_{vcm} = \frac{v_{o1}}{v_{icm}} = \frac{-R_C\beta}{r_{\pi} + (\beta + 1)(R_{EF} + 2R_{EB})} \tag{7.66}$$

Dado que $v_{o1} = v_{o2} = v_{ocm}$, ésta también es la ganancia de la tensión de salida de modo común aplicada a una carga diferencial. Por tanto, también podemos escribir

$$A_{vcm} = \frac{v_{ocm}}{v_{icm}} = \frac{-R_C\beta}{r_{\pi} + (\beta + 1)(R_{EF} + 2R_{EB})} \tag{7.67}$$

Las Ecuaciones (7.62) y (7.63) proporcionan las impedancias de salida independientemente de si la señal de entrada es diferencial o de modo común (en ambos casos, los generadores de entrada se definen como cero para hallar la impedancia de salida).

Razón de rechazo de modo común

Suele ser deseable que la señal de modo común sea rechazada en favor de la señal diferencial. Ya hemos explicado este concepto en la Sección 1.11. La **razón de rechazo de modo común** (CMRR) es un indicador de lo bien que suprime el amplificador la señal de modo común respecto de la señal diferencial. Por definición, la CMRR es la relación entre la ganancia de la señal diferencial y la ganancia de la señal de modo común.

Para una salida asimétrica, la CMRR se calcula a partir de las magnitudes de las ganancias resultantes de las Ecuaciones (7.57) y (7.67). El resultado es

$$\text{CMRR}_s = \frac{A_{vds}}{A_{vcm}} = \frac{r_\pi + (\beta + 1)(R_{EF} + 2R_{EB})}{2[r_\pi + (\beta + 1)R_{EF}]} \quad (7.68)$$

Para una salida diferencial, la CMRR se calcula hallando la relación de magnitudes de las ganancias resultantes de las Ecuaciones (7.61) y (7.67):

$$\text{CMRR}_b = \frac{A_{vdb}}{A_{vcm}} = \frac{r_\pi + (\beta + 1)(R_{EF} + 2R_{EB})}{r_\pi + (\beta + 1)R_{EF}} \quad (7.69)$$

Observe que la CMRR es el doble para una salida diferencial que para una salida asimétrica.

Dado que r_π es proporcional a β , todos los términos del numerador y del denominador de la expresión de la CMRR son aproximadamente proporcionales a β (para $\beta \gg 1$). Por tanto, la CMRR es prácticamente independiente de β .

El método principal que un diseñador puede adoptar para lograr una CMRR alta consiste en asegurarse de que los componentes del circuito estén bien adaptados, seleccionar un valor grande para R_{EB} , y seleccionar un valor pequeño para R_{EF} .

El método principal que un diseñador puede adoptar para lograr un valor alto de CMRR, consiste en asegurarse de que los componentes del circuito estén bien adaptados, seleccionar un valor grande para R_{EB} , y seleccionar un valor pequeño para R_{EF} .

EJERCICIO

7.12. A partir del circuito equivalente de la Figura 7.36, deducir las expresiones proporcionadas por

- La Ecuación (7.65) para la impedancia de entrada de modo común.
- La Ecuación (7.66) para A_{vcm} .

EJERCICIO

7.13. En la Figura 7.37 se muestra el diagrama de circuito de un par acoplado por emisor realizado mediante componentes discretos. Los transistores tienen $\beta = 200$ e $I_s = 10^{-13}$. Suponga transistores adaptados y una temperatura de 300 K.

- Realizar un análisis en continua del circuito para determinar I_{CQ} y V_{CEQ} para cada transistor. En el análisis del punto Q , suponga que $v_{in} = 0$. Calcule el valor de r_π .
- Dibujar el circuito equivalente en pequeña señal a frecuencias medias, y demostrar que es idéntico al circuito mostrado en la Figura 7.33 si definimos $R_C = R_1 \parallel R_L$. Suponga que el condensador de acoplo de salida es un

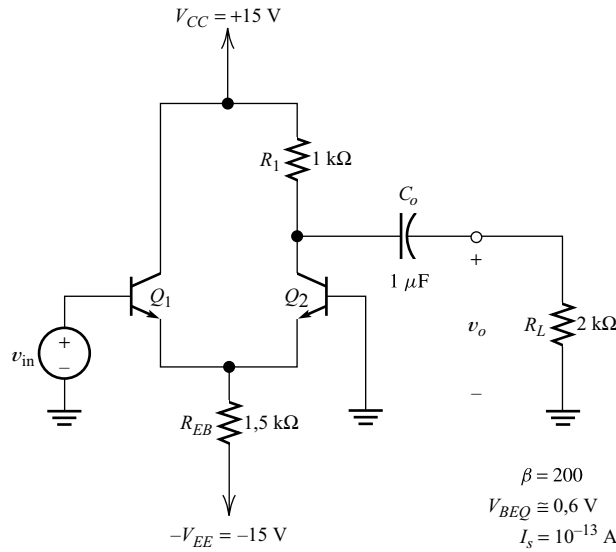


Figura 7.37. Par acoplado por emisor del Ejercicio 7.13.

cortocircuito para la señal alterna. No hay resistencia en el colector de Q_1 , pero esto no tiene consecuencias, ya que la salida se toma en el colector de Q_2 . Suponga también que $R_{EF} = 0$.

- (c) Suponga que la señal de entrada v_{in} puede tratarse como una señal diferencial pura. Utilice las fórmulas desarrolladas en esta sección para calcular los valores de $A_v = v_o/v_{in}$, la impedancia de entrada vista por v_{in} , y la impedancia de salida del amplificador (realmente, la señal de entrada tiene una componente diferencial $v_{id} = v_{i1} - v_{i2} = v_{in}$, y una componente de modo común $v_{icm} = (1/2)(v_{i1} + v_{i2}) = v_{in}/2$; sin embargo, el efecto de la señal diferencial tapa el efecto de esta señal de modo común relativamente pequeña. Esto se debe a que la ganancia de la señal diferencial es mucho mayor).
- (d) Utilice un programa SPICE para obtener el diagrama de Bode para la ganancia de tensión. Compare la ganancia de tensión a frecuencias medias con el valor hallado en el punto (c). Utilice también SPICE para hallar la impedancia de entrada y compárela con el valor a frecuencias medias calculado en el punto (c).

Respuesta

- (a) $I_{CQ1} = I_{CQ2} \cong 4,78 \text{ mA}$, $V_{CE1} = 15,6 \text{ V}$, $V_{CE2} = 10,8 \text{ V}$, y $r_{\pi1} = r_{\pi2} = 1090 \Omega$.
- (c) $A_v = v_o/v_{in} = 61,2$, $R_{in} = v_{in}/i_{in} = 2180 \Omega$, y $R_o = R_1 = 1 \text{ k}\Omega$.
- (d) El esquema está almacenado en el archivo Exer7_13.

7.6. DISEÑO DEL AMPLIFICADOR DIFERENCIAL ACOPLADO POR EMISOR

En la Tabla 7.2 se resumen las fórmulas para el par acoplado por emisor deducidas en la sección anterior. Estas fórmulas resultan útiles en la toma de decisiones de diseño y en los cálculos iniciales de funcionamiento del amplificador diferencial acoplado por emisor.

Tabla 7.2. Fórmulas para la impedancia de entrada, la ganancia de tensión y la impedancia de salida del par acoplado por emisor (véase la Figura 7.27).*Resistencia de entrada*

$$R_{id} = \frac{v_{id}}{i b_1} = 2[r_{\pi} + (\beta + 1)R_{EF}]$$

$$R_{icm} = \frac{v_{icm}}{i b_1 + i b_2} = \frac{r_{\pi} + (\beta + 1)R_{EF}}{2} + (\beta + 1)R_{EB}$$

Ganancias de tensión para salida asimétrica

$$A_{vds} = \frac{v_{o1}}{v_{id}} = \frac{-R_c \beta}{2[r_{\pi} + (\beta + 1)R_{EF}]} \quad (\text{salida tomada en } Q_1)$$

o

$$A_{vds} = \frac{v_{o2}}{v_{id}} = \frac{R_c \beta}{2[r_{\pi} + (\beta + 1)R_{EF}]} \quad (\text{salida tomada en } Q_2)$$

$$A_{vcm} = \frac{v_{o1}}{v_{icm}} = \frac{v_{o2}}{v_{icm}} = \frac{-R_c \beta}{r_{\pi} + (\beta + 1)(R_{EF} + 2R_{EB})}$$

Ganancias de tensión para salida diferencial

$$A_{vdb} = \frac{v_{od}}{v_{id}} = \frac{-R_c \beta}{r_{\pi} + (\beta + 1)R_{EF}}$$

$$A_{vcm} = \frac{v_{ocm}}{v_{icm}} = \frac{-R_c \beta}{r_{\pi} + (\beta + 1)(R_{EF} + 2R_{EB})}$$

Impedancia de salida para salida asimétrica

$$R_{os} = R_c$$

Impedancia de salida para salida diferencial

$$R_{ob} = 2R_c$$

CMRR para salida asimétrica

$$CMRR_s = \frac{r_{\pi} + (\beta + 1)(R_{EF} + 2R_{EB})}{2[r_{\pi} + (\beta + 1)R_{EF}]}$$

CMRR para salida diferencial

$$CMRR_b = \frac{r_{\pi}(\beta + 1)(R_{EF} + 2R_{EB})}{r_{\pi} + (\beta + 1)R_{EF}}$$

A continuación, se proporcionan algunas sugerencias para algunos problemas de diseño que se presentan con frecuencia. En un diseño determinado, algunas de estas sugerencias pueden no resultar apropiadas, porque normalmente se intentan cumplir muchas especificaciones, y deben adoptarse compromisos al seleccionar los valores de los componentes. Sin embargo, se ofrecen sugerencias generales que pueden utilizarse como referencia al diseñar amplificadores diferenciales.

Diseño para conseguir una alta impedancia de entrada

A menudo, nos enfrentamos con el problema de diseñar un amplificador diferencial que tenga una alta impedancia de entrada, tanto para la señal diferencial como para la señal de modo común. A continuación, ofrecemos algunas sugerencias de diseño:

1. Elija un valor grande para R_{EF} . Desafortunadamente, esto también reduce la ganancia y la CMRR.
2. Elija transistores que tengan un valor de β alto.
3. Seleccione un valor bajo para la corriente de polarización I_{EE} . Esto permite la utilización de resistencias grandes y proporciona un valor grande de r_{π} . [Recuerde que $r_{\pi} = (\beta V_T)/I_{CQ}$.]
4. Diseñe la fuente de corriente I_{EE} para maximizar su impedancia de salida R_{EB} . Esto aumenta la impedancia de entrada de modo común, pero no la impedancia de entrada diferencial.
5. Elija una configuración de circuito modificada, como la del circuito mostrado en la Figura 7.38, que utiliza seguidores de emisor entre los terminales de entrada y las bases de Q_1 y Q_2 .
6. Considere utilizar un amplificador diferencial FET como cualquiera de los que se vieron en la Sección 7.7.

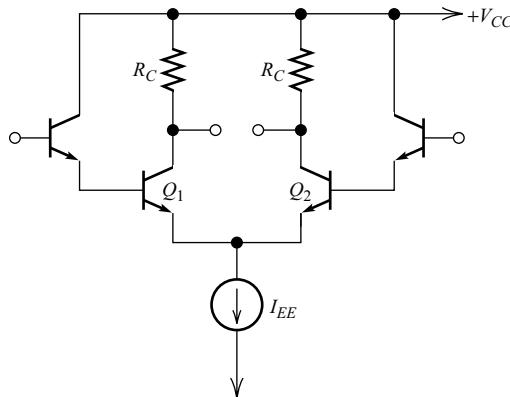


Figura 7.38. Adición de seguidores de emisor para aumentar la impedancia de entrada.

Diseño para conseguir un valor alto de CMRR

Otro problema común de diseño consiste en lograr un valor alto de CMRR. He aquí algunas sugerencias:

1. Asegúrese de que ambos lados del circuito estén lo más perfectamente adaptados que sea posible. Si los parámetros del transistor o los valores de resistencias están mal adaptados, la tensión de entrada de modo común puede convertirse en una tensión de salida diferencial.
2. Diseñe la fuente de corriente de polarización I_{EE} de modo que tenga una alta impedancia de salida.
3. Conecte en cascada varias etapas de amplificadores diferenciales acoplados por emisor, como se muestra en la Figura 7.29(a). La señal de salida de modo común de la primera etapa es rechazada por la segunda etapa. Observe, sin embargo, que la segunda etapa no ayuda si la asimetría de la primera etapa ha convertido una señal de modo común en una señal diferencial.

Diseño para conseguir una baja distorsión

A menudo, se intentan diseñar amplificadores con una baja distorsión. En el caso del par acoplado por emisor, le sugerimos lo siguiente:

1. Elija un valor alto de R_{EF} . Compare la función de transferencia de la Figura 7.28 (R_{EF} alta) con la de la Figura 7.26 ($R_{EF} = 0$).
2. Excite las entradas con fuentes de corriente. En otras palabras, elija altas impedancias internas del generador. La mayor parte de la no linealidad del par acoplado por emisor, se debe a la característica de entrada de los transistores. Si las corrientes de base pueden forzarse para tener la misma forma de onda que la señal de entrada, se produce una escasa distorsión.
3. Seleccione la amplitud de señal y el punto de polarización de modo que la corriente de pico de la señal sea una pequeña fracción de la corriente en el punto Q .

A continuación, presentamos un ejemplo de diseño para el amplificador diferencial.

Ejemplo 7.4. Diseño de un amplificador diferencial acoplado por emisor

Diseñar un amplificador diferencial de par acoplado por emisor adecuado para su implementación mediante componentes discretos y que tenga las siguientes especificaciones:

- Entrada diferencial con acoplamiento directo.
- Salida asimétrica con acoplamiento en alterna.
- $R_L = 1 \text{ k}\Omega$.
- Capacidad para proporcionar una amplitud de salida de 2 V de pico.
- $A_{vds} = 10$ (valor nominal).
- Ancho de banda de potencia mitad desde 1 Hz hasta al menos 1 kHz.
- CMRR = 80 dB mínimo desde 1Hz hasta al menos 1 kHz.

Se supone que los transistores utilizados son idénticos y poseen los siguientes parámetros:

$$\beta = \text{BF} = 200;$$

$$I_s = \text{IS} = 10^{-14} \text{ A};$$

$$V_A = \text{VAF} = 100 \text{ V (tensión de Early)}.$$

Las tensiones de alimentación disponibles son $V_{CC} = +15 \text{ V}$ y $V_{EE} = -15 \text{ V}$.

Solución: En primer lugar, seleccionamos la configuración para el circuito. Es deseable reducir al mínimo la cantidad de componentes en cualquier diseño. Por tanto, comenzamos con la configuración de circuito simple mostrada en la Figura 7.39.

A continuación, vamos a considerar cómo elegir el valor de R y el punto Q para Q_2 . Se requiere que el amplificador genere al menos una tensión alterna de 2 V de pico en la carga sin recorte. Por tanto, la corriente de carga máxima de pico será $(2 \text{ V})/(1 \text{ k}\Omega) = 2 \text{ mA}$. Asimismo, una corriente alterna de pico de $2/R$ fluye a través de la resistencia de polarización de colector R (suponemos que R es la resistencia en $\text{k}\Omega$). Entonces, la corriente de colector alterna de pico (en mA) es $2 + (2/R)$. La corriente de colector del punto Q de Q_2 debe ser mayor que la

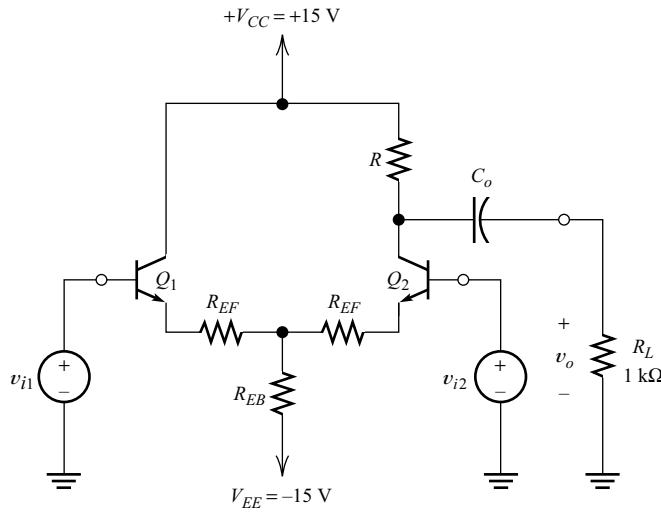


Figura 7.39. Primer intento para el Ejemplo 7.4.

corriente alterna de pico, o se recortará la señal debido al corte. Por tanto, necesitamos que

$$I_{CQ2} > 2 + \frac{2}{R} \tag{7.70}$$

Además, el valor en el punto Q de la tensión colector-emisor de Q_2 debe ser mayor de 2,2 V, o se producirá un recorte debido a la saturación. De forma arbitraria, elegimos $R = 1 \text{ k}\Omega$ e $I_{CQ2} = 5 \text{ mA}$. Estas elecciones satisfacen la Ecuación (7.70), y se obtiene que $V_{CEQ2} = V_{CC} - I_{CQ2}R + V_{BEQ2} \cong 10,6 \text{ V}$, lo suficientemente grande como para asegurar que no se producirá ningún recorte debido a la saturación. Pueden elegirse otros valores que funcionarían igualmente bien.

Ahora, podemos calcular

$$r_{\pi} = \frac{\beta V_T}{I_{CQ}} = \frac{200 \times 26 \text{ mV}}{5 \text{ mA}} = 1040 \Omega$$

La Tabla 7.2 proporciona la siguiente fórmula para la ganancia de tensión diferencial:

$$A_{vds} = \frac{v_{o2}}{v_{id}} = \frac{R_C \beta}{2[r_{\pi} + (\beta + 1)R_{EF}]}$$

Esta fórmula se ha desarrollado para el circuito equivalente de la Figura 7.33, en el que la única resistencia conectada al colector es R_C . En el circuito objeto de este estudio (Figura 7.39), la combinación en paralelo de R y R_L está conectada al colector de Q_2 . Por tanto, para usar esta fórmula, sustituimos $R_C = R || R_L = 500 \Omega$. Resolviendo la ecuación de ganancia para R_{EF} , obtenemos

$$R_{EF} = \frac{R_C \beta - 2A_{vds} r_{\pi}}{2(\beta + 1)A_{vds}}$$

Sustituyendo los valores, tenemos

$$R_{EF} = \frac{500 \times 200 - 2 \times 10 \times 1040}{2 \times 201 \times 10} = 19,7 \Omega$$

Por tanto, elegimos el valor estándar

$$R_{EF} = 20 \Omega$$

Observe que la caída de continua a través de R_{EF} es $I_{CQ}R_{EF} = 0,1$ V, que es despreciable en los cálculos del punto Q.

Ahora, la corriente a través de R_{EB} es $I_{CQ1} + I_{CQ2} \cong 10$ mA, ya que $I_{CQ1} \cong I_{CQ2} \cong 5$ mA. Despreciando la caída en R_{EF} , la tensión en R_{EB} es igual a $15 - V_{BEQ} \cong 14,4$ V. Por tanto, tenemos

$$R_{EB} = \frac{14,4 \text{ V}}{10 \text{ mA}} = 1,44 \text{ k}\Omega$$

y seleccionamos el valor estándar $R_{EF} = 1,5 \text{ k}\Omega$.

Ahora, podemos calcular la CMRR. Usando las expresiones de la Tabla 7.2,

$$\text{CMRR}_s = \frac{r_\pi + (\beta + 1)(R_{EF} + 2R_{EB})}{2[r_\pi + (\beta + 1)R_{EF}]}$$

Sustituyendo los valores, obtenemos

$$\text{CMRR}_s = \frac{1040 + (201)(20 + 2 \times 1500)}{2[1040 + (201) \times 20]} \cong 60$$

Convirtiendo a decibelios, resulta

$$\text{CMRR}_s = 20 \log(60) = 35,6 \text{ dB}$$

Por tanto, tenemos un problema: el circuito no cumple la especificación de CMRR deseada. Además, no es posible resolver este problema ajustando los valores de componentes. En consecuencia, debemos considerar una configuración de circuito diferente.

El circuito parece capaz de cumplir todas las especificaciones excepto la de CMRR. Si el valor de R_{EB} pudiera aumentarse, la CMRR aumentaría. Por tanto, proponemos reemplazar R_{EB} por una de las fuentes de corriente tratadas en la Sección 7.2. En primer lugar, consideremos el sencillo espejo de corriente de la Figura 7.1. Como en el Ejemplo 7.2, la impedancia de salida del espejo de corriente es

$$r_o = \left(\frac{\partial I_C}{\partial V_{CE}} \right)^{-1} \cong \left(\frac{I_C}{V_A} \right)^{-1} \cong \left(\frac{10 \text{ mA}}{100 \text{ V}} \right)^{-1} = 10 \text{ k}\Omega$$

En el análisis del amplificador diferencial, hemos utilizado R_{EB} para representar la impedancia de salida de la fuente de corriente. En consecuencia, podemos calcular la CMRR utilizando $R_{EB} = r_o = 10 \text{ k}\Omega$. Esto da como resultado

$$\begin{aligned} \text{CMRR}_s &= \frac{r_\pi + (\beta + 1)(R_{EF} + 2R_{EB})}{2[r_\pi + (\beta + 1)R_{EF}]} \\ \text{CMRR}_s &= \frac{1040 + (201)(20 + 2 \times 10^4)}{2[1040 + (201) \times 20]} = 398 \end{aligned}$$

Convirtiendo a decibelios, obtenemos

$$CMRR_s = 52 \text{ dB}$$

Esto es mejor que lo que hemos logrado con la resistencia, pero aún no es suficientemente bueno. Por tanto, a continuación vamos a utilizar la fuente de corriente Wilson de la Figura 7.10. Basándonos en un análisis simplificado, esta fuente de corriente posee una impedancia de salida infinita. Sin embargo, en la práctica, comprobamos que la impedancia es finita. No obstante, la fuente de corriente Wilson resulta mucho mejor que el espejo de corriente, y esperamos que permita al circuito cumplir con la especificación de CMRR. El circuito, incluyendo la fuente de corriente Wilson, se ilustra en la Figura 7.40.

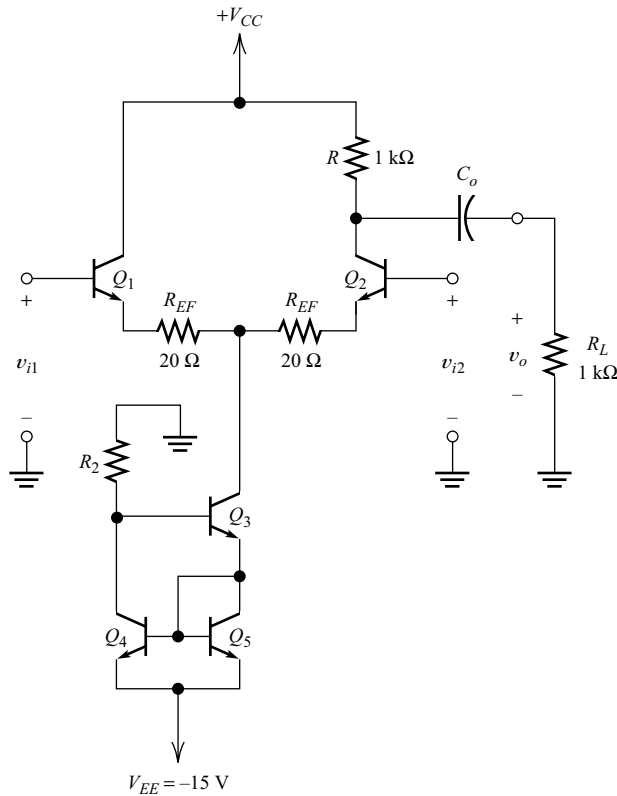


Figura 7.40. Amplificador diferencial del Ejemplo 7.4 utilizando la fuente de corriente Wilson.

En este circuito, R_2 , Q_3 , Q_4 y Q_5 forman la fuente Wilson. El extremo superior de la resistencia R_2 podría conectarse a $+V_{CC}$ o a masa. Hemos elegido conectar R_2 a masa, porque esto reduce su caída de tensión y la disipación de potencia. La corriente a través de R_2 es la corriente de polarización deseada, que es igual a 10 mA. La tensión que cae en R_2 es $15 - V_{BEQ5} - V_{BEQ3} \cong 13,8 \text{ V}$. Por tanto, tenemos $R_2 = 13,8 \text{ V}/10 \text{ mA} = 1,38 \text{ k}\Omega$. Elegimos el valor estándar

$$R_2 = 1,3 \text{ k}\Omega$$

A continuación, seleccionamos el condensador de acoplo de salida. La resistencia en serie con C_o es $R + R_L$. En el Capítulo 8, veremos que la frecuencia de corte es

$$f_o = \frac{1}{2\pi C_o(R + R_L)}$$

Las especificaciones deseadas requieren una frecuencia de corte inferior con un valor de 1 Hz. Resolviendo C_o y sustituyendo los valores, obtenemos

$$C_o = \frac{1}{(2\pi f_o(R + R_L))} = \frac{1}{2\pi(1000 + 1000)} \cong 79,6 \mu\text{F}$$

Por tanto, elegimos el valor estándar

$$C_o = 100 \mu\text{F}$$

El circuito alcanza su mejor rendimiento (mayor CMRR) si Q_1 y Q_2 están bien adaptados. Una buena manera de lograrlo consiste en utilizar matrices integradas de transistores adaptados. Por ejemplo, el LM3146 contiene cinco transistores *npn* adaptados. La hoja de datos de este circuito integrado está disponible en la página web www.national.com de National.

Otra ventaja resultante de la utilización de una matriz integrada de transistores en lugar de dispositivos independientes, es que se minimiza el «número de componentes». El diseño que utiliza la menor cantidad de componentes individuales suele resultar más económico.

A continuación, utilizamos PSpice para determinar si el circuito cumple con la especificación de CMRR deseada. La Figura 7.41 muestra el amplificador, así como los generadores de entrada diferencial y de modo común. Este esquema del circuito está almacenado en el archivo Fig7_41. Para determinar la ganancia diferencial, hemos utilizado una simulación de alterna con una señal diferencial de 1 V (que se divide de forma equitativa entre los dos generadores diferenciales) y una señal de modo común nula. Para determinar la ganancia de modo común, hemos hecho un análisis de alterna con una señal diferencial de 0 V y una señal de modo común de 1 V. Las simulaciones de alterna demuestran que la ganancia diferencial a frecuencias medias es de 20 dB. Además, la frecuencia de corte inferior es, aproximadamente, igual a 0,8 Hz. La ganancia de modo común a frecuencias medias es igual a -88 dB. Por tanto, trabajando en decibelios, obtenemos

$$\begin{aligned} \text{CMRR} &= 20 \log A_{vds} - 20 \log A_{vcm} \\ &= 20 - (-88) \\ &= 118 \text{ dB} \end{aligned}$$

Por supuesto, estos resultados corresponden a componentes de valor nominal, con un modelo simple para los transistores. Utilizando un modelo para los transistores que incluya las capacidades parásitas típicas (por ejemplo, el modelo 2N2222A), se comprueba que la CMRR disminuye rápidamente alrededor de 10 kHz, pero no se presentan dificultades para alcanzar el rendimiento deseado en la banda de interés (es decir, 1 Hz a 1 kHz).

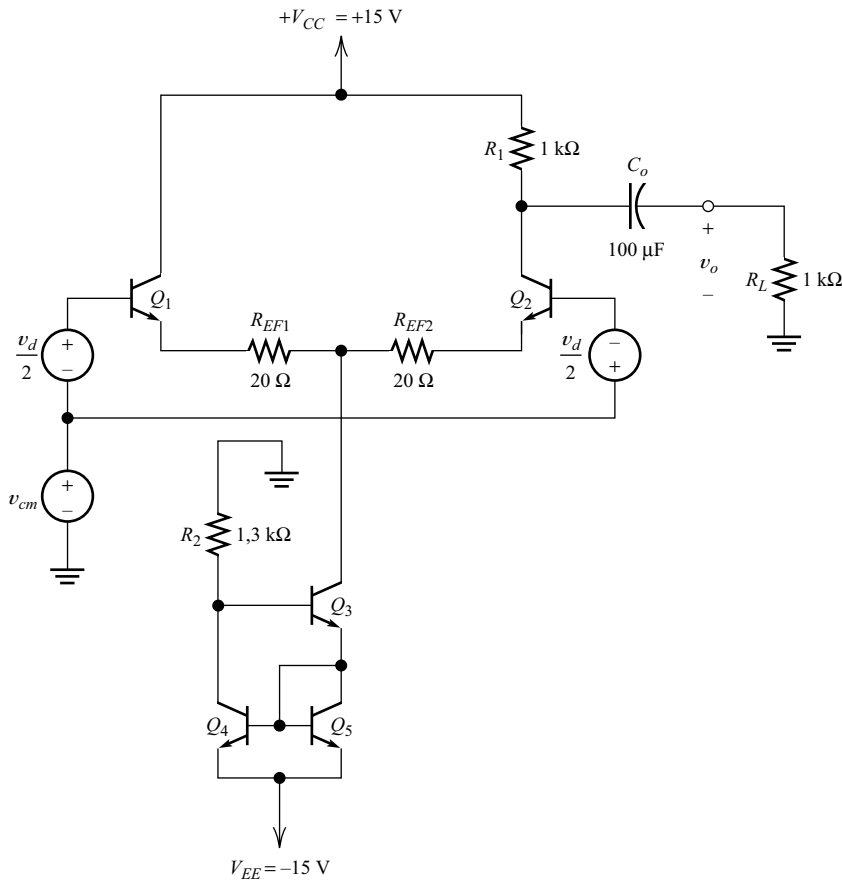


Figura 7.41. Amplificador diferencial del Ejemplo 7.4.

En el análisis transitorio, hemos seleccionado una señal de entrada que consta de una señal diferencial de 10 Hz y tensión de pico de 0,2 V, y una señal de modo común de 60 Hz y tensión de pico de 2 V. Estas señales se muestran en la Figura 7.42(a). La señal de entrada en la base de Q_1 es la suma de la señal de modo común y la mitad de la señal diferencial. Esto se ilustra en la Figura 7.42(b). La tensión de entrada en la base de Q_2 es similar, excepto en lo que se refiere a la fase de la componente diferencial. La tensión de salida se muestra en la Figura 7.42(c). Observe que la señal diferencial se ha amplificado y la señal de modo común se ha eliminado. Por supuesto, esto es exactamente lo que queremos que haga el amplificador diferencial.

□

EJERCICIO

7.14. Utilizar SPICE para verificar que el amplificador diferencial diseñado en el Ejemplo 7.4 cumple con las especificaciones deseadas.

Respuesta La simulación está almacenada en el archivo Fig7_41.

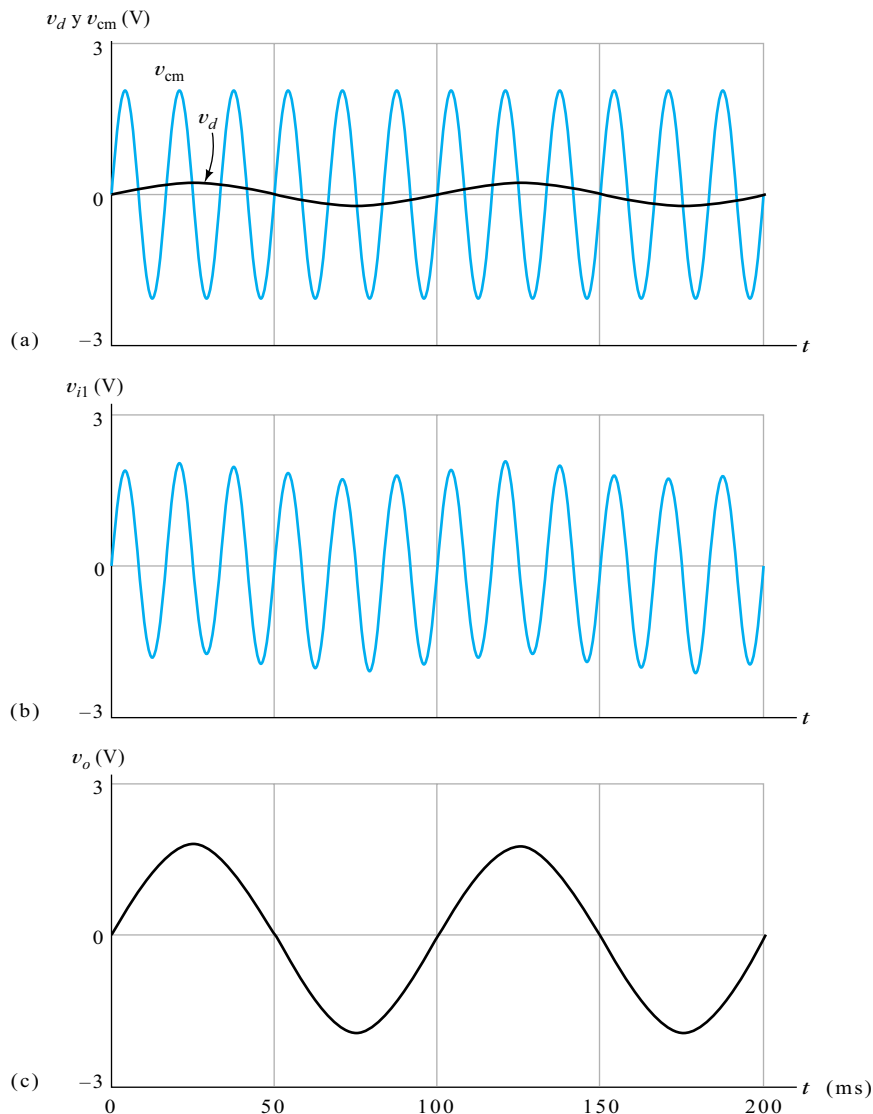


Figura 7.42. Formas de onda del amplificador diferencial del Ejemplo 7.4.

7.7. EL PAR DIFERENCIAL ACOPLADO POR FUENTE

En la Figura 7.43 se ilustra el diagrama de circuito de un amplificador diferencial acoplado por fuente, que utiliza JFET de canal n . Podría utilizarse un circuito similar construido con dispositivos MOSFET o de canal p , obteniéndose un funcionamiento casi idéntico. El circuito mostrado en la Figura 7.43 es similar al par diferencial acoplado por emisor analizado en las Secciones 7.4 a 7.6.

Las principales ventajas del par acoplado por fuente, comparado con el par acoplado por emisor, son la baja corriente de polarización de entrada y la casi infinita impedancia de entrada del JFET o MOSFET (a baja frecuencia). Las desventajas del par acoplado por fuente respecto del par acoplado por emisor son una menor magnitud de la ganancia y una mayor tensión de offset.

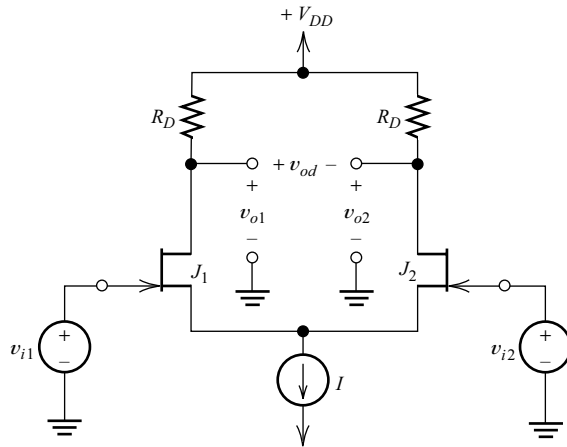


Figura 7.43. Amplificador diferencial acoplado por fuente.

Funcionamiento básico

Recuerde que se busca que el amplificador diferencial responda a la tensión de entrada diferencial $v_{id} = v_{i1} - v_{i2}$ y rechaze la tensión de entrada de modo común $v_{icm} = (1/2)(v_{i1} + v_{i2})$.

En primer lugar, considere una entrada de modo común pura para la que $v_{i1} = v_{i2}$. Suponemos que los FET son idénticos. Entonces, debido a la simetría del circuito (Figura 7.43), la corriente continua de polarización I se divide equitativamente entre los dos FET. Así pues, dado que la impedancia de salida de la fuente de corriente es infinita (de modo que I no cambia), las corrientes en los FET no dependen de la tensión de entrada de modo común. Por tanto, las tensiones de salida son independientes de la entrada de modo común.

El efecto de una tensión de entrada diferencial es dirigir la mayor parte de la corriente de polarización I a través de un dispositivo u otro. Por ejemplo, si v_{i1} es mayor que v_{i2} , fluye una mayor corriente a través de J_1 . Para una tensión de entrada diferencial suficientemente grande, la corriente de polarización total I fluye por un lado del circuito.

Si utilizamos JFET, normalmente buscamos que la unión puerta-canal permanezca con polarización inversa para el margen esperado de tensiones de entrada. Para evitar la polarización directa cuando la corriente es dirigida hacia un lado, deberíamos elegir $I \leq I_{DSS}$. Recuerde que I_{DSS} es la corriente de drenador de un JFET en estrangulamiento para $v_{GS} = 0$.

Características de transferencia

Puede demostrarse (véase el Capítulo 3 del título *Analysis and Design of Analog Integrated Circuits 3rd ed.*, Wiley: Nueva York, 1993, de Gray and Meyer) que las corrientes de drenador en el par acoplado por fuente están dadas por

$$i_{D1} = \frac{I}{2} + \frac{I}{2} \left(\frac{v_{id}}{V_{GSQ} - V_{to}} \right) \sqrt{1 - \frac{1}{4} \left(\frac{v_{id}}{V_{GSQ} - V_{to}} \right)^2} \quad (7.71)$$

y

$$i_{D1} = \frac{I}{2} - \frac{I}{2} \left(\frac{v_{id}}{V_{GSQ} - V_{to}} \right) \sqrt{1 - \frac{1}{4} \left(\frac{v_{id}}{V_{GSQ} - V_{to}} \right)^2} \quad (7.72)$$

donde V_{GSQ} es la tensión puerta-fuente en el punto Q (es decir, para $v_{id} = 0$). I es el valor de la corriente de polarización, y V_{to} es la tensión de estrangulamiento del JFET (o la tensión de umbral si se utilizan MOSFET). Las Ecuaciones (7.71) y (7.72) son válidas para

$$\left| \frac{v_{id}}{V_{GSQ} - V_{to}} \right| \leq \sqrt{2}$$

Fuera de este margen, las corrientes tienen un valor constante igual a cero o a I .

En las Figuras 7.44 y 7.45 se muestran las características de transferencia normalizadas. Las correspondientes características de transferencia para el circuito acoplado por emisor se presentan en las Figuras 7.25 y 7.26. Generalmente, se requieren algunos voltios de entrada diferencial para dirigir completamente la corriente hacia un lado del par acoplado por fuente. Por el contrario, sólo se requieren aproximadamente $4V_T \cong 100$ mV en el par acoplado por emisor.

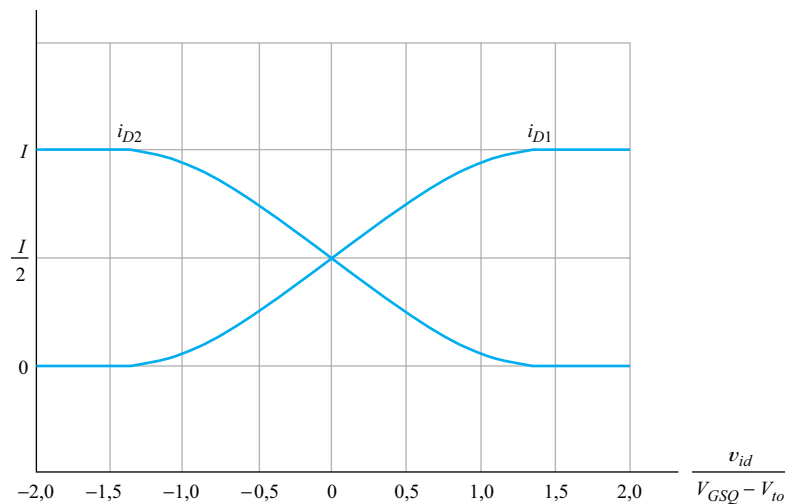


Figura 7.44. Corrientes de drenadores frente a la tensión de entrada normalizada

Tensión de offset

Definimos la tensión de offset del par diferencial como la tensión de entrada diferencial requerida para que la corriente se divida equitativamente entre los dos dispositivos. Si los dispositivos están adaptados, la tensión de offset es cero; si las características no están adaptadas, aparece una tensión de offset no nula.

En general, las tensiones de offset de los amplificadores diferenciales bipolares son menores que las tensiones de offset de los amplificadores diferenciales FET. Para lograr la mejor adaptación, los dispositivos deben fabricarse sobre el mismo chip, cerca uno del otro. Por esto, cuando el interés principal radica en una tensión de offset baja, debemos implementar el amplificador diferencial como un circuito integrado bipolar.

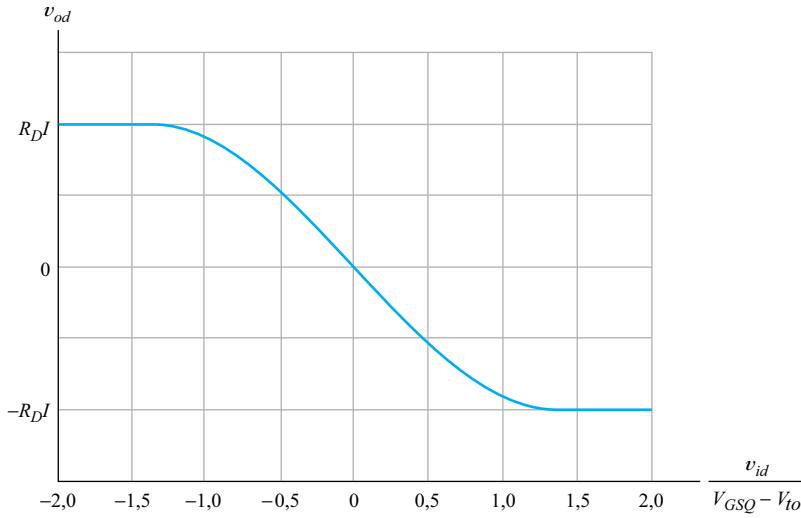


Figura 7.45. Tensión de salida diferencial en función de la tensión de entrada normalizada.

Características en pequeña señal

En la Figura 7.46 se ilustra el circuito equivalente en pequeña señal para el amplificador acoplado por fuente. Cada uno de los FET ha sido reemplazado por su circuito equivalente en pequeña señal. La fuente de la tensión de alimentación se ha reemplazado por un cortocircuito. La resistencia R_{SB} representa la impedancia de salida de la fuente de corriente de polarización.

El circuito acoplado por fuente puede analizarse para señales de entrada diferencial y de modo común, de forma paralela al análisis del circuito acoplado por emisor estudiado en la Sección 7.5. Los resultados de este análisis se resumen en la Tabla 7.3.

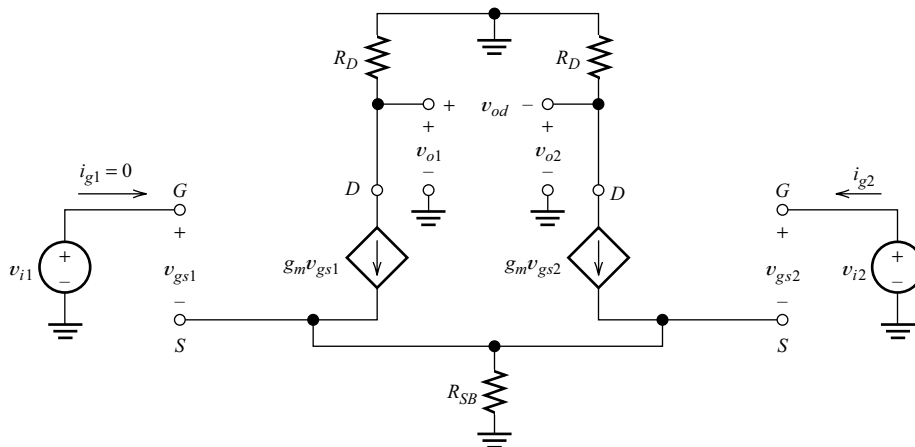


Figura 7.46. Circuito equivalente en pequeña señal para el amplificador acoplado por fuente de la Figura 7.43. Nota: R_{SB} es la resistencia de salida de la fuente de corriente de polarización I .

Tabla 7.3. Fórmulas para la impedancia de entrada, la ganancia de tensión y la impedancia de salida del par acoplado por fuente.

<i>Resistencia de entrada</i>	$R_{id} = \frac{v_{id}}{i_{g1}} = \infty$ $R_{icm} = \frac{v_{icm}}{i_{g1} + i_{g2}} = \infty$
<i>Ganancias de tensión para salida asimétrica</i>	$A_{vds} = \frac{v_{o1}}{v_{id}} = \frac{-g_m R_D}{2}$ (salida tomada de J_1) o $A_{vds} = \frac{v_{o2}}{v_{id}} = \frac{+g_m R_D}{2}$ (salida tomada de J_2) $A_{vcm} = \frac{v_{o1}}{v_{icm}} = \frac{v_{o2}}{v_{icm}} = \frac{-g_m R_D}{1 + 2g_m R_{SB}}$
<i>Ganancias de tensión para salida diferencial</i>	$A_{vdb} = \frac{v_{od}}{v_{id}} = -g_m R_D$ $A_{vcm} = \frac{v_{ocm}}{v_{icm}} = \frac{-g_m R_D}{1 + 2g_m R_{SB}}$
<i>Impedancia de salida para salida asimétrica</i>	$R_{os} = R_D$
<i>Impedancia de salida para salida diferencial</i>	$R_{ob} = 2R_D$
<i>CMRR para salida asimétrica</i>	$CMRR_s = \left \frac{A_{vds}}{A_{vcm}} \right = \frac{1}{2} + g_m R_{SB}$
<i>CMRR para salida diferencial</i>	$CMRR_b = \left \frac{A_{vdb}}{A_{vcm}} \right = 1 + 2g_m R_{SB}$

Ejemplo 7.5. Análisis de un amplificador diferencial acoplado por fuente

Analice el amplificador diferencial acoplado por fuente mostrado en la Figura 7.47. Suponga que los JFET son idénticos, y que pueden caracterizarse mediante el modelo del 2N3819 proporcionado en el archivo EVAL.LIB. Este dispositivo tiene $I_{DSS} = 12,1$ mA, $\lambda = 2,25 \times 10^{-3}$, y $V_{to} = -3$ V. Utilice las fórmulas proporcionadas en la Tabla 7.3 para calcular la ganancia diferencial, la ganancia de modo común y la CMRR para una salida no diferencial tomada en el drenador de J_2 . Luego, utilice PSpice para obtener las gráficas de las ganancias en función de la frecuencia.

Solución: En primer lugar, observamos que J_3 actúa como una fuente de corriente. Se encuentra polarizado en $V_{GS3} = 0$ e $I = I_{DSS} = 12,1$ mA. La impedancia de salida de esta fuente resulta de la Ecuación (7.18):

$$R_{SB} = r_o \cong \frac{1}{I\lambda}$$

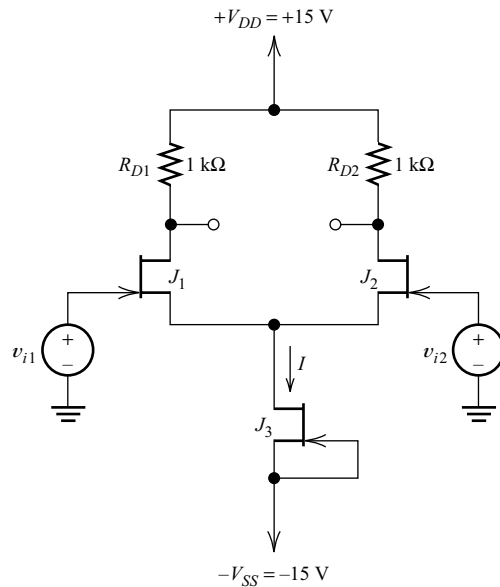


Figura 7.47. Par diferencial acoplado por fuente del Ejemplo 7.5.

Sustituyendo los valores, tenemos

$$R_{SB} = 36,73 \text{ k}\Omega$$

Observe que los valores en el punto Q de la corriente de drenador de J_1 y J_2 son $I_{DQ} = I_{DSS}/2 = 6,05 \text{ mA}$. Utilizando la Ecuación 5.57, obtenemos

$$K = \frac{I_{DSS}}{V_{to}^2} = 1,344 \times 10^{-3}$$

Luego, utilizando la Ecuación (5.29), podemos hallar la transconductancia de J_1 y J_2 :

$$g_m = 2\sqrt{KI_{DQ}} = 5,70 \text{ mS}$$

Finalmente, utilizando las ecuaciones de la Tabla 7.3, obtenemos

$$A_{vds} = \frac{v_{od}}{v_{id}} = \frac{-g_m R_D}{2} = -2,85 = 9,1 \text{ dB}$$

$$A_{vcm} = \frac{v_{ocm}}{v_{icm}} = \frac{-g_m R_D}{1 + 2g_m R_{SB}} = -13,58 \times 10^{-3} = -37,3 \text{ dB}$$

$$CMRR_s = \left| \frac{A_{vds}}{A_{vcm}} \right| = \frac{1}{2} + g_m R_{SB} = 210 = 46,4 \text{ dB}$$

El esquema de este circuito está almacenado en el archivo Fig7_47. Hemos duplicado el circuito para analizar simultáneamente el circuito para una entrada diferencial y una entrada de modo común.

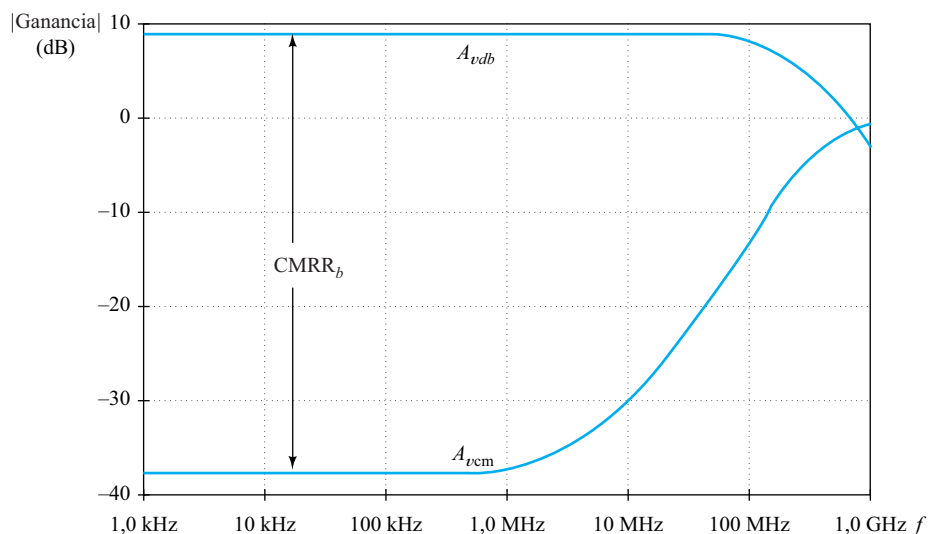


Figura 7.48. Ganancias de tensión diferencial y de modo común en función de la frecuencia para el circuito del Ejemplo 7.5.

En la Figura 7.48 se muestran las gráficas de ganancia de las señales diferencial y de modo común. Para frecuencias inferiores a 1 MHz, coinciden muy bien los resultados calculados utilizando las fórmulas de la Tabla 7.3 y los resultados proporcionados por SPICE. Observe, sin embargo, que la CMRR disminuye drásticamente para frecuencias superiores a 1 MHz. Esta caída se debe a los efectos de las capacidades parásitas, que estudiaremos en el Capítulo 8.

□

EJERCICIO

7.15. Considere el amplificador diferencial del Ejemplo 7.5. La señal de entrada de modo común es una senoide de 60 Hz dada por $v_{icm} = \text{sen}(120\pi t)$, y la señal diferencial es una senoide de 1 kHz dada por $v_{id} = \text{sen}(2000\pi t)$.

Basándose en su conocimiento del circuito y en el análisis expuesto en el Ejemplo 7.5, dibuje las formas de onda de tensión en cada nodo del circuito para el intervalo de 0 a 20 ms.

Respuesta Compruebe sus respuestas utilizando SPICE. La simulación está almacenada en el archivo denominado Exer7_15.

7.8. EJEMPLOS DE AMPLIFICADORES INTEGRADOS MULTITAPA

Ahora, estamos preparados para aplicar los conceptos aprendidos en este capítulo al diseño de amplificadores integrados multitapa.

Amplificador operacional CMOS

Como primer ejemplo, consideremos el amplificador operacional CMOS mostrado en la Figura 7.49. Este amplificador operacional está destinado a excitar cargas de alta impedancia. Sus características, particularmente la ganancia en bucle abierto, se ven degradadas por las cargas de baja impedancia. Sin embargo, para cargas de alta impedancia, tiene la ventaja de que la tensión de salida puede oscilar hacia arriba hasta la tensión de alimentación positiva V_{DD} , y hacia abajo hasta la tensión de alimentación negativa $-V_{SS}$.

Otra ventaja de este amplificador operacional es que puede fabricarse sobre el mismo chip que los circuitos lógicos CMOS. La longitud del canal de los transistores en los circuitos digitales es normalmente inferior a $1\ \mu\text{m}$. Sin embargo, utilizando dispositivos más grandes pueden lograrse etapas amplificadoras con mayor ganancia, porque sus impedancias de salida $r_d \cong 1/(\lambda I_{DQ})$ son mayores. También, puesto que los amplificadores operacionales contienen relativamente pocos dispositivos, pueden utilizarse dimensiones mayores para los dispositivos sin exceder las restricciones de área del chip establecidas. Las longitudes de canal de todos los dispositivos de este ejemplo son iguales a $10\ \mu\text{m}$.

El amplificador operacional contiene una resistencia, un condensador, cinco dispositivos PMOS y tres NMOS. Como es normal en los circuitos integrados, la mayoría de los elementos son transistores en lugar de resistencias o condensadores.

Los transistores PMOS M_8 , M_1 y M_2 forman un espejo de corriente doble que suministra corrientes de polarización a las etapas amplificadoras. La resistencia R_{set} se selecciona para generar la corriente de referencia deseada I_{set} para los espejos de corriente. Cuando el circuito está en funcionamiento, la tensión fuente-drenador de M_8 es aproximadamente igual a 1,6 V. Por tanto, se aplica la siguiente relación aproximada:

$$I_{\text{set}} \cong \frac{V_{DD} + V_{SS} - 1,6\ \text{V}}{R_{\text{set}}} \quad (7.73)$$

Para los valores indicados en la Figura 7.49, esta ecuación da como resultado $I_{\text{set}} \cong 200\ \mu\text{A}$. Las corrientes de un espejo de corriente MOSFET se relacionan mediante la Ecuación (7.20). Dado que el ancho de M_1 es el doble del ancho de M_8 , la corriente de drenador de M_1 es aproximadamente dos veces el valor de I_{set} . Del mismo modo, el ancho de M_2 es cuatro veces el ancho de M_8 y, por tanto, la corriente disponible en M_2 es cuatro veces el valor de I_{set} .

La etapa de entrada consta de los transistores M_3 y M_4 , que forman un par diferencial acoplado por fuente (los terminales de fuente de los dispositivos PMOS se encuentran en los extremos superiores de los símbolos de los transistores PMOS). Teniendo tensiones de entrada cero en las puertas de M_3 y M_4 , la corriente suministrada por M_1 se divide equitativamente entre M_3 y M_4 . Por tanto, las corrientes del punto Q de M_3 y M_4 son aproximadamente iguales a I_{set} .

Los transistores M_5 y M_6 forman una carga de espejo de corriente para la etapa de entrada. Este circuito es muy similar a la carga activa de espejo de corriente bipolar de la Figura 7.30. Por tanto, la corriente de salida de la primera etapa es

$$i_{o1} = i_{D4} - i_{D3} \quad (7.74)$$

El transistor M_7 es un amplificador de fuente común, y M_2 es su carga. En condiciones de reposo, la corriente de drenador de M_7 es cuatro veces I_{set} (el condensador C_{comp}

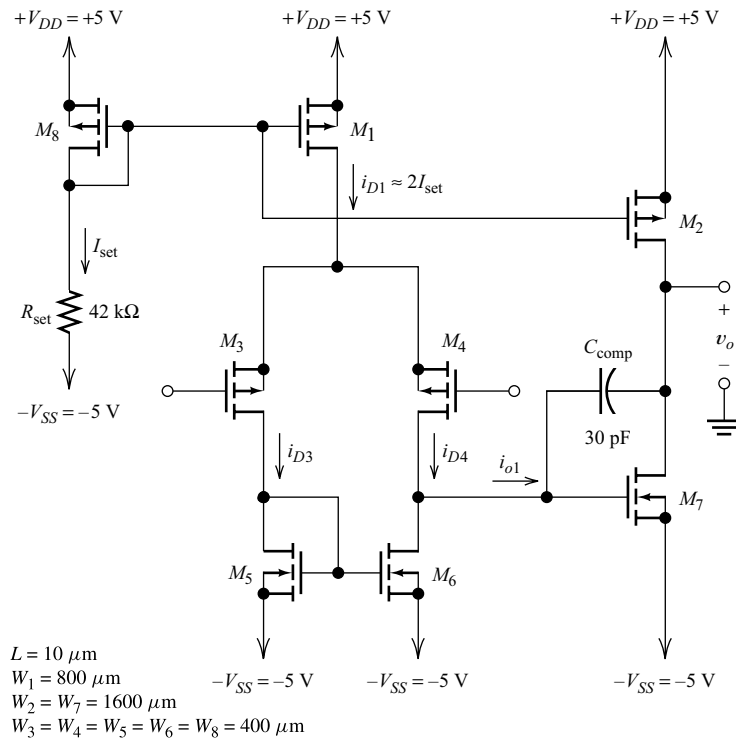


Figura 7.49. Amplificador operacional CMOS.

proporciona una compensación de polo dominante, de modo que la respuesta del amplificador es estable con realimentación unitaria; la compensación de polo dominante se analiza en el Capítulo 9.

Análisis en pequeña señal a frecuencias medias

A continuación, utilizamos el análisis manual del circuito equivalente en pequeña señal para obtener una expresión para la ganancia de tensión diferencial del circuito a baja frecuencia.

En la Figura 7.50 se ilustra el circuito equivalente en pequeña señal de la etapa de salida (formada por M_7 y su carga M_2). Debido a que queremos hallar la ganancia de baja frecuencia, hemos considerado C_{comp} como un circuito abierto. Observe que hemos incluido la resistencia de drenador r_d en los modelos de los MOSFET. Anteriormente, a menudo hemos ignorado la resistencia de drenador. Sin embargo, las presta-

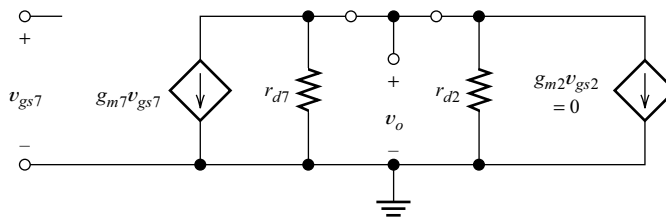


Figura 7.50. Circuito equivalente en pequeña señal de la etapa de salida formada por M_7 y M_2 .

ciones de este circuito son sensibles a la resistencia de salida de los MOSFET. La resistencia de drenador es

$$r_d = \frac{1}{\lambda I_{DQ}} \quad (7.75)$$

El transistor M_2 forma el dispositivo de salida de un espejo de corriente, y su tensión puerta a fuente es una tensión continua pura sin componente de señal. En otras palabras, tenemos $v_{gs2} = 0$, y la fuente controlada $g_{m2}v_{gs2}$ se convierte en un circuito abierto. De este modo, la tensión de salida es

$$v_o = -g_{m7}(r_{d7} \parallel r_{d2})v_{gs7} \quad (7.76)$$

Reordenando esta ecuación, obtenemos la ganancia de tensión de la etapa de salida:

$$A_{v2} = \frac{v_o}{v_{gs7}} = -g_{m7}(r_{d7} \parallel r_{d2}) \quad (7.77)$$

A continuación, vamos a analizar el par acoplado por fuente para hallar su ganancia diferencial. En la Figura 7.51 se ilustra el circuito equivalente en pequeña señal. Para una señal de entrada diferencial pura, las tensiones de entrada son $v_d/2$ y $-v_d/2$, como se indica en la figura.

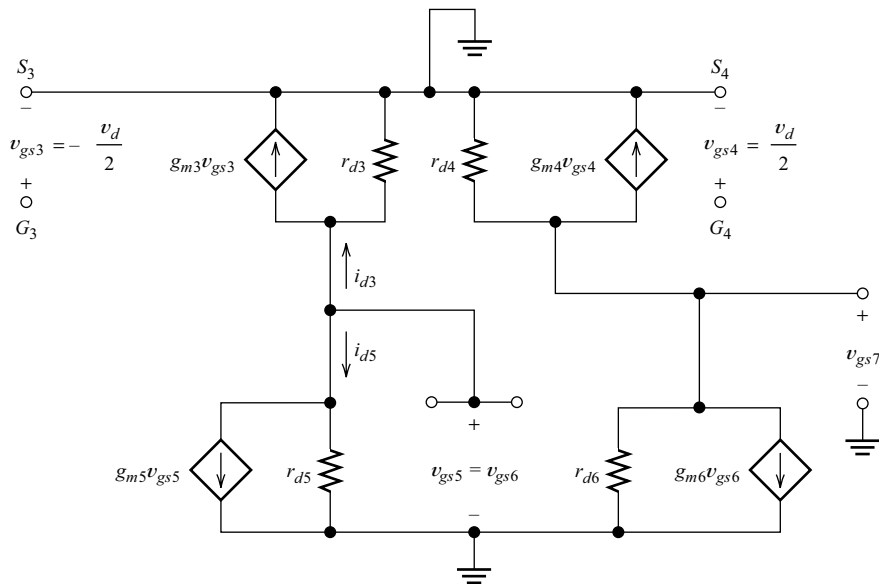


Figura 7.51. Circuito equivalente en pequeña señal de la etapa de entrada acoplada por fuente.

Con una entrada diferencial pura, la tensión producida en los terminales de fuente de M_3 y M_4 es cero, porque el circuito es simétrico. Por tanto, hemos conectado a masa los terminales de fuente de M_3 y M_4 en el circuito equivalente en pequeña señal (para una señal de modo común, no resultaría apropiado conectar estos terminales de fuente a masa). Esto es similar al par diferencial bipolar visto en la Sección 7.5.

Escribiendo la ecuación de corrientes en el drenador de M_5 , tenemos

$$i_{d5} = -i_{d3} \quad (7.78)$$

Las corrientes que fluyen a través de las resistencias r_{d3} y r_{d5} son pequeñas comparadas con las corrientes en las fuentes controladas, por lo que podemos escribir

$$i_{d3} \cong g_{m3}v_{gs3} = -g_{m3}v_d/2 \quad (7.79)$$

y

$$i_{d5} \cong g_{m5}v_{gs5} \quad (7.80)$$

Utilizando las Ecuaciones (7.79) y (7.80) y sustituyendo en la Ecuación (7.78), obtenemos

$$g_{m5}v_{gs5} \cong g_{m3}v_d/2 \quad (7.81)$$

Puesto que $v_{gs6} = v_{gs5}$ y $g_{m6} \cong g_{m5}$, podemos escribir

$$g_{m6}v_{gs6} = g_{m5}v_{gs5} \cong g_{m3}v_d/2 \quad (7.82)$$

Observe que las resistencias r_{d4} y r_{d6} están en paralelo. La tensión de salida es

$$v_{gs7} = -(g_{m6}v_{gs6} + g_{m4}v_{gs4})(r_{d4} \parallel r_{d6}) \quad (7.83)$$

Considerando el hecho de que $v_{gs4} = v_d/2$ y sustituyendo la Ecuación (7.82) en la Ecuación (7.83), obtenemos

$$v_{gs7} = -(g_{m3} \frac{v_d}{2} + g_{m4} \frac{v_d}{2})(r_{d4} \parallel r_{d6}) \quad (7.84)$$

Debido a la simetría, $g_{m3} = g_{m4}$, y tenemos

$$A_{v1} = \frac{v_{gs7}}{v_d} = -g_{m4}(r_{d4} \parallel r_{d6}) \quad (7.85)$$

Finalmente, la ganancia global del amplificador operacional es el producto de las ganancias de la primera y segunda etapas resultantes, dadas por las Ecuaciones (7.77) y (7.85):

$$A_v = \frac{v_o}{v_d} = A_{v1}A_{v2} \quad (7.86)$$

Ejemplo 7.6. Análisis de un amplificador operacional CMOS

Calcular la ganancia diferencial del amplificador operacional ilustrado en la Figura 7.49. Los dispositivos PMOS tienen $KP = 25 \mu\text{A}/\text{V}^2$, $\lambda = 0,01 \text{ V}^{-1}$, y $V_{to} = -1 \text{ V}$. Los dispositivos NMOS tienen $KP = 50 \mu\text{A}/\text{V}^2$, $\lambda = 0,01 \text{ V}^{-1}$, y $V_{to} = 1 \text{ V}$.

Solución: Utilizamos las Ecuaciones (5.30) y (7.75) para calcular los parámetros requeridos en pequeña señal:

$$g_m \cong \sqrt{2KPI_{DQ}} \left(\frac{W}{L} \right) \quad r_d \cong \frac{1}{\lambda I_{DQ}}$$

Para M_4 , tenemos $I_{DQ} = I_{set} = 200 \mu\text{A}$, $W = 400 \mu\text{m}$, y $L = 10 \mu\text{m}$. Sustituyendo los valores, obtenemos que $r_{d4} = 500 \text{ k}\Omega$, y $g_{m4} = 632 \mu\text{S}$. Del mismo modo, la corriente del punto Q de M_6 es $I_{DQ} = I_{set} = 200 \mu\text{A}$, y obtenemos $r_{d6} = 500 \text{ k}\Omega$. Reemplazando los valores en la Ecuación (7.85), obtenemos

$$A_{v1} = -g_{m4}(r_{d4} \parallel r_{d6}) = -632 \times 10^{-6} \times 250 \times 10^3 = -158$$

En decibelios, tenemos

$$A_{v1} = 20 \log |A_{v1}| = 44,0 \text{ dB}$$

Las corrientes en el punto Q para M_7 y M_2 son $I_{DQ} = 4 \times I_{set} = 800 \mu\text{A}$. Sustituyendo los valores en las ecuaciones dadas para g_m y r_d , se obtiene $g_{m7} = 3577 \mu\text{S}$, y $r_{d7} = r_{d2} = 125 \text{ k}\Omega$. Sustituyendo los valores en la Ecuación (7.76), obtenemos

$$A_{v2} = -g_{m7}(r_{d7} \parallel r_{d2}) = -3577 \times 10^{-6} \times 62,5 \times 10^3 = -224$$

En decibelios, resulta $A_{v2} = 47 \text{ dB}$.

Por último, la ganancia de tensión diferencial global es

$$A_v = A_{v1} \times A_{v2} = 35392 = 91,0 \text{ dB}$$

Seguidamente, utilizamos PSpice para dibujar las ganancias en función de la frecuencia. Para presentar la ganancia de bucle abierto, el amplificador operacional debe estar correctamente polarizado. Esto se logra por medio del circuito mostrado en la Figura 7.52. La red de realimentación está formada por la resistencia R_F y el condensador C_F , que aseguran que el amplificador operacional esté polarizado en la región activa. Sin embargo, la realimentación a través de la red R_F - C_F resulta despreciable para las señales alternas por encima de 1 Hz. Por tanto, para frecuencias superiores a 1 Hz, la ganancia del circuito es la misma que la ganancia en bucle abierto. En la simulación, hemos elegido $C_F = 1 \text{ F}$. Por supuesto, en las medidas reales de laboratorio, utilizaríamos un valor más práctico, como por ejemplo $100 \mu\text{F}$.

El esquemático está almacenado en el archivo Fig7_52. Después de ejecutar la simulación, se utiliza Probe para dibujar A_{v1} , A_{v2} y A_v en función de la frecuencia, como se muestra en la Figura 7.53. Para frecuencias bajas, los valores de

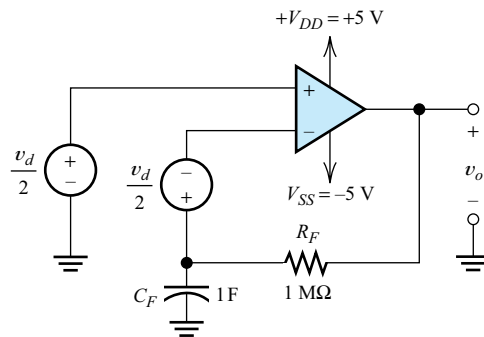


Figura 7.52. Circuito de prueba para la ganancia de bucle abierto. En la Figura 7.49 se muestra el circuito interno del amplificador operacional.

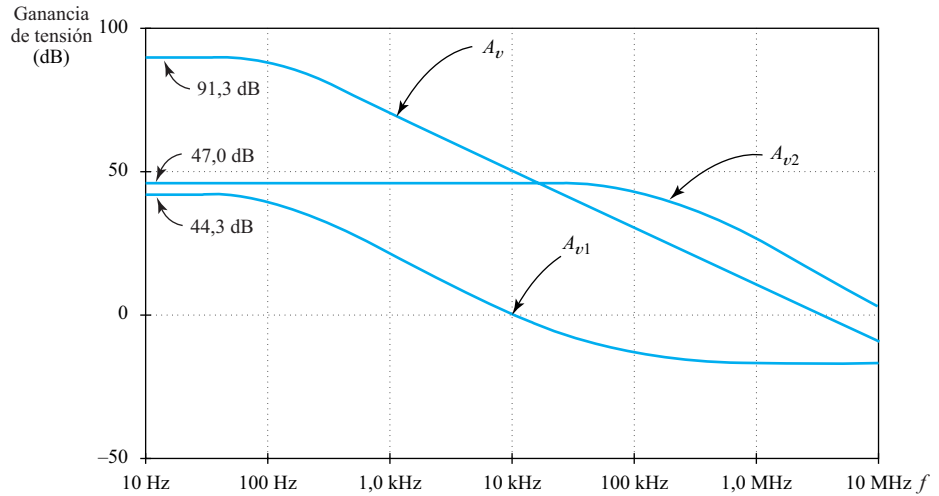


Figura 7.53. Ganancia de bucle abierto en función de la frecuencia para el amplificador operacional CMOS.

ganancia coinciden con los cálculos manuales. Las ganancias disminuyen para frecuencias más altas, debido al condensador de compensación. Observe que la ganancia global es similar a la mostrada en Figura 2.25.

□

EJERCICIO

7.16. Considere el circuito de la Figura 7.54. En la Figura 7.49 se muestra el diagrama de circuito interno del amplificador operacional pero, para este ejercicio, se ha cambiado el valor de R_{set} a $7,6 \text{ k}\Omega$. El circuito está configurado como un amplificador no inversor de ganancia unidad (o seguidor de tensión). Por tanto, $v_o \cong v_{in}$.

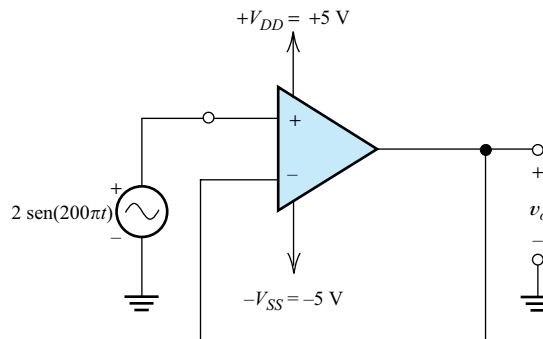


Figura 7.54. Amplificador buffer de ganancia unidad del Ejercicio 7.16.

- (a) Para $R_{set} = 7,6 \text{ k}\Omega$, resulta que $I_{set} \cong 1 \text{ mA}$. Utilice el análisis manual para hallar la corriente de drenador aproximada en el punto Q de cada transistor en el amplificador operacional.

- (b) Utilice SPICE para verificar sus respuestas del punto (a). En caso de que detecte una diferencia importante, busque y corrija el error.
- (c) Dibuje manualmente la tensión en función del tiempo en cada nodo del circuito, incluyendo los nodos interiores del amplificador operacional. Utilice los conocimientos que ha aprendido en el Ejemplo 7.6 y en los puntos (a) y (b) sobre el circuito de este ejercicio para elaborar las gráficas.
- (d) Utilice un análisis en régimen transitorio de SPICE para obtener gráficas de las formas de onda de tensión, y compruebe las gráficas realizadas en el punto (c). Si es necesario, reconsidere sus ideas sobre el circuito hasta que sus predicciones coincidan aproximadamente con las formas de onda simuladas.

Respuesta

- (a) $I_{DQ8} = I_{set} = 1 \text{ mA}$, $I_{DQ1} \cong 2 \text{ mA}$, $I_{DQ2} = I_{DQ7} = 4 \text{ mA}$, $I_{DQ3} = I_{DQ4} = I_{DQ5} = I_{DQ6} = 1 \text{ mA}$.
- (b) El esquemático está almacenado en el archivo Exer7_16, y proporciona resultados que se ajustan en buena medida a las respuestas del punto (a).
- (c) y (d) Utilice la simulación para observar las formas de onda.

Un amplificador operacional bipolar

La Figura 7.55 muestra un amplificador operacional bipolar que utiliza muchos de los circuitos que hemos analizado en este capítulo, además de otros vistos en el Capítulo 4. Los generadores de entrada son v_1 y v_2 , y la salida es v_o . En los siguientes ejercicios, tendrá la oportunidad de aplicar lo que hemos estudiado a un circuito integrado real.

EJERCICIO

- 7.17.** Enumere las funciones de cada uno de los transistores mostrados en la Figura 7.55.

Respuesta Q_1 y Q_2 forman un amplificador diferencial con una salida diferencial. Q_3 y Q_4 forman un amplificador diferencial con una salida asimétrica. Q_5 es un amplificador en emisor común *pnp* con resistencia de emisor sin condensador de desacoplo. Q_6 es un seguidor de emisor. Q_7 , Q_8 y Q_9 forman un espejo de corriente doble.

EJERCICIO

- 7.18.** Las áreas relativas de los transistores son todas unitarias excepto para Q_9 , que posee un área relativa de 5. Suponga que los transistores están adaptados (excepto el de mayor área, Q_9), que las tensiones de entrada v_1 y v_2 son cero, que las corrientes de base son despreciables, y que $V_{BEQ} \cong 0,6 \text{ V}$ para todos los transistores. Determinar las corrientes de colector en el punto Q para todos los transistores, y hallar la tensión de salida v_o .

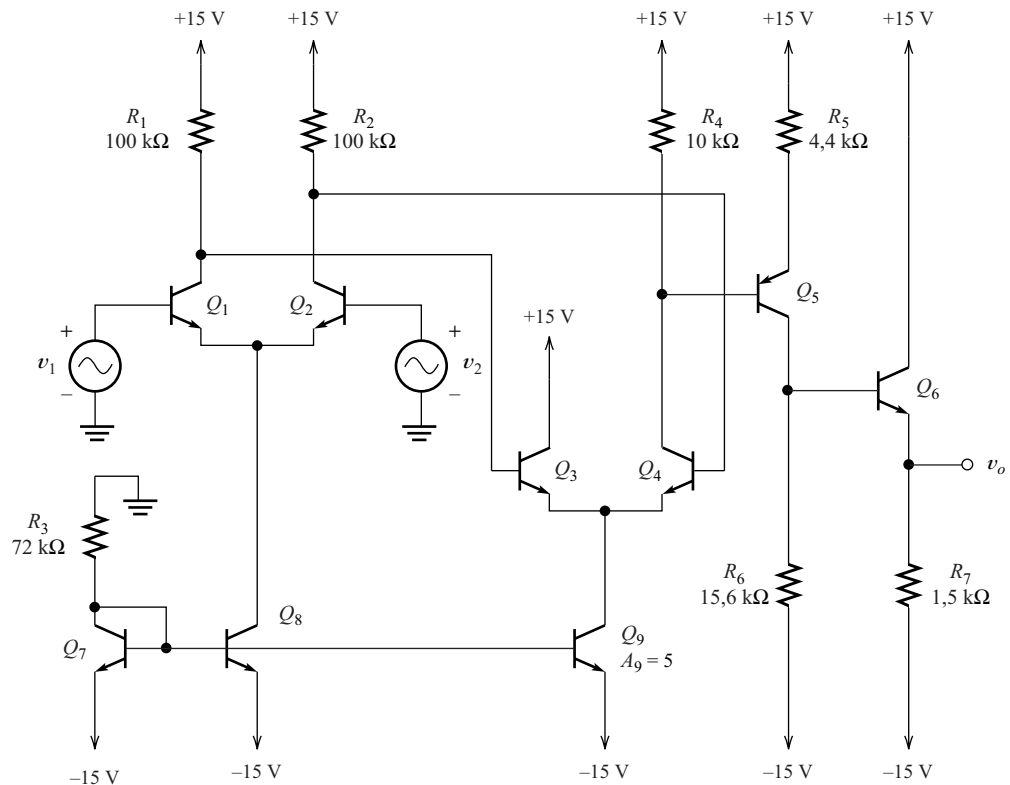


Figura 7.55. Amplificador operacional bipolar.

Respuesta $I_{CQ1} = I_{CQ2} = 0,1 \text{ mA}$, $I_{CQ3} = I_{CQ4} = 0,5 \text{ mA}$, $I_{CQ5} = 1 \text{ mA}$, $I_{CQ6} = 10 \text{ mA}$, $I_{CQ7} = 0,2 \text{ mA}$, $I_{CQ8} = 0,2 \text{ mA}$, $I_{CQ9} = 1 \text{ mA}$, y $v_o = 0$. Observe que las corrientes de polarización aumentan a medida que nos desplazamos desde la entrada hacia la salida, lo que es habitual en los amplificadores. También, para tensiones de entrada de valor cero, la tensión de salida es cero, lo que resulta una característica deseable para un amplificador operacional.

EJERCICIO

- 7.19. (a) Suponiendo que $\beta = 200$ para todos los transistores, y utilizando las corrientes de polarización obtenidas en el Ejercicio 7.18, determinar r_π para los transistores Q_1 a Q_6 . (b) Determinar la impedancia de entrada diferencial del segundo amplificador diferencial (Q_3 y Q_4). (c) Dibujar el circuito equivalente en pequeña señal para el primer amplificador diferencial, incluyendo la impedancia de entrada de la segunda etapa. Utilice el modelo $r_\pi - \beta$ para los transistores. (d) Suponga que la entrada es una señal diferencial pura (es decir, $v_1 = v_{id}/2$ y $v_2 = -v_{id}/2$). Determinar la magnitud de la ganancia de tensión diferencial de la primera etapa. La ganancia es la tensión de salida diferencial dividida por la tensión de entrada diferencial. (Pista: Dado que el circuito es simétrico, podemos dividir el circuito por la mitad, poniendo a masa el extremo superior de R_{EB} y el punto medio de R_i .)

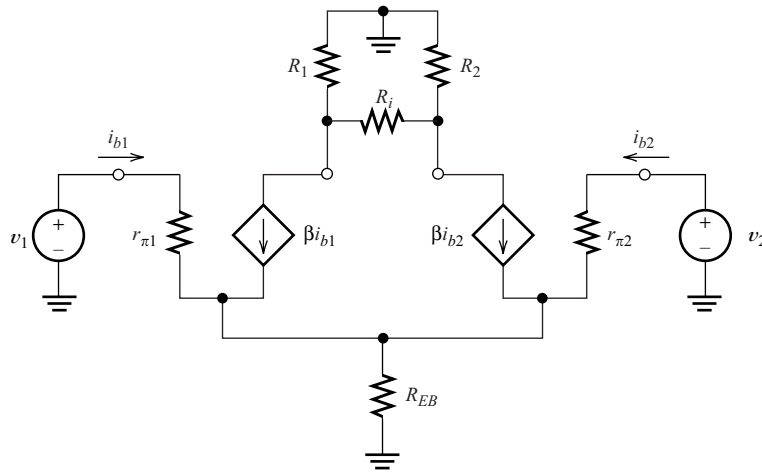


Figura 7.56. Circuito equivalente para la primera etapa de la Figura 7.52. R_{EB} representa la impedancia de salida del sumidero de corriente Q_8 . $R_i = r_{\pi 3} + r_{\pi 4}$ es la impedancia de entrada diferencial de la segunda etapa.

Respuesta (a) $r_{\pi 1} = r_{\pi 2} = 52 \text{ k}\Omega$, $r_{\pi 3} = r_{\pi 4} = 10,4 \text{ k}\Omega$, $r_{\pi 5} = 5,2 \text{ k}\Omega$, y $r_{\pi 6} = 520 \text{ }\Omega$; (b) $R_{i2} = r_{\pi 3} + r_{\pi 4} = 20,8 \text{ k}\Omega$; (c) Véase la Figura 7.56; (d) $A_{vdb1} = 31,2 \text{ dB}$.

RESUMEN

- La variedad de dispositivos disponibles para el diseñador de circuitos integrados se encuentra limitada por la complejidad del proceso de fabricación y la necesidad de minimizar el área del chip. Las características de los dispositivos activos se adaptan a una aplicación dada por medio de la selección de las dimensiones del dispositivo. Deben evitarse las resistencias y condensadores siempre que sea posible. Las inductancias no resultan prácticas en los circuitos integrados.
- El diseño de amplificadores integrados trata de aprovechar intensamente la adaptación de dispositivos.
- Al diseñar la polarización, debemos asegurarnos de que V_{CEQ} e I_{CQ} sean lo suficientemente grandes como para que no ocurra ningún recorte de la señal debido a la saturación o al corte, respectivamente. Los límites del dispositivo, los niveles deseados de impedancia y la respuesta en frecuencia del circuito también son factores que hay que tener en cuenta al seleccionar el punto Q .
- Los amplificadores integrados usan acoplamiento directo para polarización. Se utilizan fuentes de corriente compuestas por una o dos resistencias y dispositivos activos.
- Los parámetros más importantes de una fuente de corriente son su resistencia dinámica y el rango de cumplimiento.
- La fuente de corriente bipolar más sencilla es el espejo de corriente. La fuente de corriente Wilson se utiliza cuando es necesaria una mayor resistencia dinámica, y la fuente Widlar resulta óptima cuando la aplicación requiere corrientes muy bajas.

- Puede obtenerse una fuente de corriente con un JFET o un MOSFET de depleción conectando la puerta a la fuente. Las versiones MOSFET del espejo de corriente y la fuente de corriente Wilson son útiles en los amplificadores integrados analógicos MOSFET.
- En la Figura 7.23 se muestra un sencillo amplificador diferencial bipolar y sus formas de onda. El circuito no responde a la componente de modo común de la señal de entrada. La señal diferencial dirige la corriente parcialmente hacia un lado del circuito o hacia el otro, dando como resultado una señal amplificada en la salida.
- La Figura 7.26 muestra la característica de transferencia en gran señal para el amplificador diferencial bipolar. Para $|v_{id}| \leq V_T$, la característica de transferencia es aproximadamente constante, por lo que la amplificación ocurre sin distorsión apreciable. Para $|v_{id}| \geq 5V_T$, la tensión de salida es prácticamente constante.
- La característica de transferencia en gran señal del amplificador diferencial bipolar es lineal en un margen mayor si se añaden resistencias en serie con los emisores.
- Puede tomarse una salida asimétrica o diferencial del par diferencial, como se indica en la Figura 7.29.
- El espejo de corriente es una carga más práctica que las resistencias para los pares diferenciales en los circuitos integrados.
- Resulta conveniente utilizar sólo la mitad del circuito en el análisis del par diferencial.
- Suponiendo dispositivos adaptados, el par diferencial genera una salida de modo común pura en respuesta a la componente de entrada de modo común; sin embargo, si algunos componentes no están adaptados, puede aparecer una componente de salida diferencial correspondiente a la componente de entrada de modo común.
- Para lograr unas buenas prestaciones de rechazo de la señal en modo común, es importante que los dispositivos estén adaptados, que R_{EB} tenga un valor grande (es decir, la fuente de corriente I_{EE} debe ser tan ideal como sea posible), y que R_{EF} tenga un valor pequeño.
- En la Tabla 7.2 se proporcionan muchas fórmulas útiles para el par acoplado por emisor.
- En la Sección 7.6 se proporcionan sugerencias para conseguir una alta impedancia de entrada, una alta razón de rechazo de modo común, y una baja distorsión en el diseño de pares acoplados por emisor.
- El par acoplado por fuente, es un circuito amplificador diferencial de gran importancia que puede construirse con transistores JFET o MOSFET.
- Las principales ventajas del par acoplado por fuente comparado con el par acoplado por emisor, son la baja corriente de polarización de entrada y la casi infinita impedancia de entrada del JFET o MOSFET (para baja frecuencia). Las desventajas del par acoplado por fuente, en comparación con el par acoplado por emisor, son una menor magnitud de la ganancia y una mayor tensión de offset.
- Puede diseñarse una amplia variedad de amplificadores integrados multietapa utilizando los circuitos examinados en este capítulo y en los Capítulos 4 y 5. Hemos analizado varios amplificadores operacionales en la Sección 7.8.

Problemas

Sección 7.1: Reglas de diseño para circuitos discretos e integrados

7.1. Comparar brevemente los componentes de circuito disponibles en los circuitos integrados con los de los circuitos discretos.

7.2. Enumerar y explicar brevemente los factores que limitan los tipos de componentes disponibles en los circuitos integrados.

7.3. ¿Qué ventaja tienen los transistores de un circuito integrado en comparación con los transistores discretos?

7.4. Idealmente, dos bipolares, Q_1 y Q_2 , en un circuito integrado determinado deberían estar exactamente adaptados. Supongamos que, debido a variaciones en el proceso de fabricación, el área del emisor de Q_1 es un 5% mayor que la de Q_2 . Determinar la diferencia necesaria entre V_{BE1} y V_{BE2} para que $I_C = 1$ mA en ambos transistores. (*Pista:* La corriente de escala I_s de un BJT es proporcional al área de su emisor.)

7.5. Determinadas resistencias en un circuito integrado poseen un valor nominal de 10 k Ω . Debido a variaciones en el proceso de fabricación, las resistencias de un chip dado tienen valores medios que son un 20% superiores al nominal. Sin embargo, las resistencias en el chip están adaptadas con un margen de $\pm 2\%$. Determinar los valores máximo y mínimo para las resistencias del chip.

7.6. Las variaciones del proceso hacen que las relaciones W/L de transistores NMOS nominalmente idénticos en un chip de un circuito integrado varíen con un margen de $\pm 5\%$. Supongamos que V_{GSQ} , V_{to} y KP son iguales para ambos transistores. ¿En qué porcentaje varía I_{DQ} para estos transistores?

Sección 7.2: Polarización de circuitos integrados con transistores bipolares

7.7. Enumerar varios factores que deban tenerse en cuenta a la hora de seleccionar el punto Q para un bipolar en un circuito amplificador.

7.8. Dibujar los diagramas de circuito del espejo de corriente, la fuente de corriente Widlar y la fuente de corriente Wilson. ¿Cuál de estos circuitos es preferible para corrientes extremadamente bajas? ¿Cuál se utiliza para obtener una fuente de corriente de alta impedancia?

7.9. Comparar el término «sumidero de corriente» con el término «fuente de corriente».

D7.10. Diseño de un sumidero de corriente. Diseñar un espejo de corriente que funcione como un sumidero de corriente de 0,5 mA. Suponga que dispone de transistores *nnp* adaptados y transistores *pnp* adaptados con $\beta = 100$, $I_s = 10^{-14}$ A, y $V_A = 50$ V. Las tensiones de alimentación disponibles son de ± 15 V. La corriente debe ser prácticamente constante para la tensión de salida que varíe desde -5 V a $+5$ V. Utilizar SPICE para dibujar la gráfica de la corriente del sumidero en función de la tensión, y hallar la impedancia de salida del sumidero. *Para un sumidero de corriente, utilice transistores npn. Para lograr el margen de trabajo deseado, los emisores de los transistores necesitan estar conectados a la tensión de alimentación negativa. Considere poner a masa el extremo superior de la resistencia, de modo que pueda utilizarse un valor inferior.*

D7.11. Diseño de una fuente de corriente. Repetir el Problema D7.10 para una fuente de corriente (en lugar de un sumidero de corriente). *Para una fuente de corriente, utilice transistores pnp. Para lograr el margen de trabajo deseado, los emisores de los transistores necesitan estar conectados a la tensión de alimentación positiva. Considere poner a masa el extremo inferior de la resistencia, de modo que pueda utilizarse un valor inferior.*

D7.12. Diseño del un sumidero Wilson. Repetir el Problema D7.10 para un sumidero Wilson. *Suponga que $V_A = \infty$ en el diseño inicial. Luego simule el circuito y ajuste los valores, si fuera necesario, para lograr el funcionamiento deseado.*

D7.13. Diseño de un circuito de polarización integrado. En un circuito integrado determinado, se requiere un sumidero de 1 mA, un sumidero de 0,1 mA, y una fuente de 5 mA con fines de polarización. Diseñe un circuito (similar al de la Figura 7.12) para suministrar estas corrientes si se dispone de transistores *nnp* adaptados y transistores *pnp* adaptados con $\beta = 100$, $I_s = 10^{-14}$ A, y $V_A = 50$ V. Los multiplicadores de área de los transistores pueden variar entre 1 y 5. Las tensiones de alimentación disponibles son de ± 15 V. Las corrientes deben ser casi constantes para las tensiones de salida que varíen entre -10 V y $+10$ V. Utilizar SPICE para verificar el diseño. *Observe cuidadosamente la Figura 7.12 para obtener ideas para este diseño. Suponga que $V_A = \infty$ en el diseño inicial. Luego simule el circuito y ajuste los valores de los componentes, si fuera necesario, para conseguir el funcionamiento deseado.*

D7.14. Diseño de un circuito de polarización integrado. Repetir el Problema D7.13 si las corrientes son: un sumidero de 10 μ A, un sumidero de 1 mA, una fuente de 50 μ A, y una fuente de 5 mA.

7.15. Hallar las expresiones para I_{C3} e I_{C4} en función de V_{CC} , β y R_{ref} para el circuito ilustrado en la Figura P7.15. Suponga que todos los transistores están adaptados y que $V_{BEQ} \cong 0,6$ V.

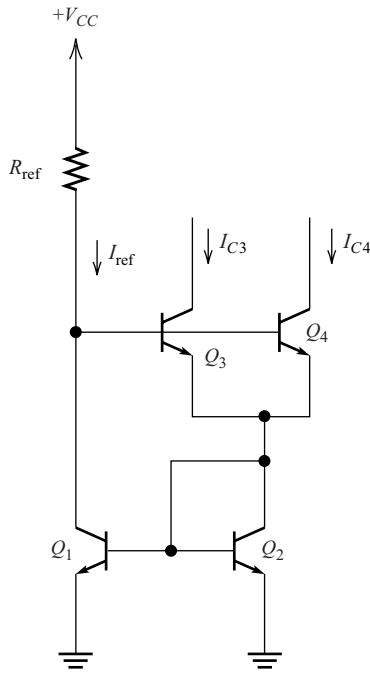


Figura P7.15

7.16. Repetir el Problema 7.15, suponiendo que el área de Q_4 es el doble de la de los otros transistores.

D7.17. Diseño de un sumidero Widlar. Diseñe un sumidero de corriente Widlar de $50 \mu\text{A}$. Suponga que se dispone de transistores *nnp* adaptados y transistores *pnnp* adaptados con $\beta = 100$, $I_s = 10^{-14}$ A, y $V_A = 50$ V. Las tensiones de alimentación disponibles son de ± 15 V. La corriente debe ser casi constante para una tensión de salida que varíe entre -5 V y $+5$ V. Utilizar SPICE para dibujar la corriente de sumidero en función de la tensión y hallar la impedancia de salida del sumidero. *Seleccione un valor razonable para I_{ref} . Luego calcule los valores de resistencia necesarios en el circuito. Finalmente simule el circuito y, si es necesario, realice pequeños ajustes en los valores de la resistencia para lograr la corriente deseada.*

D7.18. Diseño de una fuente Widlar. Repetir el Problema D7.17 para una fuente de corriente. *Diseñe un circuito utilizando transistores *pnnp*.*

D7.19. Diseño de un circuito integrado. Utilizando el circuito mostrado en la Figura 7.3, diseñe un amplificador buffer con acoplamiento directo apropiado para su implementación en circuito integrado. Utilice espejos de corriente para las fuentes de corriente. La resistencia de carga es $R_L = 50 \Omega$. Utilice transistores *pnnp* y *nnp* que ten-

gan $\beta = 200$, $I_s = 10^{-14}$ A, $V_A = 50$ V, y $|V_{BEQ}| \cong 0,6$ V. El multiplicador de área puede variar entre 1 y 5. Se requiere una tensión de señal de salida sin distorsión de 500 mV de pico. Realice el diseño para obtener una alta impedancia de salida y una baja corriente de drenador. Las tensiones de alimentación son $V_{CC} = 5$ y $-V_{EE} = -5$ V. La impedancia de la fuente es $R_s = 1$ k Ω .

- (a) Dibuje el diagrama de circuito en detalle, indicando los valores para las resistencias y los multiplicadores de área para cada transistor.
- (b) Analice su diseño utilizando PSpice. Determine la tensión de offset de salida para $v_s = 0$. *Calcule la corriente de salida máxima y asegúrese de suministrar una corriente de polarización suficiente en la etapa de salida, de modo tal que no se produzca un recorte de la señal debido al corte. Polarice la etapa de entrada con un valor de corriente inferior. Elija un área más pequeña para el transistor de entrada que para el de salida, de manera que los valores V_{BEQ} resulten iguales en magnitud, asegurando que el offset sea cero.*

7.20. Considere el espejo de corriente mostrado en la Figura 7.1 con $V_{CC} = 15$ V, $R = 10$ k Ω , y $V_{BE} = 0,6$ V. Suponga que $V_A = \infty$ y que las áreas de los transistores son iguales. Si β disminuye de 200 a 100 para ambos transistores, ¿en qué porcentaje aumenta I_{C2} ?

7.21. Considere el espejo de corriente que se ilustra en la Figura 7.1 con $V_{CC} = 15$ V, $R = 10$ k Ω , y $V_{BE} = 0,6$ V. Suponga que $V_A = \infty$ y $\beta = 100$ para ambos transistores, que el área relativa de Q_1 es $A_1 = 1$, y que el área relativa de Q_2 es $A_2 = 1 \pm 5\%$. ¿En qué porcentaje máximo puede variar I_{C2} de un circuito a otro?

7.22. Algunas veces es necesaria una fuente de corriente cuya corriente sea independiente de V_{BE} (porque V_{BE} varía con la temperatura). (a) Deducir una expresión para la corriente I_{C2} del circuito de la Figura P7.22, y demos-

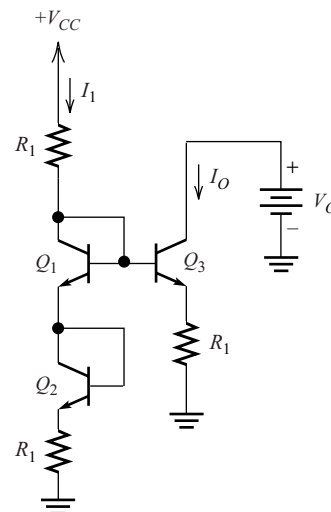


Figura P7.22

trar que es independiente de V_{BE} . Suponga que todos los transistores son idénticos, que V_{BE} es igual para todos los transistores, y que las corrientes de base son despreciables. (b) Simule el circuito para $R_1 = 5 \text{ k}\Omega$, $V_{CC} = 15 \text{ V}$, y $V_O = 10 \text{ V}$. Haga un barrido de la temperatura desde 0 a 100°C y dibuje I_O en función de la temperatura. (c) Diseñe y simule un espejo de corriente de 1,5 mA.

7.23. Considere la fuente de corriente de la Figura P7.22 con $R_1 = 5 \text{ k}\Omega$ y $V_{CC} = 15 \text{ V}$. Determine el margen de trabajo aproximado del circuito.

7.24. Considere la fuente de corriente mostrada en la Figura P7.24.

- (a) Desarrolle una expresión para I_{C3} en función de V_{BE} , β , R_1 y V_{CC} , suponiendo que todos los transistores están funcionando en la región activa y que tienen el mismo valor de V_{BE} . Desprecie el efecto Early (es decir, suponga que $V_A = \infty$).
- (b) Si $V_{BEQ} = 0,7 \text{ V}$, $R_1 = 30 \text{ k}\Omega$, y $V_{CC} = 15 \text{ V}$, ¿en qué porcentaje varía I_{C3} cuando β cambia de 100 a 110?
- (c) Repita el punto (b) para el espejo de corriente de la Figura 7.1(a) y compare los resultados con los obtenidos en el punto (b). Comente los resultados.
- (d) Para los valores dados en el punto (b), determine el margen de trabajo para el circuito de la Figura P7.24.

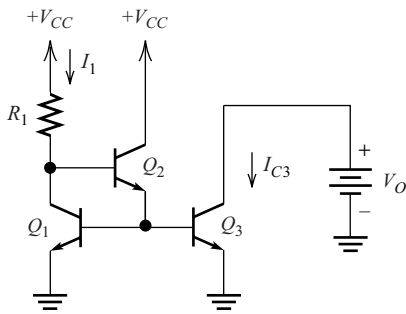


Figura P7.24

7.25. Determine las corrientes de colector de todos los transistores y el valor de V_o en la Figura P7.25. Suponga que los transistores poseen áreas iguales y están adaptados. Además, suponga que $|V_{BE}| = 0,7 \text{ V}$ y $V_A = \infty$, y que las corrientes de base son despreciables.

7.26. Determine las corrientes de colector de todos los transistores y el valor de V_o en la Figura P7.26. Suponga que los transistores están adaptados, excepto Q_4 , cuya área relativa es el doble que la de los otros transistores. Suponga también que $|V_{BE}| = 0,7 \text{ V}$ y $V_A = \infty$, y que las corrientes de base son despreciables. ¿En qué región (corte, saturación o activa) está funcionando cada transistor?

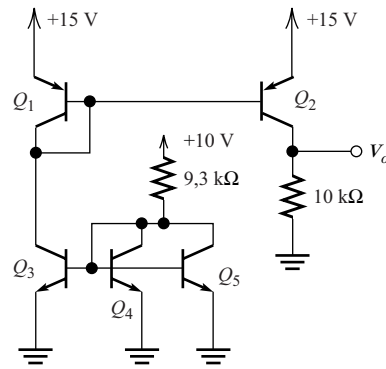


Figura P7.25

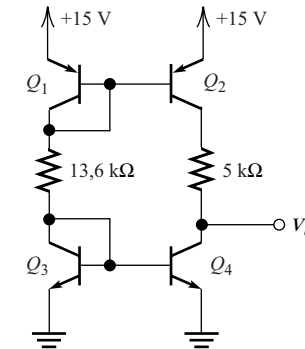


Figura P7.26

7.27. La Figura P7.27 muestra un circuito conocido como fuente de corriente cascode. Suponga que los transistores están adaptados y tienen $\beta = 100$, $V_{BE} = 0,7 \text{ V}$, y $V_A = \infty$. Dibuje I_O en función de V_O a escala aproximada. Identifique el margen de trabajo. Verifique su respuesta utilizando SPICE. Para la simulación, utilice los parámetros $BF = 100$, $VAF = 50 \text{ V}$, e $IS = 10^{-14} \text{ A}$.

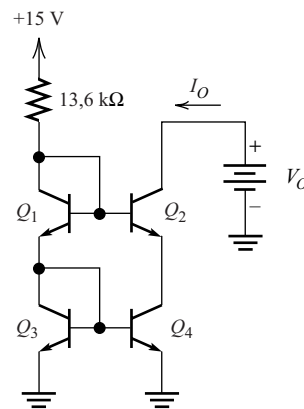


Figura P7.27. Fuente de corriente cascode.

7.28. Diseñe un espejo de corriente sencillo de 1 mA utilizando $V_{CC} = 15\text{ V}$ y transistores adaptados con $V_A = 100\text{ V}$, $\beta = 100$, e $I_s = 10^{-14}\text{ A}$. Luego, simule el espejo y la fuente de corriente cascado de la Figura P7.27 utilizando SPICE. Obtenga gráficas de la resistencia de salida en función de la tensión para el espejo simple y la fuente de corriente cascado. ¿Cuál tiene una mayor resistencia de salida?

Sección 7.3: Polarización de circuitos integrados con FET

7.29. Dibujar los diagramas de circuito de un espejo de corriente y de un sumidero de corriente Wilson utilizando MOSFET de acumulación de canal n . En general, ¿qué circuito tiene el mayor margen de trabajo? ¿Y la mayor impedancia de salida?

7.30. Un JFET con la puerta conectada a la fuente es un diodo de corriente constante. Utilice SPICE para dibujar I en función de V para un diodo de corriente constante que tiene $V_{TO} = -1\text{ V}$, y $\beta = 10^{-3}$.

7.31. Hallar los valores de las corrientes indicadas para los circuitos mostrados en la Figura P7.31. Suponga que los MOSFET están funcionando en saturación.

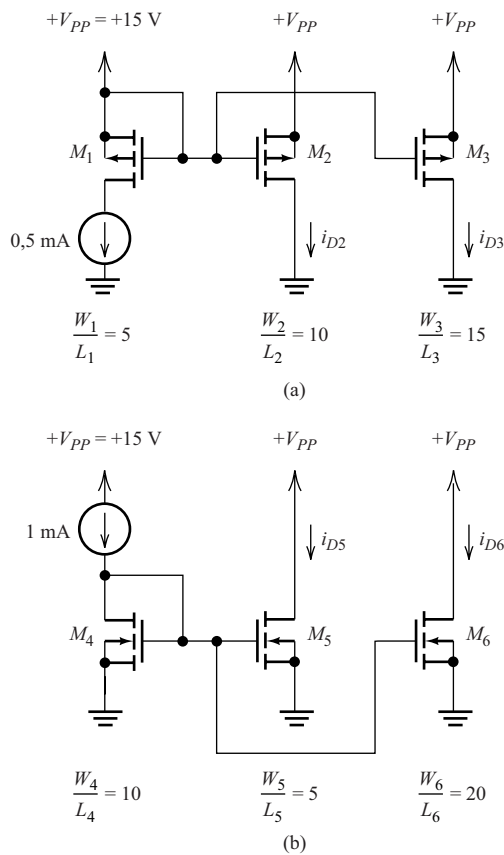


Figura P7.31

D7.32. Diseño de un espejo de corriente NMOS. Diseñe un espejo de corriente para obtener un sumidero de corriente de 0,5 mA con un margen de trabajo de 3 V a 15 V. Debe utilizarse una resistencia única de 50 kΩ. La tensión de alimentación es de $\pm 15\text{ V}$. Utilice dispositivos de acumulación NMOS con $KP = 50\ \mu\text{A}/\text{V}^2$, $V_{TO} = 1\text{ V}$, $\text{LAMBDA} = 0,02$, y una longitud de canal de 5 μm (el diseño debe incluir el diagrama de circuito y la anchura de cada MOSFET). Utilice SPICE para verificar el diseño y determinar el margen de trabajo y la impedancia de salida del circuito. *No elija anchuras de NMOS demasiado pequeñas, o el margen de trabajo no resultará lo suficientemente grande. Por el contrario, si las anchuras son mucho mayores de lo necesario, se desperdicia área del chip.*

D7.33. Diseño de un sumidero de corriente de alta impedancia. Utilizando los dispositivos especificados en el Problema D7.32, diseñe un sumidero de corriente de 0,5 mA que tenga una impedancia de salida de al menos 500 kΩ y un margen de trabajo de 5 V a 15 V. Utilice SPICE para verificar el diseño. *Considere utilizar una fuente Wilson para lograr la alta impedancia de salida que se requiere.*

D7.34. Diseño de un espejo de corriente PMOS. Diseñe un espejo de corriente para obtener una fuente de corriente (en lugar de un sumidero) de 0,5 mA con un margen de trabajo de 0 V a 12 V. Debe utilizarse una resistencia única de 50 kΩ. La tensión de alimentación es de +15 V. Utilice dispositivos PMOS con $KP = 25\ \mu\text{A}/\text{V}^2$, $V_{TO} = -1\text{ V}$, $\text{LAMBDA} = 0,02$, y una longitud de canal de 5 μm . Cree un fichero SPICE para verificar su diseño y determinar el margen de trabajo y la impedancia de salida de su circuito. *No elija anchuras de PMOS demasiado pequeñas, o el margen de trabajo no resultará lo suficientemente grande. Por el contrario, si las anchuras son mucho mayores de lo necesario, se desperdicia área del chip.*

7.35. Utilizando el equivalente en pequeña señal para el MOSFET ilustrado en la Figura P7.35(a), dibuje el circuito equivalente en pequeña señal para el sumidero de corriente Wilson mostrado en la Figura P7.35(b). Desarrolle una expresión para la impedancia de salida en función de g_{m1} , r_{d1} , g_{m2} , r_{d2} , g_{m3} , y r_{d3} .

7.36. Considere el circuito ilustrado en la Figura P7.36. Los transistores tienen $V_{to} = 1\text{ V}$, $KP = 50\ \mu\text{A}/\text{V}^2$, y $\lambda = 0$. Suponiendo que todos los transistores están funcionando en la región de saturación, determine los valores de R , I_2 e I_3 . Las relaciones anchura-longitud de los transistores se indican en la figura.

7.37. Considere el circuito de la Figura P7.37. Los transistores NMOS tienen $V_{ton} = 1\text{ V}$, $KP_n = 50\ \mu\text{A}/\text{V}^2$, y $\lambda_n = 0$. Los transistores PMOS tienen $V_{top} = -1\text{ V}$, $KP_p = 25\ \mu\text{A}/\text{V}^2$, y $\lambda_p = 0$. Suponiendo que todos los transistores están funcionando en la región de saturación, determine los valores de R , I_3 e I_4 . Las relaciones anchura-longitud de los transistores se indican en la figura.

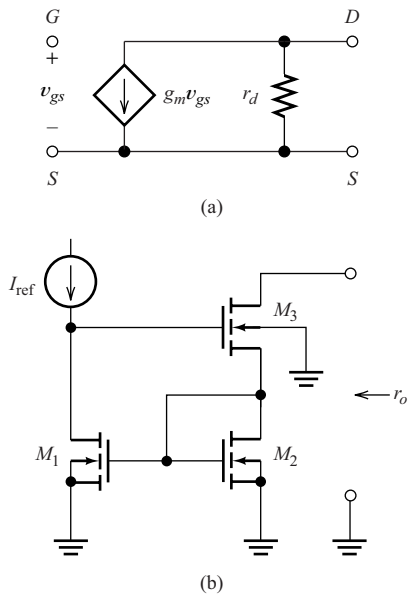


Figura P7.35

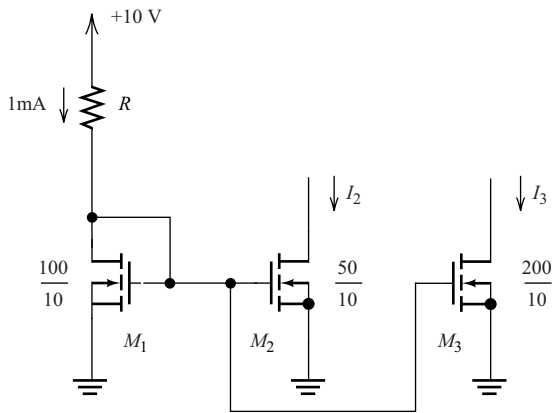


Figura P7.36

7.38. Dibuje I en función de V para el circuito JFET ilustrado en la Figura P7.36. Permita que V varíe en el intervalo comprendido entre -1 V y $+10$ V. Los parámetros del transistor son: $I_{DSS} = 4$ mA, $V_{io} = -2$ V, y $\lambda = 0,01$.

Sección 7.4: Análisis en gran señal del par diferencial acoplado por emisor

7.39. En condiciones ideales, ¿cuál es la respuesta de un amplificador diferencial a la componente de modo común de la señal de entrada? ¿Y a la componente de modo diferencial?

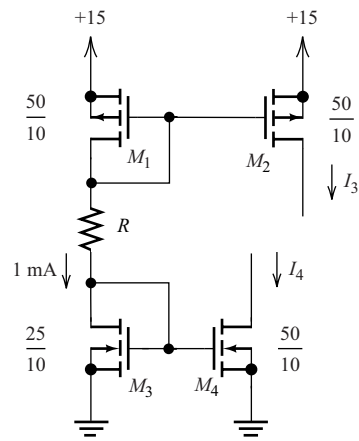


Figura P7.37

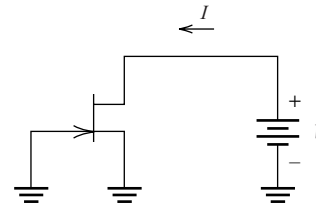


Figura P7.38

7.40. ¿Para qué tensiones de entrada diferenciales resulta aproximadamente lineal el par diferencial bipolar?

7.41. Dibuje a escala la característica de transferencia (es decir, la tensión de salida diferencial en función de la tensión de entrada diferencial) del amplificador acoplado por emisor de la Figura 7.22. Suponga que $V_{CC} = 10$ V, $I_{EE} = 2$ mA, $R_C = 1$ k Ω , y $V_T = 25$ mV.

7.42. La tensión de entrada diferencial del amplificador mostrado en la Figura 7.22 es $v_{id} = 1 \text{ sen}(2000\pi t)$. Suponga que $V_{CC} = 10$ V, $I_{EE} = 2$ mA, y $R_C = 1$ k Ω . Dibuje a escala la señal de salida diferencial v_{od} en función del tiempo.

7.43. Explicar la diferencia entre una salida diferencial y una salida asimétrica.

7.44. Dibujar el diagrama de circuito de un par acoplado por emisor con un espejo de corriente como carga.

7.45. Considere el par acoplado por emisor mostrado en la Figura 7.22. Halle el valor de la tensión de entrada diferencial requerida para hacer que el 90% de la corriente I_{EE} fluya a través de Q_1 . Repetir el problema para el 99%. Suponga una temperatura de 300 K.

D7.46. **Convertidor de ondas senoidales en cuadradas.** Diseñe un par acoplado por emisor para convertir una senoide de 10 kHz con una tensión de pico de 2 V en una onda cuadrada con niveles de tensión de 0 V y 5 V.

La forma de onda de salida ideal se ilustra en la Figura P7.46. La carga es una resistencia de $5\text{ k}\Omega$ con un extremo conectado a masa. Las tensiones de alimentación disponibles son de $+15\text{ V}$ y -15 V . Utilice SPICE para verificar el diseño. Suponga que hay disponibles transistores *npn* y *pnp* con $I_s = 10^{-14}\text{ A}$, $\beta = 200$, y $V_A = 100\text{ V}$. Examine la configuración del circuito de la Figura 7.37 con el condensador de acoplo sustituido por un cortocircuito. Elija los valores de la resistencia de modo que $V_o = +5\text{ V}$ cuando Q_2 está al corte y $V_o = 0\text{ V}$ cuando Q_1 está al corte.

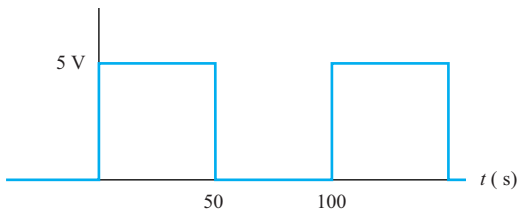


Figura P7.46

D7.47. Convertidor de ondas senoidales en cuadradas. Repetir el Problema D7.46 si los niveles de tensión de la salida se cambian a 0 V y -10 V . Considere una configuración del circuito como la de la Figura 7.37, pero implementada con transistores *pnp* y con un cortocircuito en lugar del condensador.

Sección 7.5: Análisis del circuito equivalente en pequeña señal del par diferencial acoplado por emisor

7.48. ¿Con qué se reemplaza un generador de tensión continua ideal en un circuito equivalente en pequeña señal? ¿Por qué? Repetir el problema para una fuente de corriente ideal.

7.49. Hallar la ganancia de tensión en pequeña señal y la resistencia de entrada del amplificador mostrado en la Figura P7.49. Suponer que $\beta = 200$.

7.50. Hallar la ganancia de tensión en pequeña señal y la resistencia de entrada del amplificador mostrado en la Figura P7.50. Suponer que $\beta = 200$.

7.51. Considere el par acoplado por emisor que se ilustra en la Figura 7.22. Los transistores tienen $I_s = 10^{-13}\text{ A}$, y $\beta = 200$. Suponga que $I_{EE} = 10\text{ mA}$, $V_{CC} = 15\text{ V}$, $-V_{EE} = -15\text{ V}$, y $R_C = 1\text{ k}\Omega$.

- (a) Calcule la ganancia de tensión v_{o2}/v_{id} .
- (b) Suponga que $v_{i1} = V_m \text{ sen}(2000\pi t)$ y $v_{i2} = 0$. Dibuje a escala v_{i1} , i_{C1} , i_{C2} , v_{o1} , y v_{o2} en función del tiempo. Suponga que $V_m = 10\text{ mV}$.

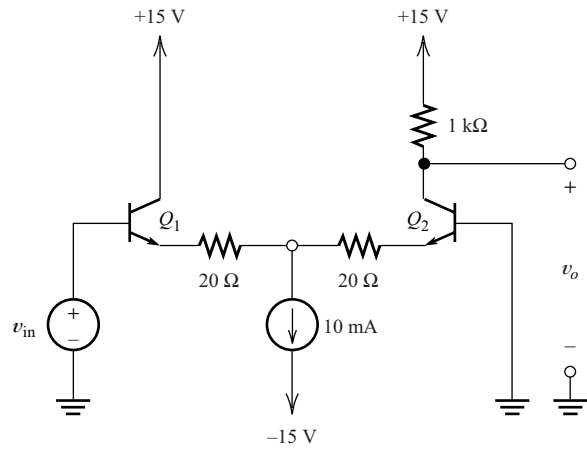


Figura P7.49

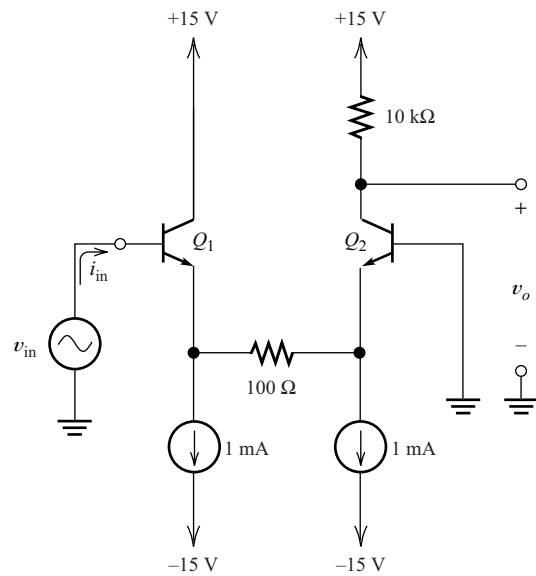


Figura P7.50

- (c) Realice un fichero en SPICE para realizar un análisis transitorio para la señal de entrada del punto (b) y dibuje varios ciclos de cada forma de onda. Si los resultados no coinciden con sus gráficas, localice el origen de la discrepancia.
- (d) Para la entrada del punto (b), utilice un análisis de Fourier en SPICE para determinar la distorsión armónica total (THD: total harmonic distortion) de v_{o2} . (Pista: Utilice el menú **analysis/configuration/transient** (análisis/configurar/transitorio) para habilitar el análisis de Fourier para una frecuencia central de 1000 Hz y nueve armónicos.)
- (e) Repita el punto (d) para $V_m = 50\text{ mV}$.

Sección 7.6: Diseño del amplificador diferencial acoplado por emisor

7.52. Enumerar los factores en el diseño de un amplificador diferencial acoplado por emisor que son importantes para obtener una CMRR grande.

7.53. Enumerar los factores en el diseño de un amplificador diferencial acoplado por emisor que son importantes para obtener una impedancia de entrada grande.

7.54. Enumerar los factores en el diseño de un amplificador diferencial acoplado por emisor que son importantes para obtener una baja distorsión.

D7.55. Diseño de un amplificador diferencial. Diseñar un amplificador diferencial acoplado por emisor que tenga las siguientes especificaciones:

- Entrada y salida asimétrica.
- Entrada con acoplo de continua y salida con acoplo de alterna. Utilice un condensador de acoplo de salida de 10 μF .
- $A_v = -25$ en banda media.
- $R_L = 1 \text{ k}\Omega$.
- Tensiones de alimentación disponibles de +15 V y -15 V.
- Circuito adecuado para una implementación discreta.
- Máxima amplitud de salida de 0,1 V sin distorsión severa.
- Cantidad de condensadores y valores de los mismos minimizados, de acuerdo con la reglas habituales de diseño.

Suponer que hay disponibles transistores adaptados con el mismo modelo que el 2N2222A. Utilizar SPICE para verificar el diseño y para obtener una gráfica de la ganancia en función de la frecuencia. *Este circuito puede constar de dos 2N2222A y algunas resistencias. La configuración puede ser similar a la mostrada en la Figura 7.39, excepto en que la salida debe tomarse en el colector de Q_1 para obtener un amplificador inversor.*

D7.56. Diseño de un amplificador en emisor común. Repetir el Problema D7.55, utilizando una configuración de amplificador en emisor común. Utilizar un condensador de desacoplo de emisor de 1000 μF . *Inserte una pequeña resistencia, sin condensador de desacoplo, en serie con el emisor para ajustar la ganancia al valor deseado.*

Sección 7.7: El par diferencial acoplado por fuente

7.57. ¿Cuáles son las ventajas del amplificador diferencial acoplado por fuente, en comparación con el amplificador diferencial acoplado por emisor? ¿Cuáles son las desventajas?

7.58. A partir del circuito equivalente ilustrado en la Figura 7.46, deducir una expresión para $A_{vcm} = v_{o1}/v_{icm}$. (*Pista:* Siga el planteamiento utilizado para el par acoplado por emisor en la Sección 7.5.)

7.59. Repetir el Problema 7.58 para $A_{vds} = v_{o1}/v_{id}$.

D7.60. Diseño de un amplificador acoplado por fuente. Diseñar un amplificador de par diferencial acoplado por fuente con una CMRR de al menos 70 dB para una frecuencia de 60 Hz. Los dispositivos activos disponibles son JFET de canal n adaptados con $I_{DSS} = 5 \text{ mA}$, $V_{to} = -2 \text{ V}$, y $\lambda = 0,02$. Además, pueden utilizarse transistores $n\text{pn}$ adaptados con $\beta = 200$, $I_s = 10^{-14} \text{ A}$, y $V_A = 100 \text{ V}$. También pueden utilizarse resistencias y condensadores de cualquier valor. Las tensiones de alimentación disponibles son $V_{DD} = \pm 15 \text{ V}$ y $-V_{SS} = -15 \text{ V}$. La carga resistiva de 5 $\text{k}\Omega$ es asimétrica (es decir, un extremo está conectado a masa). Las entradas pueden estar acopladas en continua, pero la salida debe estar acoplada en alterna con un condensador de 100 μF . Utilizar SPICE para demostrar que el diseño satisface todas las especificaciones deseadas. *Existen muchas soluciones para este problema. Para lograr la CMRR buscada, puede resultar necesaria una fuente de corriente de alta impedancia. Considere la utilización de una fuente de corriente Wilson bipolar para polarizar el par JFET.*

D7.61. Diseño de un amplificador acoplado por fuente. Repetir el Problema D7.60, utilizando transistores FET exclusivamente. Además de los JFET de canal n , pueden utilizarse JFET de canal p adaptados con $I_{DSS} = 4 \text{ mA}$, $V_{to} = 1 \text{ V}$, y $\lambda = 0,02$. *Considere acoplar en serie dos etapas diferenciales bipolares como se ilustra en la Figura 7.29(a) con bipolares. La polarización es más fácil de diseñar si una etapa es de canal n y la otra es de canal p . En el modelo para el dispositivo de canal p , especifique $V_{TO} = -1 \text{ V}$. SPICE supone que V_{TO} es negativo para los dispositivos de vaciamiento y positivo para los de acumulación. Por supuesto, todos los JFET son dispositivos de vaciamiento.*

Sección 7.8: Ejemplos de amplificadores integrados multietapa

7.62. Observe el circuito amplificador operacional mostrado en la Figura 7.49. ¿Cuál de los terminales de entrada (la puerta de M_3 o la puerta de M_4) es la entrada inversora?

7.63. Repetir el Ejemplo 7.6 con una resistencia de carga de 1 $\text{k}\Omega$ conectada desde el terminal de salida del amplificador operacional a masa. Suponga que los puntos de polarización de los transistores no cambian cuando la resistencia de carga esta conectada. Observe que la ganancia de bucle abierto se reduce notablemente cuando la resistencia de carga está conectada.

7.64. Analice el circuito del amplificador operacional que se muestra en la Figura 7.55. ¿Cuál de los terminales de entrada (la base de Q_1 o la base de Q_2) es la entrada inversora?

7.65. Determine la ganancia de tensión diferencial de bucle abierto del amplificador operacional ilustrado en la Figura 7.55. Utilice las hipótesis y resultados de los Ejercicios 7.17, 7.18 y 7.19.

7.66. Considere el amplificador operacional mostrado en la Figura 7.55. Suponga que las tensiones de entrada son cero. Utilice las hipótesis y resultados de los Ejercicios 7.17, 7.18 y 7.19. Determine las tensiones en los colectores de Q_1 y Q_2 en el colector de Q_4 , en el colector de Q_5 y, por último, en la salida. En condiciones ideales, la tensión de salida debe ser cero para tensiones de entrada cero. En un amplificador diferencial *nnp* o en un amplificador en emisor común, la tensión es mayor en la salida que en la entrada. ¿Por qué cree que el diseñador ha incluido la etapa *pnp* (Q_5) en este amplificador operacional?

7.67. Después de solucionar los Problemas 7.65 y 7.66, considere el circuito de la Figura 7.54 con el amplificador operacional de la Figura 7.55. (Pista: La base de Q_2 es el terminal de la entrada inversora.) Dibuje la tensión, incluyendo las componentes continua y alterna en cada entrada, en el emisor de Q_1 , en el colector de Q_4 , en el colector de Q_5 y en la salida. Finalmente, utilice SPICE para comprobar las respuestas.

7.68. Utilice SPICE para determinar la ganancia de tensión de bucle abierto para el amplificador operacional mostrado en la Figura 7.55. Suponga que $\beta = 200$, y que $I_s = 10^{-14}$ A. Suponga el valor por omisión para V_A (que es ∞). Repita el problema para $V_A = 50$ V. Compare los resultados.

7.69. Considere el amplificador operacional ilustrado en la Figura P7.69. ¿Cuál de los terminales de entrada (la base de Q_1 o la base de Q_2) es la entrada inversora? ¿Cuál es la entrada no inversora?

7.70. Explique la función (par acoplado por emisor, seguidor del emisor, amplificador de emisor común, etc.) de cada uno de los transistores de la Figura P7.69. No tenga en cuenta el condensador.

D7.71. Diseño de un circuito de polarización integrado. Diseñe las fuentes de corriente (I_1 a I_5) para el amplificador operacional que se muestra en la Figura P7.69. Suponga que dispone de transistores adaptados con áreas relativas que oscilan entre 1 y 10, y que $\beta = 200$, $|V_{BEQ}| \cong 0,6$ V, y $I_s = 10^{-14}$ A. Utilice SPICE para verificar el diseño. *Observe la Figura 7.12 para obtener algunas ideas acerca del diseño del circuito de polarización.*

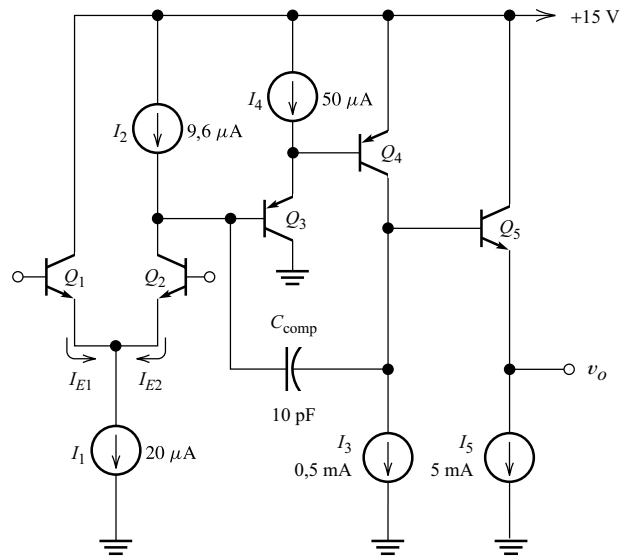


Figura P7.69. Un amplificador integrado.

7.72. Dibuje el circuito equivalente en pequeña señal para cada etapa del amplificador operacional mostrado en la Figura P7.69, incluyendo una resistencia de 1 k Ω conectada desde la salida a masa. No tenga en cuenta el condensador y utilice el modelo $r_\pi - \beta$ para los transistores, con un valor de $\beta = 200$. Suponga que las fuentes de corriente son ideales. (a) Determine la resistencia de entrada vista desde la base de Q_5 y la ganancia de tensión de Q_5 . (b) Calcule la resistencia de entrada y la ganancia de tensión de Q_4 . (c) Halle la resistencia de entrada y la ganancia de tensión de Q_3 . (d) Determine la ganancia de tensión diferencial del par diferencial formado por Q_1 y Q_2 . (e) Por último, calcule la ganancia de tensión diferencial del amplificador operacional.

7.73. Halle el valor de la corriente de polarización de entrada para el amplificador operacional mostrado en la Figura P7.69. Suponga que $\beta = 200$ para todos los transistores.

7.74. Calcule el valor de la corriente de polarización de entrada para el amplificador operacional ilustrado en la Figura 7.55. Suponga que $\beta = 200$ para todos los transistores.

7.75. Con los transistores adaptados, la tensión de offset del amplificador operacional mostrado en la Figura 7.55 es cero. Suponiendo que todos los otros transistores están adaptados, determinar la relación de áreas relativas para Q_1 y Q_2 que da como resultado una tensión de offset de entrada igual a 2 mV.

Respuesta en frecuencia

En este capítulo, vamos a examinar la respuesta en frecuencia de varias configuraciones de amplificador, como son el amplificador en fuente común, el amplificador en emisor común y el par diferencial. Veremos que los circuitos equivalentes para alta frecuencia de los FET y los bipolares contienen capacidades que reducen la ganancia en la región de alta frecuencia. En los amplificadores discretos, los condensadores de acoplo y de desacoplo hacen que la ganancia disminuya para bajas frecuencias.

Comenzaremos el capítulo haciendo una exposición de los diagramas de Bode. Con estos diagramas, podemos dibujar fácilmente gráficas de la ganancia en función de la frecuencia para cualquier configuración de amplificador. Además, la terminología asociada con los diagramas de Bode es muy utilizada en los textos de ingeniería eléctrica.

8

8.1.	Diagramas de Bode	498
8.2.	El amplificador FET en fuente común en alta frecuencia	510
8.3.	El efecto Miller	518
8.4.	El modelo híbrido en π para el transistor bipolar	525
8.5.	Amplificadores en emisor común en alta frecuencia	532
8.6.	Amplificadores en base común, cascode y diferenciales	538
8.7.	Seguidores de emisor	544
8.8.	Respuesta en baja frecuencia de los amplificadores con acoplamiento por condensador	550
	Resumen	559
	Problemas	561

8.1. DIAGRAMAS DE BODE

En esta sección, vamos a analizar la respuesta en frecuencia de algunos circuitos RC que aparecen frecuentemente en los amplificadores. Nuestro objetivo consiste en demostrar que las funciones de un circuito pueden trazarse gráficamente en función de frecuencia de forma rápida y fácil, al menos para circuitos sencillos. Estas gráficas se conocen como **diagramas de Bode**.

Motivación

Existen varias razones por las que podríamos querer obtener un diagrama de la magnitud y la fase de cualquier función. Podemos considerar que toda señal está formada por una suma de componentes senoidales. Las señales de audio contienen componentes que varían entre 20 Hz y 20 kHz. Para los electrocardiogramas, el intervalo está entre 0,05 Hz y 100 Hz, y para las señales de vídeo entre el valor de continua y 4,5 MHz. Para amplificar una señal sin distorsión, la ganancia del amplificador debe ser la misma para todas las componentes de frecuencia. Si tenemos una gráfica de la ganancia en función de la frecuencia, podemos ver si la ganancia es constante o no para todas las componentes de frecuencia de la señal de interés.

Otra aplicación de los diagramas de Bode es el diseño de amplificadores con realimentación. En el Capítulo 9, veremos que la realimentación parcial de la señal de salida hacia los terminales de entrada puede resultar enormemente útil. La oscilación (la generación espontánea de señales) constituye un problema que puede presentarse en los amplificadores con realimentación. Los diagramas de Bode de la ganancia y fase del amplificador en función de la frecuencia resultan muy útiles para evitar oscilaciones no deseadas.

Uso de la transformada de Laplace

En nuestro análisis, vamos a utilizar la variable s de la transformada de Laplace. En realidad, no utilizaremos mucho la teoría de la transformada de Laplace, aunque sí emplearemos la notación y parte de la terminología, para que el lector pueda relacionar este análisis con el material que haya estudiado o estudiará en otros cursos. Finalmente, sustituiremos $s = j\omega$. Si no ha estudiado la transformada de Laplace, de momento puede considerar que s es simplemente una notación abreviada de $j\omega$. De este modo, en el análisis de circuitos, un condensador se reemplaza por una impedancia igual a $1/sC$, y una bobina L se reemplaza por una impedancia igual a sL . Las resistencias poseen impedancias iguales a sus valores.

Un ejemplo: Circuito RC

Como primer ejemplo, vamos a ver la función de transferencia de tensión del circuito mostrado en la Figura 8.1. Aplicando el principio del divisor de tensión, podemos hallar la relación entre la tensión de salida y la tensión de entrada:

$$A_v(s) = \frac{V_o}{V_{in}}(s) = \frac{1/sC}{R + 1/sC} \quad (8.1)$$

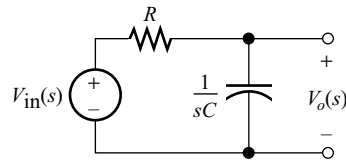


Figura 8.1. Filtro RC de paso bajo.

Multiplicando el numerador y denominador por sC , obtenemos

$$A_v(s) = \frac{1}{RCs + 1} \tag{8.2}$$

Las funciones de los circuitos lineales que no varían en función del tiempo, siempre pueden expresarse como una relación de polinomios en la variable s . En este caso, el numerador es simplemente una constante, y el denominador es un polinomio de primer orden. En circuitos más complejos, el numerador y el denominador pueden ser ambos polinomios de orden superior.

Polos y ceros

Los valores de s que hacen que el polinomio del denominador sea igual a cero se denominan **polos** de la función de transferencia. La magnitud de la función de transferencia no está limitada en los polos. Los valores de s que hacen que el numerador sea igual a cero se denominan **ceros** de la función de red. Por tanto, los polos son las raíces del polinomio del denominador, y los ceros son las raíces del polinomio del numerador. Por ejemplo, la función de transferencia de tensión dada por la Ecuación (8.2) tiene un polo en $s = -1/RC$, pero no tiene ceros. Algunas veces se dice que tiene un cero en $s = \infty$, porque la función de transferencia tiende a cero a medida que s se aproxima a infinito.

Las funciones de transferencia para circuitos lineales pueden expresarse como cocientes de polinomios en la variable s de Laplace. Las raíces del numerador se denominan ceros, y las del denominador, polos.

Frecuencias de corte

En el análisis senoidal en régimen permanente de cualquier circuito, se utiliza $j2\pi f$ en lugar de la variable transformada de Laplace s . Si sustituimos $j2\pi f$ en la Ecuación (8.2), tenemos

$$A_v(f) = \frac{1}{1 + j2\pi RCf} \tag{8.3}$$

Ésta es una expresión compleja que proporciona la magnitud y la fase de la función de transferencia de tensión en función de la frecuencia. Por ejemplo, si evaluamos la ecuación para $f = 1/2\pi RC$, obtenemos

$$A_v(f) = \frac{1}{1 + j1} = 0,707 \angle -45^\circ \tag{8.4}$$

El significado de este resultado es que, si aplicamos una senoide de frecuencia $f = 1/2\pi RC$ a la entrada, la salida tendrá una amplitud que es 0,707 veces la amplitud de entrada. Además, la salida estará desfasada -45° respecto de la entrada.

Resulta conveniente expresar la Ecuación (8.3) como

$$A_v(f) = \frac{V_o}{V_{in}} = \frac{1}{1 + j(f/f_b)} \quad (8.5)$$

donde

$$f_b = \frac{1}{2\pi RC} \quad (8.6)$$

se denomina **frecuencia de corte**. Otros nombres alternativos para f_b son **frecuencia de codo**, **frecuencia de potencia mitad**, y **frecuencia para 3-dB**.

Magnitud de la ganancia expresada en decibelios

Como se ha explicado en la Sección 1.7, a menudo expresamos las ganancias en decibelios tomando 20 veces el logaritmo común del módulo de la ganancia. Tomando los módulos en ambos lados de la Ecuación (8.5), tenemos:

$$|A_v(f)| = \frac{1}{\sqrt{1 + (f/f_b)^2}} \quad (8.7)$$

Ahora, si expresamos esta ecuación en decibelios, obtenemos

$$|A_v(f)|_{dB} = -20 \log \sqrt{1 + (f/f_b)^2} \quad (8.8)$$

que también puede escribirse como

$$|A_v(f)|_{dB} = -10 \log [1 + (f/f_b)^2] \quad (8.9)$$

Escalas logarítmicas de frecuencia

En una escala logarítmica, la variable se multiplica por una constante para una distancia dada a lo largo del eje. En una escala lineal, se suma una constante a la variable para una distancia dada a lo largo del eje.

En los diagramas de Bode, utilizamos una **escala logarítmica** para la frecuencia. En esta clase de escala, la variable se *multiplica* por un factor dado para iguales incrementos de longitud a lo largo del eje (en una escala lineal, las longitudes iguales en la escala corresponden a *sumar* una cantidad dada a la variable). En la Figura 8.2, se muestra una escala logarítmica de frecuencias.

Una **década** es un margen de frecuencias para el que la relación de la frecuencia máxima respecto de la mínima es igual a 10. El margen de frecuencia de 2 Hz a 20 Hz es una década. De forma similar, el margen de 50 Hz a 5000 Hz es igual a dos décadas, de 50 Hz a 500 Hz es una década, y de 500 Hz a 5000 Hz es también una década.

Una **octava** representa un cambio de dos a uno en la frecuencia. Por ejemplo, de 10 Hz a 20 Hz hay una octava. De 2 kHz a 16 kHz hay tres octavas.

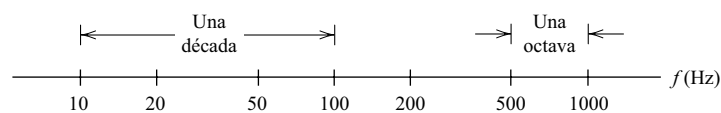


Figura 8.2. Escala logarítmica de frecuencias.

Diagrama de Bode para la magnitud

Un diagrama de Bode representa la magnitud de una función de transferencia en decibelios en función de la frecuencia, representándose ésta en una escala logarítmica. Resulta que estas gráficas de la función de transferencia pueden aproximarse mediante segmentos de rectas.

Con fines ilustrativos, observe que la ganancia dada por la Ecuación (8.9) es, aproximadamente, igual a 0 dB para $f \ll f_b$. Por tanto, para bajas frecuencias, la ganancia puede aproximarse a una línea recta horizontal (Figura 8.3), identificada como **asíntota de baja frecuencia**.

Un diagrama de Bode representa la magnitud de una función de transferencia en decibelios en función de la frecuencia, representándose ésta en una escala logarítmica.

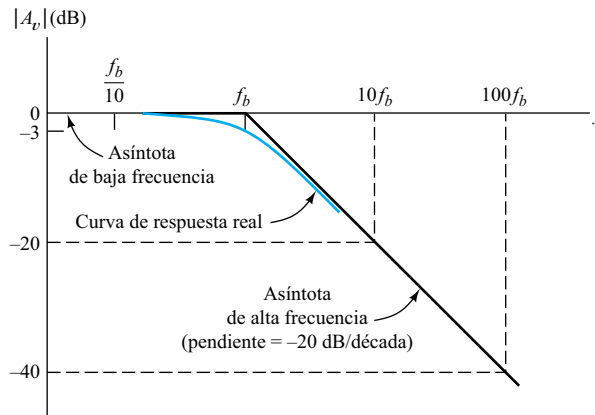


Figura 8.3. Diagrama de Bode para el filtro RC de paso bajo.

Por el contrario, para $f \ll f_b$, la Ecuación (8.9) resulta

$$|A_v(f)|_{dB} \cong -10 \log [(f/f_b)^2] \tag{8.10}$$

lo que es equivalente a

$$|A_v(f)|_{dB} \cong -20 \log (f/f_b) \tag{8.11}$$

Evaluando la Ecuación (8.11) para distintos valores de f , obtenemos los resultados indicados en la Tabla 8.1. Determinando gráficamente estos valores, se obtiene la línea recta de pendiente descendiente en el lado derecho de la Figura 8.3, identificada como **asíntota de alta frecuencia**.

Observe que las dos asíntotas se cortan en la frecuencia de corte f_b . La pendiente de la asíntota de alta frecuencia es -20 dB por década de frecuencia. Esta pendiente puede expresarse también como -6 dB por octava.

La pendiente de la asíntota de alta frecuencia es -20 dB por década de frecuencia. Esta pendiente puede expresarse también como -6 dB por octava.

Tabla 8.1. Valores de la asíntota de alta frecuencia de $|A_v(f)|_{dB}$ para frecuencias seleccionadas.

f	$ A_v(f) _{dB}$
f_b	0
$2 f_b$	-6
$10 f_b$	-20
$100 f_b$	-40
$1000 f_b$	-60

Si evaluamos la Ecuación (8.9) en $f = f_b$, comprobamos que

$$|A_v(f_b)|_{\text{dB}} \cong -3 \text{ dB} \quad (8.12)$$

Por tanto, las asíntotas tienen un error de sólo 3 dB en la frecuencia de corte. Probablemente, el error que cometeríamos al dibujar a mano alzada una curva que pasara por este punto y se acercara asintóticamente a las líneas rectas utilizadas como aproximación para valores grandes y pequeños de f , no sería mayor de una fracción de decibelio. La curva real para $|A_v(f)|_{\text{dB}}$ también se muestra en la Figura 8.3.

Diagrama de fase

A partir de la Ecuación (8.5), tenemos que la fase de $A_v(f)$ es

$$\theta = -\arctan(f/f_b)$$

Evaluando esta ecuación, tenemos que la fase se aproxima a cero para frecuencias muy bajas, es igual a -45° para la frecuencia de corte, y se aproxima a -90° para las frecuencias altas.

La Figura 8.4 muestra una gráfica de la fase en función de la frecuencia. Observe que la curva puede ser aproximada por los siguientes segmentos de línea recta: una línea horizontal en cero para $f < f_b/10$; una línea inclinada que va desde el valor cero de fase para $f_b/10$ hasta el valor de fase -90° para $10f_b$; y una línea horizontal en -90° para $f > 10f_b$. La curva real de fase se desvía de estas líneas rectas aproximadas en menos de 6° . Por tanto, trabajando a mano, podemos dibujar fácilmente una gráfica aproximada de fase en función de la frecuencia.

Las funciones de transferencia de un circuito pueden dibujarse utilizando los métodos que acabamos de exponer para el circuito RC de paso bajo.

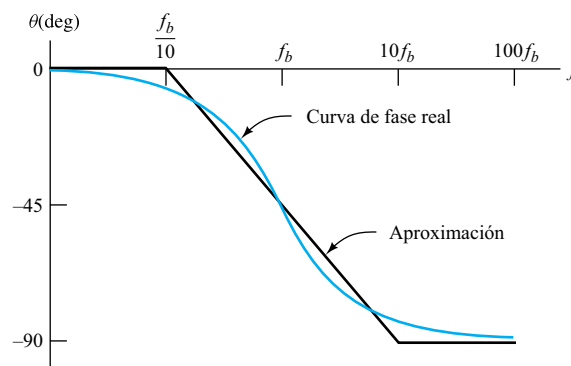


Figura 8.4. Diagrama de Bode para la fase del filtro RC de paso bajo.

Ejemplo 8.1. Diagrama de Bode para un circuito RC con un polo y un cero

Para el circuito mostrado en la Figura 8.5, dibujar los diagramas de Bode de magnitud y fase correspondientes a la función de transferencia de tensión $A_v(f) = \mathbf{V}_o/\mathbf{V}_{in}$. Los valores de los componentes se han seleccionado para obtener frecuencias de corte adecuadas.

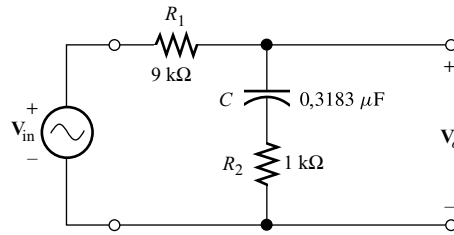


Figura 8.5. Circuito del Ejemplo 8.1.

Solución: En primer lugar, escribimos una expresión para la función de transferencia aplicando el principio del divisor de tensión. De acuerdo con ello, la función de transferencia de tensión es el cociente entre la impedancia serie de R_2 y C , y la suma de las impedancias de R_1 , R_2 y C . Por tanto, tenemos

$$A_v(s) = \frac{V_o}{V_{in}}(s) = \frac{R_2 + 1/sC}{R_1 + R_2 + 1/sC} \quad (8.13)$$

Reordenando la Ecuación (8.13), obtenemos

$$A_v(s) = \frac{V_o}{V_{in}}(s) = \frac{sR_2C + 1}{s(R_1 + R_2)C + 1} \quad (8.14)$$

Como se esperaba, el resultado es un cociente de polinomios en la variable s . Tenemos un polo en $s = -1/(R_1 + R_2)C$, y un cero en $s = -1/R_2C$.

Si sustituimos $s = j2\pi f$ y definimos como frecuencias de corte

$$f_z = \frac{1}{2\pi R_2 C} \quad (8.15)$$

y

$$f_p = \frac{1}{2\pi(R_1 + R_2)C} \quad (8.16)$$

la expresión de la ganancia puede formularse de la siguiente manera:

$$A_v(f) = \frac{1 + j(f/f_z)}{1 + j(f/f_p)} \quad (8.17)$$

Observe que f_z es la frecuencia de corte asociada al cero, y f_p es la frecuencia asociada al polo. Para los valores de circuito dados en la Figura 8.5, las frecuencias de corte son $f_p = 50$ Hz y $f_z = 500$ Hz.

Tomando el módulo en ambos lados de la Ecuación (8.17), obtenemos

$$|A_v(f)| = \frac{\sqrt{1 + (f/f_z)^2}}{\sqrt{1 + (f/f_p)^2}} \quad (8.18)$$

Expresando esta ecuación en decibelios, tenemos

$$|A_v(f)|_{dB} = 20 \log \sqrt{1 + (f/f_z)^2} - 20 \log \sqrt{1 + (f/f_p)^2} \quad (8.19)$$

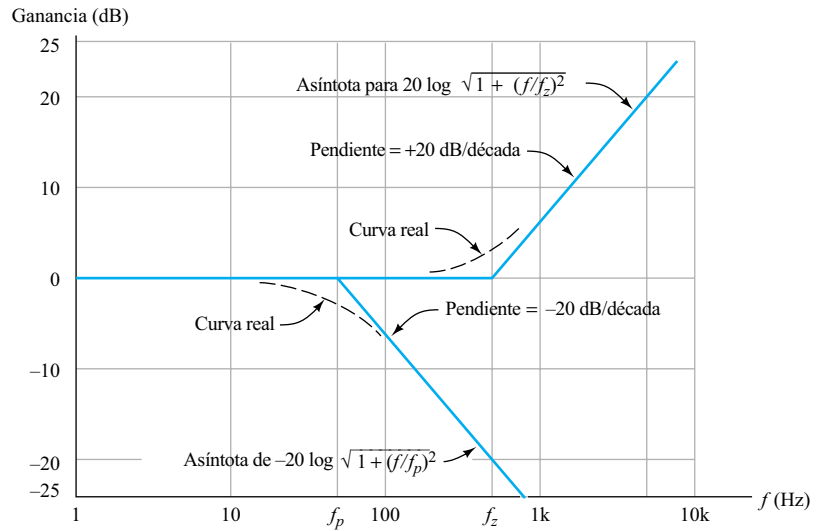


Figura 8.6. Diagramas de Bode de los términos del lado derecho de la Ecuación (8.19).

Cada uno de los términos del lado derecho de esta expresión es similar al correspondiente en el lado derecho de la Ecuación (8.8). Por tanto, para $f > f_p$, el segundo término del lado derecho puede aproximarse mediante una línea recta que comienza en 0 dB para $f = f_p$, y tiene una pendiente de -20 dB/década. Para $f < f_p$, el segundo término se aproxima a 0 dB.

El primer término del lado derecho de la Ecuación (8.19) es idéntico al segundo, excepto por el signo algebraico y por la sustitución de f_p por f_z . Por tanto, para $f > f_z$, el primer término puede aproximarse mediante una línea que comienza en 0 dB para $f = f_z$ con una pendiente de $+20$ dB/década. Para $f < f_z$, el primer término es aproximadamente igual a 0 dB. Las aproximaciones para cada término de la Ecuación (8.19) se muestran en la Figura 8.6.

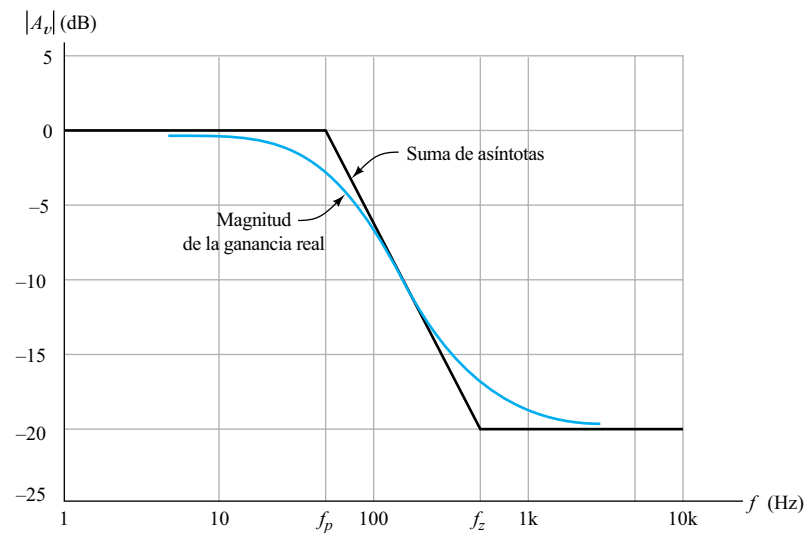


Figura 8.7. Diagrama de Bode de la magnitud de A_v para el circuito de la Figura 8.5.

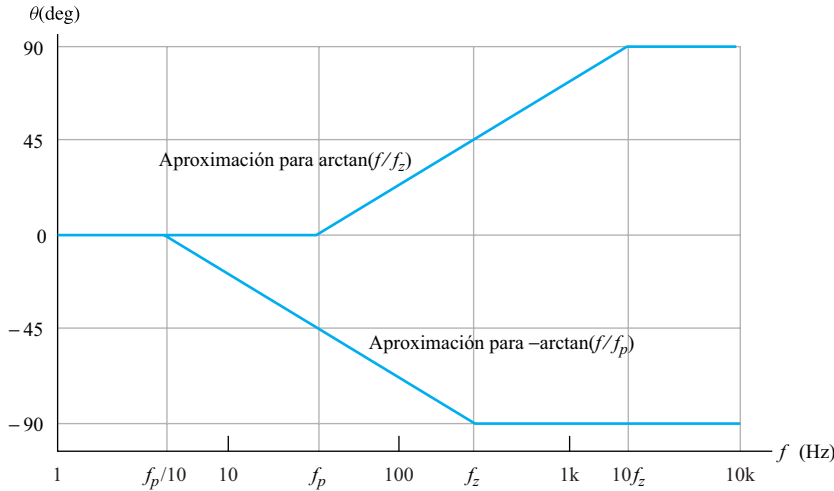


Figura 8.8. Gráficas aproximadas de los términos de la Ecuación (8.20).

En las respectivas frecuencias de corte, los valores reales son -3 dB para el segundo término y $+3$ dB para el primero. La gráfica de la función de transferencia global se obtiene añadiendo las contribuciones de ambos términos. En la Figura 8.7, se compara una gráfica de la función de transferencia real con las asíntotas.

Utilizando la Ecuación (8.17), obtenemos que la fase es

$$\theta = \arctan(f/f_z) - \arctan(f/f_p) \tag{8.20}$$

De nuevo, tenemos dos términos, cada uno de los cuales es similar a la fase del circuito RC de paso bajo analizado anteriormente. Las aproximaciones para cada uno de los términos de la parte derecha de la Ecuación (8.20) se ilustran en la Figura 8.8. El primer término se aproxima mediante cero para $f < f_z/10$, y mediante $+90^\circ$ para $f > 10f_z$. Una línea con pendiente conecta el valor 0° para $f_z/10$ y el valor -90° para $10f_z$. La aproximación para el segundo término de la Ecuación (8.20) se construye de manera similar.

Agregando las aproximaciones para cada uno de los términos, se obtiene una aproximación para la fase total. La Figura 8.9 compara la fase real con la aproximación.

□

Comprobaciones simples del diagrama de Bode

A menudo, para frecuencias muy altas o muy bajas, un circuito se vuelve lo suficientemente sencillo como para que los resultados puedan encontrarse por simple inspección. Por ejemplo, las características principales de la curva de ganancia mostrada en la Figura 8.7 pueden comprobarse analizando el circuito (Figura 8.5) para frecuencias muy bajas y muy altas. Para frecuencias muy bajas, el condensador se comporta como un circuito abierto. En consecuencia, no fluye corriente alguna por el circuito, no se produce caída de tensión en R_1 , y la tensión de salida es igual a la tensión de entrada. Por tanto, la magnitud de la ganancia de tensión es igual a la unidad, de acuerdo con la ganancia dibujada de 0 dB para bajas frecuencias.

A menudo, para frecuencias muy altas o muy bajas, un circuito se vuelve lo suficientemente sencillo como para que los resultados puedan encontrarse por simple inspección.

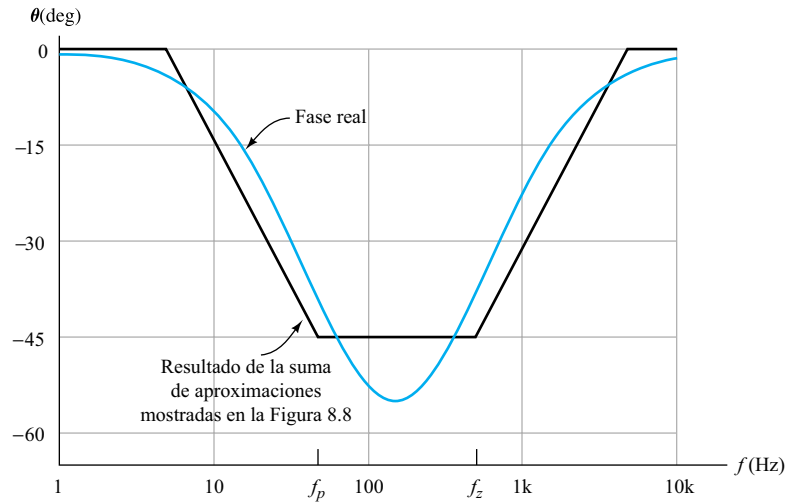


Figura 8.9. Diagrama de Bode para la fase de la función de transferencia de tensión correspondiente al circuito de la Figura 8.5.

A frecuencias muy bajas, los condensadores actúan como circuitos abiertos, y a frecuencias muy altas como cortocircuitos.

Por el contrario, para frecuencias muy altas, el condensador se comporta como un cortocircuito. Luego el circuito se reduce a un divisor de tensión resistivo con una ganancia de

$$A_v = \frac{R_2}{R_1 + R_2} = 0,1$$

que es equivalente a -20 dB. Esto coincide con la ganancia dibujada en la Figura 8.7 para altas frecuencias.

Ejemplo 8.2. Diagrama de Bode para un filtro RC de paso alto

Dibujar los diagramas de Bode de magnitud y fase de la función de transferencia de tensión $A_v = V_o/V_{in}(f)$ para el circuito ilustrado en la Figura 8.10.

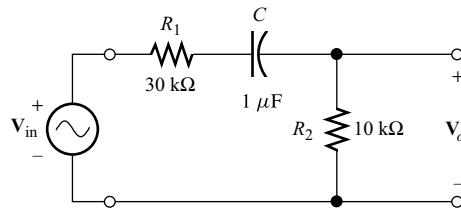


Figura 8.10. Circuito del Ejemplo 8.2.

Solución: De nuevo, podemos escribir una expresión para la ganancia utilizando el principio del divisor de tensión. El resultado es

$$A_v(s) = \frac{V_o}{V_{in}}(s) = \frac{R_2}{R_1 + R_2 + 1/sC}$$

Multiplicando numerador y denominador por sC , podemos expresar la ecuación en forma de cociente de polinomios en s :

$$A_v(s) = \frac{sR_2C}{s(R_1 + R_2)C + 1} \quad (8.21)$$

En este caso, tenemos un cero en $s = 0$ y un polo en $s = -1/[(R_1 + R_2)C]$. Sustituyendo $s = j2\pi f$ y definiendo la frecuencia de corte como

$$f_p = \frac{1}{2\pi(R_1 + R_2)C} \quad (8.22)$$

podemos expresar la Ecuación (8.21) de la siguiente forma:

$$A_v(f) = \frac{R_2}{R_1 + R_2} \times \frac{j(f/f_p)}{1 + j(f/f_p)} \quad (8.23)$$

El módulo de esta ecuación es

$$|A_v(f)| = \frac{R_2}{R_1 + R_2} \times \frac{f/f_p}{\sqrt{1 + (f/f_p)^2}}$$

Tomando 20 veces el logaritmo de la magnitud de ambos lados de la ecuación anterior, podemos convertir la magnitud de la ganancia a decibelios:

$$|A_v(f)|_{\text{dB}} = 20 \log \frac{R_2}{R_1 + R_2} + 20 \log (f/f_p) - 20 \log \sqrt{1 + (f/f_p)^2} \quad (8.24)$$

Sustituyendo los valores de los componentes, tenemos

$$|A_v(f)|_{\text{dB}} = -12 + 20 \log (f/3,98) - 20 \log \sqrt{1 + (f/3,98)^2} \quad (8.25)$$

Observe que el primer término del lado derecho de la Ecuación (8.25) es constante para todas las frecuencias. El segundo término es una línea recta que comienza en 0 dB para $f = 3,98$ Hz y tiene una pendiente de +20dB/década.

El último término es similar a aquéllos aportados por los polos en los ejemplos anteriores. Las asíntotas del último término son una línea horizontal en cero decibelios para frecuencias bajas, y una línea que comienza en el punto (0 dB, f_p), con una pendiente de -20 dB/década.

La Figura 8.11 muestra las asíntotas para los tres términos. La Figura 8.12 presenta el diagrama de Bode de magnitud de la ganancia obtenido sumando las asíntotas. También, para poder comparar, se muestra la gráfica de la ganancia real.

La fase de la Ecuación (8.23) es

$$\theta = 90^\circ - \arctan (f/3,98) \quad (8.26)$$

La j en el numerador de la Ecuación (8.23) es responsable del desfase constante de 90°. El denominador aporta el segundo término. Los dos términos de la Ecuación

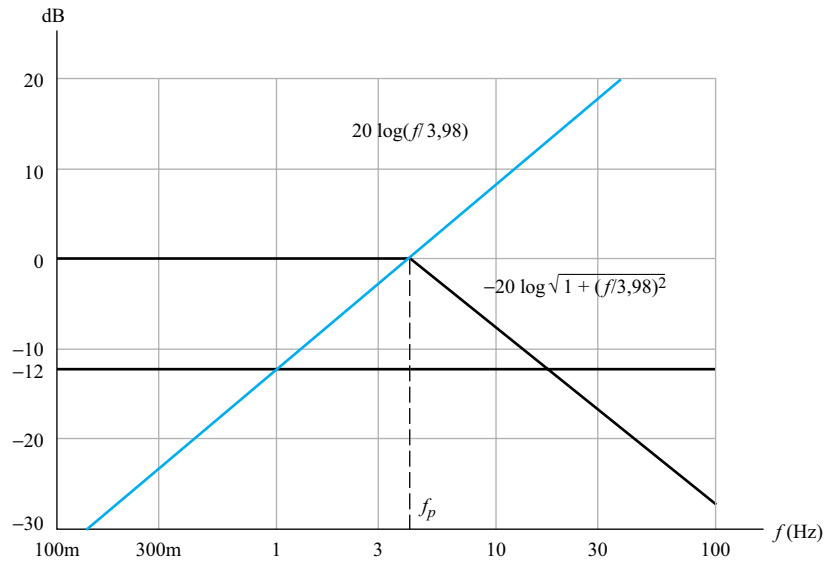


Figura 8.11. Gráficas de los términos del lado derecho de la Ecuación (8.25).

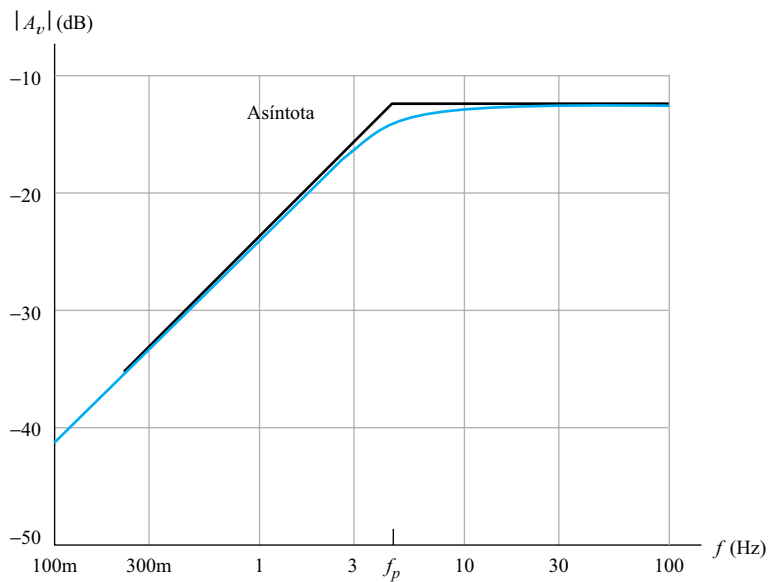


Figura 8.12. Diagrama de Bode para la magnitud de la ganancia del circuito de la Figura 8.10.

ción (8.26) están representados en la Figura 8.13, mostrándose una aproximación lineal para el segundo término. La Figura 8.14 presenta la gráfica correspondiente a la fase total.

□

Podemos verificar fácilmente algunas de las características principales del diagrama de Bode del último ejemplo. Considere el circuito mostrado en la Figura 8.10.

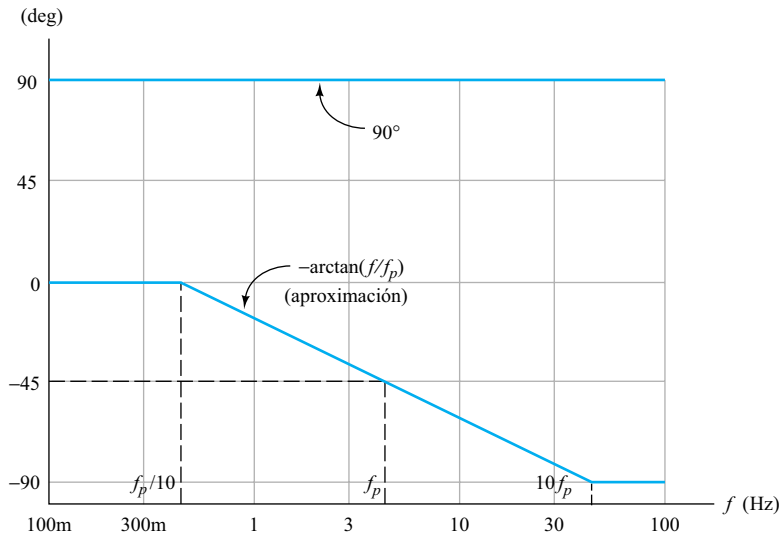


Figura 8.13. Gráficas de los términos del lado derecho de la Ecuación (8.26).

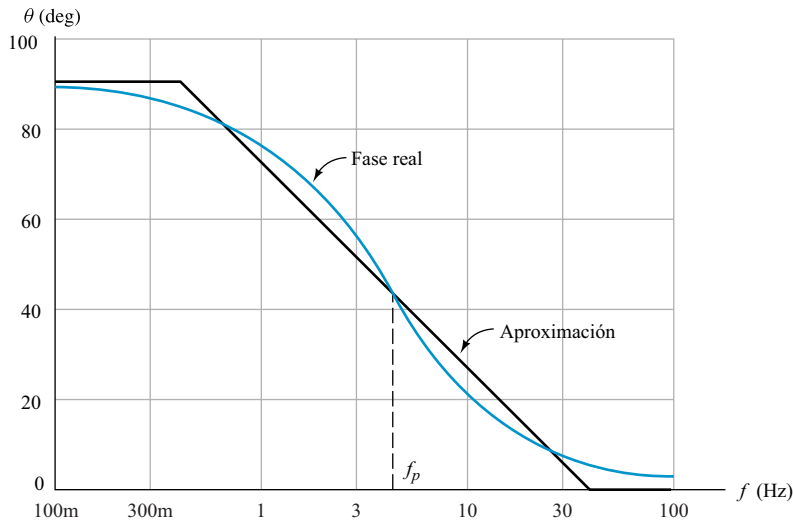


Figura 8.14. Diagrama de Bode para la fase de la función de transferencia de tensión del circuito mostrado en la Figura 8.10.

En continua, el condensador es un circuito abierto; por tanto, la magnitud de la ganancia es cero. Esta observación coincide con el diagrama de Bode de magnitud de la Figura 8.12, que muestra la disminución de la ganancia en 20 dB/década a medida que la frecuencia se aproxima a cero (en una escala logarítmica, cero se encuentra infinitamente lejos hacia la izquierda). Por tanto, la ganancia se aproxima a $-\infty$ dB (lo que es equivalente a una magnitud de ganancia cero) a medida que f se aproxima a cero.

Para frecuencias muy altas, el condensador se comporta como un cortocircuito, luego el circuito se convierte en un divisor de tensión resistivo. La tensión de salida es un cuarto de la de entrada. Expresado en decibelios, esto es $20 \log(0,25) = -12$ dB. Observe que el resultado es la ganancia aproximada mediante el diagrama de Bode de la Figura 8.12 para frecuencias altas.

EJERCICIO

- 8.1. Un determinado circuito posee una tensión de entrada dada por $v_{in}(t) = 5 \cos(2000\pi t - 30^\circ)$. El análisis de los diagramas de Bode para la función de transferencia de tensión V_o/V_{in} para una frecuencia de 1000 Hz da como resultado una magnitud de la ganancia igual a -6 dB, y un desfase de $+45^\circ$. Hallar la expresión de la tensión de salida en régimen permanente $v_o(t)$ para el circuito.

Respuesta $v_o(t) = 2,5 \cos(2000\pi t + 15^\circ)$.

EJERCICIO

- 8.2. El circuito de la Figura 8.15 tiene $R = 1 \text{ k}\Omega$. (a) Hallar el valor de C de manera que la frecuencia de corte sea 20 Hz. (b) Repetir el ejercicio para $R = 100 \Omega$.

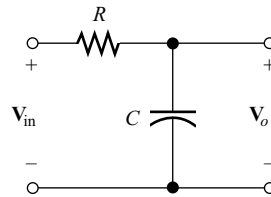


Figura 8.15. Circuito del Ejercicio 8.2.

Respuesta (a) $7,96 \mu\text{F}$; (b) $79,6 \mu\text{F}$.

EJERCICIO

- 8.3. Obtener los diagramas de Bode de magnitud y de fase para la función de transferencia de tensión de cada uno de los circuitos mostrados en la Figura 8.16. Utilice la aproximación asintótica en lugar de curvas reales. Utilice frecuencias que se extiendan por encima y por debajo de cada frecuencia de corte al menos una década.

Respuesta Véase la Figura 8.17.

8.2. EL AMPLIFICADOR FET EN FUENTE COMÚN EN ALTA FRECUENCIA

En esta sección, vamos a analizar un amplificador en fuente común y vamos a obtener los diagramas de Bode para la magnitud de la ganancia.

Circuito equivalente del FET para alta frecuencia

La Figura 8.18 ilustra el circuito equivalente en alta frecuencia del FET que utilizamos en este libro. Es igual que el circuito equivalente en baja frecuencia mostrado en la

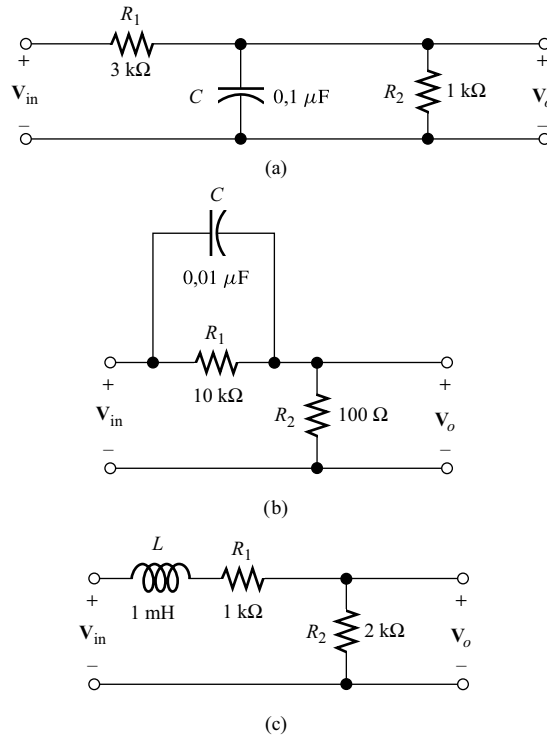


Figura 8.16. Circuitos para el Ejercicio 8.3.

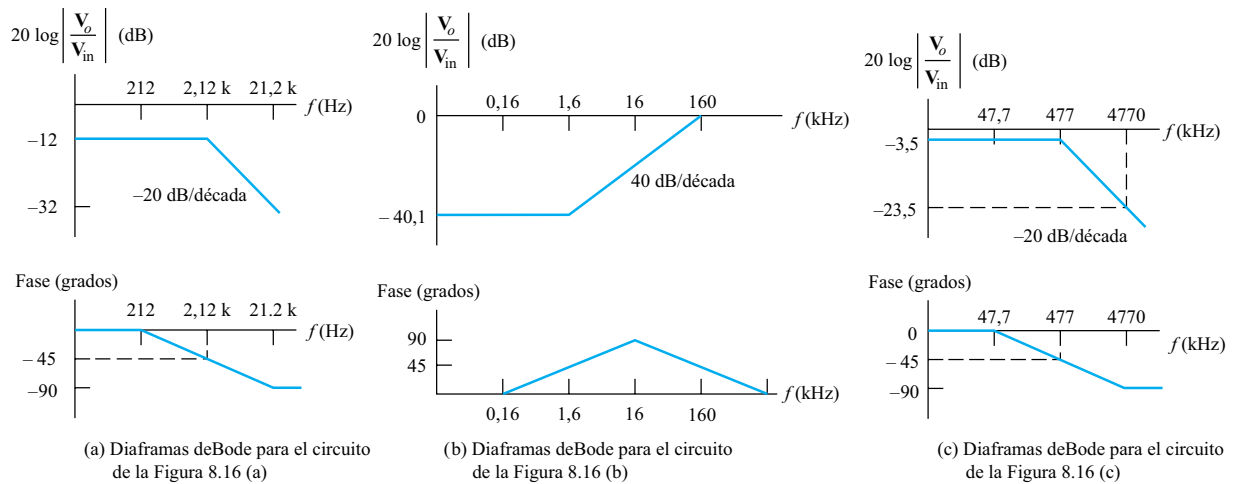


Figura 8.17. Respuestas del Ejercicio 8.3.

Figura 5.23, excepto por la adición de la capacidad puerta-fuente C_{gs} y la capacidad puerta-drenador C_{gd} .

En realidad, la Figura 8.18 es un circuito equivalente aproximado, porque la capacidad de puerta se distribuye más bien a lo largo de la longitud del canal, en lugar de estar concentrada. Además, para lograr un modelo preciso de los FET en circuitos integrados, es necesario a veces incluir capacidades entre la fuente y el drenador, y el

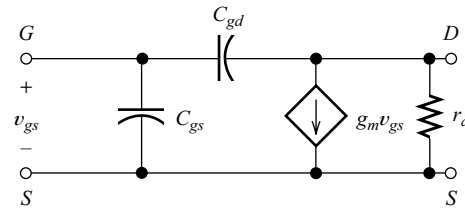


Figura 8.18. Circuito equivalente del FET para alta frecuencia.

terminal común, que normalmente está conectado a tierra. Sin embargo, el circuito equivalente mostrado en la Figura 8.18 resulta adecuado en la mayoría de los casos.

Amplificador en fuente común

La Figura 8.19 muestra un amplificador en fuente común en el que v_{sig} representa la señal que va a ser amplificada y R_{sig} es la impedancia interna del generador de señal. V_{bias} representa la tensión de polarización aplicada a la puerta del FET por la etapa anterior. La fuente de corriente de polarización I_{bias} puede implementarse por medio de un espejo de corriente, como se ha explicado en el Capítulo 7. Suponemos que el FET está polarizado en la región activa (saturación). La carga representa la entrada de la siguiente etapa en un amplificador multietapa, o la carga real si el amplificador en fuente común es la última etapa en un amplificador multietapa.

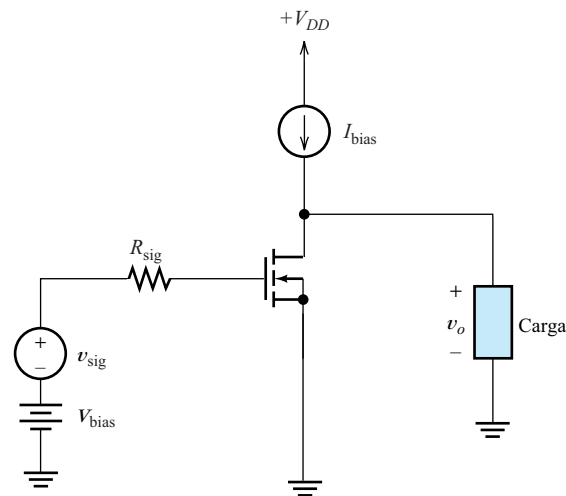


Figura 8.19. Amplificador en fuente común.

El circuito equivalente

En la Figura 8.20 se muestra el circuito equivalente para el amplificador en fuente común. El FET se ha reemplazado por su circuito equivalente en alta frecuencia. Como es habitual, reemplazamos las fuentes de continua V_{bias} y V_{DD} por cortocircuitos.

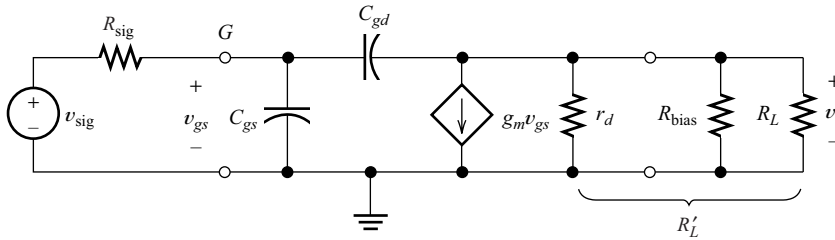


Figura 8.20. Circuito equivalente en pequeña señal del amplificador en fuente común.

R_{bias} representa la resistencia de salida de la fuente de corriente, y R_L es la resistencia de carga. La combinación en paralelo de R_{bias} , r_d y R_L se denota mediante

$$R'_L = \frac{1}{1/r_d + 1/R_{\text{bias}} + 1/R_L} \tag{8.27}$$

Queremos deducir una expresión para la ganancia de tensión V_o/V_{sig} como una función de la variable s de Laplace. Formulando la ecuación de corrientes en la puerta, tenemos

$$\frac{V_{gs}(s) - V_{\text{sig}}(s)}{R_{\text{sig}}} + \frac{V_{gs}(s)}{1/(sC_{gs})} + \frac{V_{gs}(s) - V_o(s)}{1/(sC_{gd})} = 0 \tag{8.28}$$

En el nodo del drenador, obtenemos

$$\frac{V_o(s) - V_{gs}(s)}{1/(sC_{gd})} + \frac{V_o(s)}{R'_L} + g_m V_{gs}(s) = 0 \tag{8.29}$$

A continuación, eliminamos V_{gs} de las Ecuaciones (8.28) y (8.29) para obtener una ecuación única que relacione V_{sig} y V_o . Después, calculamos la ganancia como un cociente de polinomios en s . El resultado es

$$A_v(s) = \frac{V_o}{V_{\text{sig}}} = -g_m R'_L \times \frac{1 - s(C_{gd}/g_m)}{1 + s[C_{gs}R_{\text{sig}} + C_{gd}(R_{\text{sig}} + g_m R'_L R_{\text{sig}} + R'_L)] + s^2 C_{gs} C_{gd} R_{\text{sig}} R'_L} \tag{8.30}$$

Esta ecuación puede escribirse de la siguiente manera

$$A_v(s) = A_{\text{mid}} \frac{1 + s/\omega_z}{(1 + s/\omega_{p1})(1 + s/\omega_{p2})} \tag{8.31}$$

en la que

$$A_{\text{mid}} = -g_m R'_L \tag{8.32}$$

es la ganancia a frecuencias medias. Observe que $A_v(s)$ tiene dos polos y un cero. Las frecuencias de corte correspondientes son

$$f_z = \frac{g_m}{2\pi C_{gd}} \quad (8.33)$$

$$f_{p1} = \frac{1}{2\pi[C_{gs}R_{sig} + C_{gd}(R_{sig} + g_m R'_L R_{sig} + R'_L)]} \quad (8.34)$$

y

$$f_{p2} = \frac{C_{gs}R_{sig} + C_{gd}(R_{sig} + g_m R'_L R_{sig} + R'_L)}{2\pi C_{gs} C_{gd} R'_L R_{sig}} \quad (8.35)$$

Normalmente, f_{p1} es mucho menor que f_z y f_{p2} . Entonces, el diagrama de Bode es similar al mostrado en la Figura 8.21, y la frecuencia de corte superior es aproximadamente igual a f_{p1} .

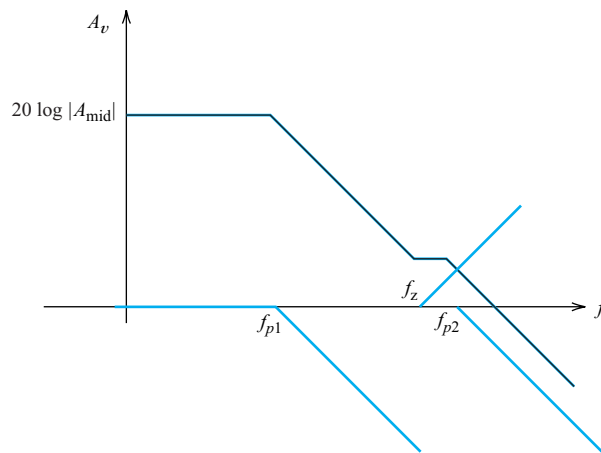


Figura 8.21. Diagrama de Bode de la ganancia de tensión para una etapa típica de fuente común.

Pueden extraerse algunas lecciones importantes sobre el amplificador de fuente común a partir de la Ecuación (8.34). Para conseguir un valor más alto para la frecuencia de corte superior, debemos hacer lo siguiente:

1. Reducir las capacidades parásitas del dispositivo C_{gs} y C_{ds} .
2. Reducir las resistencias de fuente y de carga R_{sig} y R'_L .

Además, el término dominante en el denominador de la Ecuación (8.34) es normalmente $C_{gd}g_m R'_L R_{sig} = C_{gd}|A_{mid}|R_{sig}$. (Hemos utilizado la Ecuación 8.32 para reemplazar $|A_{mid}|$ por $g_m R'_L$.) Por tanto, corresponde hacer otras dos observaciones importantes

3. Reducir C_{gd} es más importante que reducir C_{gs} .
4. Una menor magnitud de ganancia lleva a un mayor ancho de banda.

Estas observaciones pueden resultar más claras si vemos un ejemplo numérico.

Ejemplo 8.3. Análisis del amplificador en fuente común

Considere el circuito mostrado en la Figura 8.22. La carga está conectada al drenador a través de un condensador de acoplo de 1 μF, que se considera como un cortocircuito en el circuito equivalente en alta frecuencia. La fuente de corriente de polarización es ideal (es decir, $R_{bias} = \infty$), y suministra 4 mA. El FET funciona en la región de saturación con $V_{DSQ} = 10$ V. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1$ V, $\lambda = 0,01$, $C_{gs} = 1$ pF, y $C_{gd} = 1$ pF. Determinar la ganancia de banda media y las frecuencias de corte aproximadas para A_v .

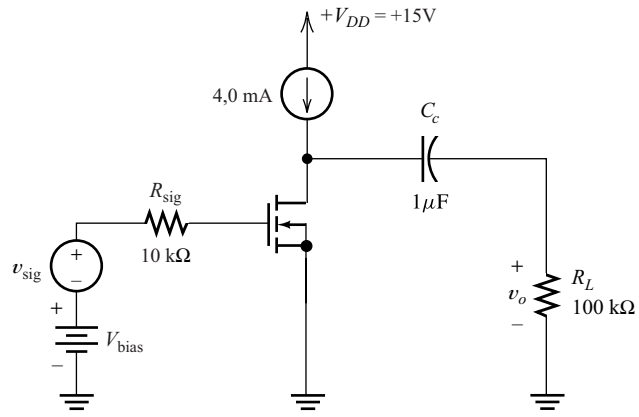


Figura 8.22. Etapa en fuente común de los Ejemplos 8.3 y 8.4.

Solución: El circuito equivalente en alta frecuencia es idéntico al mostrado en la Figura 8.20, y los resultados que hemos deducido en esta sección son aplicables. En primer lugar, necesitamos determinar g_m y r_d para el FET. Utilizando la Ecuación (5.3), tenemos

$$K = \left(\frac{W}{L}\right) \frac{KP}{2} = 40 \times \frac{50 \times 10^{-6}}{2} = 1 \text{ mA/V}^2$$

Luego, a partir de la Ecuación (5.29), calculamos

$$g_m \cong 2\sqrt{KI_{DQ}} = 4 \text{ mS}$$

y también tenemos

$$r_d \cong \frac{1}{\lambda I_{DQ}} = \frac{1}{0,01(4 \times 10^{-3})} = 25 \text{ k}\Omega$$

El valor que hemos hallado para g_m es aproximado, porque la fórmula que hemos utilizado fue desarrollada suponiendo que $\lambda = 0$. La resistencia de carga efectiva es

$$R'_L = \frac{1}{1/r_d + 1/R_{bias} + 1/R_L} = \frac{1}{1/25 + 0 + 1/100} = 20 \text{ k}\Omega$$

La ganancia a frecuencias medias es

$$A_{\text{mid}} = -g_m R'_L = -(4 \times 10^{-3}) \times (20 \times 10^3) = -80$$

Convirtiendo a decibelios, obtenemos

$$A_{\text{mid}} = 20 \log(80) = 38,1 \text{ dB}$$

Las frecuencias asociadas al cero y a los polos son

$$f_z = \frac{g_m}{2\pi C_{gd}} = 637 \text{ MHz}$$

$$f_{p1} = \frac{1}{2\pi[C_{gs}R_{\text{sig}} + C_{gd}(R_{\text{sig}} + g_m R'_L R_{\text{sig}} + R'_L)]} = 189 \text{ kHz}$$

y

$$f_{p2} = \frac{C_{gs}R_{\text{sig}} + C_{gd}(R_{\text{sig}} + g_m R'_L R_{\text{sig}} + R'_L)}{2\pi C_{gs} C_{ds} R'_L R_{\text{sig}}} = 668 \text{ MHz}$$

Frecuentemente, en los amplificadores de fuente común, f_{p1} es mucho menor que f_z o f_{p2} . Por tanto, la frecuencia de corte es prácticamente igual a f_{p1} . □

Modelos SPICE en alta frecuencia para el MOSFET

Los modelos SPICE para el MOSFET incluyen parámetros que tienen en cuenta las capacidades parásitas del dispositivo. Vamos a considerar solamente las capacidades puerta-fuente y puerta-drenador. Los parámetros SPICE correspondientes a estas capacidades son CGSO y CGDO, que son las capacidades puerta-fuente y puerta-drenador por unidad de anchura de puerta, respectivamente. Por ejemplo, si tenemos $C_{gs} = C_{ds} = 1 \text{ pF}$ y $W = 400 \text{ } \mu\text{m}$, entonces $\text{CGSO} = \text{CGDO} = 10^{-12}/(400 \times 10^{-6}) = 2,5 \times 10^{-9} \text{ F/m}$.

Ejemplo 8.4. Análisis con SPICE de un amplificador en fuente común

Determinar el valor de la tensión de polarización V_{bias} en el circuito del Ejemplo 8.3. Luego, utilizar SPICE para verificar que la frecuencia de corte del amplificador es, aproximadamente, de 189 kHz.

Solución: En el circuito de la Figura 8.22, tenemos $V_{GSQ} = V_{\text{bias}}$. A partir de la Ecuación (5.11), tenemos, para los valores del punto Q,

$$I_{DQ} = K(V_{GSQ} - V_{to})^2(1 + \lambda V_{DSQ})$$

Sustituyendo los valores y despejando V_{GSQ} , obtenemos

$$V_{\text{bias}} = V_{GSQ} = 2,907 \text{ V}$$

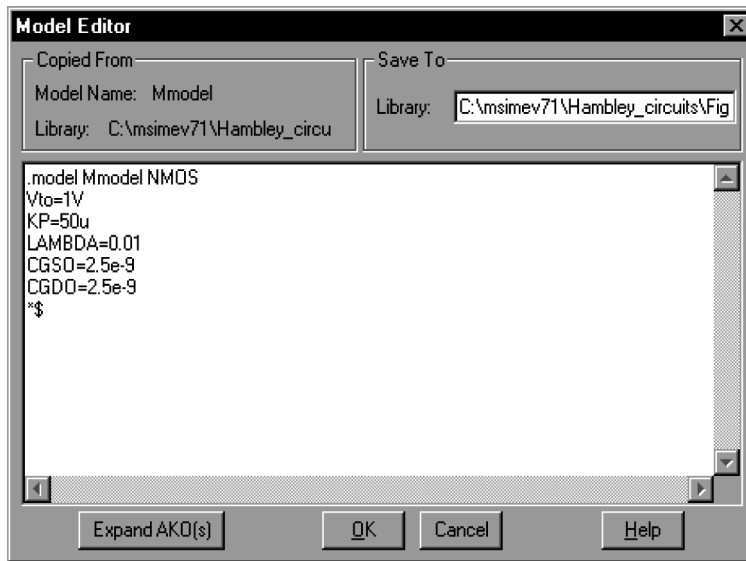


Figura 8.23. Parámetros del modelo para el MOSFET de los Ejemplos 8.3 y 8.4.

El esquema del circuito está almacenado en el archivo Fig8_22. Primero, hacemos clic en el símbolo del MOSFET y utilizamos el comando **edit/model/edit instance model** (editar/modelo/editar modelo de instancia) para abrir la ventana mostrada en la Figura 8.23, en la que introducimos los parámetros del dispositivo como se indica, incluyendo las capacitancias.

A continuación, utilizamos el comando **simulate/setup/ac sweep** (simular/configurar/barrido en alterna) para acceder a la ventana de barrido en alterna, en la que seleccionamos un barrido en alterna desde 10 kHz hasta 10 MHz. Por último, simulamos el circuito y utilizamos Probe para obtener un diagrama de Bode de la magnitud de la ganancia. Utilizando el cursor, vemos que la ganancia en frecuencias medias es 39,1 dB. La frecuencia de corte es la frecuencia a la que la magnitud de la ganancia es igual a $39,1 - 3 = 36,1$ dB. Utilizando el cursor, vemos también que la frecuencia de corte es igual a 168 kHz, que coincide con el valor calculado para f_{p1} en el Ejemplo 8.3.

Los resultados de SPICE no coinciden exactamente con los resultados que hemos calculado anteriormente, dado que hemos despreciado λ en algunos de los cálculos manuales. Sin embargo, en la práctica, normalmente conocemos los parámetros del circuito con un error de $\pm 10\%$; por tanto, los cálculos exactos no son tampoco significativos.

□

Revisión

En esta sección, hemos visto cómo determinar la respuesta de un amplificador en alta frecuencia por medio del análisis exacto del circuito equivalente. El método paso por paso que se sigue es:

1. Dibujar el circuito equivalente en pequeña señal. Sustituir las fuentes de tensión continua y las fuentes de corriente por sus impedancias internas (las fuentes de tensión ideales pasan a ser cortocircuitos, y las fuentes de corriente

Método paso a paso para el análisis del amplificador en alta frecuencia.

ideales circuitos abiertos). Considere los condensadores de acoplo o de desacoplo como cortocircuitos.

2. Plantear las ecuaciones del circuito que relacionen la tensión de entrada, la tensión de salida y otras corrientes y/o tensiones entre sí.
3. Utilizar métodos algebraicos para obtener la ganancia de tensión V_o/V_{sig} como un cociente de polinomios en s .
4. Descomponer en factores los polinomios del numerador y del denominador para determinar las frecuencias de corte.
5. Sustituir los valores y dibujar el diagrama de Bode.

La mayoría de los circuitos amplificadores pueden analizarse utilizando estos métodos. Sin embargo, excepto para los circuitos relativamente simples, el trabajo puede resultar largo y tedioso. Por supuesto, podemos utilizar SPICE para hallar resultados numéricos para cualquier circuito en particular, pero con frecuencia es difícil advertir de qué modo mejorar un diseño a partir de los resultados de simulaciones numéricas. Los resultados analíticos son mejores, puesto que muestran de qué manera dependen las frecuencias de corte de los valores de los componentes y qué valores son los más importantes. En la próxima sección, vamos a considerar un método aproximado de análisis que es más fácil de aplicar que el método exacto y nos ofrece una buena comprensión del diseño de amplificadores para alta frecuencia.

EJERCICIO

- 8.4. (a) En general, ¿qué le sucede a la frecuencia de polo f_{p1} del amplificador de fuente común si aumenta la resistencia de carga? (b) ¿Y si aumenta la resistencia de fuente R_{sig} ?

Respuesta (a) disminuye; (b) disminuye.

EJERCICIO

- 8.5. Repita el cálculo de f_{p1} en el Ejemplo 8.3 si (a) $C_{gs} = 1$ pF y $C_{gd} = 2$ pF; (b) $C_{gs} = 2$ pF y $C_{gd} = 1$ pF, (c) ¿Cuál de las dos capacidades, C_{gs} o C_{gd} , es más importante para determinar la frecuencia de corte superior?

Respuesta (a) $f_{p1} = 95,3$ kHz; (b) $f_{p1} = 187$ kHz; (c) C_{gs} es más importante.

EJERCICIO

- 8.6. Verifique que las Ecuaciones (8.28) y (8.29) son correctas. Utilícelas después para deducir la Ecuación (8.30).

8.3. EL EFECTO MILLER

En esta sección, vamos a tratar una situación que se presenta de forma reiterada en los circuitos electrónicos: la aparición de una impedancia entre la entrada y la salida de un amplificador. Veremos que esto puede tener un efecto importante en la impedancia de

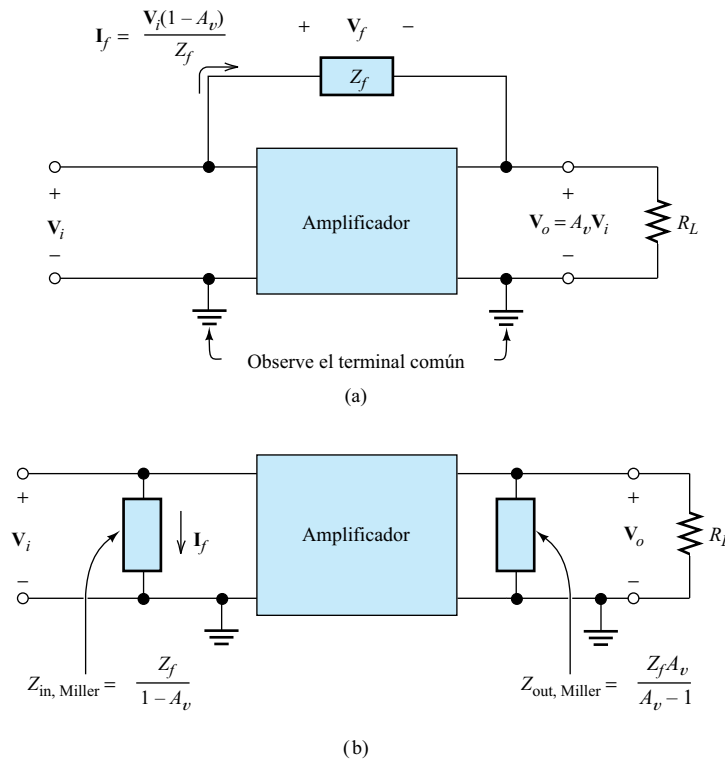


Figura 8.24. Cualquier impedancia de realimentación puede reemplazarse por impedancias en paralelo con los terminales de entrada y salida.

entrada equivalente del circuito global. En ocasiones, esta situación se produce de forma intencionada, mientras que otras veces no es deseada pero no puede evitarse. Por ejemplo, la capacidad C_{gd} aparece entre el terminal de entrada y el de salida, como se muestra en la Figura 8.20.

La Figura 8.24(a) muestra una impedancia Z_f conectada entre los terminales de entrada y salida de un amplificador. Denominamos a Z_f **impedancia de realimentación**, porque devuelve corriente desde la salida del amplificador a la entrada. En el Capítulo 9 proporcionamos una explicación detallada sobre el importante tema de los amplificadores con realimentación. Los fasores de tensiones y las corrientes se representan con símbolos en negrita, como V_i , V_o e I_f .

Observe que el terminal de entrada superior y el terminal de salida inferior son comunes. Esta simplificación no se aplica a menos que exista un terminal común para la entrada y la salida.

La tensión a través de la impedancia de realimentación es

$$V_f = V_i - V_o$$

Reemplazando

$$V_o = A_v V_i$$

obtenemos

$$V_f = V_i(1 - A_v)$$

donde A_v es la ganancia de tensión con la impedancia Z_f colocada. A_v es una cantidad compleja que posee magnitud y fase. La corriente a través de la impedancia de realimentación es

$$\mathbf{I}_f = \frac{\mathbf{V}_f}{Z_f} = \frac{\mathbf{V}_i(1 - A_v)}{Z_f}$$

Ahora observe que esta misma corriente fluye desde el terminal de entrada superior si una impedancia de

$$Z_{\text{in, Miller}} = \frac{Z_f}{1 - A_v} \quad (8.36)$$

está conectada entre los terminales de entrada, como se ilustra en la Figura 8.24(b).

Por tanto, el efecto visto desde los terminales de entrada que resulta de conectar una impedancia Z_f entre la entrada y la salida es el mismo que los efectos resultantes de conectar una impedancia $Z_{\text{in, Miller}}$ entre los terminales de entrada. Esto se conoce como **efecto Miller**, y es un concepto de gran importancia.

Por ejemplo, si la ganancia del amplificador es $A_v = -100$ y $Z_f = 1 \text{ k}\Omega$, obtenemos que $Z_{\text{in, Miller}} \cong 9,9 \Omega$. Por tanto, si la magnitud de la ganancia de tensión es grande, la impedancia efectiva vista entre los terminales de entrada resulta ser muy diferente al valor de Z_f .

Del mismo modo, puede conectarse entre los terminales de salida una impedancia equivalente dada por

$$Z_{\text{out, Miller}} = \frac{Z_f A_v}{A_v - 1} \quad (8.37)$$

para tener en cuenta la carga del circuito de salida por medio de la impedancia de realimentación.

La inclusión de Z_f puede cambiar la ganancia del amplificador, debido a la carga. Es el valor de la ganancia después de conectar Z_f el que debe utilizarse para calcular las impedancias Miller. Si la magnitud de la ganancia de tensión es grande, $Z_{\text{out, Miller}}$ es aproximadamente igual a Z_f . Por tanto, cuando la ganancia es grande en comparación con la unidad, realizamos un análisis aproximado suponiendo que $Z_{\text{out, Miller}}$ es igual a Z_f . Luego, hallamos la ganancia, incluyendo los efectos de carga de $Z_{\text{out, Miller}}$, y, finalmente, usamos esta ganancia para hallar $Z_{\text{in, Miller}}$.

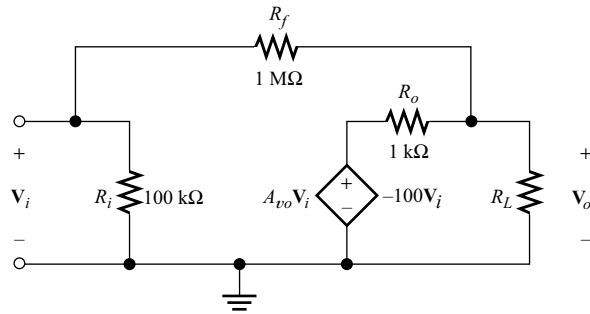
Una impedancia Z_f conectada desde la entrada de un amplificador a la salida, puede reemplazarse por una impedancia $Z_{\text{in, Miller}} = Z_f / (1 - A_v)$ conectada entre los terminales de entrada y una impedancia $Z_{\text{out, Miller}} = Z_f A_v / (A_v - 1)$. Esto se conoce como el efecto Miller.

Ejemplo 8.5. Uso del efecto Miller para determinar la impedancia de entrada

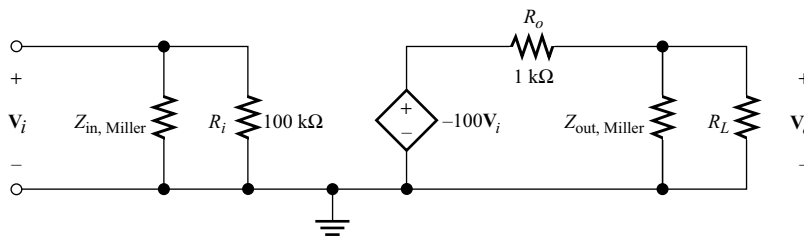
Un amplificador tiene una impedancia de entrada de $100 \text{ k}\Omega$, una impedancia de salida de $1 \text{ k}\Omega$, y una ganancia de tensión en circuito abierto de -100 . La resistencia de carga es $R_L = 9 \text{ k}\Omega$. Hallar la impedancia de entrada del circuito si se conecta una resistencia de realimentación de $R_f = 1 \text{ M}\Omega$ desde la entrada a la salida. Repetir el ejercicio para $R_L = 1 \text{ k}\Omega$.

Solución: En la Figura 8.25(a) se muestra el diagrama del circuito. La impedancia de Miller a través del circuito de salida viene dada por la Ecuación (8.37):

$$Z_{\text{out, Miller}} = \frac{Z_f A_v}{A_v - 1}$$



(a) Circuito real



(b) Circuito equivalente

Figura 8.25. Circuito para el Ejemplo 8.5.

Dado que sabemos que $|A_v|$ es grande en comparación con la unidad, suponemos que

$$Z_{out, Miller} \cong Z_f = R_f = 1 \text{ M}\Omega$$

Definimos la resistencia de carga equivalente como

$$R'_L = R_L \parallel Z_{out, Miller} \cong 1 \text{ k}\Omega$$

A continuación, puede aproximarse la ganancia de tensión con carga mediante

$$A_v = A_{vo} \frac{R'_L}{R'_L + R_o}$$

Sustituyendo los valores, obtenemos

$$A_v = -100 \frac{9 \text{ k}\Omega}{9 \text{ k}\Omega + 1 \text{ k}\Omega} = -90$$

Ahora, podemos calcular la impedancia reflejada hacia el circuito de entrada utilizando la Ecuación (8.36):

$$Z_{in, Miller} = \frac{Z_f}{1 - A_v} = \frac{1 \text{ M}\Omega}{1 - (-90)} = 10,99 \text{ k}\Omega$$

Por último, la impedancia de entrada del circuito se halla combinando R_i y $Z_{in,Miller}$ en paralelo:

$$Z_{in} = \frac{1}{1/R_i + 1/Z_{in,Miller}} = 9,90 \text{ k}\Omega$$

Repetiendo los cálculos para $R_L = 1 \text{ k}\Omega$, obtenemos

$$A_v = -50$$

$$Z_{in,Miller} = 19,61 \text{ k}\Omega$$

$$Z_{in} = 16,4 \text{ k}\Omega$$

Observe que la impedancia de entrada de este circuito depende del valor de la impedancia de carga.

□

EJERCICIO

- 8.7. Un amplificador tiene una ganancia de tensión en circuito abierto $A_{vo} = -1000$, una resistencia de entrada $R_i = 1 \text{ M}\Omega$, y una resistencia de salida $R_o = 1 \text{ k}\Omega$. La entrada y la salida del amplificador tienen una conexión a masa común. Se conecta una carga $R_L = 2 \text{ k}\Omega$ entre los terminales de salida, y una resistencia de realimentación $R_f = 1 \text{ M}\Omega$ entre la entrada y la salida. (a) Hallar la ganancia de tensión y la impedancia de entrada del circuito. (b) Repetir el ejercicio si se cambia la carga por un circuito abierto. (*Pista:* La solución puede simplificarse suponiendo que $R_{o,Miller}$ es igual a R_f . Esto se justifica porque A_v es grande en magnitud.)

Respuesta (a) $A_v = -666,2$ y $Z_{in} = 1497 \text{ }\Omega$. (b) $A_v = -999,0$ y $Z_{in} = 999 \text{ }\Omega$.

Efecto Miller aplicado a capacidades de realimentación

Si la impedancia de realimentación es un condensador C_f , tenemos

$$Z_f = \frac{1}{j\omega C_f}$$

Aplicando la Ecuación (8.36), obtenemos que la impedancia Miller reflejada entre los terminales de entrada es

$$Z_{in,Miller} = \frac{1}{j\omega C_f(1 - A_v)}$$

Por tanto, conectar una capacidad C_f entre la entrada y la salida es equivalente a conectar una capacidad $C_f(1 - A_v)$ entre los terminales de entrada.

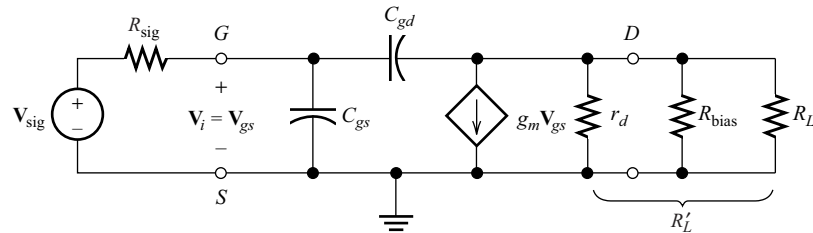
Esta observación es importante, porque muchos circuitos amplificadores poseen una alta ganancia negativa, y los dispositivos utilizados en estos amplificadores tienen a menudo una pequeña capacidad entre la entrada y la salida. Debido al efecto

El análisis exacto en alta frecuencia de los amplificadores puede ser tedioso. A menudo, resultan útiles los cálculos aproximados basados en la aproximación de Miller en la que ignoramos los efectos de $Z_{out,Miller}$.

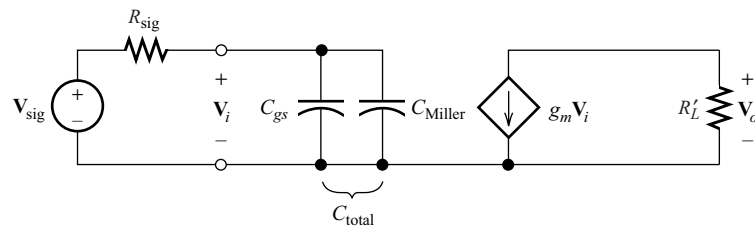
Miller, esta pequeña capacidad de realimentación aparece entre los terminales de entrada como una capacidad equivalente mucho mayor. Por ejemplo, si $A_v = -100$ y $C_f = 2$ pF, entonces la capacidad efectiva entre los terminales de entrada es $C_f(1 - A_v) = 202$ pF. Para altas frecuencias, esta capacidad tiene una baja impedancia, que tiende a cortocircuitar la señal de entrada.

Ejemplo 8.6. Cálculo de la frecuencia de corte superior utilizando el efecto Miller

Utilice el efecto Miller para calcular la frecuencia de corte superior aproximada para $A_{vs} = V_o/V_{sig}$ del amplificador del Ejemplo 8.3. El amplificador se ilustra en la Figura 8.22. Ignore $Z_{out, Miller}$.



(a) Circuito equivalente original



(b) Circuito equivalente después de aplicar la aproximación de Miller

Figura 8.26. Circuitos equivalentes para el Ejemplo 8.6.

Solución: El circuito equivalente se muestra en la Figura 8.26(a). Observe que C_{gd} está conectado entre el terminal de entrada (puerta) y el terminal de salida (drenador). Reemplazando C_{gd} por su equivalente Miller, obtenemos el circuito que se muestra en la Figura 8.26(b). En el Ejemplo 8.3, hemos determinado que $R'_L = 20$ k Ω , y que la ganancia de tensión de banda media es

$$A_v = V_o/V_i = -g_m R'_L = -80$$

Por tanto, el equivalente Miller para C_{gd} es

$$C_{Miller} = (1 - A_v)C_{gd} = 81 \text{ pF}$$

La capacidad total es

$$C_{total} = C_{gs} + C_{Miller} = 82 \text{ pF}$$

Ahora, observe que R_{sig} y C_{total} forman un filtro de paso bajo similar al filtro ilustrado en la Figura 8.1. La frecuencia de corte es

$$f_b = \frac{1}{2\pi R_{\text{sig}} C_{\text{total}}} = 194 \text{ kHz}$$

que se aproxima mucho al valor (189 kHz) calculado en el Ejemplo 8.3. □

Producto ganancia-ancho de banda

Observe que $C_{\text{total}} \cong C_{\text{Miller}} \cong |A_{\text{mid}}| C_{gd}$. Por tanto, la frecuencia de corte aproximada es

$$f_b \cong \frac{1}{2\pi R_{\text{sig}} |A_{\text{mid}}| C_{gd}}$$

Ahora, definimos el **producto ganancia-ancho de banda (GB)** del amplificador como el producto de la ganancia de banda media por la frecuencia de corte superior:

$$GB = |A_{\text{mid}}| f_b$$

Para el amplificador en fuente común que estamos analizando, tenemos

$$GB = \frac{1}{2\pi R_{\text{sig}} C_{gd}}$$

Si elevamos la ganancia aumentando R'_L o g_m , GB no varía, y el ancho de banda del amplificador se reduce.

Si aumentamos la magnitud de la ganancia del amplificador en fuente común, el ancho de banda se reduce, de modo que el producto de la ganancia por el ancho de banda resulta constante.

EJERCICIO

- 8.8.** Suponga que incluimos $Z_{\text{out, Miller}} \cong 1/j\omega C_{gd}$ en el circuito de la Figura 8.26(b). Entonces, el circuito tiene dos frecuencias de corte: una para el circuito de entrada que hemos calculado en el Ejemplo 8.6, y otra para el circuito de salida. Hallar una expresión para $A_v = \mathbf{V}_o/\mathbf{V}_i$ como una función de los parámetros del circuito y de ω . A continuación, formular una expresión para la frecuencia de corte. Por último, sustituir los valores dados en el ejemplo para determinar el valor de la frecuencia de corte para el circuito de salida.

Respuesta

$$A_v = \frac{-g_m R'_L}{1 + j\omega R'_L C_{gd}}$$

$$f_b = \frac{1}{2\pi R'_L C_{gd}}$$

$$f_b = 7,96 \text{ MHz}$$

Observe que la frecuencia de corte para el circuito de salida es mucho mayor que la del circuito de entrada, por lo que el ancho de banda viene determinado prácticamente por el circuito de entrada.

8.4. EL MODELO HÍBRIDO EN π PARA EL TRANSISTOR BIPOLAR

Se han desarrollado una gran cantidad de modelos, variables en cuanto a complejidad, para el bipolar. Algunos modelos tienen en cuenta los efectos no lineales, mientras que otros son lineales (válidos solamente para el análisis en pequeña señal). Algunos modelos tienen en cuenta las capacidades parásitas, y pueden ser bastante precisos en un amplio margen de frecuencias. Sin embargo, los modelos más simples son más fáciles de utilizar para el análisis de baja frecuencia.

En nuestra opinión, es mejor seleccionar modelos simples para la comprensión básica y el análisis manual. Los modelos no lineales y más complejos se utilizarán principalmente en la simulación por computador. Por ejemplo, el modelo de bipolar utilizado por PSpice incluye más de 50 parámetros, que resultarían excesivos para el análisis manual.

El modelo $r_\pi - \beta$

En la Sección 4.6, hemos desarrollado el modelo en pequeña señal para el bipolar mostrado en la Figura 8.27. Este modelo se usa para señales de tensión y corriente de pequeña amplitud alrededor de un punto de polarización en la región activa. Se trata de un modelo de baja frecuencia que no tiene en cuenta las capacidades de unión. También ignora los efectos secundarios, como, por ejemplo, la modulación del ancho de la base. Sin embargo, incluso este simple modelo resulta a menudo suficientemente preciso para un diseño inicial.

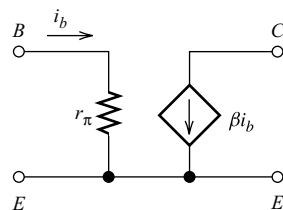


Figura 8.27. Modelo $r_\pi - \beta$ para el bipolar.

Si se conocen β y el punto Q , puede calcularse el valor de r_π :

$$r_\pi = \frac{\beta V_T}{I_{CQ}} \tag{8.38}$$

Como es habitual, $V_T = kT/q$, que es aproximadamente 26 mV a temperatura ambiente. I_{CQ} es la corriente de colector en el punto Q .

Modelo de parámetros híbridos del emisor común

En la Figura 8.28 se ilustra otro modelo en pequeña señal para el bipolar. Este modelo se basa en un conjunto de parámetros para cuádrupolos, conocidos como **parámetros híbridos**, que el lector probablemente haya estudiado en otros cursos sobre circuitos. En dichos cursos, los parámetros híbridos se simbolizan normalmente mediante h_{11} , h_{12} , h_{21} y h_{22} .

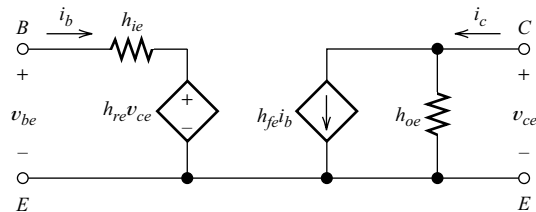


Figura 8.28. Circuito equivalente en pequeña señal de parámetros h para el emisor común. (Nota: h_{ie} es una resistencia, y h_{oe} es una conductancia.)

Este circuito equivalente es completamente general para condiciones de pequeña señal. Dados los valores adecuados de los cuatro parámetros, el modelo de parámetros h tiene en cuenta todos los efectos secundarios del dispositivo. Si los parámetros se expresan como funciones complejas de la frecuencia, el modelo resulta válido para todas las frecuencias. Sin embargo, los parámetros del modelo se relacionan con la física interna del dispositivo de forma compleja, por lo que su variación respecto de la frecuencia no resulta fácilmente predecible. En consecuencia, para el análisis en alta frecuencia, normalmente se utilizan otros modelos que están más estrechamente relacionados con la física de los dispositivos.

Usando los parámetros h , las corrientes y tensiones de pequeña señal se relacionan del siguiente modo:

$$v_{be} = h_{ie}i_b + h_{re}v_{ce} \quad (8.39)$$

y

$$i_c = h_{fe}i_b + h_{oe}v_{ce} \quad (8.40)$$

Observe que h_{ie} tiene unidades de resistencia, h_{re} y h_{fe} carecen de unidades, y h_{oe} es una conductancia.

No tenemos intención de utilizar mucho el circuito equivalente de parámetros h en el diseño o en el análisis. Sin embargo, las hojas de especificaciones suelen incluir información sobre los parámetros h . Los hemos mencionado principalmente con el fin de que el lector esté familiarizado con estos parámetros cuando los encuentre en libros o en hojas de especificaciones. Por ejemplo, la hoja de especificaciones del 2N2222A facilitada en el Apéndice B proporciona valores de los parámetros h para dos puntos de trabajo.

El modelo híbrido en π

En la Figura 8.29 se muestra un útil circuito equivalente en pequeña señal para el bipolar, conocido como **modelo híbrido en π** . Basado en la física interna del dispositivo, este modelo incluye las capacidades parásitas, y proporciona resultados muy

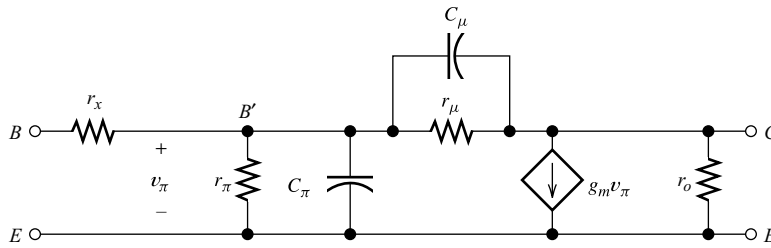


Figura 8.29. Circuito equivalente híbrido en π .

precisos en un amplio margen de frecuencias. Utilizaremos el modelo híbrido en π para el análisis en alta frecuencia de los amplificadores bipolares más adelante en el capítulo. En primer lugar, vamos a analizar cada uno de los parámetros, y vamos a ver cómo determinar sus valores utilizando la información proporcionada normalmente en las hojas de especificaciones.

La resistencia r_x , denominada **resistencia de dispersión de la base**, es la resistencia óhmica de la región de base. Normalmente, r_x resulta pequeña comparada con r_π , variando entre 10 y 100 Ω para dispositivos de señal. Su valor es prácticamente independiente del punto de trabajo.

La resistencia r_π representa la resistencia dinámica de la unión base-emisor vista desde el terminal de base. Es la misma que la r_π indicada en la Figura 8.27, y su valor viene determinado por la Ecuación (8.38).

La resistencia r_μ tiene en cuenta el efecto de la modulación del ancho de la base sobre la característica de entrada. En otras palabras, r_μ representa una realimentación desde el colector a la base. En este sentido, juega esencialmente el mismo papel que h_{re} en el circuito equivalente de parámetros h . La siguiente fórmula aproximada relaciona estos parámetros:

$$h_{re} = \frac{r_\pi}{r_\pi + r_\mu} \cong \frac{r_\pi}{r_\mu} \tag{8.41}$$

El valor de r_μ es muy grande (varios megaohmios es un valor típico). Para simplificar el análisis, a menudo reemplazamos r_μ por un circuito abierto. Esto se justifica aún más para frecuencias altas, porque r_μ está derivada por la impedancia mucho menor de C_μ .

La resistencia r_o define (de forma aproximada) la pendiente ascendente de la característica de salida del transistor. Por tanto, juega aproximadamente el mismo papel que h_{oe} en el circuito equivalente de parámetros h . Por tanto, podemos formular

$$r_o \cong \frac{1}{h_{oe}} \tag{8.42}$$

Además, r_o está relacionada con la tensión de Early, V_A , y con la corriente de colector del punto Q , I_{CQ} :

$$r_o \cong \frac{V_A}{I_{CQ}} \tag{8.43}$$

A veces, para simplificar el análisis, reemplazamos r_o por un circuito abierto.

La capacidad C_μ es la capacidad de transición de la unión base-colector. Su valor depende de V_{CBQ} y del tipo de dispositivo que se utilice. Los valores se suelen proporcionar en las hojas de especificaciones como C_{obo} . (Desafortunadamente, el uso de

símbolos no está estandarizado en toda la comunidad electrónica.) Por ejemplo, la hoja de especificaciones del modelo 2N2222A incluye una C_{obo} máxima de 8 pF para $V_{CBQ} = 10$ V.

A veces, se proporciona la constante de tiempo del circuito RC entre los terminales de colector y base en las hojas de especificaciones. Por ejemplo, las del dispositivo 2N2222A denominan a esta constante $r'_b C_c$. Esta constante de tiempo es aproximadamente igual a $r_x C_\mu$. Suponiendo que se conoce C_μ , podemos utilizar el valor proporcionado por la constante de tiempo para determinar r_x .

C_π representa la capacidad de difusión de la unión base-emisor. Su valor depende del punto Q y del tipo de transistor. Los valores típicos varían de 10 pF a 1000 pF para dispositivos de señal.

Normalmente, las hojas de especificaciones no proporcionan directamente valores para C_π . Sin embargo, sí que facilitan generalmente la **frecuencia de transición** f_t , que es la frecuencia para la que la magnitud de la ganancia de corriente del emisor común $|I_c/I_b|$ es igual a la unidad cuando el transistor funciona con un cortocircuito de alterna entre el colector y masa. La frecuencia de transición se relaciona con los parámetros híbridos en π por medio de la fórmula aproximada

$$f_t \cong \frac{\beta}{2\pi r_\pi (C_\mu + C_\pi)} \tag{8.44}$$

La fuente controlada $g_m v_\pi$ mostrada en la Figura 8.29 representa las propiedades de amplificación del transistor. Para un funcionamiento a baja frecuencia, los condensadores se comportan como circuitos abiertos. Por otro lado, como aproximación razonable, podemos reemplazar r_x por un cortocircuito, y r_π y r_o por circuitos abiertos. El circuito resultante se ilustra en la Figura 8.30. Comparándolo con el modelo $r_\pi - \beta$ que se muestra en la Figura 8.27, vemos que el circuito de entrada está formado en ambos casos por una resistencia r_π . Las dos fuentes controladas deben producir la misma corriente de colector; por tanto, podemos escribir

$$g_m v_\pi = \beta i_b \tag{8.45}$$

Resolviendo g_m , obtenemos

$$g_m = \beta (i_b / v_\pi) \tag{8.46}$$

Sin embargo, $i_b / v_\pi = 1 / r_\pi$, por lo que tenemos

$$g_m = \beta / r_\pi \tag{8.47}$$

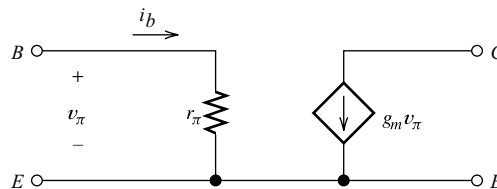


Figura 8.30. Modelo híbrido en π con $r_x = 0$, $r_\mu = \infty$, $r_o = \infty$, y los condensadores reemplazados por circuitos abiertos. Este modelo de baja frecuencia aproximado es equivalente al modelo $r_\pi - \beta$ de la Figura 8.27.

Utilizando la Ecuación (8.38) para reemplazar r_π , obtenemos

$$g_m = \frac{I_{CQ}}{V_T} \tag{8.48}$$

El modelo híbrido en π resulta útil en el análisis matemático de la respuesta en alta frecuencia de los amplificadores bipolares. Los parámetros del modelo a menudo pueden calcularse a partir de los datos proporcionados por los fabricantes.

Por tanto, podemos calcular g_m conociendo el punto Q y la temperatura.

Ejemplo 8.7. Determinación de los parámetros híbridos en π usando la hoja de especificaciones

Utilice la hoja de especificaciones del Apéndice B para determinar los valores del circuito equivalente híbrido en π para un transistor 2N2222A típico, en un punto Q con $I_{CQ} = 10$ mA y $V_{CEQ} = 10$ V. Suponga que $V_T = 26$ mV.

Solución: En primer lugar, utilizamos la Ecuación (8.48) para calcular la transconductancia:

$$g_m = \frac{I_{CQ}}{V_T} = \frac{10 \text{ mA}}{26 \text{ mV}} = 0,385 \text{ S}$$

Los valores proporcionados en las hojas de especificaciones para $\beta = h_{fe}$ en un punto de polarización $I_{CQ} = 10$ mA, van de 75 a 375. Utilizaremos el valor medio

$$\beta = \frac{375 + 75}{2} = 225$$

Luego, utilizando la Ecuación (8.38), obtenemos

$$r_\pi = \frac{\beta V_T}{I_{CQ}} = \frac{225 \times 0,026}{0,01} = 585 \ \Omega$$

La hoja de especificaciones proporciona valores para $h_{ie} = r_\pi$ que varían entre 250 y 1250 Ω , lo que coincide bastante con el valor que hemos obtenido.

La hoja de especificaciones da un valor máximo para h_{re} de 4×10^{-4} , que utilizamos para calcular r_μ . La Ecuación (8.41) da como resultado

$$r_\mu \cong \frac{r_\pi}{h_{re}} = \frac{585}{4 \times 10^{-4}} = 1,5 \text{ M}\Omega$$

El transistor 2N2222A típico tiene un valor de r_μ algo mayor que éste. En cualquier caso, el valor es tan alto que tiene poco efecto sobre el funcionamiento de la mayoría de los circuitos. Casi con seguridad, la variación de β de un dispositivo a otro tendrá un efecto mucho mayor. Ésta es la razón por la que, para simplificar el análisis, a menudo omitimos r_μ en el circuito equivalente.

Podemos utilizar la Ecuación (8.42) para hallar un valor para r_o :

$$r_o \cong \frac{1}{h_{oe}}$$

La hoja de especificaciones proporciona para h_{oe} valores desde $25 \mu\text{S}$, a $200 \mu\text{S}$. Por tanto, r_o varía entre $5 \text{ k}\Omega$ y $40 \text{ k}\Omega$. Tomamos

$$r_o = \frac{5 + 40}{2} = 22,5 \text{ k}\Omega$$

como valor típico.

Para $V_{CB} = 10 \text{ V}$ e $I_{EQ} = 0$, la hoja de especificaciones da un valor máximo para $C_{obo} = C_\mu$ de 8 pF . Ésta es la capacidad de transición de la unión de colector, y es prácticamente independiente de la corriente de emisor. La capacidad depende de V_{CBQ} , pero el punto Q dado en el enunciado del problema da como resultado

$$V_{CBQ} = V_{CEQ} - V_{BEQ} \cong 10 - 0,6 = 9,4 \text{ V}$$

que se acerca mucho al valor indicado en la hoja de especificaciones. Como sucede a menudo, no se facilita ninguna información acerca de los valores típicos de C_{obo} . Por tanto, utilizamos el valor máximo en el circuito equivalente:

$$C_\mu = 8 \text{ pF}$$

A continuación, utilizamos la especificación para la frecuencia de transición f_t con el fin de determinar un valor para C_π . Según la hoja de especificaciones, el valor mínimo de f_t es igual a 300 MHz para $V_{CEQ} = 20 \text{ V}$ e $I_{CQ} = 20 \text{ mA}$. La frecuencia de transición es una función de V_{CEQ} e I_{CQ} , y la hoja de especificaciones no proporciona ninguna información sobre el punto de polarización indicado en el enunciado del problema. Sin embargo, el examen de la información publicada para otros transistores similares indica que f_t no debería variar en más de un 20% , debido a la diferencia en los puntos Q . Por tanto, utilizamos $f_t = 300 \text{ MHz}$ al calcular un valor para C_π . Resolviendo la Ecuación (8.44) para C_π y sustituyendo los valores, obtenemos que

$$C_\pi \cong \frac{\beta}{2\pi r_\pi f_t} - C_\mu = \frac{225}{2\pi \times 585 \times 300 \times 10^6} - 8 \text{ pF}$$

$$C_\pi \cong 196 \text{ pF}$$

Por último, la hoja de especificaciones proporciona un valor máximo de 150 ps para la constante de tiempo base-colector. De este modo, tenemos

$$r_x C_\mu = 150 \times 10^{-12}$$

Despejando r_x y sustituyendo el valor hallado para C_μ , obtenemos

$$r_x = 19 \Omega$$

Así, hemos utilizado los valores publicados en la hoja de especificaciones para hallar valores para los parámetros del circuito equivalente híbrido en π . El circuito y los valores se muestran en la Figura 8.31.

□

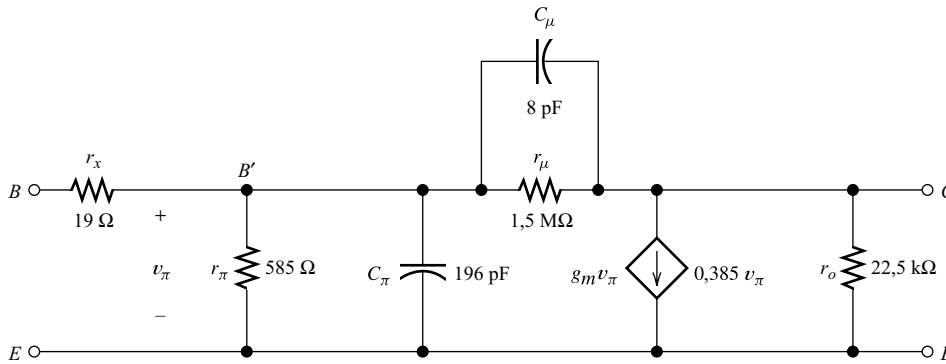


Figura 8.31. Modelo híbrido en π para el 2N2222A con $I_{CQ} = 10 \text{ mA}$ y $V_{CEQ} = 10 \text{ V}$. Para estos valores, $\beta \cong 225$.

Como puede apreciar, determinar valores de parámetros para el modelo de un bipolar a partir de la hoja de especificaciones no es una ciencia exacta. Muchos parámetros, como β , presentan grandes variaciones de un dispositivo a otro. Debido a que debemos diseñar circuitos que funcionen con todos los dispositivos de un tipo dado, el modelo exacto para cada uno no es importante. A menudo, utilizamos las especificaciones de dispositivo para el peor caso al hallar un modelo de dispositivo. Si el diseño de nuestro circuito cumple sus objetivos dentro del margen de valores de parámetros del modelo de dispositivo, incluyendo el peor caso, podemos estar razonablemente seguros de que el circuito puede fabricarse en serie con un porcentaje bajo de rechazos.

EJERCICIO

8.9. Suponga que un transistor determinado tiene $f_i = 500 \text{ MHz}$, $\beta = 100$, y $C_\mu = 4 \text{ pF}$. Suponga que f_i , β y C_μ son independientes de I_{CQ} . (Realmente, esto no es cierto; en la práctica, f_i y β dependen de I_{CQ} ; sin embargo, la dependencia no es fuerte, por lo que suponer que β y f_i son constantes es una primera aproximación razonable, al menos para un margen restringido de corrientes.) Dibujar a escala r_π , C_π y g_m en función de I_{CQ} . Utilizar escalas logarítmicas para todos los ejes. I_{CQ} varía entre 1 mA y 100 mA.

Respuesta Véase la Figura 8.32.

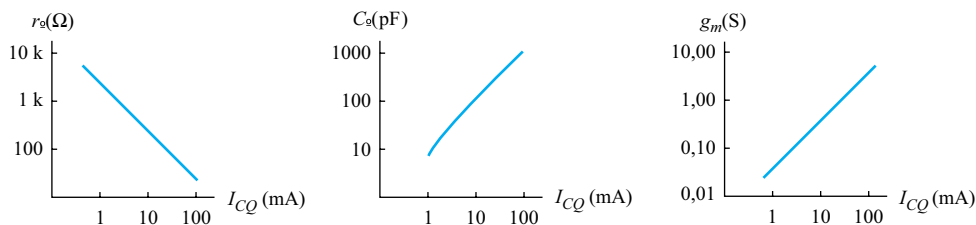


Figura 8.32. Respuestas del Ejercicio 8.9.

EJERCICIO

8.10. Repetir el Ejemplo 8.7 para $I_{CQ} = 1$ mA. Suponga que $f_i = 90$ MHz en este punto de polarización.

Respuesta $\beta = 175$; $g_m = 38,5$ mS; $r_\pi = 4,55$ k Ω ; $r_\mu = 5,7$ M Ω ; $r_o = 114$ k Ω ; $C_\mu = 8$ pF; $C_\pi = 60$ pF; $r_x = 19$ Ω .

8.5. AMPLIFICADORES EN EMISOR COMÚN EN ALTA FRECUENCIA

En el Capítulo 4, hemos analizado el funcionamiento en frecuencias medias de la etapa de emisor común. En esta sección, vamos a ampliar el análisis a las altas frecuencias.

En la Figura 8.33(a) se ilustra el diagrama de circuito de un amplificador en emisor común. Para el análisis manual de la respuesta en alta frecuencia, utilizamos el circuito equivalente híbrido en π para el bipolar. El circuito equivalente en pequeña

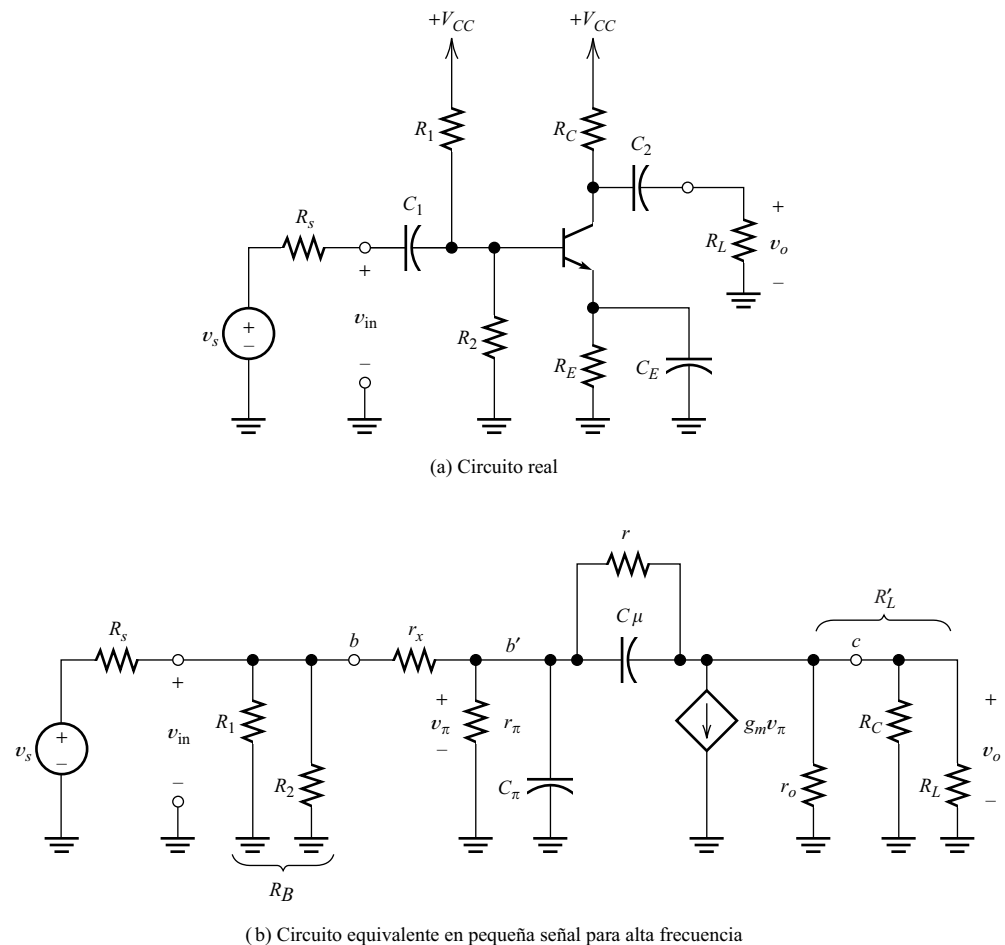


Figura 8.33. Amplificador en emisor común.

señal para el amplificador en emisor común se muestra en la Figura 8.33(b). Debido a que nuestro interés radica en la respuesta a las altas frecuencias, se han reemplazado los condensadores de acoplo y de desacoplo por cortocircuitos.

Podríamos utilizar este circuito equivalente para encontrar expresiones para la impedancia de entrada a frecuencias medias, la ganancia de tensión de frecuencias medias, etc. Sin embargo, ya hemos obtenido estos resultados en la Sección 4.7 basándonos en un modelo de transistor más simple. Nuestro principal interés en este momento es el comportamiento en alta frecuencia de la ganancia de tensión $A_{vs} = V_o/V_s$. Anticipamos que la magnitud de la ganancia disminuye a alta frecuencia debido a las capacidades parásitas C_π y C_μ .

Podemos lograr una mejor comprensión simplificando el circuito equivalente. En primer lugar, el valor de r_μ es muy grande en comparación con la impedancia de C_μ en alta frecuencia. Los valores de los parámetros híbridos en π para el bipolar 2N2222A se muestran en la Figura 8.31. Por tanto, con un error mínimo, podemos omitir r_μ en el circuito. A continuación, combinamos la resistencia r_o , R_C y R_L en paralelo. Indicamos esta combinación en paralelo de la siguiente manera:

$$R'_L = R_L \parallel R_C \parallel r_o \tag{8.49}$$

En el Capítulo 4, hemos despreciado r_o , y se ha definido R'_L como la combinación paralela de R_L y R_C . Además, hemos reemplazado el generador de señal y las resistencias en el lado izquierdo del terminal b' por su equivalente de Thévenin. La resistencia de Thévenin resulta entonces

$$R'_s = r_\pi \parallel [r_x + (R_B \parallel R_s)] \tag{8.50}$$

donde, como es habitual, definimos

$$R_B = R_1 \parallel R_2 \tag{8.51}$$

Realizar estos cambios simplifica el circuito equivalente, como se muestra en la Figura 8.34.

Si despreciamos la corriente (pequeña) que fluye a través de C_μ , la tensión de salida en la Figura 8.34 es

$$V_o = -g_m V_\pi R'_L \tag{8.52}$$

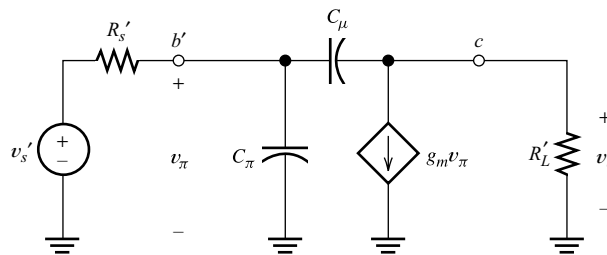


Figura 8.34. Circuito equivalente de la Figura 8.33(b) después de eliminar r_μ , reemplazar r_o , R_C y R_L por su equivalente paralelo, y reemplazar el circuito situado a la izquierda de b' por su equivalente de Thévenin.

Podemos considerar que la parte del circuito situada a la derecha del terminal b' forma un amplificador con el terminal b' como entrada y el terminal c como salida. La ganancia de tensión de este amplificador es

$$A_{vb'} = \frac{V_o}{V_\pi} = -g_m R'_L \tag{8.53}$$

Observe que la capacidad C_μ está conectada entre el terminal de entrada b' de este amplificador inversor y el terminal de salida c . En la Sección 8.3 demostramos que, debido al efecto Miller, conectar una capacidad C_f entre el terminal de entrada de un amplificador y el terminal de salida es equivalente a conectar una capacidad igual a $C_f(1 - A_v)$ entre los terminales de entrada. En este caso, tenemos $C_f = C_\mu$ y $A_v = A_{vb'} = -g_m R'_L$. Por tanto, la capacidad C_μ puede reemplazarse por una capacidad $C_\mu(1 + g_m R'_L)$ conectada entre el terminal b' y tierra. Esto da como resultado el circuito equivalente simplificado que se ilustra en la Figura 8.35.

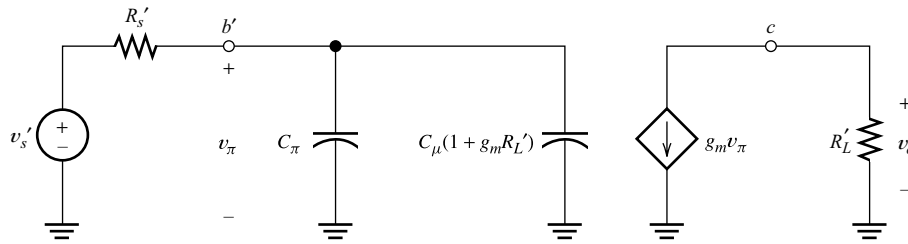


Figura 8.35. Circuito equivalente simplificado para el amplificador en emisor común.

Expresamos la capacidad total entre el terminal b' y masa de la Figura 8.35 de la siguiente manera

$$C_T = C_\pi + C_\mu(1 + g_m R'_L) \tag{8.54}$$

Observe que el circuito de entrada de la Figura 8.35 forma un sencillo filtro RC de paso bajo. Su frecuencia de corte es

$$f_H = \frac{1}{2\pi R'_s C_T} \tag{8.55}$$

Por encima de f_H , la ganancia del amplificador cae con una pendiente de 20 dB por década. En la Figura 8.36, se muestra un diagrama de Bode de magnitud de la ganancia en alta frecuencia.

Ejemplo 8.8. Respuesta en alta frecuencia del amplificador en emisor común

Considere el amplificador en emisor común de la Figura 8.37. Inicialmente, supongamos que $R_{E1} = 0$, por lo que este circuito tiene el mismo circuito equivalente en pequeña señal que el ilustrado en la Figura 8.33. Puede demostrarse que el punto Q se encuentra aproximadamente en $I_{CQ} = 10$ mA y $V_{CEQ} = 10$ V. Los valores de los parámetros híbridos en π del transistor en este punto Q se indican en

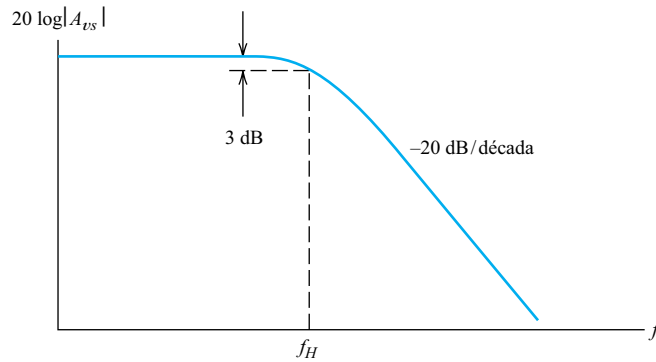


Figura 8.36. Comportamiento en alta frecuencia del amplificador en emisor común.

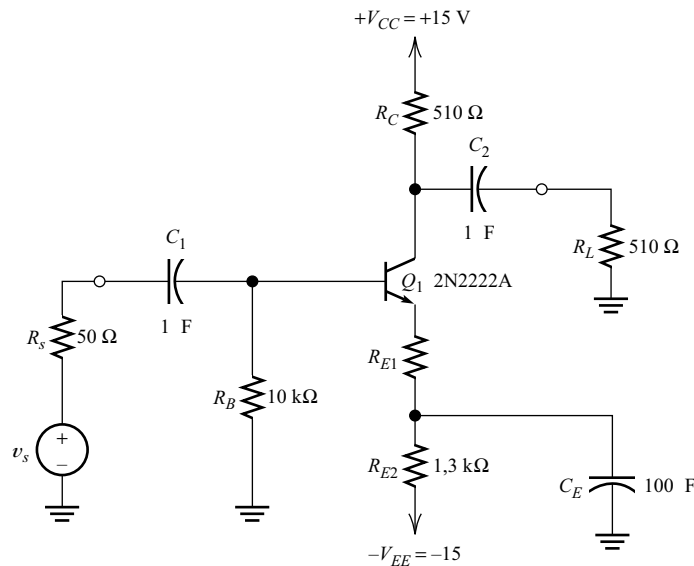


Figura 8.37. Circuito para el Ejemplo 8.8

la Figura 8.31. Utilice los resultados obtenidos en esta sección para hallar la frecuencia de corte superior, y las fórmulas del Capítulo 4 para hallar el valor de A_{vs} en frecuencias medias. Después, verifique los resultados con SPICE. Por último, utilice SPICE para obtener una gráfica de la magnitud de la ganancia de amplificador en función de la frecuencia para $R_{E1} = 24 \Omega$.

Solución: Como se indica en la Figura 8.31, los parámetros para el circuito equivalente híbrido en π son

$$r_x = 19 \Omega$$

$$r_\pi = 585 \Omega$$

$$r_o = 22,5 \text{ k}\Omega$$

$$r_\mu = 1,5 \text{ M}\Omega$$

$$C_{\pi} = 196 \text{ pF}$$

$$C_{\mu} = 8 \text{ pF}$$

$$g_m = 0,385 \text{ S}$$

Sustituyendo los valores en las Ecuaciones (8.49) y (8.50), obtenemos

$$R'_L = R_L \parallel R_C \parallel r_o = 510 \parallel 510 \parallel 22,5 \text{ k}\Omega = 252 \text{ }\Omega$$

y

$$R'_s = r_{\pi} \parallel [r_x + (R_B \parallel R_s)] = 585 \parallel [19 + (10 \text{ k}\Omega \parallel 50)] = 61,5 \text{ }\Omega$$

A continuación, la Ecuación (8.54) da como resultado

$$\begin{aligned} C_T &= C_{\pi} + C_{\mu}(1 + g_m R'_L) \\ &= 196 + 8(1 + 0,385 \times 252) \\ &= 196 + 784 \\ &= 980 \text{ pF} \end{aligned}$$

Observe que el efecto Miller hace que C_{μ} de 8 pF parezca una capacidad de 784 pF en paralelo con C_{π} . Por ello, aunque C_{μ} sea mucho menor que C_{π} , vemos que C_{μ} tiene un efecto mayor en la disminución de la ganancia a altas frecuencias.

Ahora podemos calcular la frecuencia de corte superior utilizando la Ecuación (8.55):

$$\begin{aligned} f_H &= \frac{1}{2\pi R'_s C_T} \\ f_H &= \frac{1}{2\pi \times 61,5 \times 980 \times 10^{-12}} \\ f_H &= 2,64 \text{ MHz} \end{aligned}$$

A continuación, utilizamos la Ecuación (8.47) para calcular la β de este transistor:

$$\beta \cong r_{\pi} g_m = 585 \times 0,385 = 225$$

Ahora, empleamos la Ecuación (4.47) para calcular la ganancia de banda media:

$$A_v = \frac{v_o}{v_{in}} = \frac{-\beta R'_L}{r_{\pi} + (\beta + 1)R_{E1}}$$

Sustituyendo los valores, tenemos

$$\begin{aligned} A_v &= \frac{-225 \times 252}{585 + 226 \times 0} \\ &= -96,9 \end{aligned}$$

También, utilizando la Ecuación (4.49) y (4.50), obtenemos

$$\begin{aligned}
 R_{in} &= \frac{v_{in}}{i_{in}} = R_B \parallel [r_{\pi} + (\beta + 1)R_{E1}] \\
 &= (10 \text{ k}\Omega) \parallel [585 + (226) \times 0] \\
 &= 553 \ \Omega
 \end{aligned}$$

Finalmente, se obtiene

$$\begin{aligned}
 A_{vs} &= \frac{v_o}{v_s} = A_v \frac{R_{in}}{R_s + R_{in}} \\
 A_{vs} &= -96,9 \frac{553}{50 + 553} \\
 A_{vs} &= -88,9
 \end{aligned}$$

En decibelios, la ganancia es

$$A_{vs} = 39,0 \text{ dB}$$

A continuación, utilizamos PSpice para realizar un análisis en alterna del amplificador. El esquema del circuito está almacenado en el archivo Fig8_37. En la Figura 8.38 se ilustran los diagramas de Bode de A_{vs} . El análisis en PSpice proporciona valores para la ganancia a frecuencias medias y la frecuencia de corte superior que coinciden de forma bastante precisa con los cálculos manuales para $R_{E1} = 0$. Observe que, para $R_{E1} = 24 \ \Omega$, el ancho de banda aumenta, pero se reduce la ganancia a frecuencias medias.

El efecto de C_{μ} sobre la respuesta en alta frecuencia de un amplificador en emisor común de alta ganancia aumenta notablemente debido al efecto Miller. Puede ampliarse el ancho de banda reduciendo R_s o la ganancia a frecuencias medias (reduciendo R_L o añadiendo una pequeña resistencia de emisor sin condensador de desacoplo).

Como indicación final, hay que decir que hemos utilizado un modelo para el transistor 2N2222A que coincide en gran medida con los parámetros del modelo híbrido en π que hemos determinado en la Sección 8.4. Nuestro modelo SPICE está almacena-

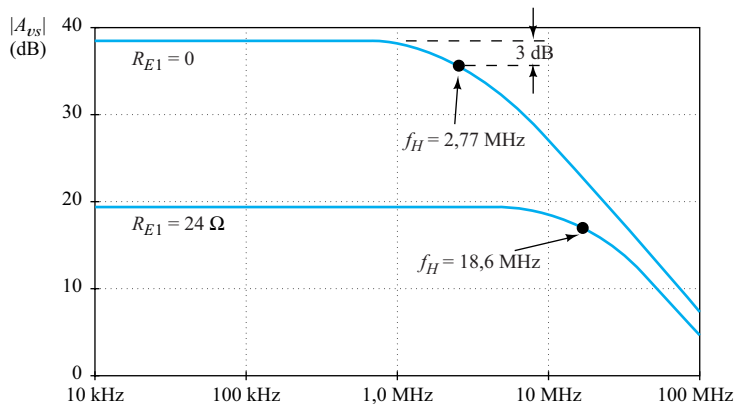


Figura 8.38. Magnitud de la ganancia en función de la frecuencia para el amplificador en emisor común del Ejemplo 8.8.

do en el archivo de biblioteca DEVICE.LIB. Si los circuitos se simulan utilizando los modelos para el transistor 2N2222 en las bibliotecas suministradas con PSpice, como NOM.LIB o EVAL.LIB, se obtendrán resultados significativamente diferentes. Esto se debe al hecho de que algunos modelos se basan en los parámetros típicos de la hoja de especificaciones, y otros se basan en los parámetros para el peor caso. En la práctica, podemos esperar variaciones similares en cuanto a prestaciones entre los diferentes dispositivos.

EJERCICIO

- 8.11.** Suponga que queremos obtener la mayor frecuencia de corte posible para el circuito del Ejemplo 8.8 con $R_{E1} = 0$. Decidimos intentar seleccionar un transistor mejor. Después de estudiar los catálogos de especificaciones, seleccionamos tres candidatos con las especificaciones indicadas en la Tabla 8.2. Suponga que $r_o = 20 \text{ k}\Omega$ e $I_{CQ} \cong 10 \text{ mA}$ para los tres transistores. Calcule la frecuencia de corte superior para cada dispositivo.

Tabla 8.2. Especificaciones de dispositivos para el Ejercicio 8.11.

Dispositivos	f_t (MHz)	C_μ (pF)	β	r_x (Ω)
(a)	400	5	100	10
(b)	350	2	100	15
(c)	500	2	50	5

Respuesta (a) $f_H \cong 5,13 \text{ MHz}$; (b) $f_H \cong 8,33 \text{ MHz}$; (c) $f_H \cong 13,1 \text{ MHz}$.

EJERCICIO

- 8.12.** Utilizar el análisis manual para hallar la frecuencia de corte superior para $A_v = V_o/V_{in}$ en el circuito del Ejemplo 8.8 con $R_{E1} = 0$. (En el Ejemplo 8.8, hemos hallado la frecuencia de corte superior para $A_{vs} = V_o/V_{s'}$.) Utilizar SPICE para verificar la respuesta. (*Pista:* Si suponemos que $R_s = 0$, entonces $v_{in} = v_s$. Por tanto, reemplazando $R_s = 0$, las ecuaciones deducidas en esta sección pueden utilizarse para hallar la frecuencia de corte superior para A_v .)

Respuesta Por medio del cálculo manual, obtenemos $f_H \cong 8,83 \text{ MHz}$. Para verificar este valor utilizando PSpice, ejecute el programa almacenado en el archivo Exer8_12. A partir de la simulación, vemos que $f_H = 8,65 \text{ MHz}$, lo cual coincide bastante bien con el cálculo manual.

Cuando necesitamos un amplificador con ancho de banda grande, debemos considerar configuraciones de amplificador que no tengan una capacidad conectada directamente entre la salida y la entrada.

8.6. AMPLIFICADORES EN BASE COMÚN, CASCODO Y DIFERENCIAL

Hemos visto que la capacidad C_μ es un factor importante en la limitación de la respuesta en alta frecuencia del amplificador en emisor común, debido al efecto Miller. Por tanto, cuando necesitamos un amplificador con ancho de banda grande, debemos considerar configuraciones de amplificador que no tengan una capacidad conectada directamente entre la salida y la entrada.

El amplificador en base común

Una posibilidad es el amplificador en base común mostrado en la Figura 8.39(a). En la Figura 8.39(b) se muestra el circuito equivalente en pequeña señal. La resistencia de dispersión de base r_x es lo suficientemente pequeña como para que pueda considerarse que el terminal b' está conectado a masa. Por tanto, C_μ está conectado entre la salida y masa, y C_π entre la entrada y masa. Excepto la posible capacidad parásita debida al cableado, no existe ninguna capacidad conectada directamente entre la salida y la entrada.

Puede llevarse a cabo un análisis aproximado de $A_{vs} = \mathbf{V}_o/\mathbf{V}_s$ reemplazando r_μ y r_o por circuitos abiertos, y r_x por un cortocircuito. El circuito equivalente simplificado resultante se ilustra en la Figura 8.39(c). El análisis de este circuito da como resultado dos frecuencias de corte superior, que vienen dadas por las siguientes fórmulas

$$f_{H1} = \frac{1}{2\pi C_\pi R'_s} \tag{8.56}$$

y

$$f_{H2} = \frac{1}{2\pi C_\mu R'_L} \tag{8.57}$$

donde

$$R'_s = R_s \parallel R_E \parallel r_\pi \parallel (1/g_m) \tag{8.58}$$

y

$$R'_L = R_C \parallel R_L \tag{8.59}$$

De acuerdo con este análisis simplificado, A_{vs} cae con una pendiente de 40 dB por década.

Normalmente, las frecuencias de corte son mucho más altas que las del amplificador en emisor común, suponiendo dispositivos y niveles de impedancia similares.

Obtenemos el circuito equivalente a frecuencias medias reemplazando las capacidades en la Figura 8.39(c) por circuitos abiertos (la fuente controlada $g_m v_\pi$ puede denominarse βi_b si se desea). Las ganancias e impedancias a frecuencias medias del amplificador en base común se muestran en la Tabla 8.3. El amplificador en base común es un amplificador no inversor y, potencialmente, con una alta ganancia de tensión. La ganancia de corriente es menor que la unidad. La impedancia de entrada es baja, y la de salida es moderada comparada con la de otros amplificadores bipolares.

Tabla 8.3. Fórmulas para la ganancia e impedancias a frecuencias medias del amplificador en base común de la Figura 8.39.

$$A_v = \frac{v_o}{v_{in}} = \frac{\beta R'_L}{r_\pi} = g_m R'_L \quad \text{donde} \quad R'_L = R_C \parallel R_L$$

$$R_{in} = \frac{v_{in}}{i_{in}} = R_E \parallel \left(\frac{r_\pi}{\beta + 1} \right) = R_E \parallel r_\pi \parallel \left(\frac{1}{g_m} \right)$$

$$R_o = R_C$$

$$A_i = \frac{i_o}{i_{in}} = A_v \frac{R_{in}}{R_L}$$

$$A_{vs} = \frac{v_o}{v_s} = A_v \frac{R_{in}}{R_s + R_{in}}$$

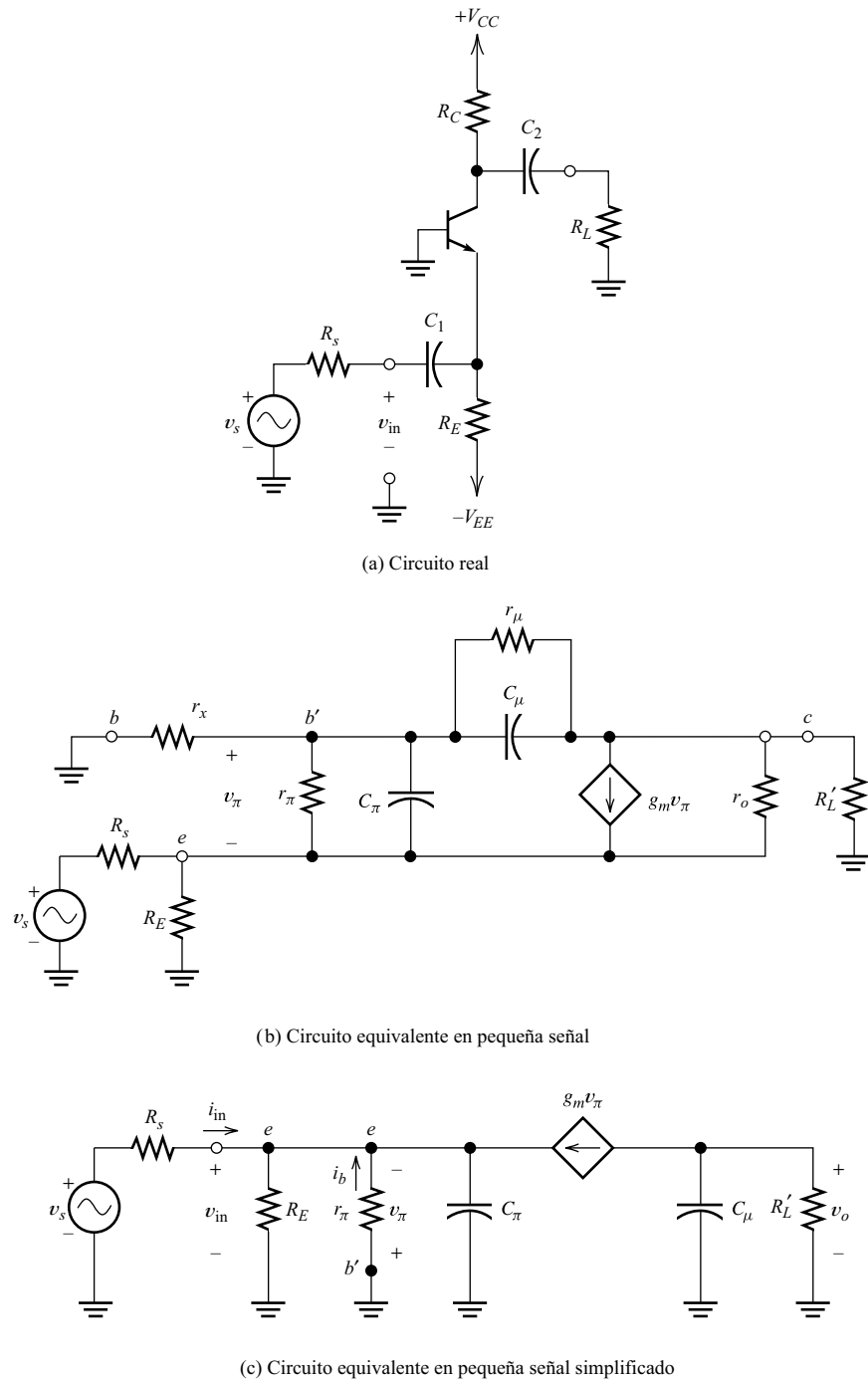


Figura 8.39. Amplificador en base común.

EJERCICIO

- 8.13. (a) Calcular las frecuencias de corte (superior) para el amplificador en base común de la Figura 8.39(a), suponiendo que $R_s = 50 \Omega$, $R_E = 1,3 \text{ k}\Omega$, $R_C = R_L = 510 \Omega$, $C_1 = C_2 = 1 \mu\text{F}$, $V_{CC} = 15 \text{ V}$, y $-V_{EE} = -15 \text{ V}$. El

transistor es un 2N2222A con los parámetros híbridos en π indicados en la Figura 8.31.

- (b) Utilice las fórmulas de la Tabla 8.3 para calcular el valor de A_{vs} a frecuencias medias.
- (c) Utilice PSpice para obtener un diagrama de Bode de la magnitud de A_{vs} . Compare la magnitud de la ganancia a frecuencias medias con el valor calculado en el punto (b). Halle la frecuencia de corte superior a partir de la gráfica. Esta frecuencia debe ser aproximadamente igual a la menor de las dos frecuencias de corte calculadas en el punto (a).

Respuesta (a) $f_{H1} = 331$ MHz, y $f_{H2} = 78,0$ MHz. (b) $A_{vs} = 98,1$, $R_{in} = 2,58 \Omega$, y $A_{vs} = 4,81$. (c) El programa está almacenado en el archivo Exer8_13. A partir del programa, vemos que $f_H \cong 51,0$ MHz, y $A_{vs} = 4,8$ (ó 13,6 dB), valores bastante próximos a los calculados en el punto (b), considerando las amplias tolerancias de los parámetros del transistor.

El amplificador cascodo

El amplificador en base común tiene un amplio ancho de banda, pero su impedancia de entrada es muy baja. En consecuencia, la ganancia a frecuencias medias puede ser bastante pequeña, debido a la carga que supone la resistencia de salida de la fuente. Un circuito conocido como amplificador **cascodo**, que se ilustra en la Figura 8.40, combina muchas de las ventajas de los amplificadores en emisor común y base común. En este circuito, Q_1 funciona como un amplificador en emisor común, y Q_2 como un amplificador en base común. Debido a la baja impedancia de entrada de Q_2 , la ganancia de tensión de Q_1 es muy baja. Por tanto, el efecto Miller sobre la capacidad C_μ de Q_1 es leve, y el ancho de banda es mayor que para una etapa en emisor común de alta ganancia.

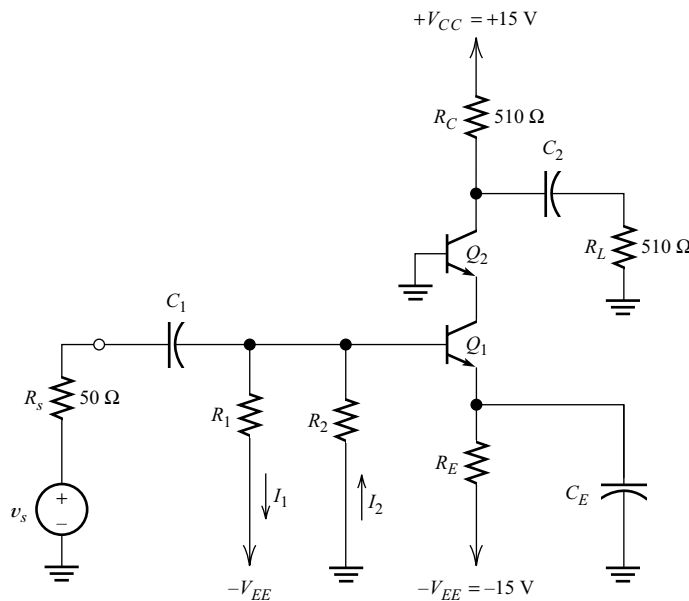


Figura 8.40. Amplificador cascodo.

Ejemplo 8.9. Análisis SPICE de un amplificador cascodo

Considere el circuito cascodo que utiliza el transistor 2N2222A que se muestra en la Figura 8.40. Suponga que $\beta = 225$, $R_C = R_L = 510 \Omega$, $V_{CC} = 15 \text{ V}$, y $-V_{EE} = -15 \text{ V}$. Seleccione los restantes valores de resistencias para polarizar los transistores en aproximadamente $I_{CQ} = 10 \text{ mA}$, y $V_{CEQ} = 10 \text{ V}$. Utilice PSpice para hallar la ganancia a frecuencias medias y la frecuencia de corte superior.

Solución: Tenemos una tensión total de 30 V. La caída de tensión continua a través de R_C es igual a $(10 \text{ mA}) \times (510 \Omega) = 5,1 \text{ V}$. Además, se requiere que caiga una tensión de 20 V sobre los transistores. Por tanto, la tensión en R_E es, aproximadamente, de 4,9 V. Así, tenemos $R_E \cong 4,9/10 \text{ mA} = 490 \Omega$. Seleccionamos $R_E = 510 \Omega$, que un valor estándar con una tolerancia del 5%.

Suponiendo que $V_{BEQ1} = 0,7 \text{ V}$, y que existe una caída de 5 V a través de R_E , tenemos que la tensión en la base de Q_1 es aproximadamente igual a $-9,3 \text{ V}$ respecto a masa.

Como se indica en la Figura 8.40, I_2 es la corriente que fluye a través de R_2 . Para obtener una buena estabilidad de polarización, debemos tener $I_2 \gg I_{BQ1}$. El valor de R_2 no debe ser tan grande como para hacer que este requisito no se cumpla. Por otro lado, no debe ser tan pequeño como para que I_2 represente una carga excesiva para la fuente de alimentación. De forma arbitraria, elegimos $R_2 = 10 \text{ k}\Omega$. Luego la corriente a través de R_2 es $I_2 = (9,3 \text{ V})/(10 \text{ k}\Omega) = 0,93 \text{ mA}$.

La corriente a través de R_1 es $I_1 = I_2 - I_{BQ1} = 0,93 - 10/225 = 0,89 \text{ mA}$. Por otro lado, la tensión en R_1 es de 5,7 V, y podemos calcular $R_1 = (5,7 \text{ V})/(0,89 \text{ mA}) = 6,40 \text{ k}\Omega$. Por tanto, elegimos el valor estándar $R_1 = 6,8 \text{ k}\Omega$.

En este ejemplo, no nos interesa la respuesta en baja frecuencia. Vamos a elegir $C_1 = C_2 = 1 \mu\text{F}$ y $C_E = 100 \mu\text{F}$. Estos componentes no tienen influencia directa sobre la respuesta en alta frecuencia. Sin embargo, la capacidad parásita o la inductancia en serie asociada a los condensadores de acoplo grandes pueden tener un efecto indirecto importante sobre la respuesta en alta frecuencia.

El esquema del circuito está almacenado en el archivo Fig8_40. Los resultados de la simulación muestran que el circuito alcanza el valor $A_{vs} = 38,4 \text{ dB}$ a frecuencias medias, comparado con $A_{vs} = 39,0 \text{ dB}$ del amplificador en emisor común del Ejemplo 8.8. La frecuencia de corte superior es de 12,4 MHz, comparado con los 2,64 MHz del amplificador en emisor común. Por tanto, el circuito cascodo tiene un mayor ancho de banda prácticamente con la misma ganancia que el circuito en emisor común.

□

Algunas configuraciones de amplificador que permiten mejorar el rendimiento en alta frecuencia en comparación con la etapa en emisor común son: el amplificador en base común, el amplificador cascodo, y el par diferencial acoplado por el emisor. Las versiones FET de estos circuitos también tienen una gran utilidad.

La configuración diferencial como amplificador de banda ancha

El amplificador diferencial ilustrado en la Figura 8.41 es otra configuración de circuito que anula el efecto de la capacidad de realimentación (C_μ). El comportamiento a frecuencias medias de este circuito se ha analizado en el Capítulo 7.

Observe que la salida asimétrica se toma del colector de Q_2 . Dado que la base de Q_2 está conectada a masa, la realimentación a través de la capacidad C_μ de Q_2 prácticamente queda eliminada. Este circuito también puede verse como un seguidor de emisor (Q_1) conectado en cascada con un amplificador en base común (Q_2).

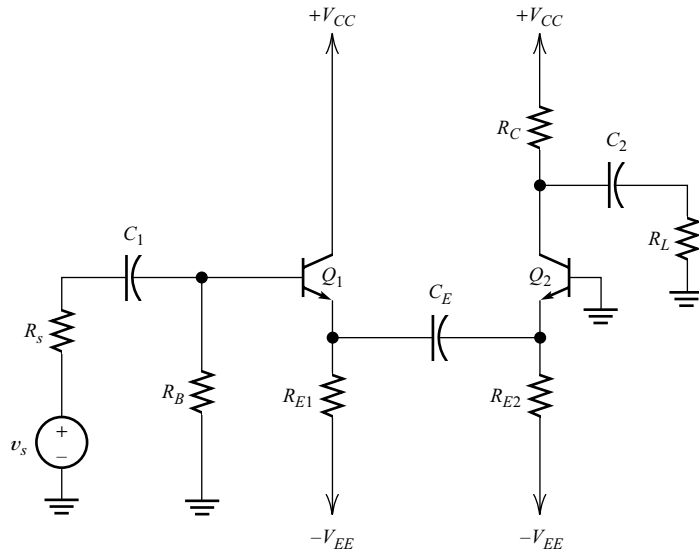


Figura 8.41. Par diferencial acoplado por emisor como amplificador de banda ancha.

EJERCICIO

8.14. Analizar el circuito de la Figura 8.41 utilizando el 2N2222A. Suponga que $\beta = 225$, $C_1 = C_E = C_2 = 1 \mu\text{F}$, $R_s = 50 \Omega$, $R_C = R_L = 510 \Omega$, $V_{CC} = 15 \text{ V}$, y $-V_{EE} = -15 \text{ V}$. Seleccione los valores de las restantes resistencias para polarizar los transistores en, aproximadamente $I_{CQ} = 10 \text{ mA}$. Escriba y ejecute un fichero de PSpice para hallar la ganancia a frecuencias medias y la frecuencia de corte superior.

Respuesta Los valores de componentes adecuados son: $R_B = 10 \text{ k}\Omega$, $R_{E1} = 1,3 \text{ k}\Omega$, y $R_{E2} = 1,3 \text{ k}\Omega$. El programa está almacenado en el archivo Exer8_14, y da como resultado $f_H = 9,7 \text{ MHz}$ y $A_{vs} = 33,3 \text{ dB}$.

Es interesante comparar las frecuencias de corte superior de los circuitos del Ejercicio 8.13, del Ejercicio 8.14, del Ejemplo 8.8, y del Ejemplo 8.9. El tipo de dispositivo, punto de trabajo aproximado, resistencia de fuente y resistencia de carga son los mismos para todos los circuitos. Los resultados se indican en la Tabla 8.4. Dependiendo de los valores requeridos de ganancia y ancho de banda, podríamos seleccionar la

Tabla 8.4. Comparación del rendimiento de distintas configuraciones de amplificador.

	Configuración	A_{vs} (dB)	f_H (MHz)
Ejemplo 8.8	Emisor común ($R_{E1} = 0$)	38,6	2,8
Ejemplo 8.8	Emisor común ($R_{E1} = 24 \Omega$)	19,4	18,6
Ejercicio 8.13	Base común	13,6	51,0
Ejemplo 8.9	Cascodo	38,4	12,4
Ejercicio 8.14	Diferencial acoplado por emisor	33,3	9,7

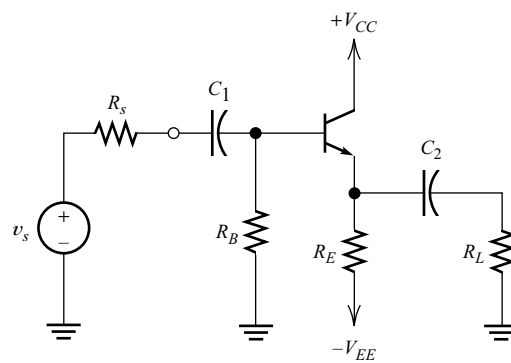
mejor configuración de esta lista. Por supuesto, cuál sea la mejor configuración depende de muchos factores, como la resistencia de fuente, el tipo de dispositivo, las tensiones de alimentación, etc. En un diseño concreto, se analizarán las diversas alternativas y se seleccionará la mejor.

8.7. SEGUIDORES DE EMISOR

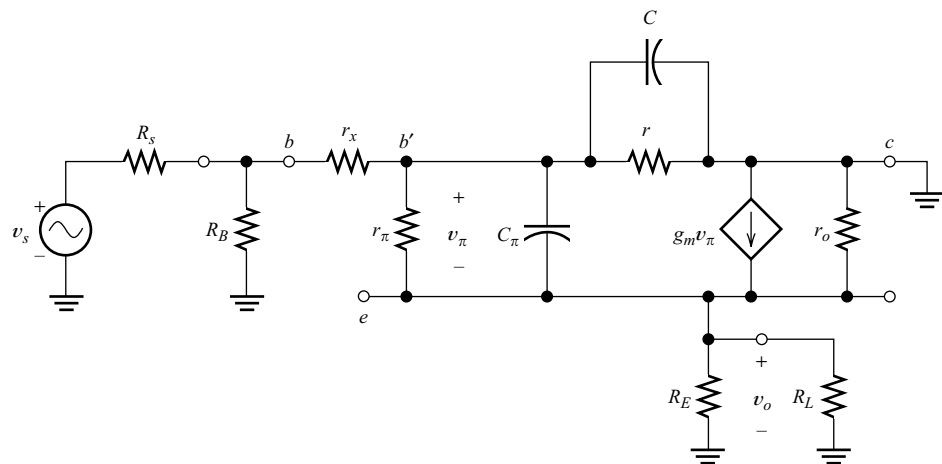
Un seguidor de emisor resulta útil para obtener una alta impedancia de entrada o una baja impedancia de salida. Sin embargo, la ganancia de tensión del seguidor de emisor es inferior a la unidad. Si se requiere una ganancia superior a la unidad, puede utilizarse uno de los amplificadores estudiados en la sección anterior en cascada con el seguidor de emisor.

En la Figura 8.42(a) se muestra un seguidor de emisor. El circuito equivalente en pequeña señal para alta frecuencia se muestra en la Figura 8.42(b). Vamos a deducir una expresión aproximada para la frecuencia de corte superior de este circuito.

En primer lugar, vamos a simplificar el circuito. Reemplazamos r_μ por un circuito abierto, ya que la impedancia de C_μ es mucho menor que r_μ en altas frecuencias.



(a) Circuito real



(b) Circuito equivalente en pequeña señal

Figura 8.42. Seguidor de emisor.

Las resistencias r_o , R_E y R_L están en paralelo, y pueden representarse como una única resistencia

$$R'_L = r_o \parallel R_E \parallel R_L \tag{8.60}$$

Por otro lado, el generador, la resistencia R_B y la resistencia r_x pueden representarse usando un circuito equivalente de Thévenin. La resistencia de Thévenin es

$$R'_s = r_x + (R_s \parallel R_B) \tag{8.61}$$

La realización de estos cambios da como resultado el circuito equivalente simplificado ilustrado en la Figura 8.43.

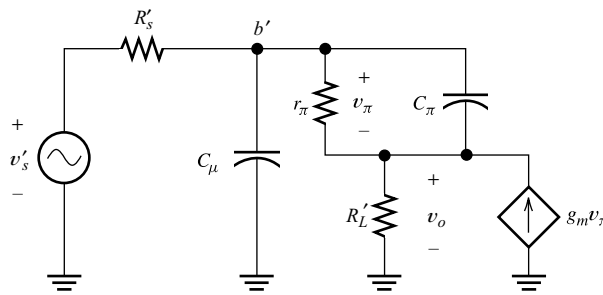


Figura 8.43. Circuito equivalente simplificado del seguidor de emisor.

En la banda pasante, las corrientes a través de r_π y C_π son débiles en comparación con la corriente de la fuente controlada. Por tanto, la tensión de salida es aproximadamente igual a

$$v_o = g_m R'_L v_\pi \tag{8.62}$$

La tensión en el terminal b' es

$$v_{b'} = v_\pi + v_o \tag{8.63}$$

Utilizando la Ecuación (8.62) para reemplazar v_o en la Ecuación (8.63), obtenemos

$$v_{b'} = v_\pi + g_m R'_L v_\pi \tag{8.64}$$

Dividiendo los miembros respectivos de las Ecuaciones (8.62) y (8.64), obtenemos la siguiente expresión para la ganancia de tensión desde el punto b' hasta la salida:

$$A_{vb'} = \frac{v_o}{v_{b'}} = \frac{g_m R'_L}{1 + g_m R'_L} \tag{8.65}$$

Ahora, vamos a aprovechar el hecho de que r_π y C_π están conectados entre el terminal de entrada b' y la salida. Según el efecto Miller, r_π y C_π pueden reemplazarse por componentes equivalentes conectados entre el terminal b' y masa. La resistencia se divide por el factor

$$1 - A_{vb'} = \frac{1}{1 + g_m R'_L}$$

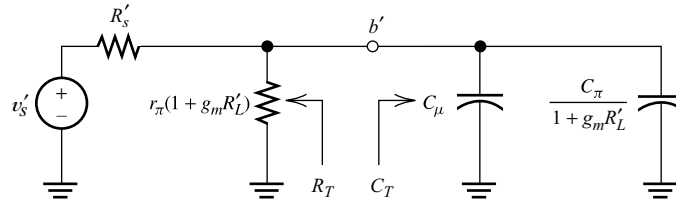


Figura 8.44. Este circuito se obtiene a partir de la Figura 8.43 considerando el efecto Miller.

De forma similar, C_π se multiplica por este factor. En la Figura 8.44 se muestra el circuito resultante.

El análisis de la Figura 8.44 demuestra que el circuito adopta la forma de un filtro RC de paso bajo. La frecuencia de corte es

$$f_H = \frac{1}{2\pi R_T C_T} \tag{8.66}$$

La capacidad total es

$$C_T = C_\mu + \frac{C_\pi}{1 + g_m R'_L} \tag{8.67}$$

y la resistencia es

$$R_T = R'_s \parallel [r_\pi(1 + g_m R'_L)] \tag{8.68}$$

Utilizando la Ecuación (8.61) para sustituir R'_s , obtenemos

$$R_T = [r_x + (R_s \parallel R_B)] \parallel [r_\pi(1 + g_m R'_L)] \tag{8.69}$$

Ejemplo 8.10. Respuesta en alta frecuencia de un seguidor de emisor

Calcular la frecuencia de corte superior de A_{vs} para el seguidor de emisor ilustrado en la Figura 8.45. Suponga que $\beta = 225$ para el transistor 2N2222A. Asimismo, utilice las fórmulas de la Sección 4.8 para calcular los valores de la resistencia de entrada, de la resistencia de salida y de A_{vs} a frecuencias medias. Por último, utilice PSpice para verificar los resultados.

Solución: En primer lugar, hallamos el punto de polarización. La corriente continua de base es $I_{EQ}/(\beta + 1)$, y fluye a través de R_B . Escribiendo la ecuación de tensiones del bucle que contiene R_B , la unión base-emisor y R_E , obtenemos

$$\frac{R_B I_{EQ}}{\beta + 1} + V_{BEQ} + R_E I_{EQ} = V_{EE}$$

Sustituyendo los valores, obtenemos

$$\frac{10 I_{EQ}}{225 + 1} + 0,7 + 1,3 I_{EQ} = 15$$

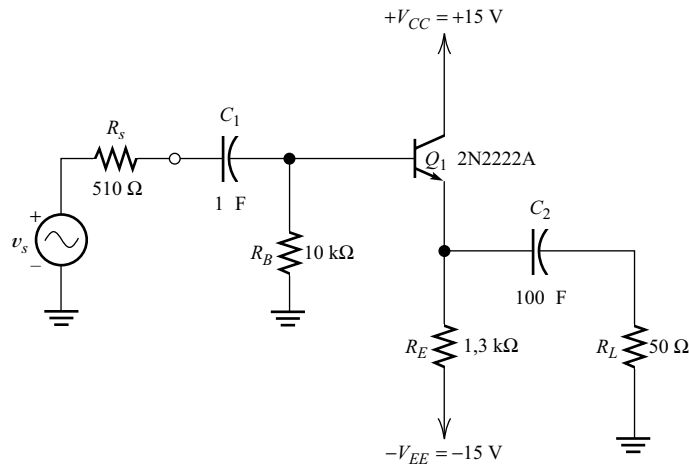


Figura 8.45. Seguidor de emisor del Ejemplo 8.10.

Resolviendo la ecuación, tenemos que

$$I_{EQ} = 10,6 \text{ mA}$$

Además, en este circuito, $V_{CEQ} \cong V_{CC} = 15 \text{ V}$. El circuito equivalente híbrido en π para el transistor 2N2222A en (aproximadamente) este punto de trabajo, se indica en la Figura 8.31. Los valores de los parámetros híbridos en π son los siguientes:

$$\begin{aligned} r_x &= 19 \text{ } \Omega \\ r_\pi &= 585 \text{ } \Omega \\ r_o &= 22,5 \text{ k}\Omega \\ r_\mu &= 1,5 \text{ M}\Omega \\ C_\pi &= 196 \text{ pF} \\ C_\mu &= 8 \text{ pF} \\ g_m &= 0,385 \text{ S} \end{aligned}$$

Ahora, a partir de la Ecuación (8.60), tenemos

$$\begin{aligned} R'_L &= r_o \parallel R_E \parallel R_L \\ &= 22,5 \text{ k}\Omega \parallel 1,3 \text{ k}\Omega \parallel 50 \text{ } \Omega \\ &= 48,0 \text{ } \Omega \end{aligned}$$

La Ecuación (8.69) da como resultado

$$\begin{aligned} R_T &= [r_x + (R_s \parallel R_B)] \parallel [r_\pi(1 + g_m R'_L)] \\ &= [19 + (510 \parallel 10 \text{ k}\Omega)] \parallel [585(1 + 0,385 \times 48)] \\ &= 483 \text{ } \Omega \end{aligned}$$

A partir de la Ecuación (8.67), obtenemos

$$\begin{aligned} C_T &= C_\mu + \frac{C_\pi}{1 + g_m R'_L} \\ &= 8 + \frac{196}{1 + 0,385 \times 48} \\ &= 18,1 \text{ pF} \end{aligned}$$

Por último, la Ecuación (8.66) proporciona la frecuencia de corte

$$\begin{aligned} f_H &= \frac{1}{2\pi R_T C_T} \\ &= \frac{1}{2\pi 483 \times 18,1 \text{ pF}} \\ &= 18,2 \text{ MHz} \end{aligned}$$

A continuación, utilizamos las fórmulas de la Sección 4.8 para calcular la ganancia a frecuencias medias:

$$A_v = \frac{v_o}{v_{in}} = \frac{(\beta + 1)R'_L}{r_\pi + (\beta + 1)R'_L} = 0,949$$

$$R_{in} = \frac{v_{in}}{i_{in}} = R_B \parallel [r_\pi + (\beta + 1)R'_L] = 5,33 \text{ k}\Omega$$

$$A_{vs} = \frac{v_o}{v_s} = A_v \frac{R_{in}}{R_s + R_{in}} = 0,866$$

En decibelios, tenemos que $A_{vs} = -1,25 \text{ dB}$.

El esquema del circuito está almacenado en el archivo Fig8_45. Podemos obtener una gráfica de A_{vs} en función de la frecuencia simulando el circuito y utilizando Probe. La gráfica muestra que la ganancia a frecuencias medias es igual a $-1,3 \text{ dB}$ y la frecuencia de corte superior es de $18,9 \text{ MHz}$. Estos valores son cercanos a los obtenidos en el análisis manual.

□

Análisis manual y análisis con SPICE

Al realizar un análisis manual, a menudo se logra una comprensión mucho más clara de los factores que limitan el rendimiento.

Como es habitual, comprobamos que SPICE proporciona respuestas para un circuito determinado con muy poco esfuerzo. Sin embargo, al realizar un análisis manual, se logra a menudo una comprensión mucho más clara de los factores que limitan el rendimiento. Por ejemplo, al calcular C_T para el seguidor de emisor del Ejemplo 8.10, hallamos que las contribuciones de C_μ y C_π son aproximadamente iguales. Por tanto, si deseamos incrementar el ancho de banda del circuito, podríamos buscar un transistor que tenga una C_μ inferior o una f_i superior (lo que implica una C_π inferior).

En otros circuitos, una de las capacidades puede tener un efecto dominante de limitación del ancho de banda. Por ejemplo, en un amplificador en emisor común con una magnitud de ganancia grande, C_μ es más importante que C_π . Para aumentar el ancho de banda de un amplificador en emisor común, buscamos un transistor con una C_μ inferior, y el valor de f_t es menos importante. Éste es el tipo de razonamiento que el análisis manual hace posible y que SPICE no permite fácilmente.

A menudo, el análisis manual que utiliza aproximaciones simplificadoras ofrece una comprensión más clara que un desarrollo teórico exacto o una simulación por computador.

Cargas capacitivas

En algunas aplicaciones, la carga es capacitiva. La impedancia de una carga capacitiva disminuye con la frecuencia, causando finalmente la caída de la ganancia. Un ejemplo es la rejilla de control del tubo de imagen de una televisión, que supone una carga de unos 30 pF al amplificador de vídeo. Otros ejemplos son los transductores piezoeléctricos y los altavoces electrostáticos, que pueden tener capacitancias de varios miles de picofaradios.

Como se indica en la Figura 8.46, la resistencia de salida del amplificador y la carga capacitiva forman un filtro de paso bajo. La frecuencia de corte del filtro es

$$f_H = \frac{1}{2\pi R_o C_L} \tag{8.70}$$

Por tanto, para obtener un amplio ancho de banda con una carga capacitiva grande, el amplificador debe tener una baja impedancia de salida. La mejor forma de lograr esto es utilizar un seguidor de emisor como etapa de salida.

Cuando la carga es una capacidad y es necesaria una amplia respuesta en alta frecuencia, el seguidor de emisor representa una buena elección para la etapa de salida, porque tiende a tener una impedancia de salida baja.

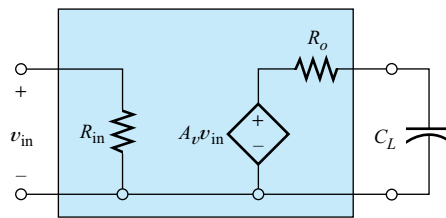


Figura 8.46. La capacidad de carga C_L y la resistencia de salida R_o forman un filtro de paso bajo.

EJERCICIO

8.15. Suponga que deseamos diseñar un amplificador multietapa. La carga es una capacidad $C_L = 400$ pF, y queremos una frecuencia de corte superior de al menos 5 MHz. ¿Cuál es la restricción que hay que imponer sobre la resistencia de salida del amplificador? ¿Qué configuración deberíamos seleccionar para la etapa de salida?

Respuesta La resistencia de salida debe ser menor de 79,6 Ω . Un seguidor de emisor será la mejor elección para lograr esta resistencia de salida relativamente baja.

8.8. RESPUESTA EN BAJA FRECUENCIA DE LOS AMPLIFICADORES CON ACOPLAMIENTO POR CONDENSADOR

En esta sección, vamos a ver que los condensadores de acoplo y de desacoplo provocan la caída de la ganancia de los amplificadores con acoplamiento por condensador RC a medida que la frecuencia se reduce por debajo de un valor determinado, que depende de los valores de los componentes y de la configuración de circuito considerada.

El objeto de los condensadores de acoplo es evitar que fluyan corrientes continuas, y permitir el paso de señales alternas. En algunas aplicaciones, la fuente de señal contiene una componente continua considerable que sobra, y utilizamos un condensador de acoplo para evitar que la componente continua entre al amplificador. También, en los amplificadores discretos, podemos utilizar condensadores de acoplo entre las etapas de tal modo que los puntos de polarización de los dispositivos activos puedan determinarse de forma independiente. Un condensador de acoplo de salida resulta útil cuando la salida contiene una tensión continua de polarización que no deseamos aplicar a la carga. Los condensadores de desacoplo se utilizan para suministrar un camino de baja impedancia en paralelo con las resistencias de polarización para las corrientes alternas. Por ejemplo, en un amplificador en emisor común discreto, a menudo colocamos un condensador de desacoplo en paralelo con la resistencia de polarización de emisor.

Los condensadores de acoplo y de desacoplo no resultan prácticos en los chips de circuitos integrados. Por tanto, los amplificadores integrados usan normalmente el acoplamiento directo. Si son necesarios condensadores de acoplo, se situarán como componentes discretos externos al chip.

Condensadores de acoplo

En primer lugar, examinemos los efectos de los condensadores de acoplo. Considere el generador, el amplificador y la carga ilustrados en la Figura 8.47. El generador puede caracterizarse mediante \mathbf{V}_s , y la resistencia interna por R_s . La resistencia de entrada del amplificador es R_{in} , la resistencia de salida del amplificador es R_o y la carga es R_L . El condensador C_1 acopla el generador a la entrada del amplificador, y C_2 acopla la señal de salida a la carga.

La ganancia total de tensión del amplificador mostrado en la Figura 8.47 es

$$A_{vs} = \frac{\mathbf{V}_o}{\mathbf{V}_s} = \frac{\mathbf{V}_x}{\mathbf{V}_s} \times \frac{\mathbf{V}_y}{\mathbf{V}_x} \times \frac{\mathbf{V}_o}{\mathbf{V}_y} \quad (8.71)$$

En el Ejemplo 8.2, hemos estudiado un circuito similar al circuito de entrada de la Figura 8.47 (formado por R_s , C_1 y R_{in}), excepto que los componentes estaban etiquetados como R_1 en lugar de R_s , R_2 en lugar de R_{in} , y C en lugar de C_1 . La función de transferencia del circuito de entrada viene dada por la Ecuación (8.23) cambiando los símbolos que designan a componentes. Por tanto, tenemos

$$\frac{\mathbf{V}_x}{\mathbf{V}_s} = \frac{R_{in}}{R_s + R_{in}} \times \frac{j(f/f_1)}{1 + j(f/f_1)} \quad (8.72)$$

donde f_1 es la frecuencia de corte. Esta frecuencia viene determinada por la Ecuación (8.22). Realizando los cambios en la notación para ajustarnos a este caso, tenemos

$$f_1 = \frac{1}{2\pi(R_s + R_{in})C_1} \quad (8.73)$$

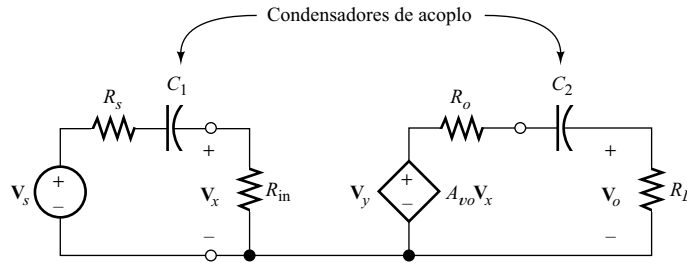


Figura 8.47. Amplificador con condensadores de acoplo.

El circuito de salida de la Figura 8.47 (formado por R_o , C_2 y R_L) también tiene la misma configuración que el circuito del Ejemplo 8.2. Realizando los cambios apropiados en lo que se refiere a la notación en las Ecuaciones (8.22) y (8.23), obtenemos

$$\frac{\mathbf{V}_o}{\mathbf{V}_y} = \frac{R_L}{R_o + R_L} \times \frac{j(f/f_2)}{1 + j(f/f_2)} \quad (8.74)$$

y

$$f_2 = \frac{1}{2\pi(R_o + R_L)C_2} \quad (8.75)$$

El cociente de \mathbf{V}_y entre \mathbf{V}_x es la ganancia de tensión en circuito abierto del amplificador:

$$A_{vo} = \frac{\mathbf{V}_y}{\mathbf{V}_x} \quad (8.76)$$

La siguiente expresión de la ganancia del amplificador se obtiene utilizando las Ecuaciones (8.72), (8.74) y (8.76) para realizar sustituciones en la Ecuación (8.71):

$$A_{vs} = \frac{R_{in}}{R_s + R_{in}} \times \frac{j(f/f_1)}{1 + j(f/f_1)} \times A_{vo} \times \frac{R_L}{R_o + R_L} \times \frac{j(f/f_2)}{1 + j(f/f_2)}$$

Vamos a definir la ganancia a frecuencias medias como

$$A_{vsmid} = \frac{R_{in}}{R_s + R_{in}} \times A_{vo} \times \frac{R_L}{R_o + R_L} \quad (8.77)$$

Entonces, la ganancia del amplificador puede expresarse de la siguiente manera

$$A_{vs} = A_{vsmid} \times \frac{j(f/f_1)}{1 + j(f/f_1)} \times \frac{j(f/f_2)}{1 + j(f/f_2)} \quad (8.78)$$

Observe que A_{vsmid} es la ganancia de tensión del amplificador en las frecuencias medias, para las que los condensadores de acoplo pueden considerarse como cortocircuitos.

Como hemos visto en el Ejemplo 8.2, la expresión

$$\frac{j(f/f_1)}{1 + j(f/f_1)}$$

aporta una caída de 20 dB por década para las frecuencias inferiores a la frecuencia de corte f_1 . La Figura 8.12 ilustra esto. Del mismo modo, la expresión

$$\frac{j(f/f_2)}{1 + j(f/f_2)}$$

aporta una caída de 20 dB por década para las frecuencias inferiores a f_2 .

En la Figura 8.48, se muestra un diagrama de Bode de magnitud para la ganancia de tensión del amplificador de la Figura 8.47. Con fines ilustrativos, hemos supuesto que f_2 es menor que f_1 . Para frecuencias por debajo de f_2 , la pendiente de la caída es de 40 dB por década.

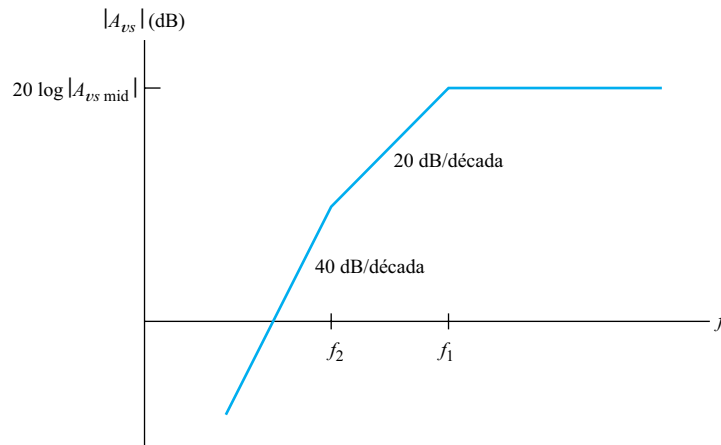


Figura 8.48. Diagrama de Bode de magnitud para el amplificador de la Figura 8.47 (suponiendo $f_1 > f_2$).

Para obtener el diagrama de Bode de magnitud de un amplificador con acoplamiento capacitivo, necesitamos conocer solamente la ganancia a frecuencias medias y los valores de las frecuencias de corte. Para frecuencias superiores a la frecuencia de corte, la ganancia es constante. A medida que la frecuencia disminuye, cada frecuencia de corte contribuye con 20 dB por década a la pendiente de la caída. La ganancia a frecuencias medias se halla analizando el circuito con el supuesto de que los condensadores de acoplo son cortocircuitos.

Para el circuito de la Figura 8.47, las frecuencias de corte se obtienen a partir de las Ecuaciones (8.73) y (8.75). Observe que las expresiones para la frecuencia de corte tienen la forma

$$f_p = \frac{1}{2\pi(R_1 + R_2)C} \quad (8.79)$$

donde $R_1 + R_2$ es la resistencia total en serie con el condensador de acoplo.

En resumen, las etapas del análisis de la respuesta en baja frecuencia de un amplificador con acoplamiento capacitivo similar al de la Figura 8.47 son las siguientes:

1. Analizar el circuito para hallar la ganancia a frecuencias medias, suponiendo que los condensadores de acoplo son cortocircuitos.
2. Determinar la resistencia total en serie con cada condensador.
3. Calcular la frecuencia de corte para cada condensador de acoplo.
4. Dibujar el diagrama de Bode de la ganancia del amplificador.

Ejemplo 8.11. Análisis en baja frecuencia de un circuito con condensadores de acoplo

Dibujar el diagrama asintótico de Bode de para la magnitud de $A_{vs} = V_o/V_s$, en el caso del amplificador mostrado en la Figura 8.49. Suponga que el amplificador operacional es ideal.

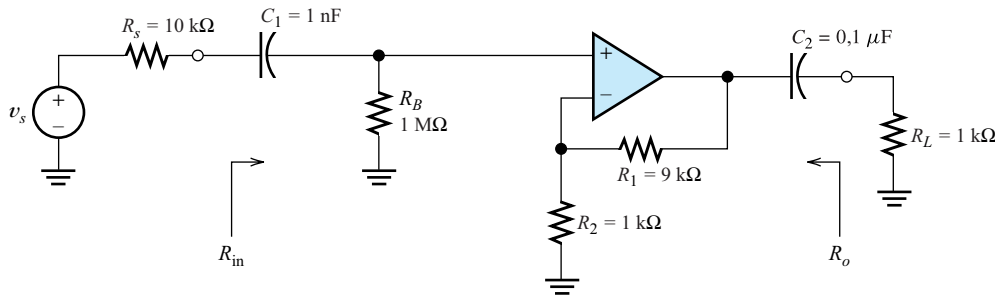


Figura 8.49. Amplificador del Ejemplo 8.11

Solución: Suponiendo que los condensadores de acoplo son cortocircuitos, podemos utilizar los principios del amplificador operacional vistos en el Capítulo 2 para establecer que

$$R_{in} = R_B = 1 \text{ M}\Omega$$

$$A_{vsmid} = 9,9 = 19,9 \text{ dB}$$

$$R_o = 0$$

Luego, utilizando las Ecuaciones (8.73) y (8.75), calculamos las frecuencias de corte:

$$f_1 = \frac{1}{2\pi(R_s + R_{in})C_1} = \frac{1}{2\pi(10^4 + 10^6)10^{-9}} = 157,6 \text{ Hz}$$

$$f_2 = \frac{1}{2\pi(R_o + R_L)C_2} = \frac{1}{2\pi(0 + 10^3)10^{-7}} = 1592 \text{ Hz}$$

En la Figura 8.50 se ilustra el diagrama de Bode asintótico de A_{vs} .

□

Cada condensador de acoplo en un amplificador con acoplamiento por condensador contribuye con una caída de 20 dB por década a la ganancia para bajas frecuencias. La frecuencia de corte para condensador es $f_{corte} = 1/(2\pi RC)$, donde R es la resistencia equivalente total en serie con el condensador.

EJERCICIO

8.16. Un determinado amplificador con acoplamiento capacitivo posee una ganancia a frecuencias medias de 1000. Tenemos tres condensadores de acoplo, con frecuencias de corte de 1 Hz, 10 Hz y 100 Hz. Dibujar a escala el diagrama asintótico de Bode de magnitud. Calcular la frecuencia de corte inferior.

Respuesta Véase la Figura 8.51. $f_L \cong 100 \text{ Hz}$.

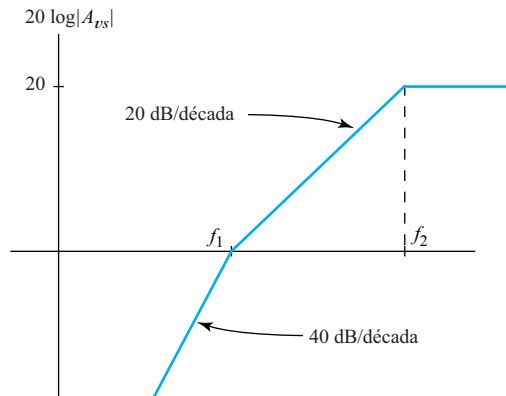


Figura 8.50. Diagrama asintótico de Bode del amplificador de la Figura 8.49.

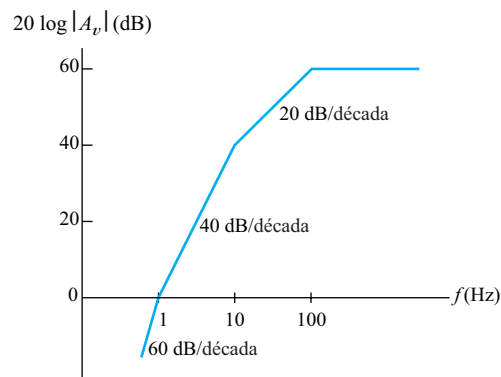


Figura 8.51. Respuesta del Ejercicio 8.16.

EJERCICIO

8.17. Hallar las frecuencias de corte del amplificador de la Figura 8.52. Si queremos reducir la frecuencia de corte inferior del amplificador, ¿qué condensador es más importante? ¿debemos aumentar o reducir su valor?

Respuesta $f_1 = 0,796$ Hz, $f_2 = 53,1$ Hz, y $f_3 = 15,9$ kHz. Para reducir la frecuencia de corte inferior es más importante aumentar el valor de C_3 .

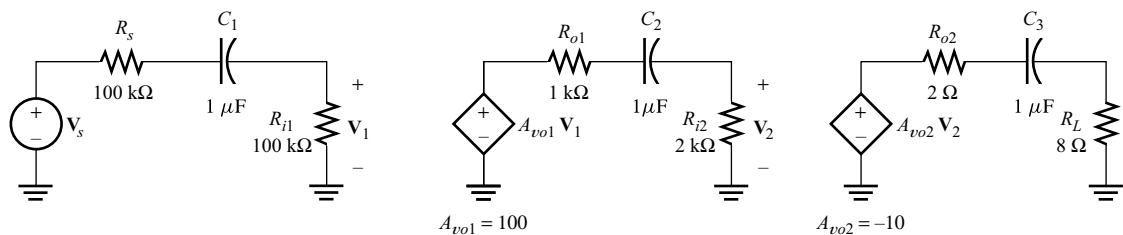


Figura 8.52. Amplificador para el Ejercicio 8.17.

Condensadores de desacoplo

Considere el amplificador en emisor común de la Figura 8.53. Supongamos que los condensadores de acoplo (C_1 y C_2) están trabajando como se espera y actúan como cortocircuitos para todas las frecuencias de interés. Recuerde que la magnitud de la ganancia de un amplificador en emisor común disminuye cuando aparece una resistencia en serie con el emisor en el circuito equivalente en pequeña señal. Tenga en cuenta también que R_E y C_E están en paralelo. Por encima de una frecuencia determinada f_1 , C_E actúa aproximadamente como un cortocircuito. Entonces, el emisor está conectado a masa y la ganancia es alta. Por el contrario, por debajo de cierta frecuencia f_2 , C_E tiene una alta impedancia, y la impedancia de la combinación en paralelo es aproximadamente igual a R_E . En consecuencia, la ganancia es mucho menor.

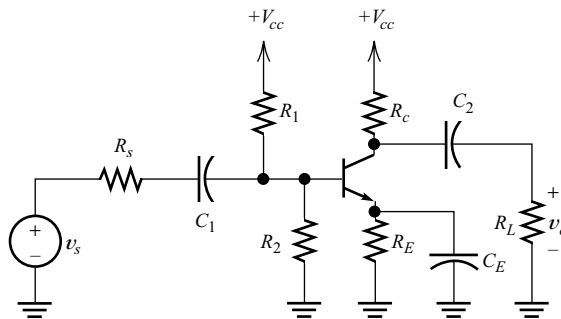


Figura 8.53. Amplificador en emisor común discreto.

Por tanto, la ganancia del amplificador en función de la frecuencia toma la forma indicada en la Figura 8.54. A frecuencias medias y altas, el condensador de desacoplo actúa como un cortocircuito, y la ganancia es constante con la frecuencia. Si la frecuencia disminuye por debajo de f_1 , la impedancia del condensador de desacoplo adquiere importancia, y la ganancia cae 20 dB por década. Por último, la impedancia del condensador se hace más grande que la resistencia de emisor, y la ganancia se nivela. A frecuencias bajas, el condensador de desacoplo actúa como un circuito abierto, y la magnitud de la ganancia queda determinada por los valores de las resistencias.

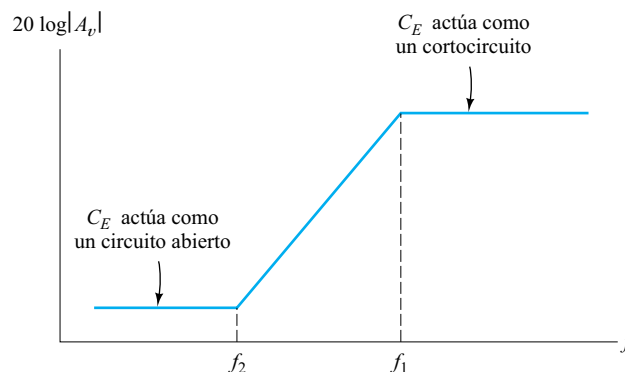


Figura 8.54. Magnitud de la ganancia en función de la frecuencia.

Normalmente, no nos interesa conocer el comportamiento detallado de la ganancia de un amplificador con acoplamiento por condensador en función de la frecuencia a frecuencias bajas. Sólo queremos asegurarnos de que la frecuencia f_1 sea suficientemente baja. Un análisis directo, aunque algo más extenso, da como resultado

$$f_1 = \frac{1}{2\pi C_E R'_E} \tag{8.80}$$

donde

$$R'_E = R_E \parallel \left(\frac{r_\pi + R_1 \parallel R_2 \parallel R_s}{\beta + 1} \right) \tag{8.81}$$

Los condensadores de desacoplo dan lugar a que la ganancia de los amplificadores en emisor común o fuente común disminuya a baja frecuencia. Para frecuencias muy bajas, la ganancia nuevamente se nivela. La frecuencia de corte en la que la ganancia comienza a caer es $f_1 = 1/(2\pi R'_E C_E)$, donde R'_E es la resistencia vista por el condensador de desacoplo.

es la resistencia «vista» por C_E . Como regla práctica general, el condensador de desacoplo del emisor debe tener un valor de aproximadamente β veces el valor del condensador de acoplo de entrada para que ambos tengan la misma influencia sobre la frecuencia de corte inferior.

EJERCICIO

8.18. Dibujar el circuito equivalente en pequeña señal para el amplificador ilustrado en la Figura 8.53 suponiendo que C_1 y C_2 son cortocircuitos. Deducir la expresión dada en la Ecuación (8.81). (*Pista:* Reemplace V_s por un cortocircuito, y reemplace C_E por un generador de prueba V_x (entonces, $R'_E = V_x/I_x$, donde I_x es la corriente suministrada por V_x .)

Respuesta El circuito equivalente en pequeña señal se muestra en la Figura 8.55.

EJERCICIO

8.19. Determinar la corriente de polarización I_{CQ} , el valor de r_π , y el valor de f_1 , para el circuito de la Figura 8.53, sabiendo que $R_1 = 10 \text{ k}\Omega$, $R_2 = 5 \text{ k}\Omega$, $R_s = 1 \text{ k}\Omega$, $R_E = R_C = R_L = 1 \text{ k}\Omega$, $V_{CC} = 15 \text{ V}$, $C_E = 100 \text{ }\mu\text{F}$, $V_{BEQ} = 0,7 \text{ V}$, $V_T = 26 \text{ mV}$, y $\beta = 200$.

Respuesta $I_{CQ} = 4,2 \text{ mA}$, $r_\pi = 1235 \text{ }\Omega$, $R'_E = 9,87 \text{ }\Omega$, y $f_1 = 161 \text{ Hz}$.

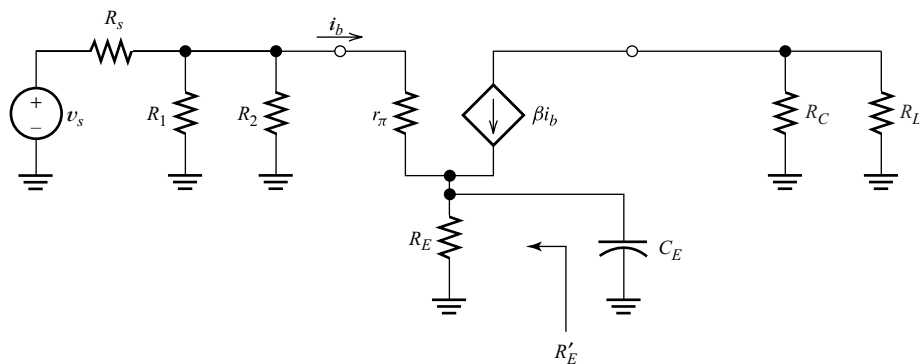


Figura 8.55. Circuito equivalente en pequeña señal para el amplificador de la Figura 8.53.

Consideraciones de diseño para los amplificadores con acoplamiento capacitivo

Normalmente, al diseñar un amplificador con acoplamiento por condensador, queremos asegurarnos de que la frecuencia de corte inferior sea menor que un valor especificado. Por ejemplo, en un amplificador de audio, generalmente es deseable que la frecuencia inferior de potencia mitad del amplificador sea menor que el límite de baja frecuencia de los altavoces. Si éste es el caso, sabemos que el amplificador no está limitando la fidelidad del sonido.

Por supuesto, puede conseguirse un valor muy bajo de f_L simplemente utilizando valores muy grandes para los condensadores de acoplo y de desacoplo. Sin embargo, también debemos tener en cuenta factores tales como el coste y el tamaño físico de los condensadores, ya que ambos factores aumentan a medida que aumenta el valor de la capacidad. Por tanto, hay que elegir los mejores valores (en términos de coste, tamaño, etc.) que satisfagan la especificación de f_L . Además, debemos elegir valores nominales estándar y permitir un margen suficiente, de tal manera que se cumpla la especificación con casi todas las combinaciones de componentes que caigan dentro de sus tolerancias. Cuando hay varios condensadores de acoplo y de desacoplo, aparecen varias frecuencias de corte: una para cada condensador. La frecuencia de corte inferior puede aproximarse a la suma de las frecuencias de corte. Por tanto, si las frecuencias de corte individuales son $f_1, f_2, f_3, \dots, f_n$, la frecuencia inferior de potencia mitad puede aproximarse

$$f_L \cong f_1 + f_2 + f_3 + \dots + f_n \quad (8.82)$$

Como diseñador, al seleccionar los valores de los condensadores de acoplo y de desacoplo, un buen método es el siguiente:

1. Examinar el circuito para ver si alguno de los condensadores puede ser eliminado. Los condensadores son relativamente voluminosos y caros: si alguno de ellos puede omitirse fácilmente, mucho mejor.
2. Determinar los valores de las resistencias en serie con cada condensador de acoplo y «vistas» por cada condensador de desacoplo. Considere todos los demás condensadores como cortocircuitos al determinar las resistencias. Las frecuencias de corte, los valores de capacidad y las resistencias, están relacionados mediante la expresión $f_{\text{corte}} = 1/(2\pi RC)$, donde R es la resistencia en serie con la capacidad. Si resulta práctico hacerlo, vuelva a diseñar el circuito para aumentar las resistencias, de manera que puedan utilizarse condensadores más pequeños.
3. Decidir cómo repartir la frecuencia inferior de potencia mitad deseada entre las distintas frecuencias de corte. Utilice la Ecuación (8.82).
4. Utilizar las resistencias halladas en el paso 2 y las frecuencias de corte seleccionadas en el paso 3 para calcular los valores de capacidad.
5. Seleccionar valores de capacidad estándar suficientemente grandes para tener en cuenta las tolerancias de los componentes. Normalmente, seleccionaríamos valores nominales un 50% más grandes que los valores calculados en el paso 4.

Ejemplo 8.12. Selección de valores para los condensadores de acoplo

Seleccionar valores de capacidad para que el amplificador de la Figura 8.52 alcance un valor de $f_L < 20$ Hz.

Solución: Vamos a seguir el procedimiento de diseño paso a paso explicado en esta sección:

Paso 1. No se da información alguna respecto a la razón por la que se incluyen los condensadores en la Figura 8.52, por lo que suponemos que los tres condensadores son necesarios. En un diseño real, tendríamos más información, y podríamos eliminar uno o más de los condensadores de acoplo.

Paso 2. La resistencia total en serie con C_1 es

$$R_s + R_{i1} = 200 \text{ k}\Omega$$

Para C_2 , la resistencia en serie es

$$R_{o1} + R_{i2} = 3 \text{ k}\Omega$$

y para C_3 , la resistencia en serie es

$$R_{o2} + R_L = 10 \Omega$$

Suponemos que estas resistencias no pueden cambiarse rediseñando el amplificador.

Paso 3. A partir de la Ecuación (8.82), tenemos:

$$f_1 + f_2 + f_3 = f_L = 20 \text{ Hz}$$

Supongamos, al menos por ahora, que elegimos $f_1 = f_2 = f_3 = 20/3 = 6,67$ Hz (posteriormente, podríamos investigar si una opción diferente, como $f_1 = 2$ Hz, $f_2 = 2$ Hz y $f_3 = 16$ Hz, lleva a un conjunto más práctico de valores de condensador). Dado que la resistencia en serie con C_3 es la más pequeña, C_3 tiene el mayor valor. Posiblemente, se lograría un ahorro en el coste y tamaño totales permitiendo un valor mayor para f_3 .

Paso 4. Las frecuencias de corte vienen dadas por

$$f_1 = \frac{1}{2\pi(R_s + R_{i1})C_1}$$

$$f_2 = \frac{1}{2\pi(R_{o1} + R_{i2})C_2}$$

y

$$f_3 = \frac{1}{2\pi(R_{o2} + R_L)C_3}$$

Despejando las capacidades y sustituyendo los valores, se obtiene

$$C_1 = 0,119 \mu\text{F}$$

$$C_2 = 7,959 \mu\text{F}$$

$$C_3 = 2388 \mu\text{F}$$

Un análisis exacto del amplificador con estos valores o una simulación con SPICE da como resultado $f_L = 13,2$ Hz (en lugar de $f_L = 20$ Hz), ya que la Ecuación (8.82) da una estimación conservadora.

Paso 5. Seleccionamos valores de capacitancia estándar, para proporcionar cierto margen de tolerancia en los componentes. Suponiendo condensadores con una tolerancia del 20 %, podríamos elegir los siguientes valores:

$$C_1 = 0,15 \mu\text{F}$$

$$C_2 = 10 \mu\text{F}$$

$$C_3 = 2700 \mu\text{F}$$

□

También es una buena práctica tener en cuenta las posibles variaciones en las resistencias que determinan las frecuencias de corte. Estas variaciones pueden deberse a tolerancias de la resistencia, parámetros de los dispositivos activos, etc.

RESUMEN

- En una escala logarítmica, la variable se multiplica por una constante para una distancia dada a lo largo del eje. En una escala lineal, se suma una constante a la variable para una distancia dada a lo largo del eje.
- Para una década de frecuencia, la frecuencia superior es 10 veces la frecuencia inferior. Para una octava, la frecuencia superior es el doble de la inferior.
- Las funciones de transferencia para circuitos no distribuidos pueden expresarse como un cociente de polinomios en la variable s de Laplace. Las raíces del numerador se denominan ceros, y las raíces del denominador se denominan polos.
- Los diagramas de Bode muestran la magnitud en decibelios y la fase de una función de red en relación a la frecuencia, utilizando una escala logarítmica para la frecuencia.
- Para conseguir un valor alto para la frecuencia de corte superior en un amplificador en fuente común, debemos reducir las capacidades del dispositivo C_{gs} y C_{gd} , las resistencias de fuente y de carga R_{sig} y R_L , y la magnitud de la ganancia. Reducir C_{gd} es más importante que reducir C_{gs} .
- En un análisis exacto de la respuesta en alta frecuencia de un amplificador, tenemos que
 1. dibujar el circuito equivalente en pequeña señal;
 2. escribir las ecuaciones del circuito;
 3. utilizar métodos algebraicos para obtener la ganancia de tensión V_o/V_s ;
 4. descomponer en factores los polinomios del numerador y denominador para determinar las frecuencias de corte; y
 5. sustituir los valores y dibujar el diagrama de Bode.
- Una impedancia Z_f conectada entre la entrada y la salida de un amplificador puede reemplazarse por una impedancia $Z_{in, Miller} = Z_f/(1 - A_v)$ conectada entre los terminales de entrada y una impedancia $Z_{out, Miller} = Z_f A_v/(A_v - 1)$ conectada entre los terminales de salida. Esto se conoce como efecto Miller.
- El análisis exacto de alta frecuencia de los amplificadores puede resultar tedioso. A menudo, resultan útiles los cálculos aproximados basados en la aproximación Miller, en los que ignoramos los efectos de $Z_{out, Miller}$.

- El modelo híbrido en π resulta útil en el análisis matemático de la respuesta en alta frecuencia de los amplificadores bipolares. Los parámetros del modelo puede, calcularse frecuentemente a partir de la información proporcionada por los fabricantes.
- El efecto de C_{μ} sobre la respuesta en alta frecuencia de un amplificador en emisor común de alta ganancia es aumentado en gran medida por el efecto Miller. El ancho de banda puede hacerse mayor reduciendo R_s o reduciendo la ganancia a frecuencias medias (reduciendo R_L o añadiendo una pequeña resistencia de emisor sin condensador de desacoplo).
- Algunas configuraciones de amplificador que mejoran el funcionamiento a alta frecuencia en comparación con la etapa en emisor común son: el amplificador en base común, la conexión cascode, y el par diferencial acoplado por emisor. También son útiles las versiones FET de estos circuitos.
- Cuando la carga es una capacidad, y es necesaria una amplia respuesta en alta frecuencia, el seguidor de emisor es una buena elección para la etapa de salida, ya que tiende a tener una baja impedancia de salida.
- Cada condensador de acoplo en un amplificador con acoplamiento por condensador contribuye con una caída de 20 dB por década a la ganancia a baja frecuencia. La frecuencia de corte para cada condensador es $f_{\text{corte}} = 1/(2\pi RC)$, donde R es la resistencia equivalente total en serie con el condensador.
- Los condensadores de desacoplo hacen que la ganancia de los amplificadores en emisor común o fuente común disminuya para baja frecuencia. Para frecuencias muy bajas, la ganancia nuevamente se nivela. La frecuencia de corte en la que la ganancia comienza a caer viene dada por $f_{\text{corte}} = 1/(2\pi RC)$, donde R es la resistencia «vista» por el condensador de desacoplo.
- Podemos estimar la frecuencia de corte inferior hallando en primer lugar la frecuencia de corte para cada condensador de acoplo o de desacoplo (considerando a los demás condensadores como cortocircuitos) y sumando después las frecuencias de corte resultantes:

$$f_L \cong f_1 + f_2 + f_3 + \dots + f_n$$

Problemas

Sección 8.1: Diagramas de Bode

- 8.1.** ¿En qué se diferencia una escala logarítmica de una escala lineal?
- 8.2.** ¿Qué es una década? ¿Qué es una octava?
- 8.3.** Describa en términos generales el diagrama de Bode de magnitud de una función de transferencia. Repetir para el diagrama de Bode de fase.
- 8.4.** ¿Qué son los polos de una función de transferencia? ¿Qué son los ceros?
- 8.5.** Dibujar el diagrama de circuito de un filtro de paso bajo de un solo polo. ¿Cuál es la pendiente de caída de la magnitud de la función de transferencia de tensión de este filtro en la región de alta frecuencia?
- 8.6.** ¿Cuántas décadas corresponden al margen de frecuencia de 50 Hz a 2200 Hz? ¿Cuántas octavas?
- 8.7.** Dibujar los diagramas de Bode de fase y magnitud aproximados para las siguientes funciones de ganancia:

- (a)
$$A(s) = \frac{10(s + 200\pi)}{s + 2000\pi}$$
- (b)
$$A(s) = \frac{s - 200\pi}{s + 200\pi}$$
- (c)
$$A(s) = \frac{4\pi^2 10^9}{s^2 + (5\pi 10^4)s + 4\pi^2 10^8}$$

Pistas: Reemplace s por $j2\pi f$ y divida por las constantes apropiadas para obtener las expresiones con un formato similar a la Ecuación (8.17) o la Ecuación (8.23). Para el punto (c), descomponga primero en factores el denominador.

8.8. Preparar los diagramas de Bode de fase y magnitud para cada uno de los circuitos mostrados en la Figura P8.8.

8.9. Considere el circuito ilustrado en la Figura P8.9. Suponga que el amplificador tiene una impedancia de entrada infinita y una impedancia de salida cero. Además, la ganancia de tensión del amplificador es igual a -1 .

- (a) Deducir una expresión para la función de transferencia del circuito, V_o/V_{in} , como función de s .
- (b) Hallar los polos y ceros de la función de transferencia.
- (c) Dibujar las asíntotas de los diagramas de fase y magnitud de Bode.
- (d) Suponga que $C = 470$ pF, la resistencia variable R toma valores comprendidos entre 0 y 10 k Ω , y la ten-

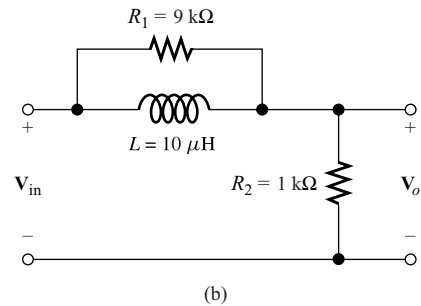
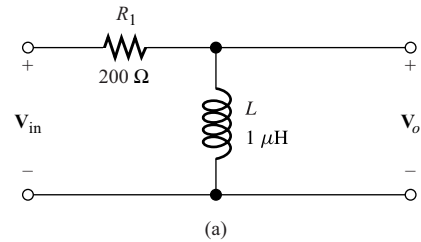


Figura P8.8

sión de entrada es una senoide de 1 MHz con amplitud igual a la unidad y fase cero. Dibujar la amplitud de la tensión de salida en función de R . Dibujar a escala el ángulo de fase de la tensión de salida en función de R .

Este circuito resulta muy útil cuando se necesita un circuito que permita ajustar la fase de una senoide sin afectar a su amplitud.

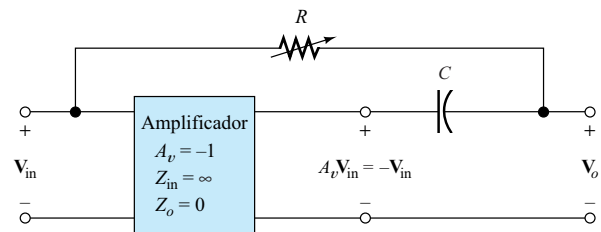


Figura P8.9. Circuito de desplazamiento de fase variable.

Sección 8.2: El amplificador FET en fuente común en alta frecuencia

8.10. Enumerar las etapas que es necesario seguir para el análisis exacto en alta frecuencia de un amplificador.

8.11. ¿Qué pasos pueden darse para aumentar la frecuencia de corte superior de un amplificador en fuente común?

8.12. Considere el amplificador en fuente común ilustrado en la Figura P8.12. Considere el condensador de acoplo de $1 \mu\text{F}$ como un cortocircuito en el circuito equivalente de alta frecuencia. El FET funciona en la región de saturación con $V_{DSQ} = 10 \text{ V}$. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1 \text{ V}$, $\lambda = 0,01$, $C_{gs} = 0,5 \text{ pF}$, y $C_{gd} = 0,5 \text{ pF}$. Determinar la ganancia a frecuencias medias, las frecuencias de corte y la frecuencia de corte superior aproximada para $A_v = V_o/V_{sig}$. Verificar la ganancia a frecuencias medias y la frecuencia de corte superior utilizando PSpice.

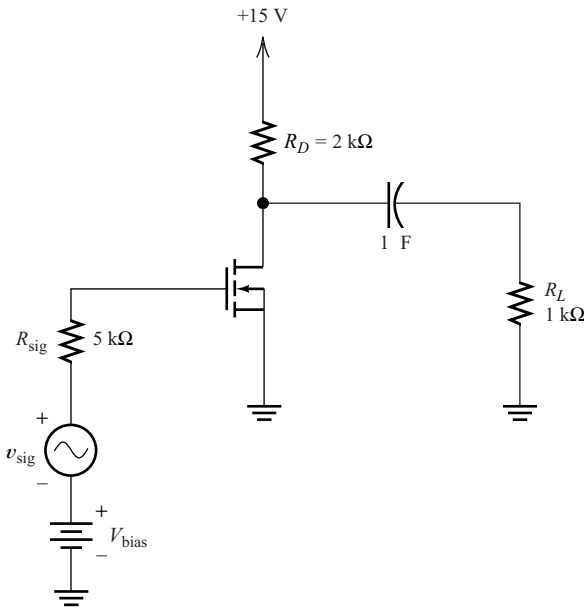


Figura P8.12

8.13. Repetir el Problema 8.12, suponiendo que $R_{sig} = 0$.

8.14. Considere el seguidor de fuente mostrado en la Figura P8.14.

- Dibuje el circuito equivalente en pequeña señal para alta frecuencia. Considere el condensador de acoplo como un cortocircuito.
- Defina $R'_L = R_L \parallel R_{bias} \parallel r_d$ y deducir una expresión para la ganancia de tensión V_o/V_{sig} como un cociente de polinomios en s .
- Hallar una expresión para la ganancia a frecuencias medias.
- Suponga que $R_{sig} = 10 \text{ k}\Omega$, $R_{bias} = 2 \text{ k}\Omega$, y $R_L = 2 \text{ k}\Omega$. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1 \text{ V}$, $\lambda = 0$, $C_{gs} = 0,5 \text{ pF}$, $C_{gd} = 0,5 \text{ pF}$, e $I_{DQ} = 2,5 \text{ mA}$. Evaluar la expresión obtenida en el punto (c). Determinar las frecuencias de polo y cero y estimar la frecuencia de corte.

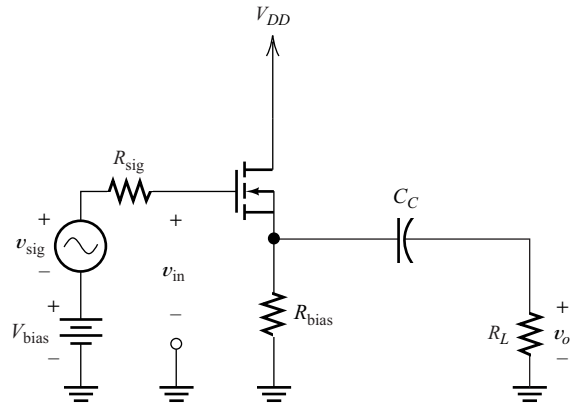


Figura P8.14

(e) Comprobar los resultados del punto (d) utilizando PSpice.

8.15. Considere el amplificador en puerta común mostrado en la Figura P8.15.

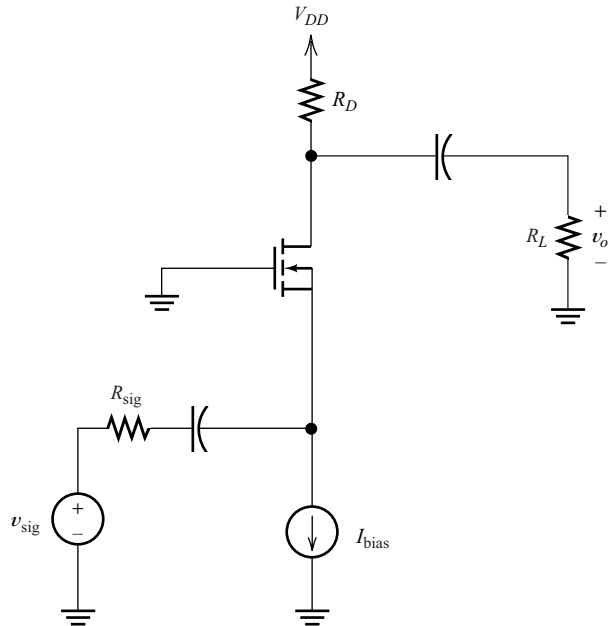


Figura P8.15

- Dibuje el circuito equivalente en pequeña señal para alta frecuencia. Considere los condensadores de acoplo como cortocircuitos. Suponga que la resistencia de salida de la fuente de polarización y r_d son infinitas.
- Defina $R'_L = R_L \parallel R_D$, y deduzca una expresión para la ganancia de tensión V_o/V_{sig} como un coeficiente de polinomios en s .
- Hallar las expresiones para las frecuencias de los polos.

- (d) Hallar una expresión para la ganancia a frecuencias medias.
- (e) Suponga que $R_{sig} = 100 \Omega$, $R_D = 2 \text{ k}\Omega$, y $R_L = 2 \text{ k}\Omega$. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1 \text{ V}$, $\lambda = 0$, $C_{gs} = 0,5 \text{ pF}$, $C_{gd} = 0,5 \text{ pF}$, e $I_{DQ} = 2,5 \text{ mA}$. Evaluar las expresiones halladas en los puntos (c) y (d) y dibujar a escala un diagrama de Bode.
- (f) Comprobar los resultados del punto (e) utilizando PSpice.

8.16. Suponga que necesitamos un amplificador en fuente común como el mostrado en la Figura 8.19, con una frecuencia de corte superior de, al menos, 1 MHz. El FET tiene $g_m = 5 \text{ mS}$, $r_d = 100 \text{ k}\Omega$, $C_{gs} = 0,2 \text{ pF}$, y $C_{gd} = 0,1 \text{ pF}$. La resistencia de fuente es $R_{sig} = 10 \text{ k}\Omega$. La resistencia de salida de la fuente de corriente es $R_{bias} = \infty$. Determinar la ganancia máxima permitida a frecuencias medias y la resistencia de carga correspondiente. (Pista: Suponga que la frecuencia de corte superior es igual a la frecuencia de polo f_{p1} .)

8.17. Considere el amplificador en fuente común mostrado en la Figura P8.17. Suponga que la capacidad de carga es lo suficientemente grande como para que la frecuencia de corte superior sea muy baja en comparación con la del mismo circuito con una carga resistiva. Por otro lado, pueden ignorarse las capacidades parásitas C_{gs} y C_{gd} .

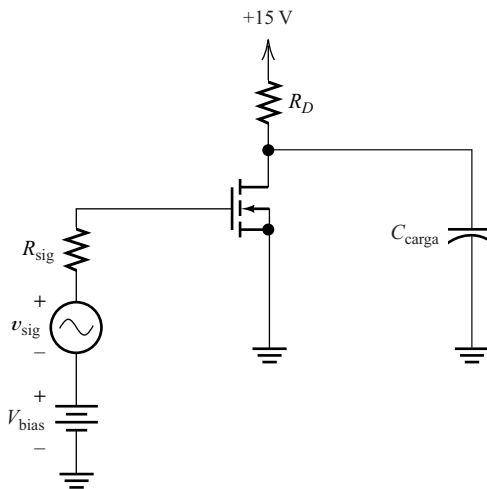


Figura P8.17

- (a) Dibujar el circuito equivalente en pequeña señal para alta frecuencia.
- (b) Definir $R'_L = R_D || r_d$, y deducir una expresión para la ganancia de tensión V_o/V_{sig} como un cociente de polinomios en s .
- (c) Hallar una expresión para la frecuencia de polo.
- (d) Hallar una expresión para la ganancia a frecuencias medias.

- (e) Suponga que $R_{sig} = 100 \Omega$, $R_D = 2 \text{ k}\Omega$, y $C_L = 2000 \text{ pF}$. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1 \text{ V}$, $\lambda = 0$ e $I_{DQ} = 2,5 \text{ mA}$. Evaluar las expresiones halladas en los puntos (c) y (d), y dibujar a escala un diagrama de Bode.
- (f) Comprobar los resultados del punto (e) utilizando PSpice.

8.18. Considere el seguidor de fuente ilustrado en la Figura P8.18. Suponga que la capacidad de carga es lo suficientemente grande como para que la frecuencia de corte superior sea muy baja en comparación con la del mismo circuito con una carga resistiva. Por otro lado, las capacidades parásitas C_{gs} y C_{gd} pueden ignorarse.

- (a) Dibujar el circuito equivalente en pequeña señal para alta frecuencia. Suponga que $R_{bias} = \infty$.
- (b) Deducir una expresión para la ganancia de tensión V_o/V_{sig} como un cociente de polinomios en s .
- (c) Hallar una expresión para la frecuencia de polo.
- (d) Hallar una expresión para la ganancia a frecuencias medias.
- (e) Suponga que $R_{sig} = 10 \text{ k}\Omega$, y $C_L = 2000 \text{ pF}$. El FET tiene $KP = 50 \mu\text{A}/\text{V}^2$, $W/L = (400 \mu\text{m})/(10 \mu\text{m})$, $V_{to} = 1 \text{ V}$, $\lambda = 0,01$, e $I_{DQ} = 2,5 \text{ mA}$. Evaluar las expresiones halladas en los puntos (c) y (d), y dibujar a escala un diagrama de Bode.
- (f) Comprobar los resultados del punto (e) utilizando PSpice.

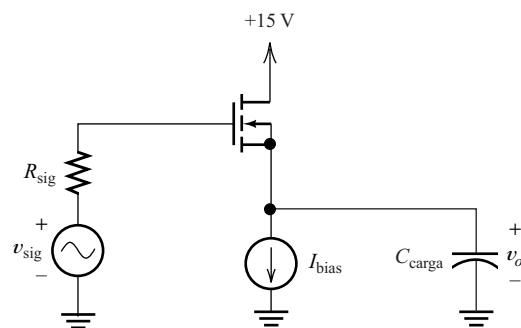


Figura P8.18

Sección 8.3: El efecto Miller

8.19. ¿Cómo se aplica el efecto Miller al análisis de alta frecuencia de un amplificador como el de la etapa de fuente común?

8.20. Hallar la impedancia de entrada de cada uno de los circuitos mostrados en la Figura P8.20. Los amplificadores son amplificadores ideales de tensión.

8.21. Hallar la capacidad de entrada para cada uno de los circuitos mostrados en la Figura P8.21. Los amplificadores son amplificadores ideales de tensión.

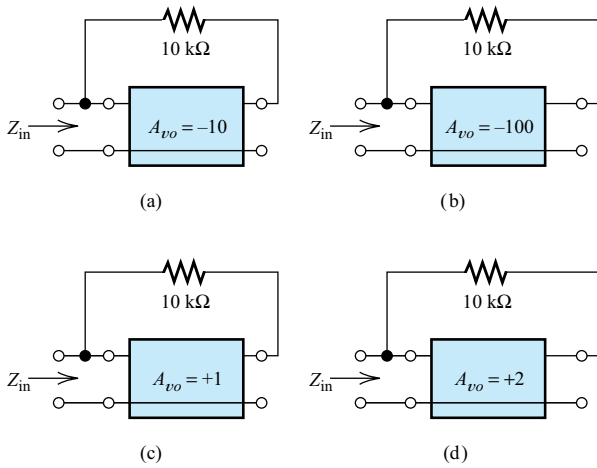


Figura P8.20

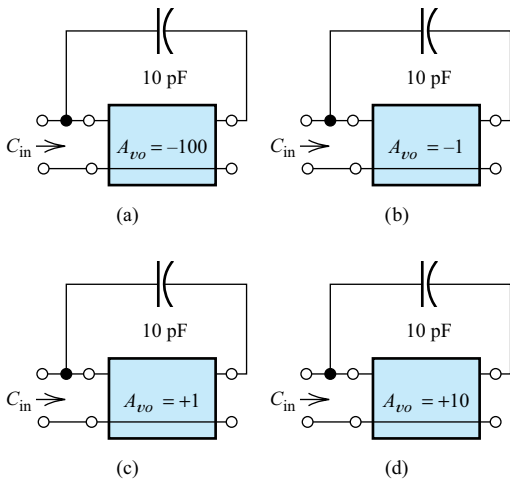


Figura P8.21

8.22. El amplificador ilustrado en la Figura P8.22 tiene una resistencia de entrada de $10\text{ k}\Omega$, una ganancia de tensión en circuito abierto de -10 , y una resistencia de salida de $1\text{ k}\Omega$. Hallar la resistencia R_x vista desde los terminales $x - x'$. En primer lugar, hallar un valor aproximado suponiendo que $R_{o\text{Miller}} = R_f$. Después, realizar un

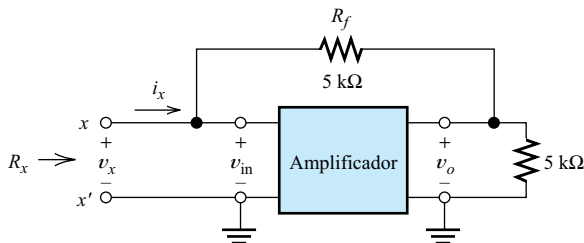


Figura P8.22

análisis exacto formulando ecuaciones del circuito que incluyan a v_x e i_x , y luego obtener el cociente v_x/i_x . Comparar los resultados hallados con cada método.

8.23. El amplificador mostrado en la Figura P8.23(a) es un amplificador de tensión ideal con una ganancia de -9 . Hallar una expresión para la ganancia compleja $A_s = V_o/V_s$ en función de la frecuencia. Dibujar a escala la magnitud de A_s en función de la frecuencia. Repetir el problema para una ganancia de -99 . (Pista: Utilice el efecto Miller para cambiar el circuito a la forma ilustrada en la Figura P8.23(b), y luego utilice técnicas de análisis de circuitos para hallar el resultado buscado.)

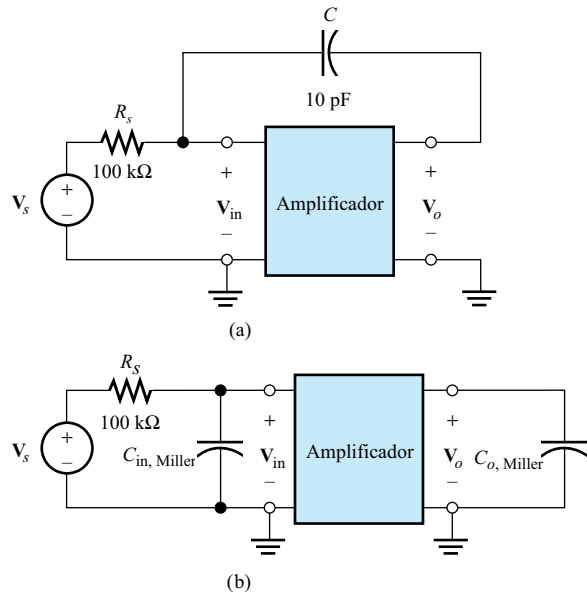


Figura P8.23

8.24. Hallar la resistencia de entrada vista en los terminales $x - x'$ para el circuito de la Figura P8.24 si $R_L = 10\text{ k}\Omega$. El amplificador tiene una ganancia de tensión en circuito abierto de -10 , una resistencia de entrada de $100\text{ k}\Omega$, y una resistencia de salida de $1\text{ k}\Omega$. Repetir el problema para $R_L = 1\text{ k}\Omega$. Observe que la impedancia de entrada no es un parámetro constante, sino que depende de la carga conectada a la salida. Esto sucede a menudo en los circuitos con realimentación.

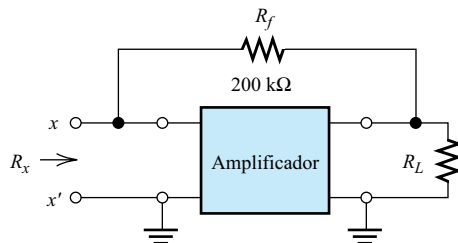


Figura P8.24

8.25. Un amplificador de tensión casi ideal tiene una impedancia de entrada de $1\text{ M}\Omega$, una ganancia de tensión en circuito abierto de -10^5 , y una resistencia de salida despreciable. Los terminales inferiores de la entrada y de la salida se conectan a una masa común. Si se conecta una resistencia de $10\text{ k}\Omega$ entre la entrada y la salida, hallar la impedancia de entrada y de salida del circuito. Suponga que la fuente de señal es una fuente de corriente ideal. Clasificar el circuito resultante como un amplificador ideal aproximado y hallar el parámetro de ganancia correspondiente.

8.26. Considere el amplificador en fuente común mostrado en la Figura P8.12. Considere el condensador de acoplo de $1\text{ }\mu\text{F}$ como un cortocircuito en el circuito equivalente en alta frecuencia. El FET funciona en la región de saturación con $V_{DSQ} = 10\text{ V}$. El FET tiene $KP = 50\text{ }\mu\text{A}/\text{V}^2$, $W/L = (400\text{ }\mu\text{m})/(10\text{ }\mu\text{m})$, $V_{to} = 1\text{ V}$, $\lambda = 0,01$, $C_{gs} = 0,5\text{ pF}$, y $C_{gd} = 0,5\text{ pF}$. Utilice el efecto Miller para determinar la frecuencia de corte superior aproximada.

8.27. Considere el seguidor de fuente mostrado en la Figura P8.14.

- (a) Dibujar el circuito equivalente en pequeña señal para alta frecuencia. Considere el condensador de acoplo como un cortocircuito.
- (b) Definir $R'_L = R_L \parallel R_{\text{bias}} \parallel r_d$ y deducir una expresión para la ganancia de tensión a frecuencias medias $A_v = V_o/V_{\text{in}}$. Observe que $A_{vs} = V_o/V_{\text{sig}} = A_v$ a frecuencias medias.
- (c) Utilizar el efecto Miller para reemplazar C_{gs} por su capacidad equivalente. Ignorar $C_{\text{Miller, out}}$. Deducir una expresión aproximada para la frecuencia de potencia mitad superior.
- (d) Suponga que $R_{\text{sig}} = 10\text{ k}\Omega$, $R_{\text{bias}} = 2\text{ k}\Omega$, y $R_L = 2\text{ k}\Omega$. El FET tiene $KP = 50\text{ }\mu\text{A}/\text{V}^2$, $W/L = (400\text{ }\mu\text{m})/(10\text{ }\mu\text{m})$, $V_{to} = 1\text{ V}$, $\lambda = 0$, $C_{gs} = 0,5\text{ pF}$, $C_{gd} = 0,5\text{ pF}$, e $I_{DQ} = 2,5\text{ mA}$. Evaluar las expresiones halladas en los puntos (b) y (c), y dibujar a escala un diagrama de Bode para A_{vs} .

Sección 8.4: El modelo híbrido en π para el bipolar

8.28. Dibujar el modelo híbrido en π para el bipolar e indicar los parámetros.

8.29. Suponga que la tensión de Early para un bipolar determinado es infinita. También, suponga que las corrientes a través de C_μ y r_μ son despreciables. ¿Qué puede decir acerca de la corriente de colector en función de la tensión colector-emisor en este caso? ¿Cuál es el valor de r_o en el modelo híbrido en π ? ¿Cuál es el valor de h_{oe} en el circuito equivalente de parámetros h ?

8.30. Un determinado transistor $n\text{pn}$ tiene una tensión de Early $V_A = 100\text{ V}$. Hallar el valor de $r_o \cong 1/h_{oe}$ para

$I_{CQ} = 1\text{ mA}$. Repetir el problema para $I_{CQ} = 0,1\text{ mA}$ y para $I_{CQ} = 10\text{ mA}$.

8.31. Un determinado transistor tiene $h_{fe} = 200$. Hallar el valor aproximado de h_{ie} para $I_{CQ} = 0,1\text{ mA}$, 1 mA y 10 mA . Suponga una temperatura de 300 K .

8.32. El transistor ilustrado en la Figura P8.32 tiene $h_{re} = 10^{-4}$. Hallar la lectura del voltímetro en alterna. Suponga que la corriente alterna de base es despreciable (debido a las altas impedancias de R_B y del voltímetro).

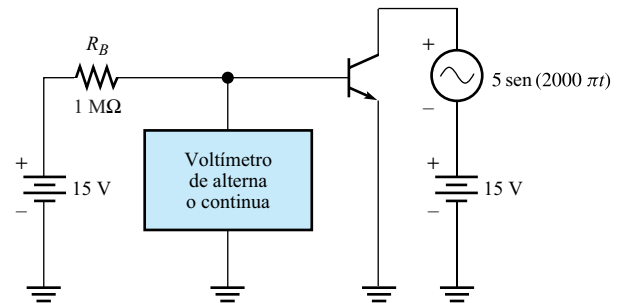


Figura P8.32

8.33. El transistor mostrado en la Figura P8.32 tiene $h_{oe} = 10^{-4}\text{ S}$. Hallar el valor rms de la corriente alterna de colector. Suponga que la corriente alterna de base es despreciable.

8.34. Considere el circuito mostrado en la Figura P8.32. En continua, el voltímetro indica $0,65\text{ V}$. En alterna, indica 1 mV rms . La corriente continua de colector se sabe que es $I_{CQ} = 5\text{ mA}$. La corriente alterna de colector es igual a $0,1\text{ mA rms}$. Hallar los valores aproximados de h_{re} , h_{fe} , h_{oe} y h_{ie} .

8.35. Deducir una expresión exacta para h_{ie} en función de los parámetros del modelo híbrido en π para baja frecuencia. Evaluar la expresión exacta para hallar h_{ie} a partir del circuito equivalente del 2N2222A mostrado en la Figura 8.31. ¿Qué porcentaje de error resulta si se utiliza la aproximación $h_{ie} = r_\pi$? ¿Es importante este error, considerando las variaciones entre estos dispositivos? (Pista: Para frecuencias bajas, los condensadores C_μ y C_π son circuitos abiertos y pueden despreciarse. A partir de la Ecuación (8.39), tenemos

$$h_{ie} = \left. \frac{v_{be}}{i_b} \right|_{v_{ce}=0}$$

Por tanto, h_{ie} es la impedancia vista desde los terminales base-emisor del circuito equivalente en pequeña señal con el colector cortocircuitado al emisor. Por tanto, hallar la impedancia de entrada del circuito equivalente híbrido en π en estas condiciones.)

8.36. Deducir una expresión exacta para h_{oe} en función de los parámetros del circuito equivalente híbrido en π .

Hallar el valor de h_{oe} para el transistor de la Figura 8.31. (Pista: El modo de abordar este problema es similar al del Problema 8.35.)

8.37. Considerar el modelo híbrido en π para el bipolar con un cortocircuito entre colector y emisor.

- (a) Deducir una expresión para la relación entre la corriente de colector y la corriente de base en función de la frecuencia. Para simplificar el análisis, reemplace r_μ por un circuito abierto y utilice la aproximación $i_c \cong g_m v_\pi$. En otras palabras, desprecie la corriente a través de C_μ al calcular la corriente de colector.
- (b) La frecuencia de transición f_t es la frecuencia a la que la ganancia de corriente del emisor común en cortocircuito es igual a la unidad. Utilice la expresión para la ganancia de corriente hallada en el punto (a) para obtener una expresión para f_t en función de los parámetros híbridos en π . Demostrar que el resultado obtenido es equivalente a la Ecuación (8.44), suponiendo que β es muy grande comparada con la unidad.

8.38. La hoja de especificaciones para un determinado transistor proporciona la siguiente información para un punto Q con $V_{CEQ} = 10$ V e $I_{CQ} = 1$ mA:

$$\begin{aligned} h_{re} &= 1 \times 10^{-5} \\ h_{fe} &= 500 \\ h_{oe} &= 2 \times 10^{-5} \text{ S} \\ f_t &= 400 \text{ MHz} \\ C_\mu &= 2 \text{ pF} \end{aligned}$$

Constante de tiempo colector-base = 20 ps

Hallar los valores de los parámetros del circuito equivalente híbrido en π .

Sección 8.5: Amplificadores en emisor común en alta frecuencia

8.39. ¿Qué ocurre con la frecuencia de corte superior de un amplificador en emisor común si se aumenta R_L ? ¿Por qué?

8.40. Considere el amplificador en emisor común ilustrado en la Figura P8.40. Suponga que el transistor tiene $\beta = 100$ y $V_{BEQ} \cong 0,7$ V.

- (a) Hallar los valores de R_B y R_C para un punto de polarización con $I_{CQ} = 1$ mA y $V_{CEQ} = 8$ V.
- (b) La especificación del transistor establece que $r_x = 50 \Omega$, $C_\mu = 5$ pF, $r_o = 20$ k Ω , y $f_t = 500$ MHz en el punto de polarización del punto (a). Calcular la frecuencia de corte superior para A_{vs} . Calcule también A_{vs} a frecuencias medias.

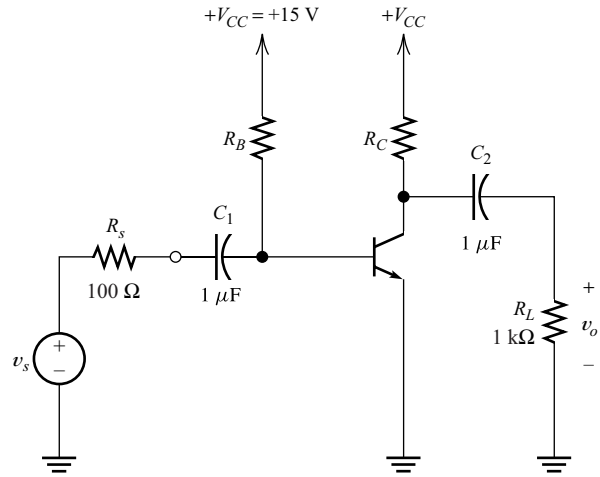


Figura P8.40

8.41. Repetir el Problema 8.40 si se utiliza un transistor 2N5089. Los parámetros típicos para este transistor son: $\beta = 700$, $C_\mu = 3$ pF, $f_t = 60$ MHz, $V_A = 50$ V, y $r_x = 50 \Omega$. Comprobar los resultados utilizando PSpice. En el archivo DEVICE.LIB se incluye un modelo PSpice para el transistor 2N5089.

D8.42. Diseño de un amplificador en emisor común. Diseñar un amplificador en emisor común utilizando el transistor 2N2222A, polarizado en el punto $I_{CQ} = 1$ mA y $V_{EQ} = 10$ V. La resistencia de carga es de $R_L = 100$ k Ω y la resistencia de fuente es $R_s = 1$ k Ω . La entrada y la salida deben estar acopladas en alterna. Las tensiones de alimentación disponibles son $V_{CC} = 15$ V y $V_{EE} = -15$ V. Maximizar $|A_{vs}|$ de un modo coherente con las restantes especificaciones. Utilice SPICE para hallar la ganancia a frecuencias medias y la frecuencia de corte superior del diseño. Repetir el diseño para $I_{CQ} \cong 10$ μ A y comparar la ganancia a frecuencias medias y la frecuencia de corte superior con las obtenidas para $I_{CQ} = 1$ mA. *En primer lugar, diseñe el circuito de polarización. No nos interesa el funcionamiento a bajas frecuencias, y unos condensadores de acoplo de 1 μ F resultarán adecuados. Debido a la variación de f_t , comprobará que el producto ganancia-ancho de banda es mucho menor para la corriente de polarización inferior.*

8.43.

- (a) A partir del circuito equivalente híbrido en π del amplificador en emisor común que se muestra en la Figura 8.33(b), deducir una expresión para la ganancia de tensión a frecuencias medias $A_v = v_o/v_{in}$. Por supuesto, las capacidades C_μ y C_π deben considerarse circuitos abiertos a frecuencias medias.
- (b) Utilizar la expresión obtenida en el punto (a) para calcular A_v (a frecuencias medias) para el circuito de la Figura 8.37. Suponga que $R_{E1} = 0$ (los valores de los parámetros híbridos en π se indican en la Figura 8.31).

(c) Utilizar la Ecuación (4.47) con $R_{E1} = 0$ para repetir el cálculo del punto (b). Comparar los resultados. Considerando que, para un tipo dado de transistor, β puede variar en una proporción de tres a uno de un dispositivo a otro, ¿es importante la mayor exactitud proporcionada por el circuito equivalente más complejo?

8.44. Recuerde que f_i es la frecuencia para la que la magnitud de la ganancia de corriente del emisor común en cortocircuito es igual a la unidad. El término «cortocircuito» se refiere a que el colector está cortocircuitado a masa para las señales alternas, lo que se logra fácilmente conectando el colector directamente a la fuente de alimentación. Desarrolle una simulación SPICE de un circuito para obtener las gráficas de la ganancia de corriente del transistor 2N2222A en función de la frecuencia para $V_{CEQ} \cong 10$ V y $I_{CQ} \cong 10$ μ A, 100 μ A, 1 mA y 10 mA. A partir de las gráficas, determine f_i en cada corriente. Repetir el problema para el transistor 2N5210. En el archivo DEVI-CE.LIB hay disponibles modelos para estos transistores.

8.45. Una técnica para ampliar la respuesta en alta frecuencia de un amplificador en emisor común discreto consiste en añadir una inductancia en serie con la resistencia de colector. Considere ampliar la respuesta en alta frecuencia del amplificador ilustrado en la Figura 8.37 (con $R_{E1} = 0$) añadiendo una bobina L_{comp} en serie con R_C . Utilice SPICE para obtener los diagramas de Bode de A_{vs} , para valores de L_{comp} comprendidos entre 15 y 40 μ H, con incrementos de 5 μ H. Estime el valor de L_{comp} que dé lugar a un mayor ancho de banda, pero que no dé lugar a una ganancia de pico mayor que el valor a frecuencias medias. Compare el ancho de banda alcanzado con este valor, con el que se obtiene para $L_{comp} = 0$.

Sección 8.6: Amplificadores diferenciales, cascode y en base común

8.46. Considere los amplificadores bipolares diferenciales acoplados por emisor, cascode, en base común y en emisor común estudiados en este capítulo. ¿Cuál tiende a tener la menor impedancia de entrada? ¿Cuáles son inversores? ¿Cuáles son no inversores? ¿Para cuál de ellos se encuentra más limitada la respuesta en alta frecuencia por el efecto Miller?

8.47. Normalmente, un amplificador en base común no resulta adecuado para ser utilizado con una fuente de alta impedancia. ¿Por qué no?

8.48. Dibujar el diagrama de circuito de un amplificador cascode.

D8.49. Diseño de un amplificador en base común. Diseñar un amplificador en base común utilizando el transistor 2N2222A, polarizado a $I_{CQ} = 1$ mA y $V_{CEQ} = 10$ V. La resistencia de carga es $R_L = 100$ k Ω , y la resistencia de fuente es $R_s = 1$ k Ω . La entrada y la salida deben estar

acopladas en alterna. Las tensiones de alimentación disponibles son $V_{CC} = 15$ V y $V_{EE} = -15$ V. Maximizar $|A_{vs}|$ de manera coherente con las restantes especificaciones. Utilizar SPICE para hallar la ganancia a frecuencias medias y la frecuencia de corte superior del diseño. Repetir el diseño para $I_{CQ} \cong 10$ μ A, y comparar la magnitud de la ganancia a frecuencias medias y la frecuencia de corte superior, con los resultados obtenidos para $I_{CQ} = 1$ mA. *En la Figura 8.39(a) se indica la configuración del circuito. En primer lugar, seleccione valores para R_C y R_E que proporcionen el punto de polarización deseado. No nos interesa la respuesta a bajas frecuencias en este problema. 1 μ F es un valor adecuado para los condensadores de acoplo.*

D8.50. Diseño de un amplificador cascode. Diseñar un amplificador cascode utilizando transistores 2N2222A. Ambos transistores deben estar polarizados a $I_{CQ} = 1$ mA y $V_{CEQ} = 10$ V. La resistencia de carga es $R_L = 100$ k Ω , y la resistencia de fuente es $R_s = 1$ k Ω . La entrada y la salida deben estar acopladas en alterna. Las tensiones de alimentación disponibles son $V_{CC} = 15$ V y $V_{EE} = -15$ V. Maximizar $|A_{vs}|$ de modo coherente con las restantes especificaciones. Utilizar SPICE para hallar la ganancia a frecuencias medias y la frecuencia de corte superior del diseño. Repetir el diseño para $I_{CQ} \cong 10$ μ A, y comparar la ganancia a frecuencias medias y la frecuencia de corte superior, con los resultados obtenidos para $I_{CQ} = 1$ mA. *La configuración del circuito se indica en la Figura 8.40. En primer lugar, seleccione valores para R_C , R_E , R_1 y R_2 que proporcionen a los puntos de polarización buscados. No nos interesa la respuesta a bajas frecuencias en este problema. 1 μ F es un valor adecuado para los condensadores de acoplo, y 100 μ F es adecuado para el condensador de paso.*

D8.51. Diseño de un amplificador con par acoplado por emisor. Repetir el Problema D8.50 para un amplificador diferencial. En este caso, V_{CEQ} será mayor de 10 V para uno de los transistores. Diseñar para que $I_{CQ} = 1$ mA en ambos transistores. La configuración del circuito se muestra en la Figura 8.41. *En primer lugar, seleccione valores para R_C , R_{E1} , R_{E2} y R_B que proporcionen los puntos de polarización buscados. No nos interesa la respuesta a bajas frecuencias en este problema. Considere $C_1 = C_2 = 1$ μ F y $C_E = 100$ μ F.*

D8.52. Diseño de un amplificador en puerta común. Diseñar un amplificador FET de puerta común. Los FET disponibles tienen $KP = 50$ μ A/V², $W/L = (400$ μ m)/(10 μ m), $V_{to} = 1$ V, $\lambda = 0,01$, $C_{gs} = 0,5$ pF, y $C_{gd} = 0,5$ pF. Polarice el FET en el punto $I_{CQ} = 2,5$ mA y $V_{DSQ} = 10$ V. La resistencia de carga es $R_L = 100$ k Ω , y la resistencia de fuente es $R_s = 1$ k Ω . La entrada y la salida deben estar acopladas en alterna. Las tensiones de alimentación disponibles son $V_{DD} = 15$ V y $V_{SS} = -15$ V. Maximizar $|A_{vs}|$ de manera coherente con las restantes especificaciones. Utilizar SPICE para hallar la ganancia a frecuencias medias y la frecuencia de corte superior del diseño. *La configuración del circuito para el amplificador en puerta común es similar a la del amplificador en base común que se muestra en*

la Figura 8.39(a). Elija las resistencias para lograr el punto de polarización buscado. No nos interesa la respuesta a bajas frecuencias en este problema. Considere $C_1 = C_2 = 1 \mu\text{F}$.

D8.53. Diseño de un amplificador cascado. Repetir el Problema 8.52 para una configuración cascado utilizando transistores FET. La configuración del circuito para el amplificador cascado con transistores FET es similar a la mostrada en la Figura 8.40 para el bipolar. Elija las resistencias para obtener el punto de polarización buscado. No nos interesa la respuesta a bajas frecuencias en este problema. Considere $C_1 = C_2 = 1 \mu\text{F}$ y $C_E = 100 \mu\text{F}$.

D8.54. Diseño de un par diferencial FET acoplado por fuente. Repetir el Problema 8.52 para un par diferencial acoplado por fuente. En este caso, V_{DSQ} será mayor de 10 V para uno de los transistores. Diseñe para que $I_{CQ} = 2,5 \text{ mA}$ en ambos transistores. La configuración del circuito para el par acoplado por fuente es similar a la del par acoplado por emisor que se muestra la Figura 8.41. Elija las resistencias para obtener los puntos de polarización buscados. No nos interesa la respuesta a bajas frecuencias en este problema. Considere $C_1 = C_2 = 1 \mu\text{F}$ y $C_E = 100 \mu\text{F}$.

Sección 8.7: Seguidores de emisor

8.55. Diseñar un amplificador de banda ancha que tenga una ganancia de tensión $|A_{vs}|$ aproximadamente igual a 10. La resistencia de fuente y la resistencia de carga son iguales, y su valor es de 500Ω . ¿Cuáles de las siguientes configuraciones de circuito son apropiadas? ¿Cuáles son inapropiadas? Explique por qué. (a) Base común. (b) Emisor común. (c) Amplificador diferencial. (d) Cascodo. (e) Seguidor de emisor. (f) Seguidor de emisor conectado en cascada con un circuito en emisor común.

8.56. Deducir las expresiones para la frecuencia de corte superior de A_{vs} para el seguidor de fuente ilustrado en la Figura P8.56. Utilizar el circuito equivalente de pequeña señal mostrado en la Figura 8.18. (Pista: Use el método utilizado para el seguidor del emisor en la Sección 8.7.) Evaluar la frecuencia de corte superior y el valor de A_{vs} , a frecuencias medias para $R_{sig} = 5 \text{ k}\Omega$, $R_G = 1 \text{ M}\Omega$, $R_S = 5 \text{ k}\Omega$, $r_d = 20 \text{ k}\Omega$, $R_L = 2 \text{ k}\Omega$, $C_{gs} = C_{gd} = 0,5 \text{ pF}$, y $g_m = 5000 \mu\text{S}$.

8.57. Calcular los valores de A_v , A_{vs} y R_{in} a frecuencias medias para el seguidor de emisor mostrado en la Figura P8.57. Calcular la frecuencia de corte superior para A_v y la frecuencia de corte superior para A_{vs} . Los parámetros del transistor son: $\beta = 150$, $r_x = 30 \Omega$, $C_\mu = 5 \text{ pF}$, $r_o = 100 \text{ k}\Omega$, y $f_i = 500 \text{ MHz}$.

D8.58. Diseño de un seguidor de emisor. Diseñar un seguidor de emisor utilizando el transistor 2N2222A polarizado en $I_{CQ} = 1 \text{ mA}$ y $V_{CEQ} > 10 \text{ V}$. La resistencia de carga es $R_L = 1 \text{ k}\Omega$, y la resistencia de fuente es $R_s = 100 \text{ k}\Omega$. La entrada y la salida deben estar acopladas

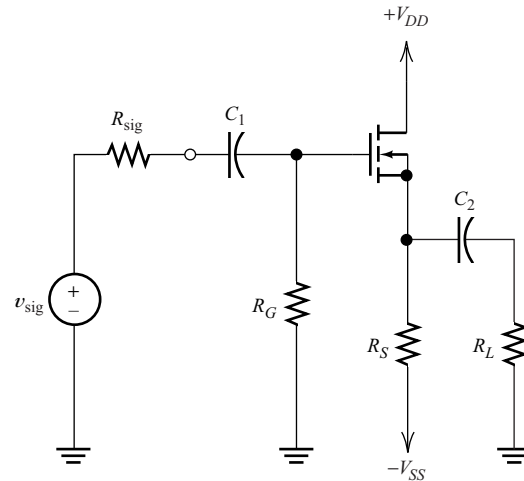


Figura P8.56. Seguidor de emisor.

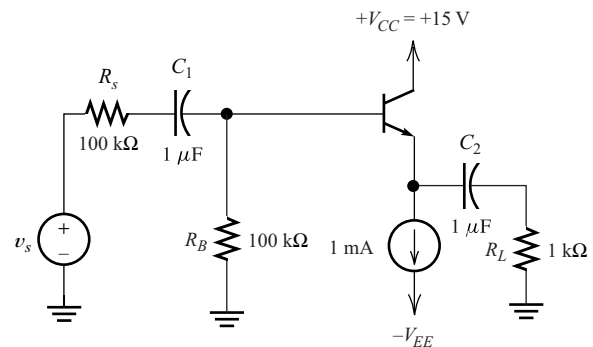


Figura P8.57

en alterna. Las tensiones de alimentación disponibles son $V_{CC} = 15 \text{ V}$ y $-V_{EE} = -15 \text{ V}$. Utilizar SPICE para hallar el valor de A_{vs} a frecuencias medias y la frecuencia de corte superior del diseño. Repetir el diseño para $I_{CQ} \cong 10 \mu\text{A}$ y comparar la ganancia y la frecuencia de corte superior con los resultados obtenidos para $I_{CQ} = 1 \text{ mA}$. La configuración del circuito se indica en la Figura 8.42(a). En primer lugar seleccione valores para R_E y R_B para obtener el punto de polarización buscado. No nos interesa la respuesta a bajas frecuencias en este problema. Considere $C_1 = C_2 = 1 \mu\text{F}$.

D8.59. Diseño de un amplificador para una carga capacitiva. Diseñar un amplificador discreto para suministrar una ganancia de tensión de aproximadamente $|A_{vs}| = 10$. Las tensiones de alimentación disponibles son $V_{CC} = 15 \text{ V}$ y $-V_{EE} = -15 \text{ V}$. La fuente tiene una resistencia interna de $10 \text{ k}\Omega$, y la carga es una capacidad de 1000 pF . Se requiere un ancho de banda que se extienda desde menos de 100 Hz hasta más de $1,5 \text{ MHz}$. Para una señal senoidal con una frecuencia que oscile entre 100 Hz y $1,5 \text{ MHz}$, el amplificador debe ser capaz de producir

una salida máxima de al menos 0,5 V sin recorte. *La impedancia del generador es alta. Por tanto, elija un seguidor de emisor para la etapa de entrada. Para obtener la ganancia buscada, utilice un emisor común con una resistencia de emisor parcialmente en paralelo con un condensador de desacoplo. Finalmente, la carga es una impedancia bastante baja a 1,5 MHz. Por tanto, elija un seguidor de emisor para la etapa de salida. Asegúrese de elegir una corriente de polarización suficientemente alta para evitar el recorte en la etapa de salida.*

Sección 8.8: Respuesta en baja frecuencia de los amplificadores con acoplamiento por condensador

8.60. ¿Cuál es el principal objetivo de los condensadores de acoplo? ¿Y el de los condensadores de desacoplo?

8.61. Desarrollar una fórmula para la frecuencia de corte asociada a un condensador de acoplo. Definir los términos utilizados en la fórmula.

8.62. En general, ¿qué efecto tiene un condensador de acoplo sobre el diagrama de Bode de magnitud de la ganancia de tensión de un amplificador?

8.63. Describir los pasos en la elección de valores para los condensadores de acoplo.

8.64. Determinar la frecuencia de corte para cada uno de los condensadores utilizados en el amplificador en emisor común de la Figura 8.37, con $R_{E1} = 0$, $\beta = 225$, e $I_{CQ} \cong 10$ mA. Para hallar la frecuencia de corte para un condensador dado, suponga que cada uno de los otros

condensadores se comporta como un cortocircuito. Calcular la frecuencia de corte inferior. Comprobar los resultados con una simulación de SPICE.

8.65. Considere el amplificador cascodo mostrado en la Figura 8.40. Suponga que $\beta = 225$, $R_C = R_L = R_E = 510 \Omega$, $R_2 = 10 \text{ k}\Omega$, $R_1 = 6,8 \text{ k}\Omega$, $I_{CQ} = 10$ mA, $V_{CC} = 15$ V, y $-V_{EE} = -15$ V. Determinar los valores de capacidad requeridos para que cada condensador tenga una frecuencia de corte de 10 Hz. Para hallar la frecuencia de corte para un condensador dado, suponga que cada uno de los otros condensadores se comporta como un cortocircuito. Calcular la frecuencia de corte inferior. Comprobar los resultados utilizando una simulación de SPICE.

8.66. Considere el par diferencial acoplado por emisor mostrado en la Figura 8.41. Suponga que $\beta = 255$, $R_s = 50 \Omega$, $R_C = R_L = 510 \Omega$, $R_B = 10 \text{ k}\Omega$, $R_{E1} = R_{E2} = 1,3 \text{ k}\Omega$, $I_{CQ1} = I_{CQ2} \cong 10$ mA, $V_{CC} = 15$ V, y $-V_{EE} = -15$ V. Determinar los valores de capacidad requeridos para que cada condensador tenga una frecuencia de corte de 10 Hz. Para hallar la frecuencia de corte para un condensador dado, suponga que cada uno de los otros condensadores se comporta como un cortocircuito. Calcular la frecuencia de corte inferior. Comprobar los resultados utilizando una simulación de SPICE.

8.67. Determinar la frecuencia de corte para cada uno de los condensadores utilizados en el seguidor de emisor de la Figura 8.45. El transistor tiene $\beta = 225$ e $I_{CQ} \cong 10$ mA. Para hallar la frecuencia de corte para un condensador dado, suponga que cada uno de los otros condensadores se comporta como un cortocircuito. Calcular la frecuencia de corte inferior. Comprobar los resultados utilizando una simulación de SPICE.

Realimentación y osciladores

9

La realimentación consiste en devolver parte de la salida de un sistema a la entrada. La realimentación es la técnica habitual en los sistemas de control. Sin embargo, en este capítulo, vamos a limitar nuestra atención a la realimentación aplicada a amplificadores y osciladores.

En la **realimentación negativa**, una parte de la señal de salida es devuelta a la entrada y *se opone* a la señal de entrada original. En la **realimentación positiva**, la señal de realimentación *refuerza* a la entrada original. Normalmente, la realimentación negativa resulta más útil en los amplificadores que la realimentación positiva. Sin embargo, la realimentación positiva se aprovecha en el diseño de osciladores, que abordamos en la última sección de este capítulo.

La realimentación negativa tiene la desventaja de reducir la ganancia de un amplificador, pero tiene potencialmente muchas ventajas, entre las que se incluyen la estabilización de ganancia, la reducción de la distorsión no lineal, la reducción de ciertos tipos de ruido, el control de las impedancias de entrada y de salida y el aumento del ancho de banda.

Frecuentemente, estas ventajas de la realimentación compensan ampliamente la reducción de ganancia, que puede solucionarse agregando algunas etapas más de amplificación.

Debemos ser cuidadosos en el diseño del amplificador y de la red de realimentación para evitar las oscilaciones, que son un posible problema al aplicar la realimentación. Debido a los efectos de alta frecuencia de los dispositivos, el desplazamiento de fase del amplificador aumenta en magnitud a frecuencias más altas. Por tanto, incluso aunque diseñemos para lograr una realimentación negativa a frecuencias medias, el desplazamiento de fase puede conducir a una realimentación positiva para altas frecuencias, dando lugar a la generación de oscilaciones. Por tanto, vamos a analizar métodos de compensación para los amplificadores que evitan la aparición de oscilaciones indeseadas.

9.1.	Efectos de la realimentación sobre la ganancia	572
9.2.	Reducción de la distorsión no lineal y del ruido	575
9.3.	Impedancias de entrada y de salida	585
9.4.	Redes prácticas de realimentación	593
9.5.	Diseño de amplificadores con realimentación	598
9.6.	Respuesta en frecuencia y respuesta transitoria	609
9.7.	Efectos de la realimentación sobre las posiciones de los polos	619
9.8.	Margen de ganancia y margen de fase	631
9.9.	Compensación por polo dominante	638
9.10.	Ejemplos de amplificadores integrados con realimentación	646
9.11.	Principios del oscilador	652
9.12.	El oscilador en puente de Wien	658
	Resumen	663
	Problemas	665

9.1. EFECTOS DE LA REALIMENTACIÓN SOBRE LA GANANCIA

Ganancia en bucle cerrado

La Figura 9.1 muestra el diagrama de bloques de un amplificador con realimentación. La fuente produce la señal de entrada x_s que va a ser amplificada (designamos las señales mediante x_s, x_i, x_o , etc., porque inicialmente no queremos restringir la explicación limitándonos a tensiones o a corrientes). La señal de la fuente entra en un sumador en el que se sustrae la señal de realimentación x_f . La señal diferencial x_i se aplica al amplificador, que genera una señal de salida $x_o = Ax_i$. La red de realimentación muestrea la salida y devuelve una parte $x_f = \beta x_o$ a la entrada. Matemáticamente, tenemos

$$x_i = x_s - \beta x_o$$

Sustituyendo la última expresión en $x_o = Ax_i$, obtenemos

$$x_o = A(x_s - \beta x_o)$$

Reordenando esta ecuación, obtenemos la ganancia con realimentación:

$$A_f = \frac{x_o}{x_s} = \frac{A}{1 + A\beta} \quad (9.1)$$

Ecuación clave para la ganancia en bucle cerrado de un amplificador con realimentación.

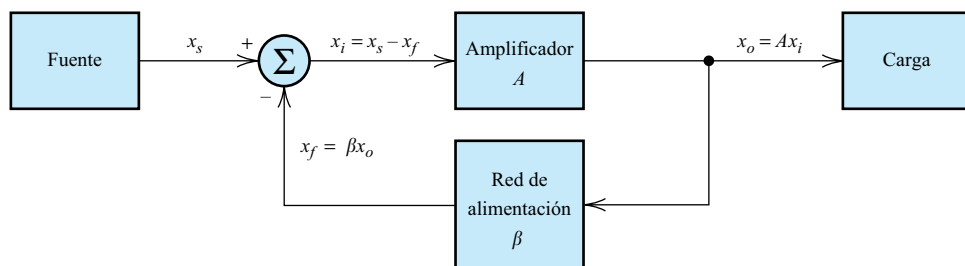


Figura 9.1. Amplificador con realimentación. Observe que las señales se designan mediante x_i, x_f, x_o , y así sucesivamente. Las señales pueden ser corrientes o tensiones.

Nos referimos a A_f como la ganancia **en bucle cerrado**, porque es la ganancia con el bucle de realimentación conectado. Por el contrario, A es la **ganancia en bucle abierto**, porque es la ganancia con el bucle de realimentación abierto (desconectado). El producto $A\beta$ se denomina **ganancia de bucle**.

A y β pueden ser funciones complejas de la frecuencia, pero, por ahora, supondremos que son constantes reales. Si A y β tienen valores positivos, el denominador de la Ecuación (9.1) es mayor que la unidad, y la ganancia en bucle cerrado A_f es menor que la ganancia en bucle abierto A del amplificador original. Ésta es la condición para tener una realimentación negativa.

Problemas asociados con la realimentación positiva

Si A es negativa y β es positiva, entonces $1 + A\beta$ puede ser menor que la unidad, y la ganancia en bucle cerrado A_f es mayor en magnitud que la ganancia en bucle abierto A .

Esto es la realimentación positiva. Por ejemplo, supongamos que $A = -10$ y $\beta = 0,0999$. Sustituyendo los valores en la Ecuación (9.1), obtenemos $A_f = -10^4$.

Podría parecer que la realimentación positiva ofrece un método fácil de obtener grandes valores de ganancia, pero tiene varios inconvenientes. Por ejemplo, en el caso anterior, si A disminuye en magnitud de -10 a $-9,9$, A_f se reduce en magnitud de -10^4 a -901 . Observe que una reducción del 1% en la magnitud de A conduce a una reducción del 91% en la magnitud de A_f . Por tanto, la realimentación positiva lleva a una baja estabilidad de la ganancia, mucho más que para el amplificador original. También, pueden generarse señales indeseadas en el amplificador. Por ejemplo, si $A\beta = -1$, entonces A_f se hace infinita. Esto implica que puede generarse una señal de salida con una señal de entrada igual a cero. Con $A\beta = -1$, una señal puede propagarse por el bucle de realimentación indefinidamente. La señal de entrada es amplificadora según el factor A en el amplificador, luego atenuada según el factor β en la red de realimentación, e invertida por el sumador, reapareciendo en la entrada del amplificador con la misma amplitud que tenía al principio. Ésta es una situación deseable en un circuito oscilador, pero no en un amplificador, porque las oscilaciones interfieren con la señal deseada procedente del generador.

Un ejemplo habitual de oscilación generada por realimentación se da frecuentemente en los sistemas de altavoces en salas de conferencias. Se produce una realimentación involuntaria porque el sonido producido por los altavoces entra en el micrófono. Si la ganancia del amplificador es demasiado alta, una señal puede aumentar en amplitud al pasar por el bucle, a través del amplificador y del altavoz, y de vuelta al micrófono. El resultado es un pitido agudo y desagradable.

Podríamos diseñar un amplificador de alta ganancia utilizando realimentación positiva y eligiendo un valor negativo para $A\beta$ y ligeramente inferior a la unidad en magnitud. Esto puede resultar en una ganancia extremadamente alta, con un circuito muy simple formado por un único dispositivo activo. Sin embargo, una ligera variación en la tensión de alimentación o en la temperatura puede cambiar los parámetros del dispositivo de manera que la magnitud de $A\beta$ exceda la unidad, haciendo que el amplificador comience a oscilar, generando una señal que interferirá con la que esté siendo amplificadora. Por tanto, es necesario reajustar frecuentemente la ganancia en bucle abierto A o el coeficiente de realimentación β . Los receptores de radio regenerativos utilizaban este tipo de técnica en los comienzos de la electrónica de válvulas. Hoy en día, es mejor utilizar más dispositivos activos para obtener una alta ganancia. En nuestros diseños, a menudo sacrificamos la ganancia para obtener otras propiedades deseables.

Debido a los problemas de inestabilidad de la ganancia y las oscilaciones, la realimentación positiva no se utiliza casi nunca en los amplificadores de forma intencionada.

Debido a los problemas de inestabilidad de la ganancia y las oscilaciones, la realimentación positiva no se utiliza casi nunca en los amplificadores de forma intencionada.

Estabilización de la ganancia

A menudo, diseñamos amplificadores con realimentación negativa de modo que $A\beta \gg 1$. Cumpliendo esta condición, la Ecuación (9.1) da $A_f \cong 1/\beta$, lo cual es ventajoso, porque puede hacerse que β dependa únicamente de componentes pasivos estables, como resistencias o condensadores. Por el contrario, la ganancia en bucle abierto A normalmente depende de parámetros de dispositivos activos (como g_m en un FET o r_π en un bipolar), que tienden a ser altamente variables con el punto de trabajo y la temperatura.

Por ejemplo, si $A = 10^4$ y $\beta = 0,01$, utilizando la Ecuación (9.1), obtenemos que $A_f = 99,0$. Si A disminuye a 9000 y β no varía, tenemos que $A_f = 98,9$. Por tanto, una

Si $A\beta \gg 1$, entonces la ganancia en bucle cerrado es $A_f \cong 1/\beta$.

La realimentación negativa reduce la magnitud de la ganancia. Si $A\beta \gg 1$, entonces la ganancia en bucle cerrado es $A_f \cong 1/\beta$. Por tanto, A_f es prácticamente independiente de los cambios en la ganancia en bucle abierto A causados por las variaciones en los parámetros de los dispositivos activos.

reducción del 10% en A da lugar a sólo una reducción del 0,1% en A_f . Utilizando este principio, podemos emplear dispositivos activos con parámetros imprecisos para construir amplificadores de precisión.

Podemos expresar la observación anterior en términos matemáticos diferenciando la Ecuación (9.1) respecto a A (suponemos que β es constante). El resultado es

$$\frac{dA_f}{dA} = \frac{1 + A\beta - A\beta}{(1 + A\beta)^2} = \frac{1}{(1 + A\beta)^2}$$

que puede expresarse de la siguiente forma

$$dA_f = \frac{dA}{A} \frac{A}{(1 + A\beta)^2}$$

Utilizando la Ecuación (9.1) para reemplazar $A/(1 + A\beta)$ en el lado derecho de la última expresión, tenemos

$$dA_f = \frac{dA}{A} \frac{A_f}{1 + A\beta}$$

Dividiendo ambos miembros por A_f , obtenemos

$$\frac{dA_f}{A_f} = \frac{dA}{A} \frac{1}{(1 + A\beta)} \quad (9.2)$$

Ecuación clave que relaciona los cambios en las ganancias de bucle abierto y cerrado.

La Ecuación (9.2) establece que, suponiendo pequeñas variaciones, la variación relativa de A_f es igual a la variación relativa de A dividida por el factor $(1 + A\beta)$. Evidentemente, si la ganancia de bucle $A\beta$ es mucho mayor que la unidad, la variación en porcentaje de A_f es mucho menor que la variación en porcentaje de A .

Revisión de la restricción del punto suma

Concentrándonos nuevamente en la Figura 9.1, podemos escribir

$$x_f = \beta x_o$$

Sin embargo, sabemos que $x_o = A_f x_s$, por lo que

$$x_f = \beta A_f x_s$$

Utilizando la Ecuación (9.1) para reemplazar A_f , obtenemos

$$x_f = x_s \frac{A\beta}{1 + A\beta} \quad (9.3)$$

Si $A\beta \gg 1$, entonces $x_f \cong x_s$ y, por tanto, $x_i = x_s - x_f \cong 0$.

La conclusión más importante es que, en un amplificador con realimentación con $A \gg 1$, la salida del amplificador toma el valor requerido para llevar la señal de entrada del amplificador, x_i , casi a cero. Esta condición se denomina **restricción del punto suma**. Presentamos por primera vez la restricción del punto suma en el Capítulo 2, donde vimos que representaba un concepto extremadamente útil en el análisis de los amplificadores operacionales.

Con $A\beta \gg 1$, la salida del amplificador toma el valor requerido para llevar la señal de entrada del amplificador x_i , casi a cero.

EJERCICIO

9.1. Suponga que un amplificador con realimentación negativa determinado tiene $A = 10^5$, $\beta = 0,01$, y $x_s = 5 \text{ sen}(2000\pi t)$. Hallar A_f , x_o , x_f y x_i .

Respuesta $A_f = 99,9$, $x_o = 499,5 \text{ sen}(2000\pi t)$, $x_f = 4,995 \text{ sen}(2000\pi t)$, y $x_i = 0,005 \text{ sen}(2000\pi t)$.

EJERCICIO

9.2. (a) Un amplificador tiene $A = 10^5 \pm 10\%$. Suponga que queremos obtener un amplificador con realimentación en el que A_f varíe en no más de $\pm 1\%$ debido a las variaciones de A . ¿Cuál es el valor máximo permitido de la ganancia nominal A_f ? (b) Repetir el ejercicio si sólo se permite que A_f varíe en un $\pm 0,1\%$.

Respuesta (a) $A_{f\text{max}} \cong 10^4$; (b) $A_{f\text{max}} \cong 10^3$.

9.2. REDUCCIÓN DE LA DISTORSIÓN NO LINEAL Y DEL RUIDO

Vamos a analizar varios ejemplos para ilustrar el efecto de la realimentación sobre la distorsión. En primer lugar, tomemos un amplificador no lineal con la característica de transferencia mostrada en la Figura 9.2. Observe que, para las señales de entrada entre 0 y 1, la ganancia es 10 (la ganancia de un amplificador es la pendiente de la característica de transferencia). Por el contrario, para las señales de entrada entre -2 y cero, la ganancia es 5. El amplificador presenta un recorte abrupto cuando la salida alcanza $+10$ ó -10 unidades. Debido a que la característica de transferencia es lineal por tramos, podemos utilizar el análisis lineal para cada segmento de la característica.

Suponga que aplicamos una señal de entrada $x_i = \text{sen}(\omega t)$. La señal de salida se ilustra en la Figura 9.3. Debido a la no linealidad del amplificador, la salida resulta severamente distorsionada. Vamos a demostrar que la realimentación negativa puede reducir esta distorsión.

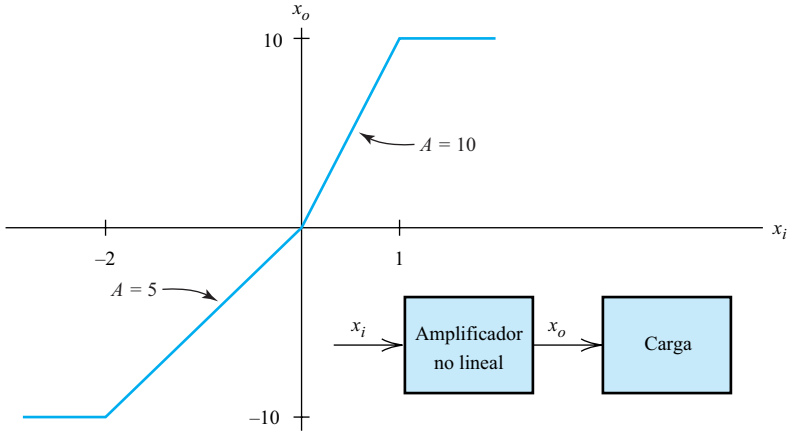


Figura 9.2. Característica de transferencia de un amplificador no lineal determinado.

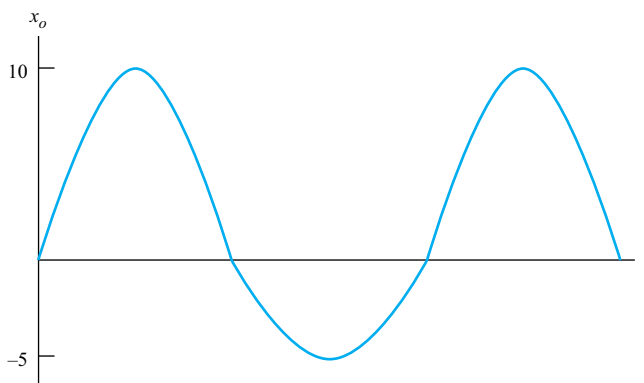


Figura 9.3. Salida del amplificador de la Figura 9.2 para $x_i = \text{sen}(\omega t)$. Observe la distorsión resultante de la característica de transferencia no lineal.

Suponga que queremos que un amplificador tenga $A_f \cong 10$. Entonces, puesto que $A_f \cong 1/\beta$, elegimos $\beta = 0,1$. Para lograr un efecto importante sobre la distorsión, debemos tener $A\beta \gg 1$. Sin embargo, la ganancia del amplificador no lineal es de sólo 10 para las señales positivas y 5 para las negativas. Por tanto, no podemos satisfacer el requisito establecido por $A\beta \gg 1$, a menos que conectemos en serie un amplificador adicional de alta ganancia con el amplificador no lineal dado. Esto es parte del precio que debemos pagar para aprovechar las ventajas de la realimentación negativa. En la Figura 9.4 se ilustra un diagrama del amplificador no lineal, el bloque de ganancia adicional y la red de realimentación.

Como se indica en la figura, suponemos que el amplificador adicional precede al amplificador no lineal. Además, se supone que el preamplificador tiene una ganancia de 1000 y es lineal. Suponer la linealidad es razonable, porque el preamplificador no necesita generar una salida tan grande como la del amplificador no lineal, que puede ser necesaria para suministrar una energía considerable a la carga.

Observe que la ganancia de la conexión en cascada es $A = 10^4$ para $0 < x_o < 10$, y $A = 5000$ para $-10 < x_o < 0$. Dado que el amplificador es lineal por tramos, podemos utilizar la Ecuación (9.1) para calcular la ganancia, con realimentación, para todos los valores de la señal de salida. La Ecuación (9.1) establece

$$A_f = \frac{x_o}{x_s} = \frac{A}{1 + A\beta}$$

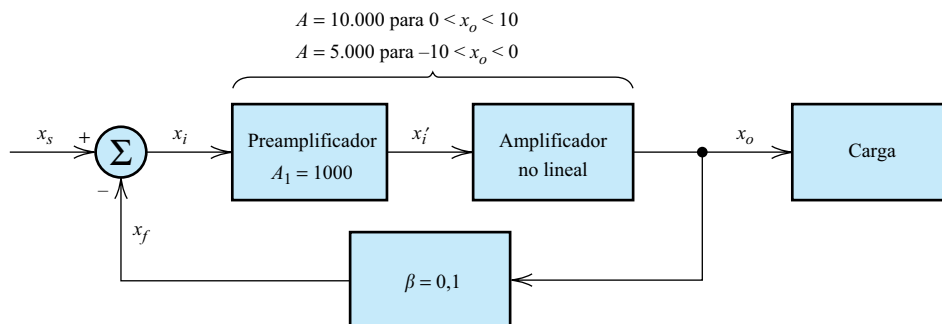


Figura 9.4. Adición de un preamplificador lineal de alta ganancia y realimentación negativa para reducir la distorsión.

Sustituyendo los valores, obtenemos

$$A_f = 9,99 \quad \text{para} \quad 0 < x_o < 10$$

$$A_f = 9,98 \quad \text{para} \quad -10 < x_o < 0$$

Observe que la ganancia en bucle cerrado es casi la misma para los recorridos positivos y negativos de la salida.

Ahora, si la señal del generador es $x_s = \text{sen}(2000\pi t)$, la salida es una senoide casi perfecta, porque el valor máximo positivo es 9,99, y el negativo es $-9,98$. Por el contrario, el mismo amplificador sin realimentación producía la forma de onda distorsionada que se mostró anteriormente en la Figura 9.3. Por tanto, vemos que la realimentación puede reducir en gran medida la cantidad de distorsión. Por supuesto, si aplicamos una entrada, por ejemplo, igual a $2 \text{sen}(\omega t)$, la salida presentará un recorte severo en $+10$ y -10 . La realimentación puede corregir la distorsión sólo cuando el amplificador de salida es capaz de responder a un cambio en la entrada.

Distorsión compensatoria de la señal de entrada

Resulta esclarecedor analizar la señal de entrada x_i del amplificador con realimentación de la Figura 9.4, para la cual podemos escribir

$$x_i = x_s - x_f$$

Utilizando la Ecuación (9.3) para reemplazar x_f , obtenemos

$$x_i = x_s - x_s \frac{A\beta}{1 + A\beta} \quad (9.4)$$

Agrupando términos, se tiene

$$x_i = x_s \frac{1}{1 + A\beta} \quad (9.5)$$

Ahora, sustituyendo los valores de A y β , obtenemos que

$$x_i = x_s/1001 \quad \text{para} \quad 0 < x_i < 10^{-3}$$

$$x_i = x_s/501 \quad \text{para} \quad -2 \times 10^{-3} < x_i < 0$$

La entrada al amplificador no lineal es

$$x'_i = A_1 x_i$$

Ahora, si $x_s = \text{sen}(\omega t)$, puede hallarse la x'_i resultante. La forma de onda se ilustra en la Figura 9.5. Observe que el valor de pico en el recorrido negativo tiene una magnitud mayor, compensando la menor ganancia del amplificador de potencia para las señales negativas. El efecto de la realimentación negativa consiste en predistorcionar la entrada al amplificador no lineal de tal modo que se compense la no linealidad.

El efecto de la realimentación negativa consiste en predistorcionar la entrada al amplificador no lineal, de tal modo que se compense la no linealidad.

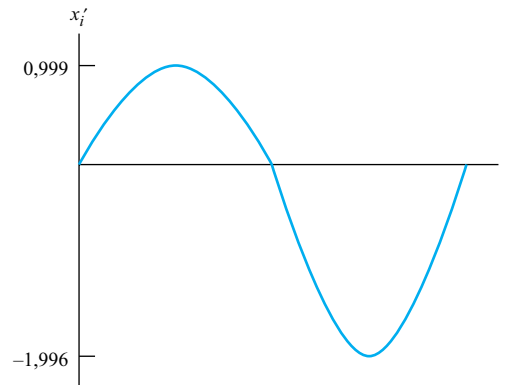


Figura 9.5. Señal de entrada predistorsionada.

EJERCICIO

9.3. Considere el amplificador con realimentación de la Figura 9.4. Dibujar a escala las señales x_o , x_f y x_i' en función del tiempo, suponiendo que $x_s = 0,5 \text{ sen}(\omega t)$.

Respuesta Véase la Figura 9.6.

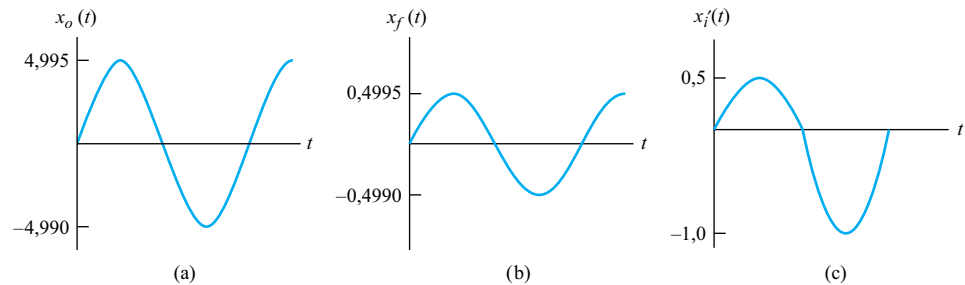


Figura 9.6. Respuestas para el Ejercicio 9.3.

Un ejemplo con distorsión de cruce

Ahora, vamos a analizar una aplicación práctica. Con frecuencia, la distorsión constituye un problema en los amplificadores de potencia. En la Figura 9.7, se muestra una etapa de salida simplificada de un amplificador de audio. Observe que, si $v_s = 0$, los dos transistores están al corte, debido a que no hay polarización directa de las uniones base-emisor. En realidad, ningún transistor conduce hasta que v_s sobrepasa el margen comprendido entre $-0,6$ y $0,6$ V (suponemos tensiones base-emisor de $\pm 0,6$ V en la región activa, que es lo normal para los transistores de potencia de silicio a temperatura ambiente). Con los dos transistores al corte, la tensión de salida es cero.

Al oscilar v_s por encima de $0,6$ V, el transistor *npn*, Q_1 , conduce y suministra corriente a la carga. En este caso, la tensión de salida es

$$v_o = v_s - 0,6 \quad \text{para } v_s > 0,6$$

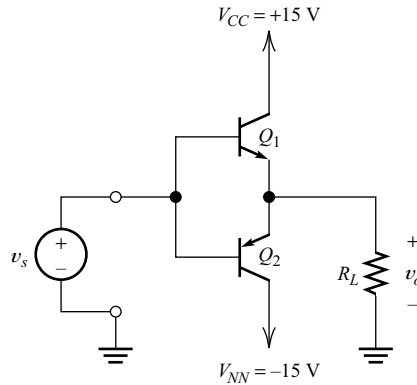


Figura 9.7. Amplificador de potencia clase B no lineal.

Si v_s es menor que $-0,6$ V, el transistor *nnp* no conduce, y el transistor *pnnp* se encuentra en la región activa. Entonces tenemos

$$v_o \cong v_s + 0,6 \quad \text{para} \quad v_s < -0,6$$

Recuerde que la tensión base-emisor es de $-0,6$ V en la región activa para un transistor *pnnp*.

La característica de transferencia del amplificador se ilustra en la Figura 9.8. Observe la no linealidad en la región alrededor de $v_s = 0$. Esta no linealidad genera una **distorsión de cruce** cuando la conducción cambia de un transistor al otro. Observe también que la ganancia de tensión, que es la pendiente de la característica de transferencia, es, aproximadamente, igual a la unidad (excepto en la región alrededor de un valor de entrada cero).

Este circuito es un ejemplo de un amplificador **clase B**, en el que cada dispositivo conduce aproximadamente la mitad del ciclo de la señal. En el Capítulo 10 vamos a estudiar varios tipos de amplificadores de potencia. Por ahora, simplemente queremos dar un ejemplo de utilización de la realimentación negativa para reducir la distorsión.

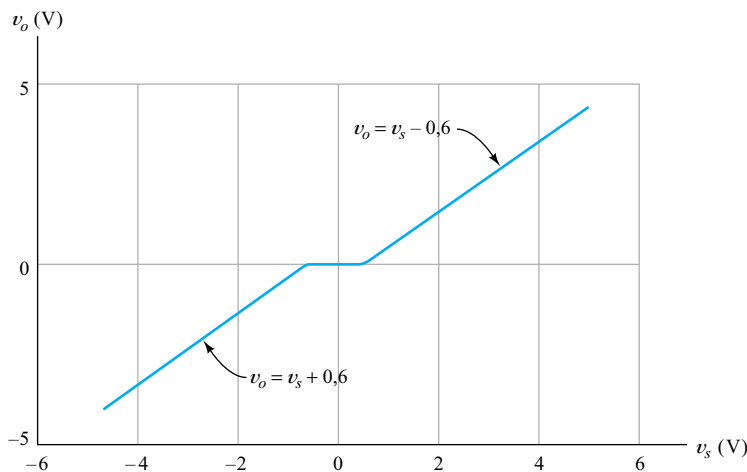
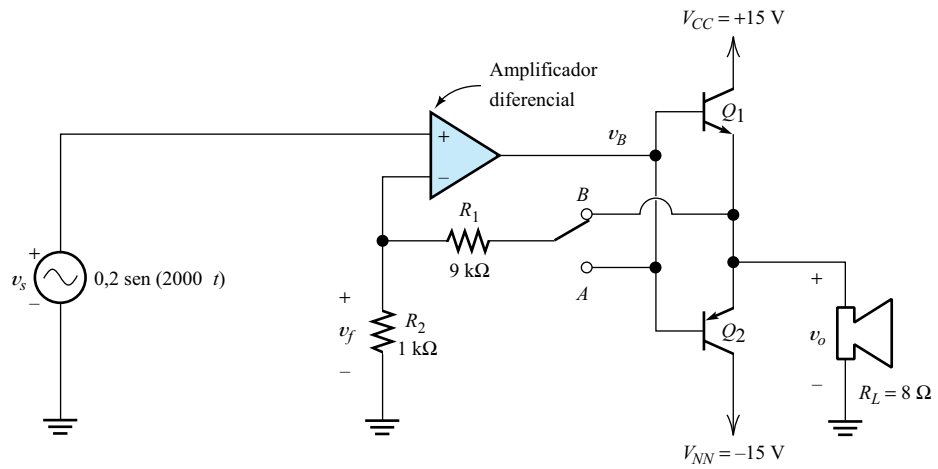
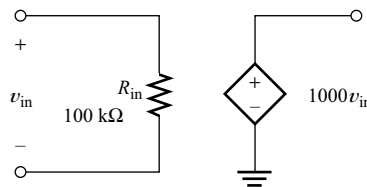


Figura 9.8. Característica de transferencia del amplificador de la Figura 9.7.



(a) Diagrama del circuito



(b) Modelo del amplificador diferencial

Figura 9.9. Amplificador de potencia clase B con realimentación.

La Figura 9.9 muestra la etapa de salida clase B, excitada por un amplificador diferencial que tiene una ganancia diferencial de 1000. La red de realimentación formada por R_1 y R_2 devuelve parte de la tensión de salida a la entrada inversora del amplificador. Normalmente, el conmutador está en la posición B, de modo que la tensión de salida en la carga es realimentada. Sin embargo, también analizaremos el circuito con el conmutador en la posición A para ilustrar la distorsión de cruce en la etapa de salida.

El factor de realimentación es

$$\beta = \frac{v_f}{v_o} = \frac{R_2}{R_1 + R_2} = 0,1$$

Debido a que la ganancia del amplificador diferencial es 1000 y la ganancia de la etapa clase B es aproximadamente la unidad, la ganancia global de bucle abierto es $A \cong 1000$. Por tanto, tenemos $A\beta = 100$ (es decir, mucho mayor que la unidad). En consecuencia, esperamos que $A_f \cong 1/\beta = 10$.

El amplificador diferencial permite sustraer la señal de realimentación v_f de la tensión del generador. El modelo de circuito para este amplificador se ilustra en la Figura 9.9(b). Utilizamos PSpice para examinar las formas de onda en el circuito cuyo esquema está almacenado en el archivo Fig9_9.

Después de simular el circuito, trazamos gráficas de la tensión de excitación $v_B(t)$ en las bases de Q_1 y Q_2 , así como de la tensión de salida $v_o(t)$. Los resultados se

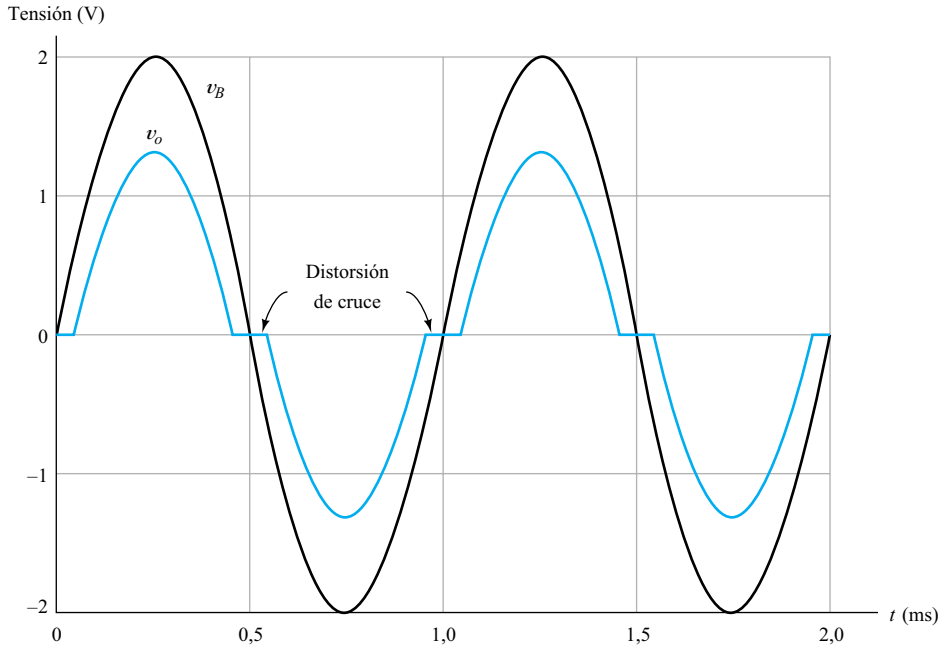


Figura 9.10. Formas de onda del circuito de la Figura 9.9 con el conmutador en la posición A. Observe la distorsión de cruce en la salida.

indican en la Figura 9.10. En este caso, el conmutador está en posición A, de manera que la no linealidad de la etapa de salida no está incluida en el bucle de realimentación. Por tanto, la tensión de excitación de base $v_B(t)$ es senoidal, y la salida exhibe una considerable distorsión de cruce.

A continuación, modificamos el esquema para colocar el conmutador en posición B, obteniendo los resultados expuestos en la Figura 9.11. En este caso, la tensión de salida está casi libre de distorsión. Observe que la tensión de excitación de base $v_B(t)$ se ha predistorsionado para compensar la no linealidad de la etapa de salida. Observe también que, como cabía esperar, la tensión de salida es $A_f \cong 10$ veces mayor que la señal del generador.

EJERCICIO

- 9.4.** Suponga que necesitamos modificar el amplificador de la Figura 9.9 para que la ganancia $A_f = v_o/v_s$ sea aproximadamente 20. ¿Qué cambios sugiere? Incluya los valores de los componentes.

Respuesta Cambie los valores de R_1 y/o R_2 de manera que $\beta = R_2/(R_1 + R_2) = 1/20$. Una combinación posible de valores es $R_1 = 19 \text{ k}\Omega$ y $R_2 = 1 \text{ k}\Omega$.

EJERCICIO

- 9.5.** Cambiar los valores de las resistencias de la Figura 9.9: $R_2 = 10 \Omega$ y $R_1 = 9990 \Omega$. ¿Cuál es el valor aproximado de $A\beta$? Haga una simulación en SPICE para hallar la forma de onda de salida estando el conmutador en la posición B y siendo

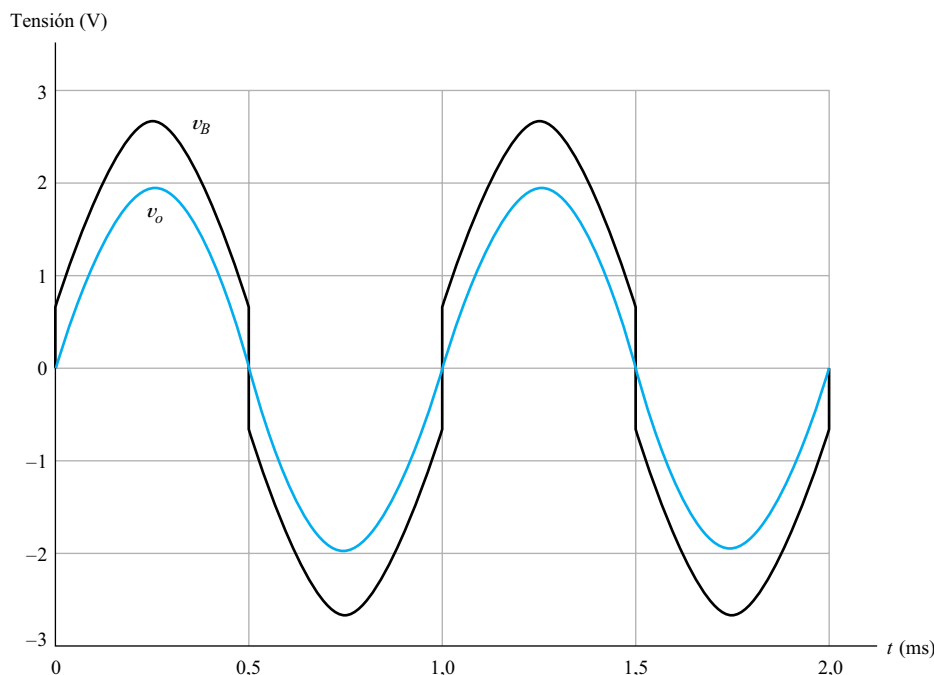


Figura 9.11. Formas de onda del circuito de la Figura 9.9 con el conmutador en posición B. Observe la predistorsión de la tensión de excitación de base v_B .

$v_s(t) = 0,004 \text{ sen}(2000\pi t)$. ¿Permite la realimentación reducir de forma efectiva la distorsión en este caso? Explicar la razón.

Respuesta $A\beta \cong 1$. La simulación en SPICE muestra que la forma de onda de salida está distorsionada. Para que la realimentación negativa sea efectiva a la hora de reducir la distorsión, debe cumplirse $A\beta \gg 1$.

Reducción del ruido

Ahora, vamos a concentrar nuestra atención en la manera en que puede utilizarse la realimentación negativa para reducir el ruido en los amplificadores. Un aspecto negativo de los amplificadores es que agregan ruido no deseable a la señal deseada. Algunas fuentes de este ruido son: el ruido de la fuente de alimentación, el acoplamiento de señales procedentes de otros circuitos, y el **ruido térmico** de las resistencias. Otra fuente es el **ruido de descarga**, generado debido a que el flujo de corriente no es continuo (en lugar de ser continua, la carga es conducida en cantidades discretas por electrones individuales). Otra fuente más es el **ruido microfónico**, que es una señal eléctrica generada por la vibración de los componentes del circuito.

Algunas fuentes de ruido pueden, en principio, eliminarse. Por ejemplo, el ruido de alimentación puede reducirse por medio de un mejor filtrado de la fuente de alimentación. Sin embargo, algunas de las fuentes de ruido, como el ruido térmico y de descarga, obedecen a procesos básicos naturales que no pueden eliminarse totalmente. Por tanto, todos los amplificadores añaden ruido, pero algunos son mucho peores que otros. En esta sección, queremos demostrar que la realimentación puede, en ciertas circunstancias, reducir el ruido.

Relación señal-ruido

La adición de ruido puede modelarse como se ilustra en la Figura 9.12, en la que la ganancia del amplificador se designa mediante A_1 . Para cuantificar el comportamiento de ruido, los ingenieros utilizan la **relación señal-ruido**, que es la potencia de la señal deseada dividida entre la potencia de ruido. Indicamos los valores rms de la señal y del ruido con X_s y X_{ruido} , respectivamente. La señal rms suministrada a la carga en la Figura 9.12 es $A_1 X_s$, y el ruido rms es $A_1 X_{\text{ruido}}$. Si las señales son tensiones, las potencias suministradas a la carga son

$$P_{\text{señal}} = \frac{(A_1 X_s)^2}{R_L} \tag{9.6}$$

y

$$P_{\text{ruido}} = \frac{(A_1 X_{\text{ruido}})^2}{R_L} \tag{9.7}$$

La relación señal-ruido es

$$S/N = \frac{P_{\text{señal}}}{P_{\text{ruido}}} \tag{9.8}$$

Ecuación clave que define la relación señal-ruido.

Sustituyendo las Ecuaciones (9.6) y (9.7) en (9.8), obtenemos

$$S/N = \frac{(X_s)^2}{(X_{\text{ruido}})^2} \tag{9.9}$$

La Ecuación (9.9) también es aplicable cuando X_s y X_{ruido} son corrientes.

A menudo, las relaciones señal-ruido se expresan en decibelios:

$$S/N_{\text{dB}} = 10 \log(S/N)$$

$$S/N_{\text{dB}} = 10 \log \frac{P_{\text{señal}}}{P_{\text{ruido}}}$$

$$S/N_{\text{dB}} = 20 \log \frac{X_s}{X_{\text{ruido}}} \tag{9.10}$$

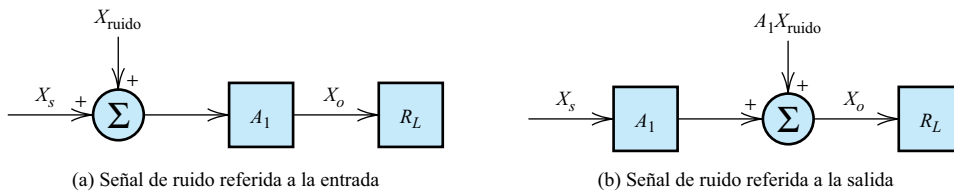


Figura 9.12. Modelos que tienen en cuenta la adición de ruido en los amplificadores.

Análisis de la relación señal-ruido para una amplificador realimentado

Considere ahora el amplificador con realimentación mostrado en la Figura 9.13. X_{ruido} es el ruido rms del amplificador A_1 . Se ha agregado el amplificador A_2 para compensar la reducción de ganancia debida a la realimentación.

Se supone que el amplificador A_2 está libre de ruido. Ésta es una hipótesis razonable si tenemos una situación en la que el amplificador A_1 es muy ruidoso y el amplificador A_2 está bien diseñado, de manera que su ruido es muy débil. Por ejemplo, A_1 puede ser un amplificador de alta potencia con una gran cantidad de ruido procedente de la fuente de alimentación, mientras que A_2 se alimenta con una fuente de alimentación con un buen filtrado (quizás el diseñador intentaba economizar utilizando menos filtrado para la alimentación del amplificador A_1). Por el contrario, si A_1 es un amplificador de bajo ruido bien diseñado, no sería razonable en absoluto suponer que podemos suministrar otro amplificador con mucho menos ruido. Recuerde que el resultado que vamos a deducir es aplicable solamente si puede suponerse que el preamplificador A_2 está libre de ruido.

Ahora analizamos el sistema ilustrado en la Figura 9.13 para hallar una expresión para la relación señal-ruido en la carga. Escribimos

$$x_2(t) = x_s(t) - \beta x_o(t) \quad (9.11)$$

$$x_1(t) = A_2 x_2(t) + x_{\text{ruido}}(t) \quad (9.12)$$

$$x_o(t) = A_1 x_1(t) \quad (9.13)$$

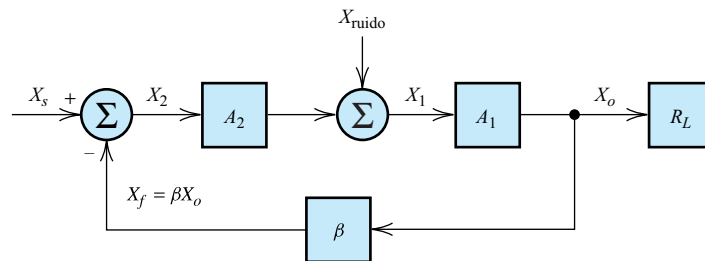


Figura 9.13. Amplificador realimentado con una fuente de ruido.

Utilizando la Ecuación (9.11) para reemplazar $x_2(t)$ en la Ecuación (9.12), y utilizando luego el resultado para reemplazar $x_1(t)$ en la Ecuación (9.13), se obtiene como resultado

$$x_o(t) = A_1 \{ A_2 [x_s(t) - \beta x_o(t)] + x_{\text{ruido}}(t) \} \quad (9.14)$$

Despejando ahora $x_o(t)$, obtenemos

$$x_o(t) = x_s(t) \frac{A_1 A_2}{1 + \beta A_1 A_2} + x_{\text{ruido}}(t) \frac{A_1}{1 + \beta A_1 A_2} \quad (9.15)$$

El primer término del lado derecho de la Ecuación (9.15) corresponde a la señal deseada, y el segundo término corresponde al ruido. De acuerdo con la Ecuación (9.9), la relación señal-ruido es el cociente entre el cuadrado de la señal rms y el cuadrado del ruido rms:

$$S/N = \frac{[X_s A_1 A_2 / (1 + \beta A_1 A_2)]^2}{[X_{\text{ruido}} A_1 / (1 + \beta A_1 A_2)]^2} \quad (9.16)$$

Esto puede reducirse a

$$S/N = \frac{(X_s)^2}{(X_{\text{ruido}})^2} \times (A_2)^2 \quad (9.17)$$

Comparando esta ecuación con el resultado obtenido en la Ecuación (9.9) para el amplificador A_1 sin realimentación, se demuestra que S/N ha aumentado en un factor igual a A_2^2 .

De este modo, de acuerdo con las hipótesis que hemos planteado, la realimentación es una técnica poderosa para reducir el ruido. Recuerde que la realimentación resulta útil para reducir el ruido solamente en los amplificadores que tienen un ruido muy alto. Normalmente, la realimentación no resulta efectiva para mejorar el comportamiento de ruido de un amplificador de ruido bajo, para el que el nivel de ruido viene determinado por fenómenos físicos fundamentales, como el ruido térmico y de descarga.

Normalmente, la realimentación no resulta efectiva para mejorar el comportamiento respecto al ruido de un amplificador de bajo ruido, para el que el nivel de ruido viene determinado por fenómenos físicos fundamentales, como el ruido térmico y de descarga.

Resumen de la sección: La realimentación negativa puede reducir la distorsión no lineal y ciertos tipos de ruido en los amplificadores, siempre que $A\beta \gg 1$.

EJERCICIO

- 9.6. Supongamos que la amplitud de la señal en la salida de un amplificador de audio con una fuente de alimentación pobremente filtrada es de 10 V rms y la amplitud del ruido de alimentación de 0,1 V rms. (a) Calcular la relación señal-ruido en dB. (b) Suponga que queremos aumentar la relación señal-ruido en 20 dB añadiendo un preamplificador de bajo ruido y realimentación negativa. Determinar la ganancia del preamplificador.

Respuesta (a) S/N = 40 dB; (b) $A_2 = 10$.

9.3. IMPEDANCIAS DE ENTRADA Y DE SALIDA

Tipos de realimentación

En esta sección, vamos a ver que hay cuatro tipos básicos de realimentación que tienen efectos diferentes sobre las impedancias de entrada y de salida de los amplificadores.

Si la red de realimentación muestrea la tensión de salida, decimos que el amplificador tiene una **realimentación de tensión**. Por el contrario, si la red de realimentación muestrea la corriente de salida, se dice que el amplificador tiene una **realimentación de corriente**.

La señal de realimentación puede conectarse en serie o en paralelo con la fuente de señal y los terminales de entrada del amplificador. De acuerdo con ello, podemos tener **realimentación serie** o **realimentación paralelo**. Decimos que la señal de realimentación y la señal de la fuente se combinan mediante **adición en serie** o **adición en paralelo**.

La adición en serie puede utilizarse con el muestreo de corriente o el muestreo de tensión. De forma similar, la adición en paralelo puede combinarse con el muestreo de corriente o de tensión. De este modo, tenemos cuatro tipos de realimentación: **de tensión en serie**, **de corriente en serie**, **de tensión en paralelo** y **de corriente en paralelo**.

Los cuatro tipos de realimentación son: (1) de tensión en serie, (2) de corriente en serie, (3) de tensión en paralelo, y (4) de corriente en paralelo.

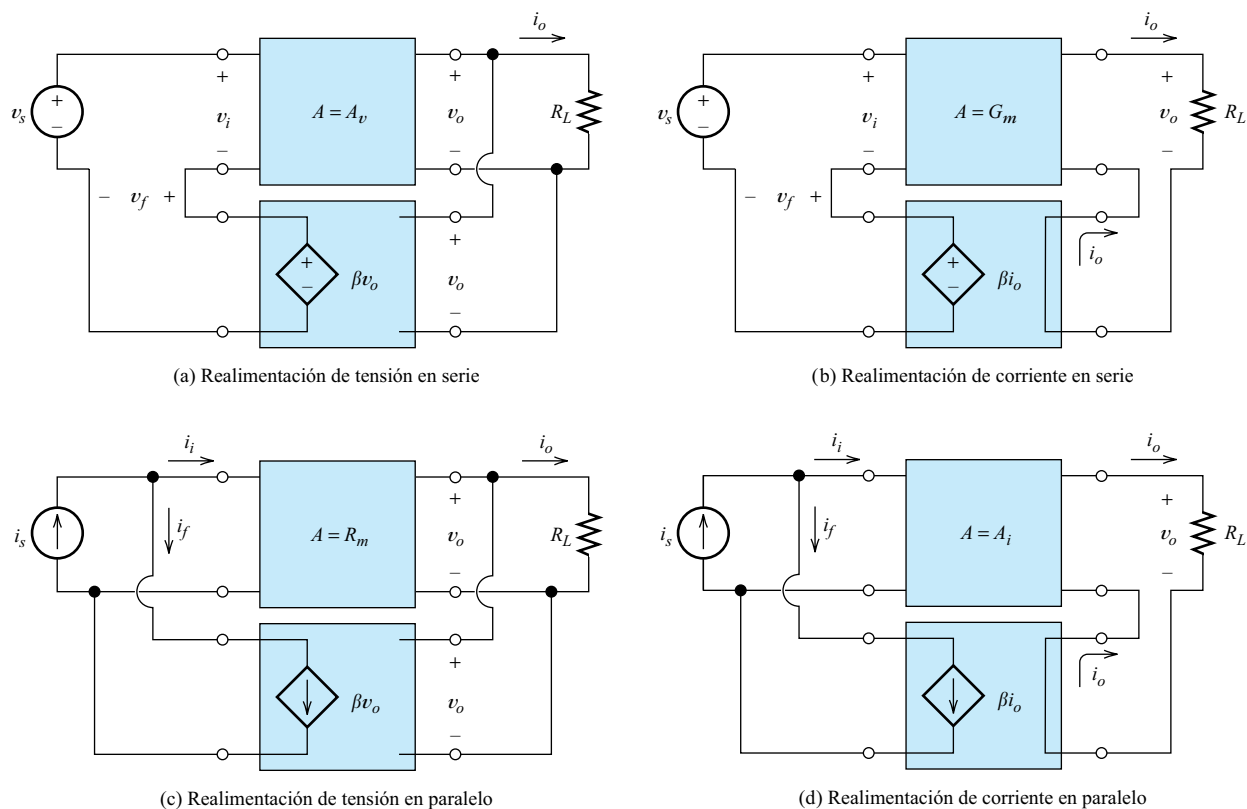


Figura 9.14. Tipos de realimentación.

Recuerde que los términos *serie* y *paralelo* hacen referencia a la conexión de entrada, mientras que los términos *tensión* y *corriente* hacen referencia a la señal de salida que se muestrea. Otros textos sobre este tema utilizan los términos de manera diferente. Desafortunadamente, no existe una terminología estándar. La Figura 9.14 ilustra los cuatro tipos de realimentación.

La fuente de entrada

Observe en la Figura 9.14 que la fuente $x_s = v_s$ se ha modelado como una fuente de tensión para la realimentación en serie. Esto es normal, porque son las tensiones las que se suman (o se restan) en una conexión en serie. Por tanto, para la mezcla en serie, tenemos

$$v_i = v_s - v_f \quad (9.18)$$

No hemos incluido ninguna resistencia de fuente interna. Sin embargo, la mayoría de las fuentes reales tienen una resistencia interna, por lo que se producen efectos de carga. Para mayor claridad, dejamos los efectos de carga del circuito para más adelante.

En la realimentación en paralelo, modelamos la fuente de señal como una fuente de corriente ideal, y obtenemos

$$i_i = i_s - i_f \quad (9.19)$$

Nuevamente, para simplificar, no hemos incluido una resistencia de fuente. Es natural considerar la señal de entrada como una tensión para la realimentación en serie y como una corriente para la realimentación en paralelo.

Conexión de la red de realimentación a la salida del amplificador

En la realimentación de tensión, los terminales de entrada de la red de realimentación están en paralelo con la carga, y la tensión de salida aparece en los terminales de entrada del bloque de realimentación. Esto se ilustra en las Figuras 9.14(a) y 9.14(c). Por el contrario, en la realimentación de corriente, los terminales de entrada de la red de realimentación están en serie con la carga, y la corriente de carga fluye a través de la entrada del bloque de realimentación [véanse las Figuras 9.14(b) y 9.14(d)].

En las configuraciones de circuito complejas, a veces no queda claro si tenemos realimentación de corriente o de tensión. Una prueba simple consiste en poner la carga en circuito abierto o en cortocircuito. Si la señal de realimentación se anula para una carga en circuito abierto, tenemos realimentación de corriente. Del mismo modo, si la señal de realimentación se anula para una carga cortocircuitada, tenemos realimentación de tensión.

En la realimentación de tensión, los terminales de entrada de la red de realimentación están en paralelo con la carga...

En la realimentación de corriente, los terminales de entrada de la red de realimentación están en serie con la carga.

Si la señal de realimentación se anula para una carga en circuito abierto, tenemos realimentación de corriente.

Si la señal de realimentación se anula para una carga cortocircuitada, tenemos realimentación de tensión.

Modelado de la red de realimentación

En la Figura 9.14, hemos modelado las redes de realimentación por medio de fuentes controladas. Esto se ha hecho para simplificar la exposición y concentrarnos en los aspectos más importantes de la realimentación. En la práctica, el bloque de realimentación es normalmente una red de resistencias. Analizaremos los detalles de las redes de realimentación reales más adelante.

Modelado del amplificador

En la realimentación de tensión en serie, es natural considerar la señal de entrada como v_i y la señal de salida como v_o . Por tanto, resulta apropiado modelar el amplificador como un amplificador de tensión para el que el parámetro de ganancia es la ganancia de tensión $A_v = v_o/v_i$. Esto se indica en la Figura 9.14(a).

En la realimentación de corriente en serie, es normal considerar la señal de entrada como v_i y la de salida como i_o . Por tanto, modelamos el amplificador como un amplificador de transconductancia para el que el parámetro de ganancia es la ganancia de transconductancia $G_m = i_o/v_i$ (en el Capítulo 1 se analizan varios modelos de amplificador).

De forma similar, para la realimentación de tensión en paralelo, modelamos el amplificador como un amplificador de transresistencia con ganancia R_m . Finalmente, para la realimentación de corriente en paralelo, modelamos el amplificador como un amplificador de corriente con ganancia A_i .

Unidades del factor de realimentación

Las unidades de β son las inversas de las unidades de la ganancia del amplificador para cada tipo de realimentación. Por ejemplo, analicemos la realimentación de corriente en serie, ilustrada en la Figura 9.14(b). Observe que las unidades de la ganancia

de transconductancia G_m son Siemens. También, vemos que $v_f = \beta i_o$. Por tanto, β es un parámetro de transresistencia con unidades de Ohmios.

Del mismo modo, para la realimentación de tensión en paralelo, el parámetro de ganancia es una transresistencia, y el factor de realimentación β es una transconductancia. Para la realimentación de tensión en serie, $A = A_v$ y β no tienen unidades. Por último, para la realimentación de corriente en paralelo, $A = A_i$ y β tampoco tienen unidades.

El efecto de cada tipo de realimentación sobre la impedancia de entrada, la impedancia de salida y la ganancia del amplificador, es diferente. Al diseñar, seleccionamos el tipo de realimentación de acuerdo con los objetivos del diseño. En las próximas secciones, vamos a examinar estos efectos.

Efectos de los diversos tipos de realimentación sobre la ganancia

Anteriormente, hemos deducido la Ecuación (9.1) para la ganancia con realimentación, que se repite aquí por conveniencia:

$$A_f = \frac{x_o}{x_s} = \frac{A}{1 + A\beta}$$

Hemos visto que la realimentación negativa estabiliza el valor de A_f frente a las variaciones de A .

En la realimentación de tensión en serie, $x_o = v_o$, y $x_s = v_s$. En este caso, la Ecuación (9.1) adopta la forma

$$A_{vf} = \frac{v_o}{v_s} = \frac{A_v}{1 + A_v\beta}$$

Si queremos diseñar un amplificador con una ganancia de tensión exacta, debemos emplear realimentación negativa de tensión en serie.

donde $A_v = v_o/v_i$ es la ganancia de tensión en bucle abierto del amplificador. De este modo, la realimentación de tensión en serie estabiliza la ganancia de tensión en bucle cerrado $A_{vf} = v_o/v_i$. Si queremos diseñar un amplificador con una ganancia de tensión exacta, debemos emplear realimentación negativa de tensión en serie.

En la realimentación de corriente en serie, $x_o = i_o$, y $x_s = v_s$. En este caso, la Ecuación (9.1) adopta la forma

$$G_{mf} = \frac{i_o}{v_s} = \frac{G_m}{1 + G_m\beta}$$

Si queremos diseñar un amplificador con una ganancia de transconductancia exacta, debemos emplear realimentación negativa de corriente en serie.

donde $G_m = i_o/v_i$ es la ganancia de transconductancia del amplificador sin realimentación. Por tanto, la realimentación de corriente en serie estabiliza la ganancia de transconductancia $G_{mf} = i_o/v_i$. Si queremos diseñar un amplificador con una ganancia de transconductancia exacta, debemos emplear realimentación negativa de corriente en serie.

De forma similar, para la realimentación de tensión en paralelo, la Ecuación (9.1) es

$$R_{mf} = \frac{v_o}{i_s} = \frac{R_m}{1 + R_m\beta}$$

Si queremos diseñar un amplificador con una ganancia de transresistencia exacta, debemos emplear realimentación negativa de tensión en paralelo.

Si queremos diseñar un amplificador con una ganancia de transresistencia exacta, debemos emplear realimentación negativa de tensión en paralelo.

Finalmente, para la realimentación de corriente en paralelo, la Ecuación (9.1) adopta la forma

$$A_{if} = \frac{i_o}{i_s} = \frac{A_i}{1 + A_i\beta}$$

Tabla 9.1. Efectos de la realimentación^a.

Tipo de realimentación	x_s	x_o	Ganancia estabilizada	Impedancia de entrada	Impedancia de salida	Amplificador ideal
Tensión en serie	v_s	v_o	$A_{vf} = \frac{A_v}{1 + A_v\beta}$	$R_i(1 + A_v\beta)$	$\frac{R_o}{1 + \beta A_{voc}}$	Tensión
Corriente en serie	v_s	i_o	$G_{mf} = \frac{G_m}{1 + G_m\beta}$	$R_i(1 + G_m\beta)$	$R_o(1 + \beta G_{msc})$	Transconductancia
Tensión en paralelo	i_s	v_o	$R_{mf} = \frac{R_m}{1 + R_m\beta}$	$\frac{R_i}{1 + R_m\beta}$	$\frac{R_o}{1 + \beta R_{moc}}$	Transresistencia
Corriente en paralelo	i_s	i_o	$A_{if} = \frac{A_i}{1 + A_i\beta}$	$\frac{R_i}{1 + A_i\beta}$	$R_o(1 + \beta A_{isc})$	Corriente

^a Las fórmulas expuestas suponen una fuente controlada ideal para la red de realimentación (como se indica en la Figura 9.14), una impedancia cero del generador para la realimentación en serie, y una impedancia de generador infinita para la realimentación en paralelo. Las ganancias con subíndices «sc» y «oc» corresponden a cargas cortocircuitadas y en circuito abierto, respectivamente. Las ganancias A_v , G_m , R_m y A_i son las que corresponden a la carga.

Si queremos diseñar un amplificador con una ganancia de corriente exacta, debemos emplear realimentación negativa de corriente en paralelo.

Por conveniencia, estas fórmulas de ganancia se resumen en la Tabla 9.1.

Si queremos diseñar un amplificador con una ganancia de corriente exacta, debemos emplear realimentación negativa de corriente en paralelo.

Efecto de la realimentación en serie sobre la impedancia de entrada

Ahora vamos a examinar el efecto de la realimentación en serie sobre la impedancia de entrada. El modelo que vamos a usar en la explicación se muestra en la Figura 9.15. La señal de salida x_o es muestreada por la red de realimentación, que genera una señal de tensión de realimentación $v_f = \beta x_o$, conectada en serie con los terminales del generador y de entrada del amplificador. La impedancia de entrada en bucle abierto del amplificador es R_i . La impedancia de entrada en bucle cerrado del amplificador es

$$R_{if} = \frac{v_s}{i_s} \tag{9.20}$$

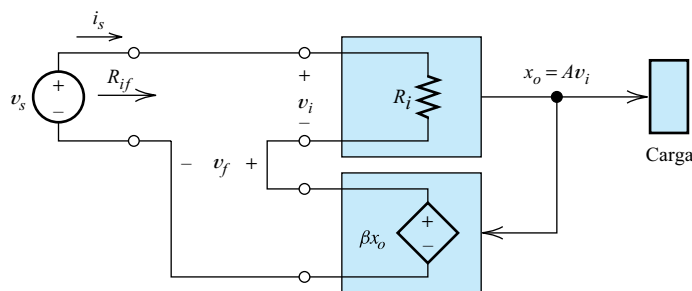


Figura 9.15. Modelo para el análisis del efecto de la realimentación en serie sobre la impedancia de entrada.

Escribiendo la ecuación de tensiones correspondiente al circuito de entrada de la Figura 9.15, obtenemos

$$v_s = R_i i_s + v_f \quad (9.21)$$

Pero, $v_f = \beta x_o$, por lo que tenemos

$$v_s = R_i i_s + \beta x_o \quad (9.22)$$

También, la tensión de entrada es

$$v_i = R_i i_s \quad (9.23)$$

y la salida es

$$x_o = A v_i \quad (9.24)$$

donde $A = A_v$ es una ganancia de tensión si $x_o = v_o$, o $A = G_m$ es una ganancia de transconductancia si la salida es una corriente $x_o = i_o$. Utilizando la Ecuación (9.23) para reemplazar v_i en la Ecuación (9.24) y utilizando el resultado para sustituir x_o en la Ecuación (9.22), obtenemos

$$v_s = R_i i_s + A \beta R_i i_s \quad (9.25)$$

que puede resolverse para la impedancia de entrada en bucle cerrado

$$R_{if} = \frac{v_s}{i_s} = R_i (1 + A \beta) \quad (9.26)$$

La realimentación en serie negativa aumenta la impedancia de entrada.

Recuerde que, para la realimentación negativa, el factor $(1 + A \beta)$ es mayor que la unidad. Por tanto, la realimentación en serie negativa aumenta la impedancia de entrada.

Efecto de la realimentación en paralelo sobre la impedancia de entrada

A continuación, vamos a analizar el efecto de la realimentación en paralelo sobre la impedancia de entrada. El modelo se ilustra en la Figura 9.16. La impedancia de entrada en este caso es

La realimentación en paralelo negativa reduce la impedancia de entrada.

$$R_{if} = \frac{v_s}{i_s} = \frac{R_i}{1 + A \beta} \quad (9.27)$$

Por tanto, la realimentación en paralelo negativa reduce la impedancia de entrada.

EJERCICIO

9.7. Deducir la Ecuación (9.27).

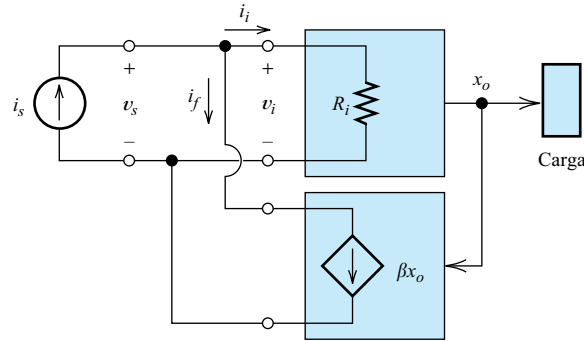


Figura 9.16. Modelo para el análisis del efecto de la realimentación en paralelo sobre la impedancia de entrada.

Efecto de la realimentación de tensión sobre la impedancia de salida

Para hallar la impedancia de salida de un amplificador, fijamos la fuente de entrada en un valor cero, eliminamos la carga, y miramos desde los terminales de salida. En la Figura 9.17 se muestra un modelo de amplificador con realimentación de tensión con estos cambios. El generador de tensión de prueba v_{prueba} ha reemplazado a la carga en los terminales de salida del amplificador realimentado. La impedancia de salida en bucle cerrado es

$$R_{of} = \frac{v_{prueba}}{i_{prueba}} \tag{9.28}$$

Para simplificar el análisis, suponemos que la impedancia de entrada de la red de realimentación es infinita. Por tanto, la red de realimentación no es una carga para la salida del amplificador.

El circuito de salida del amplificador está modelado por una fuente de tensión controlada con parámetro de ganancia A_{oc} . Los subíndices del parámetro de ganancia indican que es la ganancia del amplificador en circuito abierto. Si $x_i = v_i$, tenemos realimentación de tensión en serie, y $A_{oc} = A_{voc}$ (recuerde que para la realimentación en

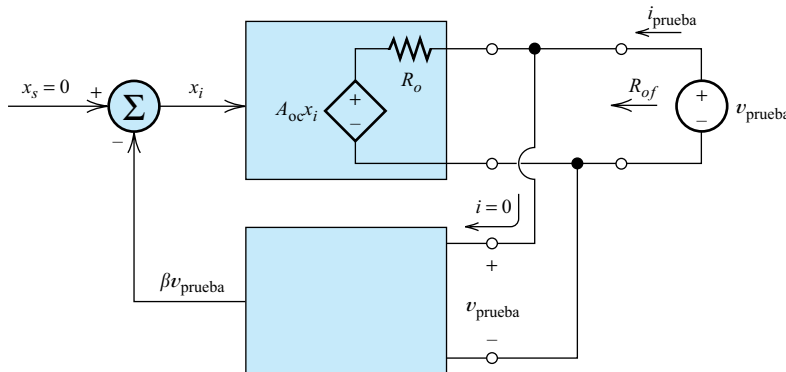


Figura 9.17. Modelo para el análisis de la impedancia de salida con realimentación de tensión.

serie, son las tensiones las que se suman en la entrada, por lo que $x_i = v_i$). Por el contrario, si $x_i = i_i$, tenemos realimentación de tensión en paralelo, y $A_{oc} = R_{moc}$ (recuerde que, para la realimentación en paralelo, son las corrientes las que se suman en la entrada, por lo que $x_i = i_i$). En ambos casos, la resistencia R_o , mostrada en la Figura 9.17, es la resistencia de salida en bucle abierto del amplificador.

Para el circuito de salida de esta figura, podemos formular

$$v_{prueba} = R_o i_{prueba} + A_{oc} x_i \tag{9.29}$$

Sin embargo, tenemos

$$x_i = -\beta v_{prueba} \tag{9.30}$$

Utilizando la Ecuación (9.30) para reemplazar x_i en la Ecuación (9.29), y despejando la resistencia de salida en bucle cerrado, obtenemos

$$R_{of} = \frac{v_{prueba}}{i_{prueba}} = \frac{R_o}{1 + \beta A_{oc}} \tag{9.31}$$

La realimentación de tensión negativa reduce la resistencia de salida de un amplificador.

Por tanto, la realimentación de tensión negativa reduce la resistencia de salida de un amplificador.

Efecto de la realimentación de corriente sobre la impedancia de salida

A continuación, vamos a analizar el efecto de la realimentación de corriente sobre la resistencia de salida. El modelo para este análisis se ilustra en la Figura 9.18. Como se hizo anteriormente, la señal del generador x_s se fija en un valor cero, se elimina la carga, y se conecta una fuente de prueba a los terminales de salida. Se supone que la red de realimentación tiene una impedancia de entrada igual a cero, de modo que no produce efectos de carga en la salida del amplificador.

La salida del amplificador es modelada por una fuente de corriente controlada, en paralelo con la resistencia de salida. Los subíndices del parámetro de ganancia A_{sc} indican que se trata de la ganancia del amplificador con una carga cortocircuitada. Para la realimentación de corriente en paralelo, la ganancia es la ganancia de corriente en cortocircuito $A_{sc} = A i_{sc}$ (recuerde que, para la realimentación en paralelo, son las corrientes las que se suman en la entrada; por tanto, $x_i = i_i$).

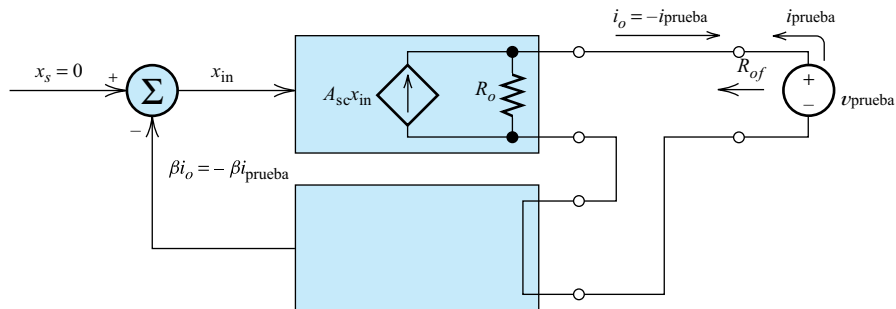


Figura 9.18. Modelo para el análisis de la impedancia de salida con realimentación de corriente.

Para la realimentación de corriente en serie, la ganancia es la ganancia de transconductancia en cortocircuito $A_{sc} = G_{msc}$ (para la realimentación en serie, se suman las tensiones en el circuito de entrada, por lo que $x_i = v_i$).

Para el sistema de Figura 9.18, podemos demostrar que

$$R_{of} = \frac{v_{prueba}}{i_{prueba}} = R_o(1 + \beta A_{sc}) \tag{9.32}$$

La realimentación de corriente negativa aumenta la impedancia de salida de un amplificador.

Por tanto, la realimentación de corriente negativa aumenta la impedancia de salida de un amplificador.

EJERCICIO

9.8. Deducir la Ecuación (9.32).

Resumen de los efectos de los distintos tipos de realimentación

Hemos estudiado que son posibles cuatro tipos de realimentación. Un efecto de la realimentación negativa consiste en estabilizar y linealizar la ganancia (es decir, $A_f = x_f/x_s$ tiende a ser independiente de A). Sin embargo, cuál sea la ganancia estabilizada en particular depende del tipo de realimentación. La Tabla 9.1 muestra el tipo de ganancia estabilizada y linealizada para cada tipo de realimentación.

Hemos visto que la realimentación en serie (negativa) aumenta la impedancia de entrada, mientras que la realimentación en paralelo la reduce. Si $A\beta$ es muy grande, la impedancia de entrada tiende a comportarse como un circuito abierto o un cortocircuito. Las fórmulas para la impedancia de entrada en bucle cerrado se indican en la Tabla 9.1.

La Tabla 9.1 resume los efectos de los distintos tipos de realimentación negativa.

Para reducir la impedancia de salida, emplearíamos realimentación de tensión. Por el contrario, para aumentar la impedancia de salida, elegiríamos la realimentación de corriente. Por supuesto, al hacer estas afirmaciones, suponemos realimentación negativa (el efecto de la realimentación positiva es el opuesto). La Tabla 9.1 también ofrece fórmulas para la impedancia de salida en bucle cerrado para cada uno de los cuatro tipos de realimentación.

Podemos resumir el efecto de cada tipo de realimentación estableciendo que tiende a dar lugar a un amplificador ideal de un tipo determinado. Por ejemplo, la realimentación de tensión en serie aumenta la impedancia de entrada, reduce la impedancia de salida y estabiliza la ganancia de tensión. Por tanto, la realimentación de tensión en serie tiende a producir un amplificador de tensión ideal (en el Capítulo 1 se han explicado los distintos tipos de amplificadores ideales). Como se puede ver resumido en la Tabla 9.1, pueden realizarse afirmaciones similares para los otros tipos de realimentación.

9.4. REDES PRÁCTICAS DE REALIMENTACIÓN

Hasta ahora, hemos modelado las redes de realimentación como fuentes controladas. Este método ha simplificado nuestro análisis y nos ha permitido concentrarnos en los efectos principales de los distintos tipos de realimentación. Sin embargo, en la práctica, utilizamos redes simples de resistencias (o, en algunos casos, resistencias y

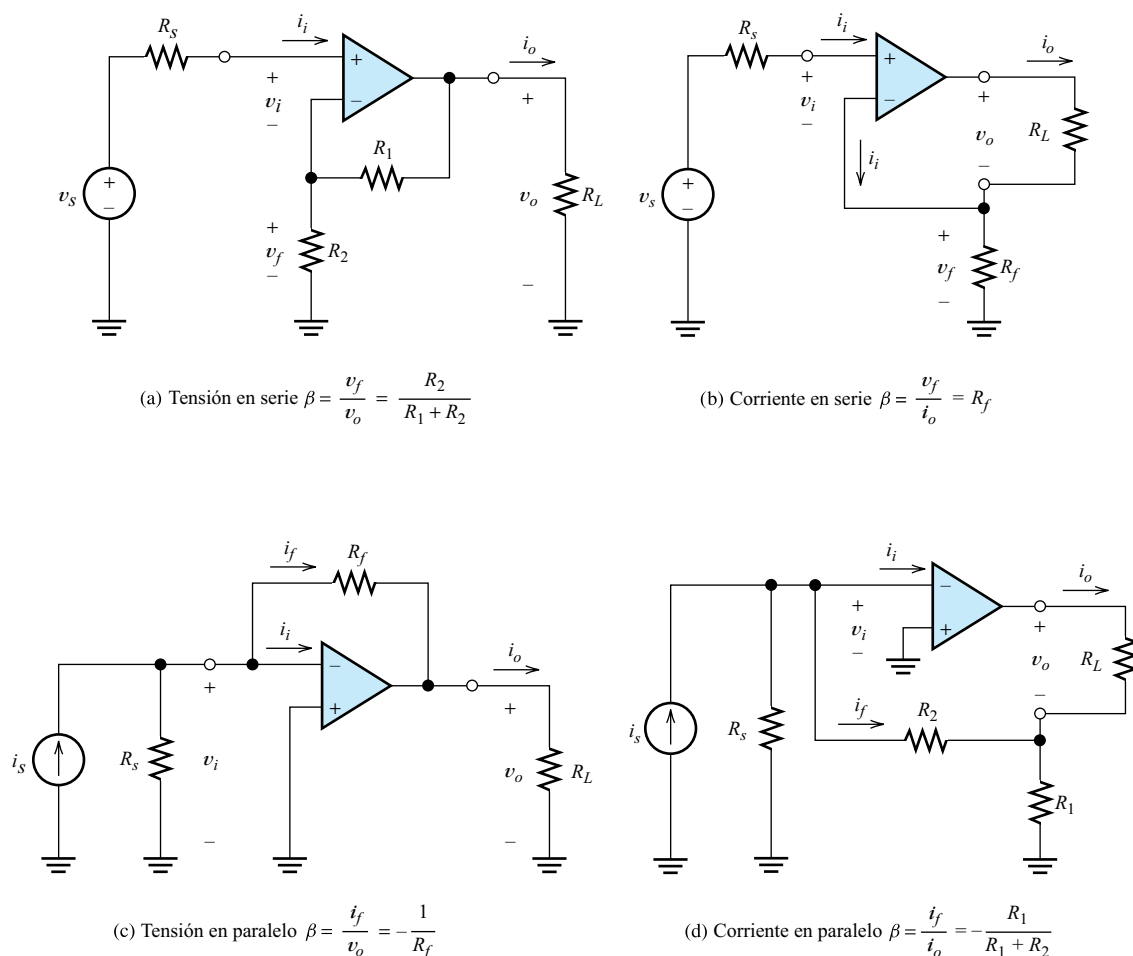


Figura 9.19. Ejemplos de redes de realimentación resistivas.

condensadores). Estos componentes se encuentran disponibles con valores precisos y estables (en función del tiempo y de los cambios de temperatura), comparados con los valores de los parámetros de los componentes activos (transistores). Utilizamos realimentación negativa para que las características del amplificador dependan principalmente de la red de realimentación, logrando de este modo amplificadores con gran precisión y estabilidad. La Figura 9.19 muestra ejemplos de amplificadores realimentados que utilizan redes de realimentación prácticas de naturaleza resistiva.

Observe que hemos modelado la fuente de señal como una fuente de tensión para la realimentación serie y como una fuente de corriente para la realimentación paralelo. Esto es coherente con la Figura 9.14. Sin embargo, hemos sido más realistas en la Figura 9.19, incluyendo una resistencia interna del generador R_s . Por supuesto, un generador con una resistencia interna finita no nula puede modelarse mediante un modelo de Thévenin o de Norton. El modelo de Thévenin para la fuente resulta más natural para la realimentación serie, porque la tensión de realimentación v_f se sustrae de la tensión v_s en una conexión serie. El modelo de Norton para la fuente es más natural para la realimentación paralelo, porque la corriente de realimentación i_f se sustrae de la corriente i_s en una conexión paralelo.

Los circuitos prácticos de realimentación están formados por redes de resistencias. En las Figuras 9.19 y 9.20 se muestran ejemplos.

Identificación de la realimentación negativa

Todos los amplificadores realimentados mostrados en la Figura 9.19 tienen realimentación negativa. Por ejemplo, analicemos la realimentación de tensión en serie presentada en el apartado (a) de la figura y supongamos que v_s tiene un valor positivo. Esto da como resultado una tensión positiva en la entrada no inversora. El amplificador, a su vez, produce una tensión de salida positiva. La red de realimentación, compuesta por R_1 y R_2 , devuelve una parte de la tensión de salida a la entrada inversora, la cual reduce la tensión de entrada v_i . Por tanto, la realimentación actúa en oposición a la señal del generador original, y tenemos una realimentación negativa (por supuesto, si se intercambiaran los terminales de entrada inversor y no inversor, se obtendría realimentación positiva).

A continuación, vamos a examinar el caso de la realimentación de corriente en serie (véase la Figura 9.19(b)). Una tensión del generador positiva eleva la tensión de entrada v_i . Esto da lugar a una corriente de salida positiva que fluye a través de la resistencia de realimentación R_f . La tensión resultante v_f es un valor positivo que es devuelto a la entrada inversora, la cual reduce la tensión de entrada v_i . Nuevamente, la señal de realimentación actúa en oposición a la señal del generador.

Análisis similares son aplicables al amplificador con realimentación de corriente en paralelo y de tensión en paralelo que se muestran en los apartados (c) y (d) de la figura.

Quizás resulte más fácil comprender que la realimentación es negativa en cada caso, si se observa que la red de realimentación se conecta al terminal de la entrada inversora del amplificador. Una señal que recorra el bucle formado por el amplificador y la red de realimentación encuentra una inversión de fase. Por tanto, una señal que viaja por el bucle llega a su punto de partida con la polaridad invertida.

Identificación del tipo de realimentación

Podemos identificar la realimentación en serie y en paralelo examinando la configuración del circuito en la entrada del amplificador. Estudie las Figuras 9.19(a) y (b) para verificar que el generador de señal, los terminales de entrada del amplificador y la salida de la red de realimentación, están en serie. Compruebe también la conexión en paralelo de las Figuras 9.19(c) y (d).

Para ver si existe realimentación de corriente, ponga la carga en circuito abierto, de tal modo que la corriente de salida sea cero. Si la señal devuelta a la entrada del amplificador por la red de realimentación también resulta ser cero, el amplificador tiene realimentación de corriente.

Para ver si existe realimentación de tensión, cortocircuite la carga, de manera que la tensión de salida sea cero. Si la señal devuelta a la entrada del amplificador por la red de realimentación es también igual a cero, el amplificador tiene realimentación de tensión. Utilizando estas pruebas, verifique que los tipos de realimentación están correctamente identificados en la Figura 9.19.

Cómo hallar el factor de realimentación

La Ecuación (9.5) establece que

$$x_i = x_s \frac{1}{1 + A\beta}$$

Normalmente, los amplificadores realimentados se diseñan de modo que $A\beta$ sea mucho mayor que la unidad, ya que esto proporciona una excelente estabilidad de ganancia, una buena linealidad, y las impedancias de entrada o salida que se estén intentando conseguir utilizando realimentación. Por tanto, x_i es mucho menor que x_s . Además, debido a que la ganancia en bucle abierto A es normalmente muy grande, x_o es mucho mayor que x_f . Por tanto, en operación, la tensión v_i y la corriente i_i de entrada del amplificador son muy débiles. Podemos utilizar este hecho al analizar las redes de realimentación mostradas en la Figura 9.19 para determinar el factor de realimentación β .

Por ejemplo, en la Figura 9.19(a), suponemos que $i_i = 0$ y analizamos el divisor de tensión formado por R_1 y R_2 para hallar β . Utilizando el principio del divisor de tensión, podemos escribir

$$v_f = v_o \frac{E_2}{R_1 + R_2}$$

En consecuencia, tenemos $\beta = R_2/(R_1 + R_2)$. Observe que, debido a que $i_i \cong 0$, no contribuye a v_f .

En la Figura 9.19(b), suponer que $i_i = 0$ implica que la corriente a través de R_f es igual a i_o . Por tanto, la tensión realimentada viene dada por $v_f = R_f i_o$. Esto establece que $\beta = R_f$ en este circuito.

En la Figura 9.19(c), si suponemos que $v_i = 0$, entonces la tensión v_o aparece en la resistencia de realimentación R_f . Por tanto, la corriente realimentada viene dada por $i_f = -v_o/R_f$, y llegamos a la conclusión de que $\beta = -1/R_f$. El signo menos indica la dirección de referencia elegida para i_f (esta elección de dirección de referencia se ha hecho por coherencia con la Figura 9.14).

Por último, en la Figura 9.19(d), suponer que $v_i = 0$ significa que i_o fluye a través de la combinación en paralelo de R_1 y R_2 . Observe que R_1 y R_2 forman un circuito divisor de corriente. La corriente realimentada es

$$i_f = -i_o \frac{R_1}{R_1 + R_2}$$

Nuevamente, el signo menos indica la dirección de referencia elegida para i_f . Por tanto, β es el cociente de las corrientes $-R_1/(R_1 + R_2)$.

EJERCICIO

9.9. Para cada uno de los circuitos indicados en la Figura 9.20, identifique el tipo de realimentación presente. En otras palabras, ¿se usa realimentación negativa o positiva?; ¿es serie o paralelo?; ¿es de corriente o de tensión? Determinar el valor del factor de realimentación. ¿Qué tipo de amplificador ideal se obtiene si $A\beta$ es muy grande? ¿Cuál es la ganancia de este amplificador ideal? ¿A qué valor se aproxima la resistencia de entrada, a 0 o a ∞ ? ¿A qué valor se aproxima la resistencia de salida?

Respuesta

(a) Realimentación de tensión en serie negativa; $\beta = 1$; amplificador de tensión ideal; $A_{vf} = 1$; $R_{if} = \infty$ y $R_{of} = 0$.

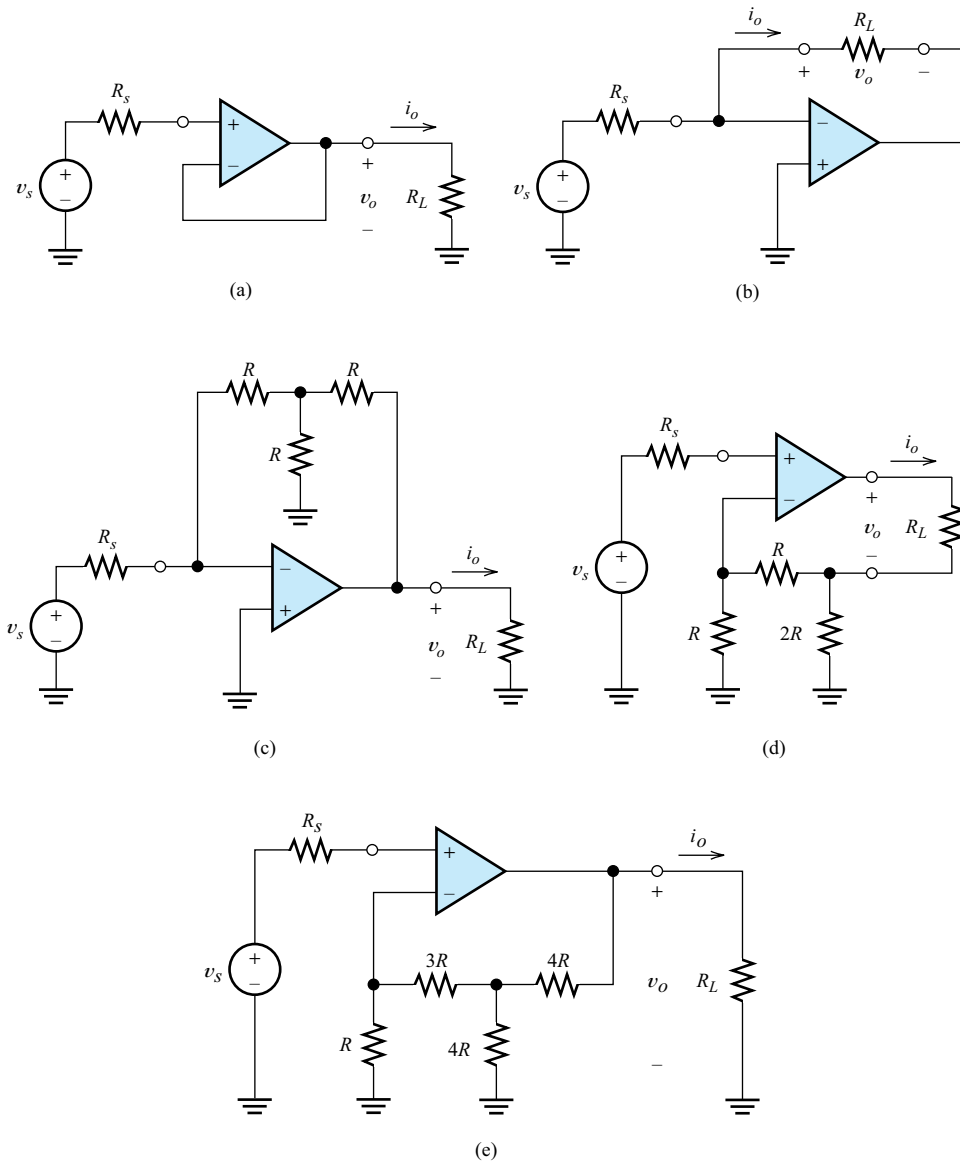


Figura 9.20. Circuitos para el Ejercicio 9.9.

- (b) Realimentación de corriente en paralelo negativa; $\beta = 1$; amplificador de corriente ideal; $A_{if} = 1$; $R_{if} = 0$; $R_{of} = 0$.
- (c) Realimentación de tensión en paralelo negativa; $\beta = -1(3R)$; amplificador de transresistencia ideal; $R_{mf} = -3R$; $R_{if} = 0$ y $R_{of} = 0$.
- (d) Realimentación de corriente en serie negativa; $\beta = R/2$; amplificador de transconductancia ideal; $G_{mf} = 2/R$; $R_{if} = \infty$ y $R_{of} = \infty$.
- (e) Realimentación de tensión en serie negativa; $\beta = 1/12$; amplificador de tensión ideal; $A_{vf} = 12$; $R_{if} = \infty$ y $R_{of} = 0$.

9.5. DISEÑO DE AMPLIFICADORES CON REALIMENTACIÓN

Los pasos de diseño de una red de realimentación son los siguientes:

1. Decida qué tipo de realimentación se requiere y determine el valor del factor de realimentación β . La Tabla 9.1 indica los principales efectos de los distintos tipos de realimentación. Consulte esta tabla para seleccionar el tipo de realimentación que vaya a utilizar y los valores de ganancia en bucle abierto y β necesarios para cumplir los objetivos de diseño.
2. Seleccione una topología apropiada para la red de realimentación. En las Figuras 9.19 y 9.20 se muestran configuraciones de circuitos comunes para los distintos tipos de realimentación. A menudo, incluimos una resistencia ajustable como parte de la red, de modo que el factor de realimentación pueda ajustarse de forma precisa.
3. Seleccione valores apropiados para las resistencias que formen la red de realimentación.

Por supuesto, debemos seleccionar los valores de resistencia con el fin de obtener el valor requerido para el factor de realimentación. Sin embargo, un determinado factor de realimentación puede lograrse algunas veces mediante muchas combinaciones diferentes de valores de resistencia. Por ejemplo, una relación de división de tensión igual a 0,1 puede lograrse con una resistencia de $9\ \Omega$ y una de $1\ \Omega$, pero también puede lograrse con una resistencia de $2,7\ \text{k}\Omega$ y una de $300\ \Omega$.

En la realimentación en serie, intentaremos seleccionar valores pequeños de resistencia, de tal manera que la red de realimentación no introduzca una resistencia importante en el circuito de entrada, que reduciría la ganancia en bucle abierto. Del mismo modo, en la realimentación en paralelo, intentaremos seleccionar valores grandes de resistencia, de modo que la red de realimentación no tienda a cortocircuitar los terminales de entrada.

En la realimentación de tensión, resultan apropiadas las grandes resistencias de realimentación, que no cargan la salida del amplificador. Por último, en la realimentación de corriente, se utilizan resistencias de realimentación pequeñas, porque la entrada de la red de realimentación está en serie con la carga y las resistencias grandes harían difícil para el amplificador suministrar corriente a la carga.

Con frecuencia, estas directrices para los valores de resistencia entran en conflicto, por lo que deberá llegarse a una situación de equilibrio.

4. Analice el circuito para verificar que se han cumplido los objetivos de diseño. Esto resulta necesario porque, normalmente, en el diseño utilizamos fórmulas aproximadas. Las fórmulas dadas en la Tabla 9.1 son fórmulas aproximadas para circuitos prácticos. Existen varias razones para esto:

En primer lugar, la fuente de entrada real nunca es una fuente de tensión o de corriente ideal, sino que tiene normalmente una impedancia interna finita distinta de cero. Segundo, la red de realimentación es una red de resistencias, y no una fuente controlada. Por tanto, la red de realimentación real tiene impedancias de entrada y de salida no ideales. En consecuencia, la red de realimentación carga la salida del amplificador e inserta una impedancia en el circuito de entrada. Por último, las señales también se propagan en la dirección contraria a través de una red de realimentación resistiva (lo que no es posible para las redes de realimentación con fuente controlada utilizadas para deducir los resultados incluidos en la Tabla 9.1).

Las etapas del diseño de una red de realimentación son: (1) Decidir qué tipo de realimentación se requiere y determinar el valor del factor de realimentación β . (2) Seleccionar una configuración de circuito apropiada para la red de realimentación. (3) Elegir los valores apropiados para las resistencias que forman la red de realimentación. (4) Analizar el circuito para verificar que se han cumplido los objetivos de diseño. SPICE resulta muy útil para llevar a cabo este análisis.

Recomendamos vivamente el análisis con SPICE para verificar que se han cumplido los objetivos de diseño en los amplificadores con realimentación. A continuación, vamos a ilustrar el procedimiento de diseño con algunos ejemplos.

Ejemplo 9.1. Diseño de un amplificador con realimentación

Suponga que tenemos una aplicación para la que la fuente de entrada tiene una resistencia interna nominal de $R_s = 2 \text{ k}\Omega$, mientras que la carga nominal es $R_L = 50 \text{ }\Omega$. Queremos diseñar un amplificador que aplique a la carga una tensión que sea exactamente 10 veces la tensión interna del generador. Las resistencias de generador y carga son variables, y el funcionamiento del circuito no debe depender fuertemente de sus valores. Se utilizará en el diseño un amplificador diferencial con una resistencia de entrada $R_i = 5 \text{ k}\Omega$, una resistencia de salida $R_o = 100 \text{ }\Omega$, y una ganancia de tensión en circuito abierto $A_{vo} = 10^4$. Diseñar una red de realimentación adecuada y utilizar SPICE para analizar el amplificador con realimentación con el objeto de hallar su ganancia, resistencia de entrada y resistencia de salida.

Solución: Dado que se requiere que el amplificador responda a la tensión interna del generador, es necesaria una alta resistencia de entrada en bucle cerrado (en comparación con R_s). Para que la tensión de salida sea independiente de la carga, se necesita una resistencia de salida baja en bucle cerrado (en comparación con R_L). También, se requiere que el amplificador tenga una ganancia de tensión estable. Estos hechos exigen un amplificador de tensión ideal.

La Tabla 9.1 indica que debemos emplear realimentación de tensión en serie. Por tanto, decidimos probar la configuración de circuito ilustrada en la Figura 9.19(a).

Dado que se busca una ganancia de tensión en bucle cerrado de $A_{vf} = 10$, y como $A_f \cong 1/\beta$, concluimos que $\beta = 0,1$ es el factor de realimentación aproximado requerido.

La ganancia en bucle abierto del amplificador es $A = A_{vo} = 10^4$, por lo que tenemos $A\beta = 1000$. Por tanto, utilizando las fórmulas para R_{if} y R_{of} indicadas en la Tabla 9.1, esperamos multiplicar por mil la resistencia de entrada y dividir por mil la resistencia de salida (realmente, estas conclusiones son aproximaciones, porque se han ignorado los efectos de carga al deducir las ecuaciones de la Tabla 9.1). Las resistencias de entrada y de salida resultantes son prácticamente ideales, asegurando que la ganancia en bucle cerrado sea independiente de las resistencias de fuente y de carga.

El diagrama de circuito del amplificador con realimentación se muestra en la Figura 9.21. El factor de realimentación es

$$\beta = 0,1 = \frac{R_2}{R_1 + R_2}$$

lo que implica que $R_1/R_2 = 9$.

Para esta aplicación, debemos especificar resistencias estables con tolerancias del 1%, ya que la ganancia en bucle cerrado del amplificador depende en gran medida de los valores de R_1 y R_2 . Para un ajuste inicial de la ganancia a un valor exacto, podríamos incluir una pequeña resistencia ajustable en serie con una de las resistencias fijas. (Incluso aunque proporcionemos este ajuste, utilizaremos resistencias del 1%, más caras, para asegurar la estabilidad frente a factores como el envejecimiento y las variaciones de temperatura y humedad; en general, las resistencias con una peor tolerancia son menos estables.)

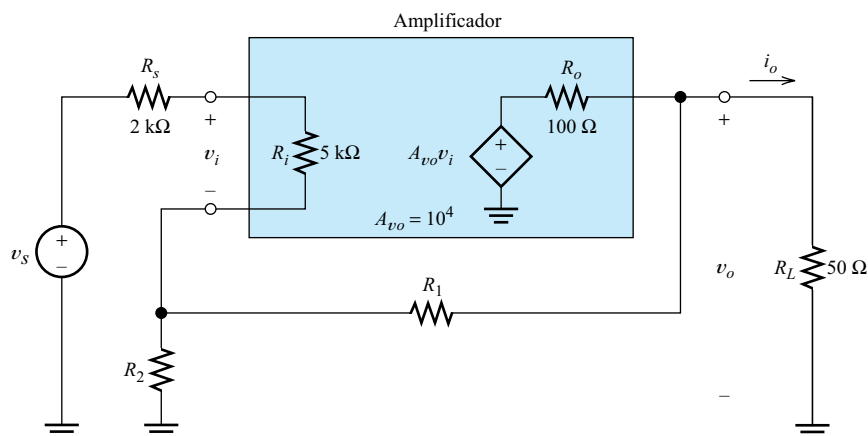


Figura 9.21. Amplificador realimentado del Ejemplo 9.1.

A continuación, observamos que la red de realimentación carga la salida del amplificador. Por tanto, resultan inadecuados los valores de resistencia extremadamente bajos. Para evitar una pérdida importante de ganancia debido a la carga, debemos elegir un valor mucho mayor para $R_1 + R_2$ que para R_o .

Además, vemos que la resistencia de salida de la red de realimentación está en serie con los terminales de entrada del amplificador. Por tanto, los valores extremadamente grandes para R_1 y R_2 resultan inapropiados, porque harían que parte de la señal del generador cayera a través de la alta resistencia en serie. En consecuencia, debemos elegir un valor mucho más pequeño para R_2 que para R_i .

Sobre la base de estas consideraciones, elegimos $R_2 \cong 500 \Omega$ y $R_1 = 9R_2 \cong 4500 \Omega$. Consultando un catálogo de resistencias de película metálica del 1 %, seleccionamos $R_2 = 499 \Omega$, y elegimos R_1 como la combinación en serie de una resistencia fija de 4,32 kΩ y una resistencia ajustable de 500 Ω. Esto permite un ajuste suficiente para tener en cuenta las tolerancias de las resistencias (mantenemos la resistencia ajustable como una pequeña fracción del total por razones de estabilidad).

De esta forma, ya tenemos un diseño para la red de realimentación. Sin embargo, existe una cierta libertad para elegir los valores de las resistencias: otros valores comprendidos entre aproximadamente la mitad y el doble de los valores que hemos elegido ofrecerían casi las mismas prestaciones. Por supuesto, la relación entre los valores de las resistencias resulta fundamental.

Ahora, vamos a utilizar PSpice para analizar el diseño. El esquema del circuito está almacenado en el archivo Fig9_21, que puede hallarse en la página web. El nodo de salida se indica como «Out». Hemos configurado el archivo del circuito para realizar un análisis de la función de transferencia, con v_s como generador de entrada y V(Out) como la variable de salida. En el archivo de salida, podemos encontrar el siguiente código:

```
V(Out) / V_Vs = 9.955E+00
INPUT RESISTANCE AT V_Vs = 1.663E+06
OUTPUT RESISTANCE AT V(Out) = 1.483E-01
```

Observamos que la ganancia en bucle cerrado está muy próxima al objetivo de diseño. Por supuesto, R_1 podría ajustarse ligeramente para que la ganancia fuera exactamente igual a 10. La resistencia de entrada es muy alta comparada con

R_s ; por tanto, no esperamos variaciones importantes en la ganancia para variaciones moderadas en la resistencia de la fuente de entrada. Del mismo modo, la resistencia de salida es lo suficientemente baja comparada con R_L como para que la ganancia sea prácticamente independiente de la resistencia de carga.

La resistencia de entrada especificada por PSpice es la resistencia «vista» por la fuente v_s . Ésta es la suma de R_s y la resistencia de entrada en bucle cerrado del amplificador. Sin embargo, R_s es pequeña comparada con la resistencia de entrada del amplificador, por lo que la resistencia de entrada dada por PSpice es prácticamente la resistencia de entrada del amplificador. Por supuesto, podríamos sustraer R_s para hallar la verdadera resistencia de entrada si la diferencia fuera significativa.

Normalmente, al hallar la resistencia de salida eliminamos la resistencia de carga. Sin embargo, PSpice no lo hace. Por tanto, la resistencia de salida especificada por PSpice es el paralelo de R_L y la resistencia de salida en bucle cerrado del amplificador. En este caso, R_L es mucho mayor que la resistencia de salida del amplificador, por lo que la diferencia no es significativa. □

En los siguientes ejemplos, nos referimos al uso de los amplificadores con realimentación en optoacopladores. En primer lugar, vamos a exponer brevemente una información básica sobre esta aplicación.

Optoacopladores

Los optoacopladores se utilizan cuando las señales eléctricas deben transferirse de una parte de un sistema a otra pero la conexión eléctrica directa es indeseable o difícil. Pueden hallarse ejemplos de aplicaciones para optoacopladores en la instrumentación para plantas generadoras de energía eléctrica. Los transductores producen señales que representan magnitudes físicas, como temperatura, presión o velocidad de flujo. Debido a las grandes corrientes que fluyen en una planta generadora, puede existir una importante diferencia de tensión entre puntos de tierra situados en distintas ubicaciones. Por tanto, a menudo resulta deseable evitar la conexión eléctrica directa entre partes distantes del sistema de instrumentación.

Otra aplicación de los optoacopladores es la electromedicina. Por razones de seguridad, es importante evitar la conexión eléctrica directa entre los pacientes y el sistema de energía eléctrica. Un equipamiento correctamente diseñado que utilice aisladores puede ayudar a proteger al paciente.

La señal que se va a transferir a través de un optoacoplador se aplica a un diodo LED (light-emitting diode: diodo electroluminiscente). Como su nombre indica, estos dispositivos emiten luz cuando se aplica una corriente directa. Sus características eléctricas son similares a las de los diodos que hemos estudiado, excepto en que la caída de tensión directa es normalmente de 2 voltios.

La señal es conducida por la onda luminosa hacia un detector de fotodiodo, que convierte la energía luminosa en corriente eléctrica. La corriente del detector es proporcional a la energía luminosa incidente. Debido a que la señal es conducida por una onda luminosa, los circuitos detectores pueden estar eléctricamente aislados de la fuente de señal. En la Figura 9.22 se muestra un diagrama de un optoacoplador.

Puesto que una energía luminosa de salida negativa es imposible, las señales de entrada no pueden ser negativas. Si deben pasarse las señales alternas a través del aislador, se añade un nivel de continua, de modo que la suma sea siempre positiva.

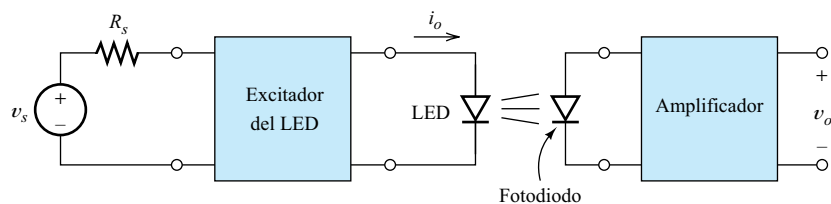


Figura 9.22. Optoacoplador que transfiere una señal sin una conexión eléctrica.

En otras palabras, añadimos una señal continua para polarizar el aislador dentro de su zona lineal.

La potencia luminosa emitida por un LED es casi exactamente proporcional a la corriente que atraviesa el diodo. Sin embargo, debido a la no linealidad de la característica tensión-corriente del diodo, la potencia de salida no es una función lineal de la tensión del diodo. Por tanto, es importante que el amplificador excitador del LED fuerce una corriente a través del diodo que sea proporcional a v_s . Esto puede lograrse diseñando el amplificador excitador de manera que la salida del amplificador se comporte como una fuente de corriente casi ideal. En otras palabras, la resistencia de salida debe aproximarse a infinito.

Ejemplo 9.2. Diseño de un excitador para un optoacoplador utilizando realimentación

Diseñar un amplificador excitador para un optoacoplador. Suponga que la Ecuación (3.15) describe el comportamiento del LED con $n = 1$, $V_T = 0,026$ V, y $I_s = 10^{-36}$ A. La tensión de la fuente en circuito abierto varía entre 0 y 5 V, y su resistencia interna es $R_s = 500$ Ω . Se requiere que la corriente del LED (en amperios) sea de $i_o = 10^{-3}v_s$. Hay que utilizar el amplificador diferencial del Ejemplo 9.1 con una red de realimentación adecuada. Recuerde que el amplificador diferencial tiene $A_o = 10^4$, $R_i = 5000$ Ω , y $R_o = 100$ Ω .

Después de diseñar el amplificador, utilice PSpice para verificar que la corriente del diodo es una réplica no distorsionada de la forma de onda de tensión utilizada como entrada.

Solución: Puesto que se requiere que la señal de entrada sea la tensión en circuito abierto del generador, necesitamos un amplificador con alta impedancia de entrada. Además, dado que se requiere que la forma de onda de la corriente del diodo sea idéntica a la forma de onda de entrada, la impedancia de salida del amplificador debe ser muy grande (de lo contrario, la no linealidad del LED daría lugar a distorsión). Por otro lado, las especificaciones exigen una ganancia de transconductancia de $G_{mf} = 1$ mA/V. Por tanto, debemos intentar diseñar un amplificador de transconductancia prácticamente ideal.

La Tabla 9.1 revela que debe utilizarse realimentación de corriente en serie para obtener un amplificador de transconductancia ideal. Por tanto, decidimos probar la configuración de circuito mostrada en la Figura 9.19(b).

Suponiendo que el valor de $A\beta$ es muy alto, la ganancia con realimentación es $A_f \cong 1/\beta$. En este diseño, tenemos $A_f = G_{mf} = 1$ mA/V. Por tanto, $\beta \cong 1/A_f = 1$ k Ω . Dado que $\beta = R_f$ para la configuración de realimentación de corriente en serie seleccionada, concluimos que se requiere $R_f = 1$ k Ω . En la Figura 9.23 se ilustra el circuito equivalente para el amplificador excitador.

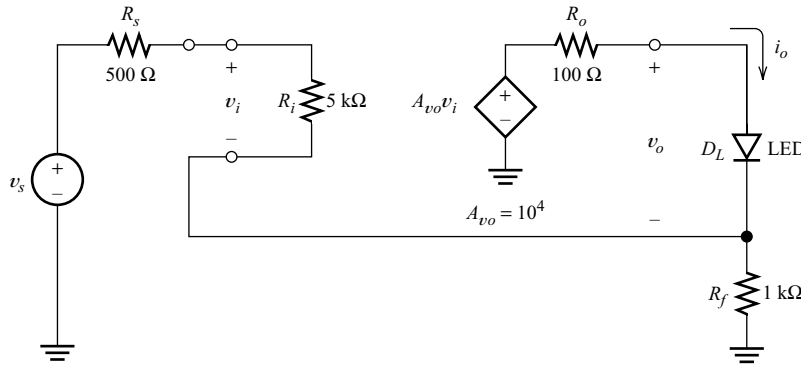


Figura 9.23. Circuito equivalente del amplificador excitador con realimentación de corriente en serie.

A continuación, vamos a utilizar PSpice para demostrar que la corriente del diodo es muy similar a la dada por la expresión $i_o = 10^{-3}v_s$, como se deseaba. Elegimos

$$v_s(t) = 2,5 + 2,5 \text{ sen}(2000\pi t)$$

como señal de prueba, y utilizamos un análisis de Fourier de la forma de onda de la corriente del diodo para obtener una medida cuantitativa de la distorsión. El esquema del circuito está almacenado en el archivo Fig9_23.

En las Figuras 9.24 y 9.25 se muestran las gráficas de la tensión y la corriente del diodo. Observe la extrema distorsión de la tensión a través del diodo. Esto se debe a la característica no lineal de dicho dispositivo. Sin embargo, la corriente del diodo es una senoide casi perfecta. El análisis de Fourier indica una distorsión armónica total del 113 % para la tensión del diodo, pero sólo del 0,0014 % para la corriente. Por tanto, la distorsión de la forma de onda de corriente es despreciable. El amplificador cumple los objetivos de diseño. □

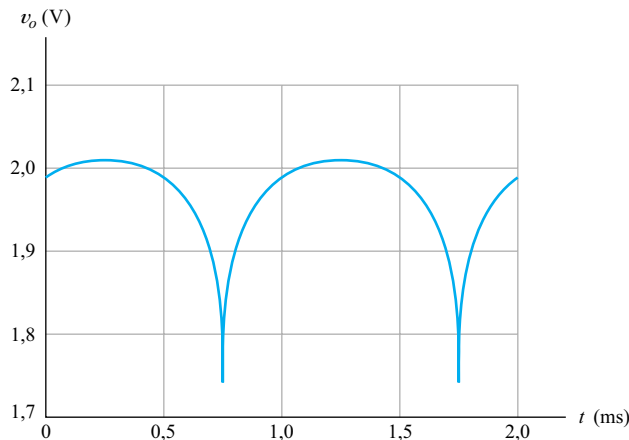


Figura 9.24. Tensión en el diodo en función del tiempo.

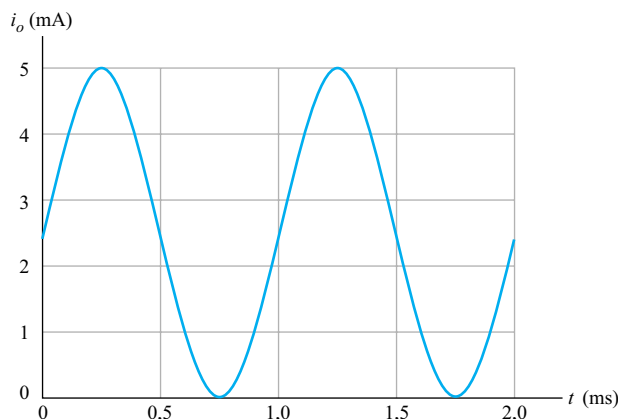


Figura 9.25. Corriente en el diodo en función del tiempo.

A continuación, vamos a centrar nuestra atención en el diseño del amplificador de salida para el optoacoplador. La luz incide sobre un fotodiodo polarizado en inversa, y su corriente es proporcional a la potencia de la onda luminosa (que a su vez es proporcional a la señal de entrada). En la Figura 9.26 se ilustra un modelo de circuito en pequeña señal para el fotodiodo. El modelo contiene una resistencia en serie r_s , una fuente de corriente $i_d(t)$, que es proporcional a la potencia de la onda luminosa que incide sobre la unión del diodo, y una capacidad parásita de la unión en paralelo C_J . Observe que el ancho de banda del fotodiodo es limitado porque la capacidad de transición de la unión tiende a cortocircuitar la fuente de corriente a altas frecuencias.

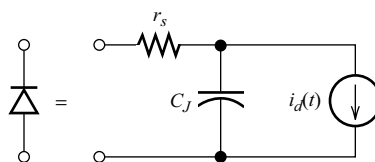


Figura 9.26. Fotodiodo y su circuito equivalente.

Ejemplo 9.3. Diseño del amplificador de salida para un optoacoplador

Diseñar el amplificador de salida para optoacoplador, utilizando el amplificador diferencial del Ejemplo 9.1, con un fotodiodo que tenga $r_s = 75 \Omega$ y $C_J = 30$ pF. Realizar el diseño para maximizar el ancho de banda. En la región de baja frecuencia, la tensión de salida debe ser $v_o = \pm 10^3 i_d$ (es decir, el signo \pm indica que es aceptable una inversión de fase de la señal). La carga es una resistencia de 500Ω .

Solución: La capacidad parásita de la unión y la resistencia vista por ésta forman un filtro de paso bajo de primer orden. Su frecuencia de corte es

$$f_b = \frac{1}{2\pi R_{eq} C_J}$$

donde R_{eq} es la resistencia vista por la capacidad. Conectamos el fotodiodo a los terminales de entrada de un amplificador, de modo que esta resistencia equivalente sea $R_{eq} = r_s + R_{if}$, donde R_{if} es la impedancia de entrada en bucle cerrado del amplificador. Para conseguir el máximo ancho de banda, debemos minimizar la resistencia de entrada del amplificador. El máximo ancho de banda posible (para $R_{if} = 0$) es

$$f_b = \frac{1}{2\pi r_s C_J} = 70,7 \text{ MHz}$$

Por otro lado, a bajas frecuencias, para las que C_J actúa como un circuito abierto, se requiere que la tensión de salida sea $v_o = 10^3 i_d(t)$. Llegamos a la conclusión de que es necesario un amplificador de transresistencia que tenga una impedancia de entrada muy pequeña y una ganancia $R_{mf} = 10^3 \Omega$. Esto puede lograrse utilizando realimentación de tensión en paralelo. Por tanto, decidimos probar la configuración de circuito mostrada en la Figura 9.19(c).

Suponiendo que $A\beta = R_m\beta$ es mucho mayor que la unidad, la ganancia del amplificador con realimentación es $R_{mf} \cong 1/\beta$. Para la configuración de circuito seleccionada, $\beta = -1/R_f$. Por tanto, concluimos que debe utilizarse $R_f = 1 \text{ k}\Omega$.

En la Figura 9.27(a) se ilustra el diagrama del amplificador. La fuente de tensión continua V_{bias} es necesaria para polarizar en inversa al fotodiodo. En la Figura 9.27(b) se muestra el circuito equivalente para el diodo y el amplificador.

Utilizamos PSpice para obtener un diagrama de Bode de la ganancia de transresistencia V_o/I_d (realmente, en este caso, el término *ganancia de transimpedancia* sería más apropiado, porque la ganancia es una función compleja de la frecuencia). El esquema está almacenado en el archivo Fig9_27. Hemos solicitado un análisis en alterna del circuito. Debido a que este análisis es lineal elegimos,

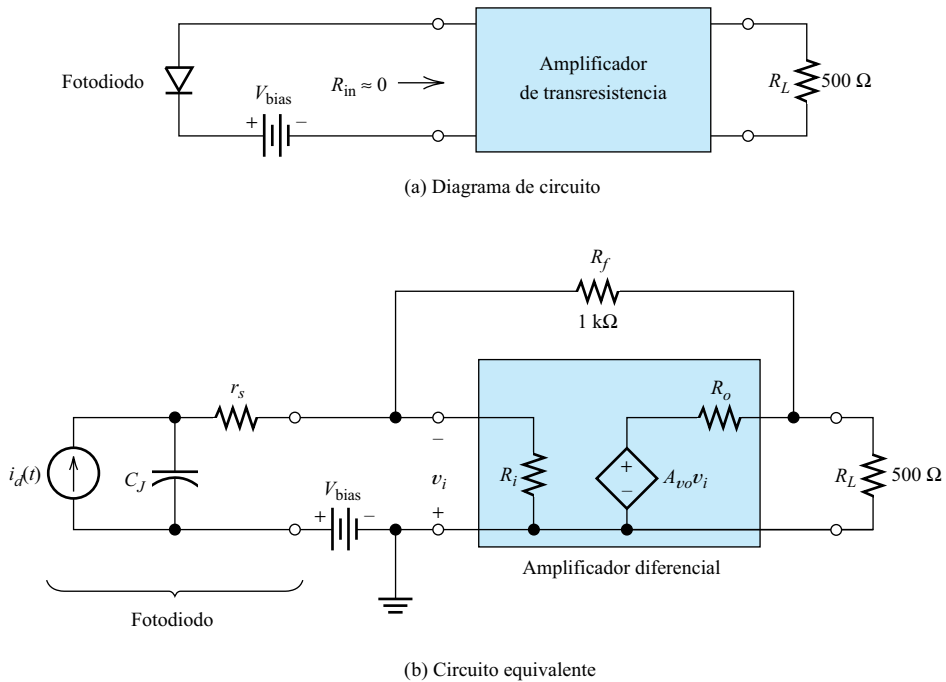


Figura 9.27. Amplificador diseñado en el Ejemplo 9.3.

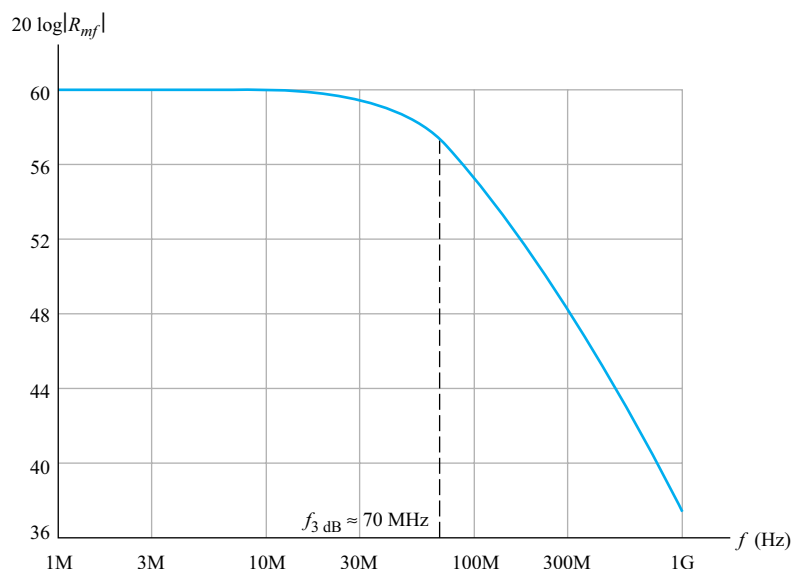


Figura 9.28. Diagrama de Bode de la ganancia del amplificador del Ejemplo 9.3

por conveniencia, un valor de 1 A como valor de pico para i_s . Las corrientes reales serían una fracción de miliamperio.

En la Figura 9.28 se ilustra en diagrama de magnitud de la ganancia de transresistencia. Como era de esperar, la ganancia presenta una caída de 20 decibelios por década. La frecuencia de corte es de 70,3 MHz, que es aproximadamente igual al máximo ancho de banda posible para el diodo considerado.

□

En el ejemplo anterior, hemos supuesto un ancho de banda infinito para el amplificador diferencial. Esto no es realista. Las limitaciones de ancho de banda del amplificador plantean serios problemas de estabilidad cuando se utiliza realimentación. Analizaremos esto en una próxima sección.

Los amplificadores de transresistencia se utilizan frecuentemente en receptores para sistemas de comunicaciones por fibra óptica. Las razones son las mismas que en nuestro último ejemplo: maximizar el ancho de banda del detector y convertir la corriente del diodo en una señal de tensión. Sin embargo, en los sistemas de comunicaciones por fibra óptica, la potencia de la onda luminosa recibida es muy débil, por lo que el comportamiento respecto al ruido del amplificador también es un factor importante del diseño. En el optoacoplador, la potencia de la onda luminosa es lo suficientemente alta como para que el ruido no sea un factor importante. Un análisis detallado del comportamiento respecto al ruido de los amplificadores queda fuera de los objetivos de este libro.

En el ejemplo siguiente, vamos a demostrar que el amplificador diferencial utilizado en los últimos ejemplos también puede funcionar como un amplificador de corriente casi ideal. Simplemente, necesitamos diseñar una red de realimentación diferente.

Ejemplo 9.4. Diseño de un amplificador de corriente utilizando realimentación

Diseñar una red de realimentación para el amplificador diferencial del Ejemplo 9.1, para convertirlo en un amplificador de corriente casi ideal. La corriente a través de la carga debe ser 20 veces la corriente de cortocircuito del generador. El signo algebraico de la ganancia de corriente puede ser positivo o negativo. Suponga una resistencia de carga de $400\ \Omega$ y una impedancia interna de $2\ \text{k}\Omega$ para la fuente de señal.

Solución: Para obtener un amplificador de corriente casi ideal, debemos utilizar realimentación de corriente en paralelo. Por tanto, decidimos probar la configuración de circuito mostrada en la Figura 9.19(d). El circuito equivalente del amplificador se presenta en la Figura 9.29.

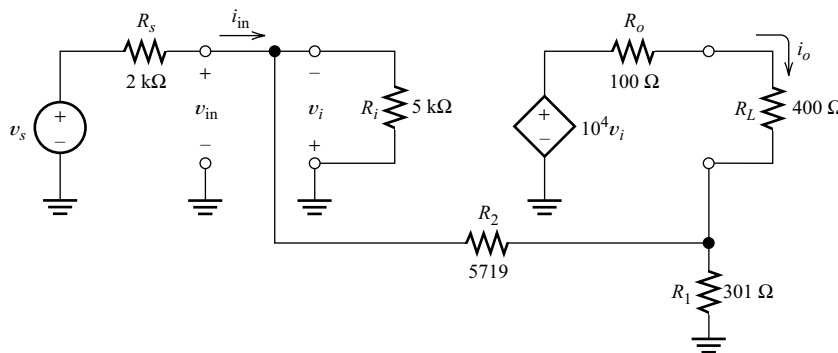


Figura 9.29. Circuito equivalente para el amplificador con realimentación de corriente en paralelo del Ejemplo 9.4.

Suponiendo que $A\beta$ es grande en comparación con la unidad, $A_f = 1/\beta = -20$. En este caso, la ganancia A es igual a la ganancia de corriente A_i . Para la red de realimentación seleccionada, tenemos

$$\beta = -\frac{R_1}{R_1 + R_2} = -\frac{1}{20}$$

lo que implica que $R_2/R_1 = 19$.

Para evitar una reducción de ganancia significativa para el amplificador, debemos elegir un valor pequeño para R_1 comparado con $R_L + R_o$. En otras palabras, no queremos que el amplificador tenga problemas a la hora de suministrar corriente a la carga por colocar una alta resistencia en serie con ella. Tampoco debemos elegir resistencias tan pequeñas que cortocircuiten la entrada del amplificador. Si es posible, debemos elegir un valor grande para R_2 en comparación con R_i . Una buena alternativa consiste en elegir $R_1 = 301\ \Omega$, que es un valor estándar para resistencias con tolerancias del 1%, lo que obliga a seleccionar $R_2 = 5719$, y $R_1 = 5719$. Esto puede lograrse seleccionando R_2 como una resistencia fija de $5,49\ \text{k}\Omega$ en serie con una resistencia ajustable de $500\ \Omega$. En la Figura 9.29 se ilustra el modelo del circuito.

Esperamos obtener un amplificador con baja impedancia de entrada y alta impedancia de salida, y con una ganancia de corriente de casi exactamente -20 . En

el archivo Fig9_29a puede hallarse una simulación de PSpice que permite determinar la ganancia y la impedancia de entrada. Hemos seleccionado el análisis en el punto de trabajo $v_s = 1$ V de continua. También, hemos seleccionado el comando **analysis/display results on schematic/enable** (análisis/mostrar resultados en esquema/habilitar) para que los resultados del análisis en el punto de trabajo se indiquen en el esquema después de concluir la simulación.

Obtenemos que $i_{in} = 499,6 \mu\text{A}$, $i_o = -9,99 \text{ mA}$, y $v_{in} = 784,9 \mu\text{V}$. De este modo, tenemos

$$A_{if} = i_o/i_{in} = -20,00$$

que es el valor especificado. La resistencia de entrada es

$$R_{if} = v_{in}/i_{in} = 1,57 \Omega$$

que es muy pequeña en comparación con la impedancia interna del generador. Esto resulta deseable para poder aproximarse a un amplificador de corriente ideal.

Para hallar la impedancia de salida, reemplazamos el generador por su impedancia interna y la resistencia de carga por una fuente de prueba de 1 V, y luego hallamos la impedancia vista por la fuente. El esquema del circuito está almacenado en el archivo Fig9_29b. De nuevo, elegimos que se indiquen sobre el esquema los resultados en el punto de trabajo. Los resultados de la simulación demuestran que la corriente a través de la fuente de prueba es $I_{prueba} = 1,731 \mu\text{A}$. Por tanto, la resistencia de salida es

$$R_{of} = V_{prueba}/I_{prueba} = 577,7 \text{ k}\Omega$$

que es mucho mayor que R_L , condición necesaria para un amplificador de corriente casi ideal. □

En los Ejemplos 9.1 a 9.4, hemos visto que un amplificador diferencial dado puede utilizarse como amplificador prácticamente ideal de tensión, de transconductancia, de transresistencia, o de corriente. La selección del tipo de realimentación y del factor de realimentación permite adaptar las características del amplificador según se desee. Hemos utilizado SPICE para verificar el funcionamiento de nuestros diseños.

EJERCICIO

- 9.10.** Tenemos un amplificador diferencial que tiene $R_i = 10 \text{ k}\Omega$, $A_{vo} = 15 \times 10^3$, y $R_o = 50 \Omega$. La resistencia interna del generador es de $1 \text{ k}\Omega$, y la resistencia de carga de 250Ω . Diseñe una red de realimentación para obtener un amplificador de tensión casi ideal con una ganancia de tensión de 5. Utilice SPICE para analizar el amplificador con realimentación resultante y hallar su ganancia, resistencia de entrada y resistencia de salida.

Respuesta Utilice la configuración de la Figura 9.19(a) con $R_1 = 4R_2$. Para evitar la carga que supone la red de realimentación, seleccione los valores de tal modo que $R_2 \ll R_i$ y $R_1 + R_2 \gg R_o$. Una opción es $R_2 = 500 \Omega$ y $R_1 = 2 \text{ k}\Omega$. Para esta opción, una simulación PSpice proporciona los siguientes resultados: $A_{vf} = 4,99$, $R_{if} = 9,39 \text{ M}\Omega$, y $R_{of} = 0,190 \Omega$.

EJERCICIO

- 9.11.** Diseñar una red de realimentación para ser utilizada con el amplificador diferencial del Ejercicio 9.10, con el fin de obtener un amplificador de corriente casi ideal con una ganancia de corriente igual a -5 . La resistencia interna del generador es de $1\text{ k}\Omega$, y la carga de $250\ \Omega$. Analizar el diseño utilizando SPICE para hallar la resistencia de entrada, la resistencia de salida y la ganancia de corriente.

Respuesta Utilice la configuración de la Figura 9.19(d) con $R_2 = 4R_1$. Para evitar problemas de carga con la realimentación, debemos seleccionar valores de tal manera que $R_2 \gg R_i$ y $R_1 \ll R_o + R_L$. No es posible cumplir todos estos objetivos, por lo que deberemos llegar a un equilibrio. Una opción razonable es $R_2 = 10\text{ k}\Omega$ y $R_1 = 2,5\text{ k}\Omega$. Para estos valores, la simulación SPICE da como resultados $A_{if} = -5,00$, $R_{if} = 0,767\ \Omega$, y $R_{of} = 2,54\text{ M}\Omega$.

EJERCICIO

- 9.12.** Diseñar una red de realimentación para el amplificador diferencial del Ejercicio 9.10, con el fin de obtener un amplificador de transconductancia casi ideal con una ganancia de 10 mS . La resistencia interna del generador es de $1\text{ k}\Omega$, y la carga de $250\ \Omega$. Analizar el diseño utilizando SPICE para hallar la resistencia de entrada, la resistencia de salida y la ganancia de transconductancia.

Respuesta Utilice la configuración de la Figura 9.19(b) con $R_f = 1/G_{mf} = 100\ \Omega$. La simulación de SPICE proporciona como resultados $G_{mf} = 10,0\text{ mS}$, $R_{if} = 37,5\text{ M}\Omega$, y $R_{of} = 1,35\text{ M}\Omega$.

EJERCICIO

- 9.13.** Diseñar una red de realimentación para el amplificador diferencial del Ejercicio 9.10, con el fin de obtener un amplificador de transresistencia casi ideal con ganancia igual a $-15\text{ k}\Omega$. La resistencia interna del generador es de $1\text{ k}\Omega$, y la carga de $250\ \Omega$. Analizar el diseño utilizando SPICE para hallar la resistencia de entrada, la resistencia de salida y la ganancia de transconductancia.

Respuesta Utilice la configuración de la Figura 9.19(c) con $R_f = R_{mf} = 15\text{ k}\Omega$. Una simulación en SPICE proporciona como resultado $R_{mf} = -14,99\text{ k}\Omega$, $R_{if} = 1,2\ \Omega$, y $R_{of} = 0,0583\ \Omega$.

9.6. RESPUESTA EN FRECUENCIA Y RESPUESTA TRANSITORIA

Hasta ahora, en nuestra exposición sobre la realimentación, hemos supuesto que la ganancia en bucle abierto A y el factor de realimentación β son independientes de la frecuencia. Sin embargo, como se ha visto en el Capítulo 8, debido a las capacidades parásitas de los dispositivos y del cableado, y las inductancias del cableado, la

ganancia de cualquier amplificador es una función de la frecuencia, y decrece a frecuencias suficientemente altas. Además, a altas frecuencias, el desplazamiento de fase aumenta en magnitud.

Cuando se aplica realimentación a un amplificador de estas características, puede obtenerse una respuesta en frecuencia y una respuesta transitoria no deseadas, a menos que se tenga cuidado al diseñar el amplificador y la red de realimentación. Además, es posible que un amplificador con realimentación diseñado de forma inadecuada oscile (es decir, genere espontáneamente señales que interfieran con la señal que supuestamente va a amplificarse).

Si se utilizan condensadores de acoplo y de desacoplo en el amplificador, también se produce una caída de la ganancia y un desplazamiento creciente de fase en las bajas frecuencias. Esto también puede originar oscilaciones y características de respuesta indeseables al aplicar la realimentación. A menudo, estos problemas se evitan en baja frecuencia diseñando el amplificador como un circuito acoplado en continua (es decir, sin condensadores de acoplo ni de desacoplo). Por tanto, vamos a suponer que los amplificadores están acoplados en continua en casi toda la explicación que sigue. Sin embargo, con modificaciones adecuadas, muchos de los conceptos que examinaremos también pueden aplicarse a amplificadores acoplados en alterna.

Ganancia en bucle cerrado en función de la variable s de la transformada de Laplace

La ganancia en bucle cerrado del amplificador con realimentación viene determinada por la Ecuación (9.1). Ahora suponemos que A y β son funciones de la variable s de la transformada de Laplace, y la ecuación es la siguiente

$$A_f(s) = \frac{A(s)}{1 + A(s)\beta(s)} \quad (9.33)$$

Resulta útil considerar los ceros y polos de $A_f(s)$. Recuerde que los **ceros** son los valores (posiblemente complejos) de s para los que $A_f(s) = 0$. Por otro lado, los **polos** son los valores de s para los que el denominador de la Ecuación (9.33) es cero. Por tanto, los polos son las raíces de la ecuación

$$1 + A(s)\beta(s) = 0 \quad (9.34)$$

Dado que los polos y los ceros pueden ser valores complejos, utilizamos el plano complejo para ilustrarlos (recuerde que dibujamos la parte real de una cantidad compleja a lo largo del eje horizontal del plano complejo; la parte imaginaria se dibuja a lo largo del eje vertical).

Respuesta transitoria en función de la posición del polo

La forma matemática de la respuesta transitoria está relacionada con la posición de los polos en el plano complejo s . En primer lugar, vamos a considerar los polos situados sobre el eje real (horizontal). Suponga que σ es una constante positiva. Un polo en $s = -\sigma$ (sobre el eje real negativo) da como resultado un término en la respuesta transitoria de la forma $\exp(-\sigma t)$. Los términos de este tipo terminan decayendo a cero.

Por el contrario, un polo en $s = \sigma$ (sobre el eje real positivo) resulta en un término transitorio de la forma $\exp(\sigma t)$, que aumenta con el tiempo. Los polos sobre el eje real positivo son indeseables, porque la respuesta transitoria termina llevando al amplificador hacia una limitación no lineal, dando como resultado una distorsión de la señal.

A menudo escribimos los términos exponenciales en la forma $\exp(-t/\tau)$. El parámetro τ se denomina **constante de tiempo**. Para un polo en $s = -\sigma$, la constante de tiempo es

$$\tau = 1/\sigma \quad (9.35)$$

Después de aproximadamente cinco constantes de tiempo, la amplitud de la función exponencial decae a valores despreciables comparados con la amplitud inicial. Observe que cuanto mayor es la distancia del polo (sobre el eje real negativo) respecto del origen del plano complejo, más rápidamente decae la respuesta transitoria.

Polos complejos

Para las funciones de transferencia de circuitos eléctricos, un polo en $s = -\sigma + j\omega$ siempre se produce conjuntamente con un polo en la posición conjugada $s = -\sigma - j\omega$. En otras palabras, los polos complejos se producen en pares conjugados.

Un polo en $s = -\sigma + j\omega$ corresponde a un factor del denominador [en la expresión de $A_f(s)$] del tipo $s + \sigma - j\omega$. Del mismo modo, un polo en $s = -\sigma - j\omega$ corresponde a un factor del denominador de $s + \sigma + j\omega$. Por tanto, el denominador de una función de transferencia que tenga un par de polos complejos contiene el factor cuadrático

$$(s + \sigma + j\omega)(s + \sigma - j\omega) = s^2 + 2\sigma s + \sigma^2 + \omega^2$$

Normalmente, los factores cuadráticos se expresan de la siguiente forma:

$$s^2 + 2\delta\omega_n s + \omega_n^2$$

donde $\omega_n = 2\pi f_n$ se denomina **frecuencia natural**, y δ es el **factor de amortiguamiento**. La comparación de estas expresiones para los factores cuadráticos da como resultado

$$\omega_n = \sqrt{\sigma^2 + \omega^2} \quad (9.36)$$

y

$$\delta = \frac{\sigma}{\omega_n} \quad (9.37)$$

Algunas veces, en lugar del factor de amortiguamiento, hablamos de una magnitud relativa conocida como factor de calidad, o simplemente Q , que se define como

$$Q = \frac{1}{2\delta} \quad (9.38)$$

La relación entre estas magnitudes se muestra en la Figura 9.30.

Una pareja de polos complejos conduce a términos transitorios de la forma

$$e^{-\sigma t}(A \cos \omega t + B \sen \omega t) \quad (9.39)$$

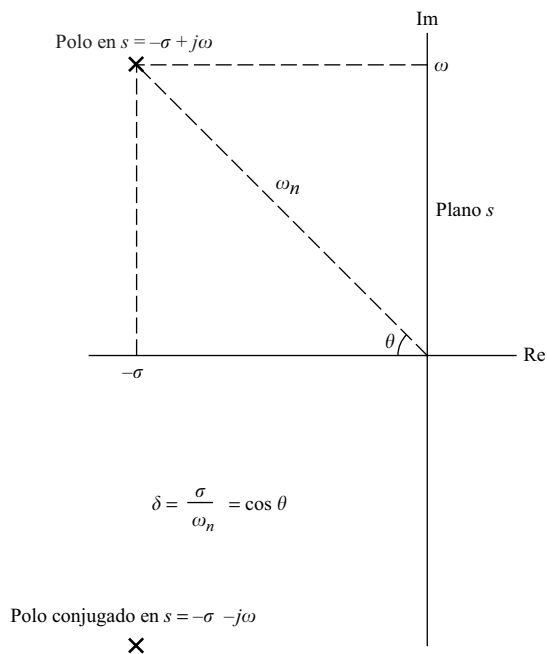


Figura 9.30. Polos complejos en el plano s .

donde A y B son constantes que dependen del circuito y de las condiciones iniciales. Si σ es mayor que ω , este transitorio decae hasta una amplitud insignificante de un ciclo de la senoide. Por el contrario, si σ es mucho menor que ω , se producen muchas oscilaciones antes de que la amplitud se haga pequeña, que se denominan **oscilaciones amortiguadas**, y casi siempre son indeseable en los amplificadores que reciben señales de tipo impulsivo. Un ejemplo es el amplificador de vídeo en un receptor de televisión. Resulta que, por ejemplo, una banda vertical blanca en la imagen produce pulsos en la señal de vídeo. Si el amplificador de vídeo tiene muchas oscilaciones amortiguadas, la banda blanca muestra rayas verticales oscuras. En un caso extremo, podrá observar una distorsión nada deseable que consiste en rayas verticales en los bordes de cada objeto de la imagen. Normalmente intentamos diseñar amplificadores realimentados de modo que no se produzcan oscilaciones amortiguadas muy acusadas. Esto exige que los polos complejos cumplan la condición $\sigma > \omega$.

Los polos de la mitad derecha del plano s en la posición $s = \sigma \pm j\omega$ dan lugar a términos transitorios de la forma

$$e^{\sigma t}(A \cos \omega t + B \sen \omega t) \quad (9.40)$$

Estos términos resultan aún más indeseables, porque crecen en amplitud hasta que tiene lugar un recorte. Luego, la amplitud de pico se hace constante, y la forma de onda de salida es una senoide distorsionada. Estas oscilaciones interfieren con la señal deseada. Más adelante en el capítulo, vamos a ver circuitos osciladores para los que colocaremos deliberadamente polos en la mitad derecha del plano s .

La Figura 9.31 ilustra la respuesta transitoria relacionada con polos ubicados en distintas posiciones del plano complejo s . En los amplificadores, es precisa una respuesta transitoria estable que decaiga sin demasiadas oscilaciones amortiguadas. Para lograr la estabilidad, los polos deben estar situados en la mitad izquierda del plano

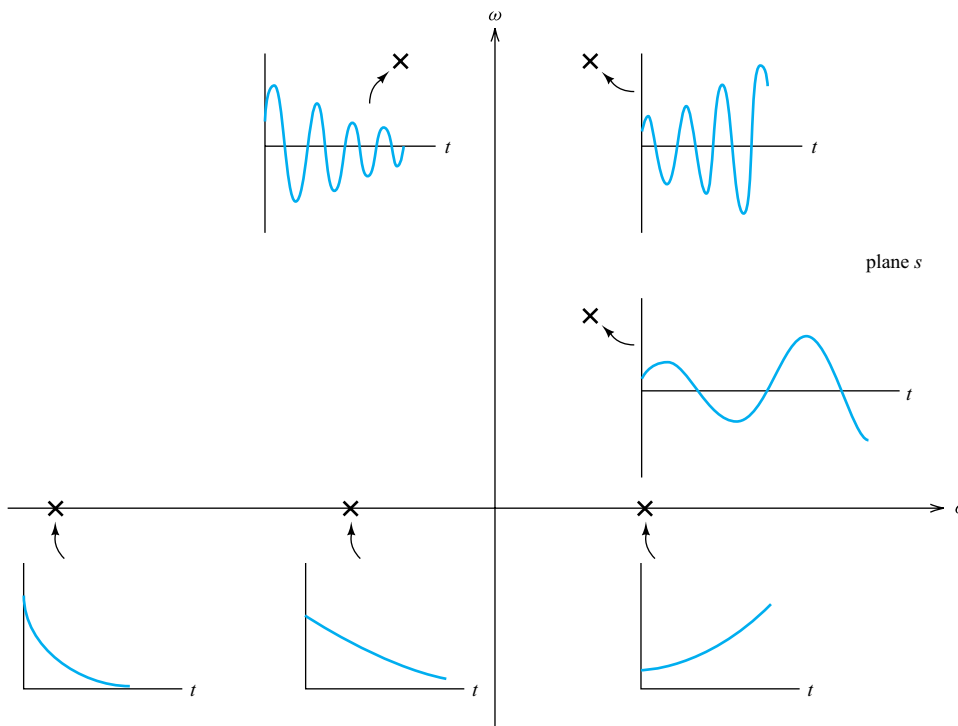


Figura 9.31. Respuestas transitorias asociadas con las distintas posiciones de los polos.

complejo s . Además, para evitar las oscilaciones amortiguadas, los polos complejos deben cumplir $\sigma > \omega$.

En la Figura 9.32 se ilustran las posiciones deseables de los polos en los amplificadores. Como se indica en la figura, para evitar excesivas oscilaciones amortiguadas en la respuesta transitoria, los polos deben tener un ángulo máximo de, aproximadamente, $\pm 45^\circ$ respecto del eje real negativo. Esto se corresponde con un factor de amortiguamiento δ mayor que 0,707, o un factor de calidad Q menor que 0,707.

Analogía de la lámina de goma

Ahora vamos a centrar nuestra atención en la respuesta en frecuencia. En la Sección 8.1, hemos explicado cómo construir diagramas de Bode de magnitud y de fase para la ganancia de las funciones de red. Sin embargo, existe una simple analogía que resulta útil para obtener una estimación aproximada de la magnitud de la respuesta en frecuencia de un sistema para el que se conozcan las posiciones de los polos y ceros.

Imagine una lámina elástica de goma que cubra el plano complejo s . Clave la lámina en cada posición donde exista un cero. Coloque un poste vertical alto y delgado debajo de la lámina en cada posición donde exista un polo. Posiblemente, la función de transferencia tenga polos o ceros en $s = \infty$ (los amplificadores reales tienen uno o más ceros en $s = \infty$). La lámina de goma debe entonces clavarse o apuntalarse alrededor de sus bordes (infinitamente lejos de $s = 0$), dependiendo de que tengamos polos o ceros en $s = \infty$. Ahora, una gráfica de la altura de la lámina, según la distancia a lo largo del eje $j\omega$, tiene la misma forma que la magnitud de la función de transferencia en función de ω .

Para la mayoría de las aplicaciones, los amplificadores deben tener sus polos en la mitad izquierda del plano con un ángulo de $\pm 45^\circ$ respecto del eje real negativo. Los polos situados en la mitad derecha del plano generan oscilaciones. Los polos complejos ubicados en la mitad izquierda del plano y próximos al eje $j\omega$ producen oscilaciones amortiguadas en la respuesta transitoria y picos en la respuesta en frecuencia. La analogía de la lámina de goma ofrece al diseñador una rápida comprensión de los efectos de las posiciones de los polos sobre la respuesta en frecuencia.

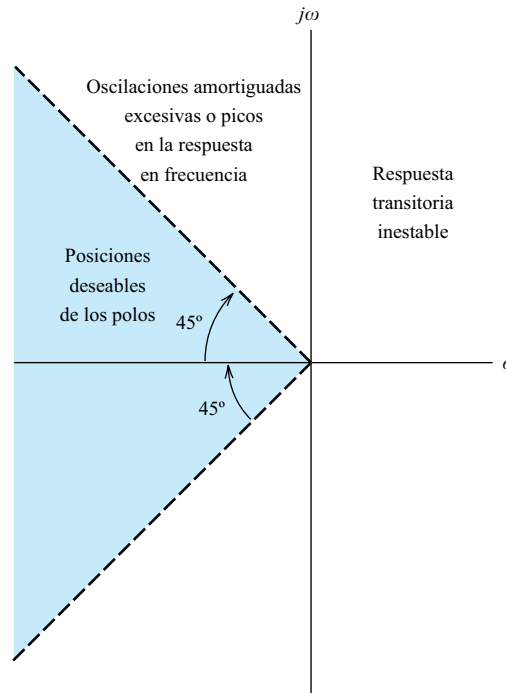


Figura 9.32. Las posiciones deseables de los polos para la mayoría de los amplificadores con realimentación están en un ángulo de, como máximo, $\pm 45^\circ$ respecto del eje real negativo.

Por ejemplo, supongamos que la función de red tiene la siguiente forma:

$$H(s) = \frac{1}{s/\sigma + 1} \quad (9.41)$$

Esta función tiene un polo en $s = -\sigma$ y un cero en $s = \infty$. Por tanto, colocamos un poste alto y delgado debajo de la lámina de goma sobre el eje real negativo en la posición $s = -\sigma$. Debido al cero en $s = \infty$, clavamos la lámina de goma en su periferia distante. Luego dibujamos la altura (imaginada) sobre el eje $j\omega$ en función de ω . El resultado se muestra en la Figura 9.33. Por supuesto, podríamos obtener un diagrama de Bode exacto de la magnitud de esta función utilizando los métodos descritos en la Sección 8.1

La analogía de la lámina de goma resulta muy útil para obtener una estimación aproximada de la gráfica de magnitud de la ganancia, particularmente si hay muchos polos y ceros. En la Figura 9.34 se ilustran varios ejemplos de configuraciones polo-cero y los correspondientes diagramas de magnitud. Intente obtener estas gráficas utilizando su imaginación, con la ayuda de la analogía de la lámina de goma. Observe que las gráficas contienen la misma información que un diagrama de magnitud de Bode. La única diferencia es que un diagrama de Bode indica la magnitud en decibelios en función de f (ó ω), mientras que las gráficas de la Figura 9.34 muestran la magnitud (no expresada en decibelios) en función de ω .

En un diagrama de magnitud de Bode, podemos obtener diagramas separados para cada uno de los factores de polo y cero, y luego sumar las gráficas para obtener el diagrama global de magnitud. En la Figura 9.35 se indican las contribuciones de mag-

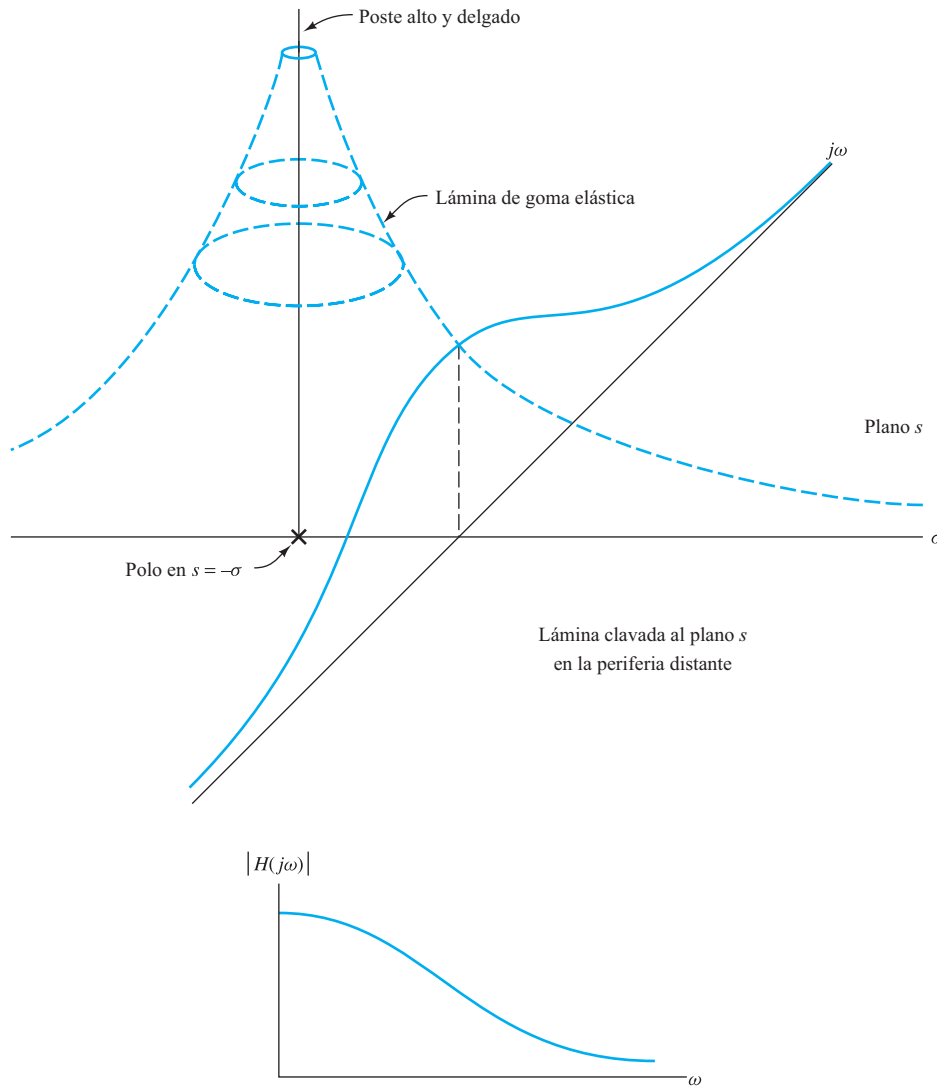


Figura 9.33. Ilustración de la analogía de la lámina de goma para $H(s) = 1/[(s/\sigma) + 1]$.

nitud de Bode para polos ubicados en distintas posiciones del plano s . Observe que los pares de polos complejos para los que σ es mucho menor que ω presentan un abrupto pico de ganancia.

Frecuentemente, se requiere que los amplificadores tengan una ganancia casi constante para un rango determinado de frecuencias, y se exige que la ganancia disminuya a muy altas frecuencias. Por ejemplo, un amplificador de audio debe tener una ganancia casi constante en las frecuencias audibles. Los polos próximos al eje $j\omega$ producen picos de ganancia que acentúan un estrecho margen de frecuencias. El efecto que esto tiene sobre las señales de voz o música es, normalmente, el de disminuir sus cualidades estéticas.

Por tanto, desde el punto de vista tanto de la respuesta en frecuencia como de la respuesta transitoria, observamos que los polos próximos al eje $j\omega$ no son deseables.

Desde el punto de vista de la respuesta en frecuencia y de la respuesta transitoria, observamos que los polos próximos al eje $j\omega$ no son deseables.

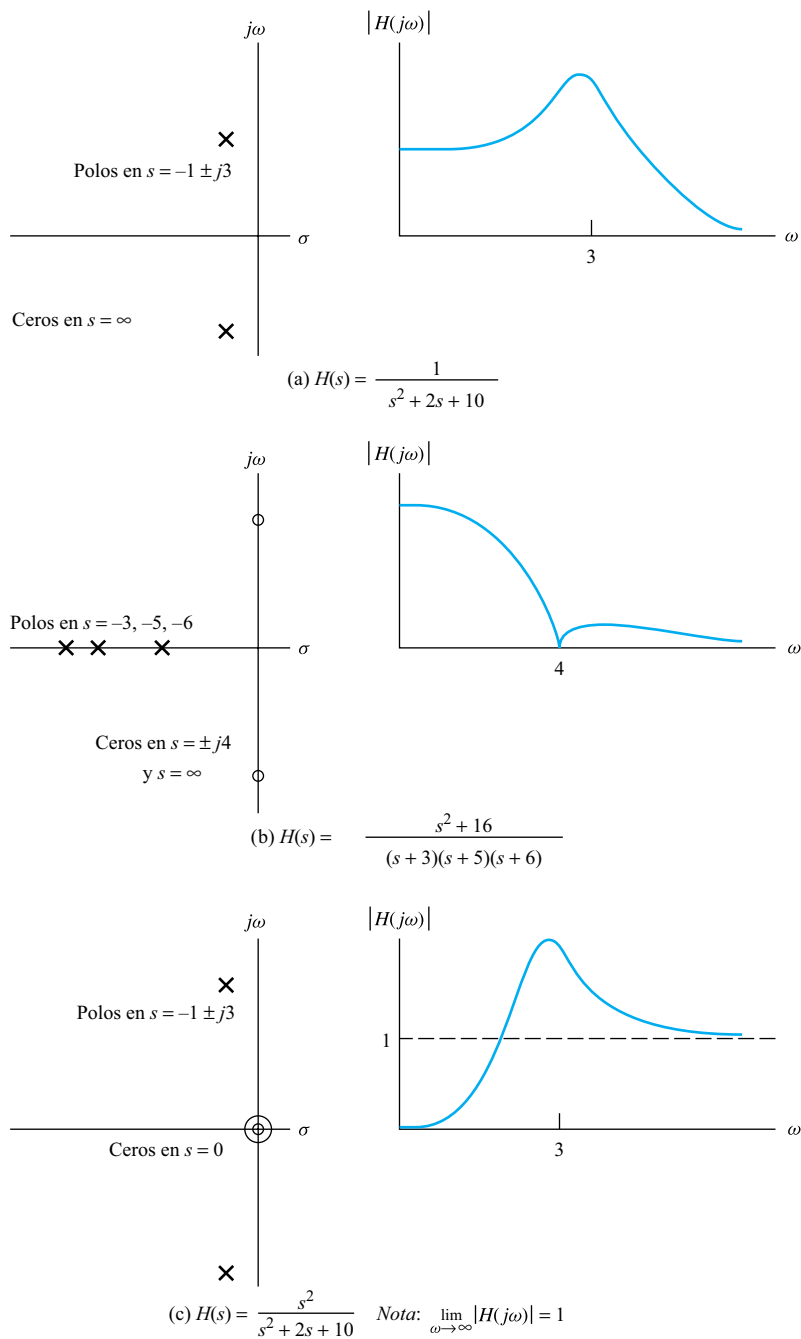


Figura 9.34. Gráficas de magnitud aproximadas obtenidas mediante la analogía de la lámina de goma.

EJERCICIO

9.14. Para cada uno de los circuitos mostrados en la Figura 9.36:

- (a) Deducir una expresión para $V_o(s)/V_{in}(s)$.
- (b) Hallar los valores de polos y ceros.

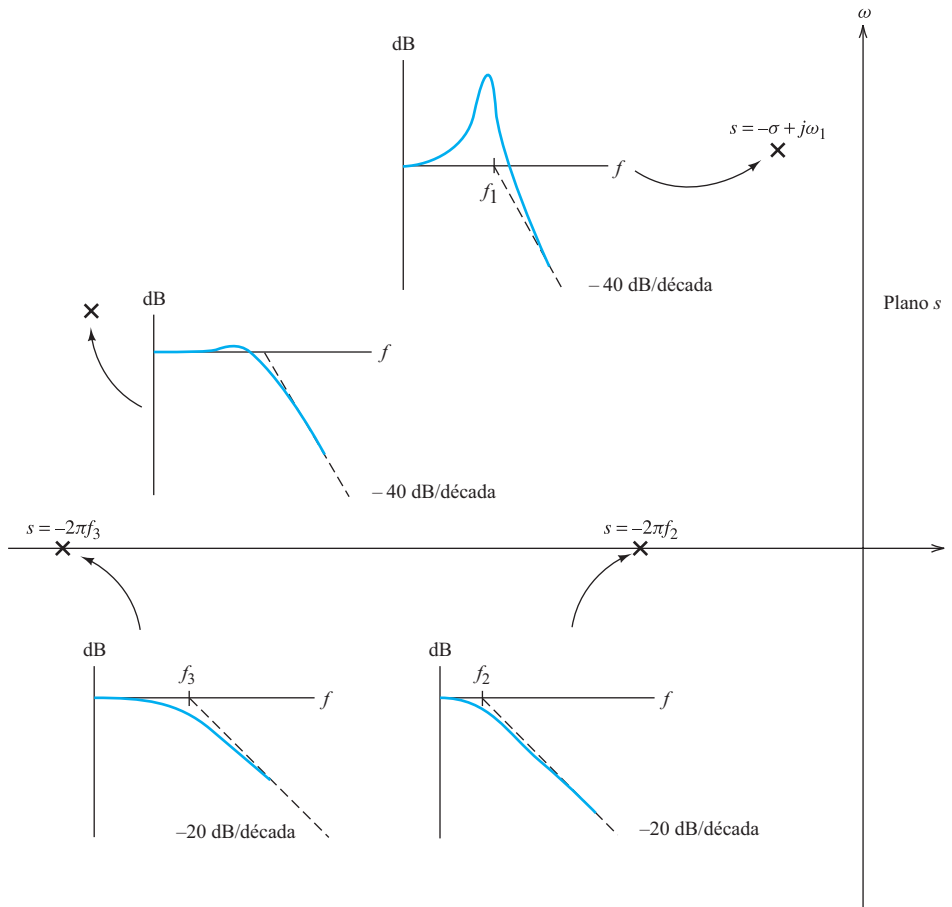


Figura 9.35. Contribuciones para los diagramas de magnitud de Bode. (Nota: Los polos complejos aparecen por pares conjugados; se indica la contribución de los dos miembros de cada pareja.)

- (c) Dibujar la(s) forma(s) de onda esperada(s) en la respuesta transitoria.
- (d) Utilizar la analogía de la lámina de goma para dibujar la magnitud aproximada en función de la frecuencia.

Para los puntos (c) y (d), utilice SPICE para verificar los resultados. Utilice un pulso muy corto (comparado con las constantes de tiempo de los términos exponenciales) como entrada de excitación de la respuesta transitoria.

Respuesta

(a)
$$\frac{V_o(s)}{V_{in}(s)} = \frac{101}{s^2 + 2s + 101}$$

Los polos están en $s = -1 + j10$, los ceros en $s = \infty$, y la respuesta transitoria contiene senoides amortiguadas.

(b)
$$\frac{V_o(s)}{V_{in}(s)} = \frac{10}{s^2 + 7s + 10}$$

Los polos están en $s = -5$ y $s = -2$, los ceros en $s = \infty$, y la respuesta transitoria contiene funciones exponenciales decrecientes.

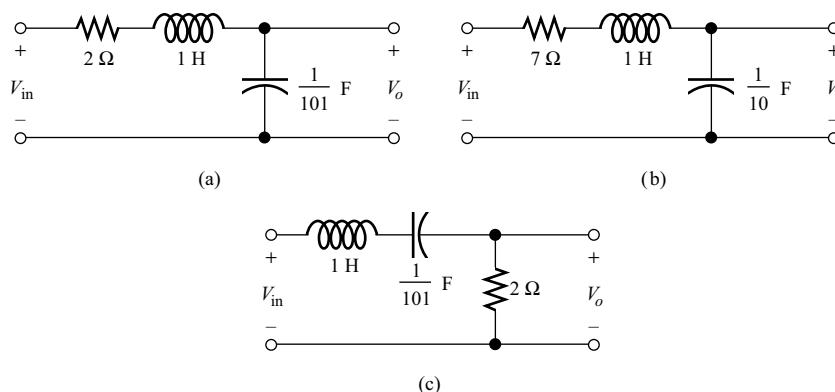


Figura 9.36. Circuitos para el Ejercicio 9.14. (Nota: Los valores de los componentes se han seleccionado por conveniencia, no para una implementación práctica.)

$$(c) \frac{V_o(s)}{V_{in}(s)} = \frac{2s}{s^2 + 2s + 101}$$

Los polos están en $s = -1 + j10$, hay un cero en $s = 0$, hay un cero en $s = \infty$, y la respuesta transitoria contiene senoides amortiguadas.

EJERCICIO

9.15. Dibujar de forma aproximada la magnitud en función de la frecuencia y la respuesta transitoria en función del tiempo para las siguientes funciones de ganancia:

$$(a) H(s) = \frac{s^2 + 100}{s + 10}$$

$$(b) H(s) = \frac{s}{s^2 + 0,2s + 100,01}$$

$$(c) H(s) = \frac{100}{(s + 10)}$$

Respuesta Véase la Figura 9.37.

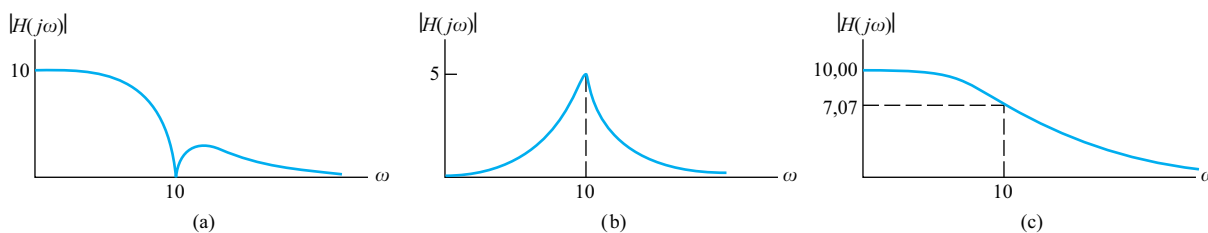


Figura 9.37. Respuestas para el Ejercicio 9.15.

9.7. EFECTOS DE LA REALIMENTACIÓN SOBRE LAS POSICIONES DE LOS POLOS

En esta sección, vamos a comprobar que la realimentación tiene grandes efectos sobre las posiciones de los polos en los amplificadores, lo que, a su vez, afecta a la respuesta transitoria y en frecuencia de los mismos.

Amplificadores con polo dominante

Algunos amplificadores tienen un único polo, y su ganancia en bucle abierto tiene la forma

$$A(s) = \frac{A_0}{(s/2\pi f_b) + 1} \quad (9.42)$$

donde A_0 es la ganancia en bucle abierto del amplificador, y f_b es la frecuencia de corte en bucle abierto.

En el diagrama de Bode para $A(f)$, la magnitud de la ganancia es aproximadamente de $20 \log |A_0|$ para bajas frecuencias. Por encima de f_b , la ganancia cae con una pendiente de 20 decibelios por década.

Ahora consideramos agregar realimentación a este amplificador, suponiendo que el factor de realimentación β es constante. La ganancia, con realimentación, se halla sustituyendo la Ecuación (9.42) en la (9.33), obteniéndose

$$A_f(s) = \frac{A_0/(s/2\pi f_b + 1)}{1 + A_0\beta/(s/2\pi f_b + 1)}$$

Esto puede expresarse de la siguiente forma:

$$A(s) = \frac{A_{0f}}{(s/2\pi f_{bf}) + 1} \quad (9.43)$$

donde la ganancia de continua en bucle cerrado es

$$A_{0f} = \frac{A_0}{1 + A_0\beta} \quad (9.44)$$

y la frecuencia de corte en bucle cerrado es

$$f_{bf} = f_b(1 + A_0\beta) \quad (9.45)$$

Observe que la ganancia en bucle cerrado $A_f(s)$ tiene la misma expresión matemática que la ganancia en bucle abierto $A(s)$. Sin embargo, el efecto de la realimentación consiste en dividir la ganancia de continua por el factor $(1 + A_0\beta)$ y multiplicar la frecuencia de corte por el mismo factor.

Ejemplo 9.5. Diagramas de Bode para un amplificador realimentado con polo dominante

Un determinado amplificador operacional integrado tiene un solo polo en su función de ganancia. La ganancia de continua en bucle abierto es $A_0 = 10^5$, y la

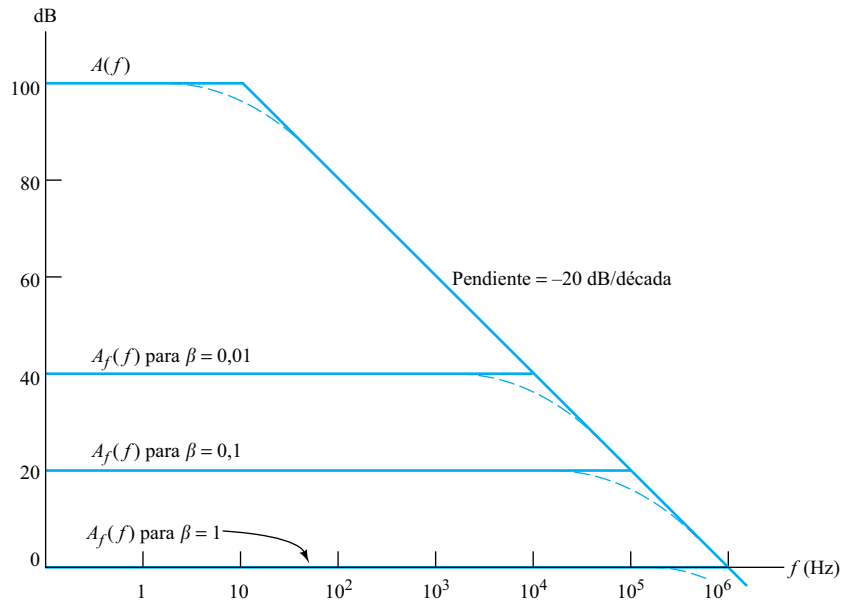


Figura 9.38. Diagramas de Bode para el amplificador con realimentación del Ejemplo 9.5.

frecuencia de corte en bucle abierto es $f_b = 10$ Hz . Obtener los diagramas de magnitud de Bode para $A(f)$ y $A_f(f)$ si $\beta = 0,01$, $0,1$, y 1 .

Solución: La ganancia de continua en decibelios es

$$A_{0\text{dB}} = 20 \log |A_0| = 100 \text{ dB}$$

El diagrama de Bode de la ganancia en bucle abierto $A(f)$ se ilustra en la Figura 9.38. Observe que la ganancia es aproximadamente constante hasta $f_b = 10$ Hz, y luego decrece con una pendiente de 20 dB por década.

Para $\beta = 0,01$, tenemos que

$$A_{0f} = \frac{A_0}{1 + A_0\beta} = 99,9$$

Expresando esto en decibelios, tenemos $A_{0f\text{dB}} \cong 40$ dB. A partir de la Ecuación (9.45), obtenemos

$$f_{bf} = f_b(1 + A_0\beta) \cong 10 \text{ kHz}$$

En la Figura 9.38 también se muestra el diagrama de Bode para la ganancia en bucle cerrado. Observe que el segmento de caída en el diagrama (frecuencias por encima de 10 kHz) es idéntico al que tenemos cuando no hay realimentación. El efecto de la realimentación es reducir la ganancia a bajas frecuencias y aumentar la frecuencia de corte.

Para $\beta = 0,1$, tenemos que $A_{0f\text{dB}} \cong 20$ dB, y $f_{bf} \cong 100$ kHz. De forma similar, para $\beta = 1$, $A_{0f\text{dB}} \cong 0$ dB y $f_{bf} = 1$ MHz (véase la Figura 9.38 para los correspondientes diagramas de Bode).

□

Producto ganancia-ancho de banda

Si tomamos el producto de los respectivos miembros de la Ecuación (9.44) para la ganancia a baja frecuencia, y de la Ecuación (9.45) para el ancho de banda, obtenemos

$$A_{0f}f_{bf} = \frac{A_0}{1 + A_0\beta} \times f_b(1 + A_0\beta) = A_0f_b \quad (9.46)$$

Por tanto, el producto de la ganancia de continua por el ancho de banda es independiente del factor de realimentación. Utilizando valores diferentes para β , podemos seleccionar una ganancia grande y un ancho de banda pequeño, o una ganancia pequeña y un ancho de banda grande.

A menudo, se proporciona la especificación del producto ganancia-ancho de banda para un amplificador. Para el amplificador del último ejemplo, el producto ganancia-ancho de banda es 1 MHz. Esta especificación puede utilizarse para hallar el ancho de banda para la ganancia que interese. Por ejemplo, con $\beta = 0,01$, $A_{0f} \cong 1/\beta = 100$ y $f_{bf} \cong 10$ kHz.

El producto de la ganancia de continua por el ancho de banda es independiente del factor de realimentación.

Un amplificador de un solo polo es estable, y el producto ganancia-ancho de banda es constante para todos los valores del factor de realimentación β .

Posición del polo en función del factor de realimentación

Hemos visto de qué modo se relacionan la respuesta transitoria y la respuesta en frecuencia con la posición del polo; por tanto, es útil considerar cómo varía la posición del polo cuando β varía. Para el amplificador de un solo polo, el análisis de la Ecuación (9.43) demuestra que el polo para la ganancia en bucle cerrado se ubica en $s = -2\pi f_{bf} = -2\pi f_b(1 + A_0\beta)$. Este polo se encuentra en el eje real negativo y se aleja del origen a medida que β aumenta (véase la Figura 9.39). Por tanto, la respuesta transitoria decrece exponencialmente según la expresión $\exp(-\sigma t) = \exp(-2\pi f_{bf}t)$. La constante de tiempo asociada es

$$\tau = \frac{1}{2\pi f_{bf}} \quad (9.47)$$

La mayoría de los amplificadores reales tienen más de un polo. Sin embargo, a veces un polo se encuentra mucho más próximo al eje $j\omega$ que los otros (porque así se ha diseñado deliberadamente). Entonces, podemos ignorar todos los polos excepto el que se encuentra más cerca del origen. En esta situación, decimos que tenemos un **polo dominante**, y el análisis que hemos expuesto en esta sección es aplicable (al

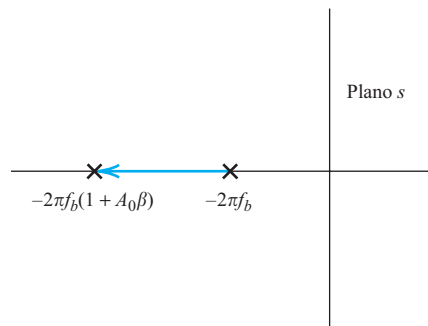


Figura 9.39. La realimentación negativa desplaza el polo dominante del amplificador a la izquierda.

menos de forma aproximada). Después de haber estudiado los amplificadores con múltiples polos, estaremos más capacitados para determinar cuándo es válida la aproximación del polo dominante.

EJERCICIO

9.16. La Figura 9.40(a) presenta un modelo de circuito para un amplificador con un solo polo.

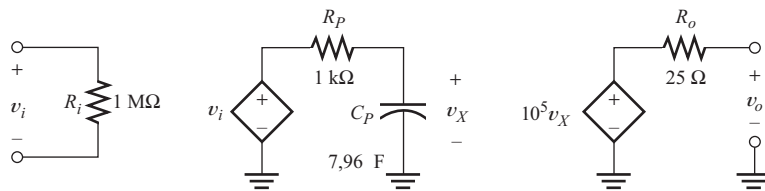
- (a) Hallar la posición del polo para la ganancia de tensión en bucle abierto del amplificador. Suponga la salida en circuito abierto.
- (b) Realizar el diagrama de Bode de la magnitud de la ganancia del amplificador en bucle abierto.
- (c) Hallar el producto ganancia-ancho de banda para el amplificador.

Respuesta

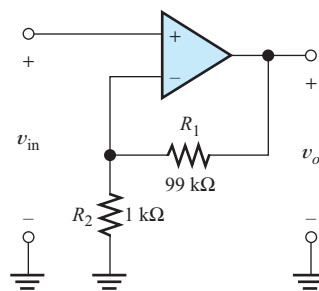
- (a) El polo se encuentra en $s = 125,6$.
- (b) La ganancia es 100 dB hasta la frecuencia de corte de 20 Hz. Luego cae con una pendiente de 20 dB por década.
- (c) El producto ganancia-ancho de banda es igual a 2 MHz.

EJERCICIO

9.17. La Figura 9.40(b) muestra el amplificador del ejercicio anterior, pero con una red de realimentación de tensión en serie.



(a) Modelo de circuito del amplificador de un solo polo



(b) Amplificador de (a) con una red de realimentación de tensión en serie

Figura 9.40. Circuitos para los Ejercicios 9.16 y 9.17.

- ¿Cuál es el valor del factor de realimentación? Utilice la Ecuación (9.44) para calcular la ganancia de tensión continua en bucle cerrado A_{0f} .
- ¿Qué ancho de banda en bucle cerrado cabe esperar que tenga este amplificador con realimentación? (*Pista:* Utilizar la respuesta del punto (c) del Ejercicio 9.15.)
- Utilizar SPICE para obtener un diagrama de Bode de magnitud de la ganancia de tensión $A_f(f) = \mathbf{V}_o/\mathbf{V}_{in}$ para la Figura 9.40(b). ¿Coinciden los valores de la ganancia de continua y del ancho de banda con sus respuestas de los puntos (a) y (b)?
- Utilizar también SPICE para obtener los diagramas de Bode de la impedancia de entrada del circuito de la Figura 9.40(b). Para $f = 1$ Hz, ¿cuál es el valor y el ángulo de la impedancia de entrada? ¿Qué elemento del circuito tiene aproximadamente la misma impedancia que la impedancia de entrada? Repetir el ejercicio para $f = 1$ kHz.
- Cambie los valores de las resistencias de realimentación a $R_1 = 0,99 \Omega$ y $R_2 = 0,01 \Omega$. Repetir el punto (c). ¿Cuál es el ancho de banda en bucle cerrado en este caso? Explicar por qué es menor que en el punto (c).

Respuesta

- $\beta = 0,01$, $A_{0f} = 99,9$.
- $f_{bf} \cong 20$ kHz.
- Los resultados de la simulación coinciden muy bien con las respuestas de los puntos (a) y (b). La simulación está almacenada en el archivo Exer9_17.
- Para $f = 1$ Hz, $Z_{in} \cong 10^9 \angle -3^\circ$, que es aproximadamente una resistencia de 1 G Ω . Para $f = 1$ kHz, $Z_{in} \cong 20 \times 10^6 \angle -86^\circ$, que es aproximadamente la misma impedancia que presenta un condensador de 8 pF.
- El ancho de banda es de aproximadamente $f_{bf} = 780$ Hz. Es menor que en el punto (c), porque los bajos valores de R_1 y R_2 cargan la salida del amplificador, reduciendo la magnitud de la ganancia efectiva en bucle abierto en un factor de, aproximadamente, 26.

Amplificadores de dos polos

Hasta ahora, hemos estudiado amplificadores con un solo polo, y hemos visto que la realimentación conduce a una caída suave de la respuesta en frecuencia y a una respuesta transitoria sin oscilaciones amortiguadas. A continuación, vamos a analizar los amplificadores realimentados de dos polos. Veremos que pueden producirse picos no deseados en la respuesta en frecuencia y oscilaciones amortiguadas en la respuesta transitoria. Sin embargo, el amplificador de dos polos permanece estable con la realimentación.

Más adelante en esta sección, estudiaremos los amplificadores con tres o más polos, y veremos que, además de presentar características de respuesta no deseadas, el amplificador de tres polos puede oscilar. Luego, en la siguiente sección de este capítulo, vamos a examinar los métodos de compensación que proporcionan estabilidad y características de respuesta deseables en los amplificadores realimentados con múltiples polos.

Considere la función de transferencia en bucle abierto de un amplificador con dos polos:

$$\frac{A_0}{(s/2\pi f_1 + 1)(s/2\pi f_2 + 1)} \quad (9.48)$$

donde A_0 es la ganancia de continua en bucle abierto del amplificador. Las frecuencias de corte en bucle abierto asociadas a los polos son f_1 y f_2 . Suponemos que los polos en bucle abierto se encuentran sobre el eje real negativo, porque normalmente es así (no obstante, vamos a ver que la realimentación hace que los polos en bucle cerrado se alejen del eje real).

Suponemos que el factor de realimentación β es resistivo (es decir, no es una función de la frecuencia). Los polos en bucle cerrado del amplificador son las raíces de la Ecuación (9.34), que repetimos aquí por comodidad:

$$1 + \beta A(s) = 0$$

Si sustituimos la Ecuación (9.48) en la Ecuación (9.34) y trabajamos con el resultado, obtenemos finalmente

$$s^2 + s(2\pi f_1 + 2\pi f_2) + (1 + A_0\beta)4\pi^2 f_1 f_2 = 0 \quad (9.49)$$

Las raíces son

$$s = -\frac{1}{2}(2\pi f_1 + 2\pi f_2) \pm \frac{1}{12} \sqrt{(2\pi f_1 + 2\pi f_2)^2 - 16\pi^2 f_1 f_2 (1 + A_0\beta)} \quad (9.50)$$

Analizando la Ecuación (9.50), se demuestra que, para $\beta = 0$, los polos están en $s = -2\pi f_1$ y $s = -2\pi f_2$.

A medida que el valor de β aumenta, los polos se acercan hasta que se encuentran en $s = -\frac{1}{2}(2\pi f_1 + 2\pi f_2)$. Un incremento mayor de β hace que los polos pasen a ser complejos, alejándose del eje real a lo largo de una línea vertical. La trayectoria seguida por los polos se denomina **lugar de las raíces**, y se ilustra en la Figura 9.41.

Normalmente, diseñamos los amplificadores con realimentación de manera que $A_0\beta$ sea mucho mayor que la unidad. Esto es necesario para conseguir efectos signifi-

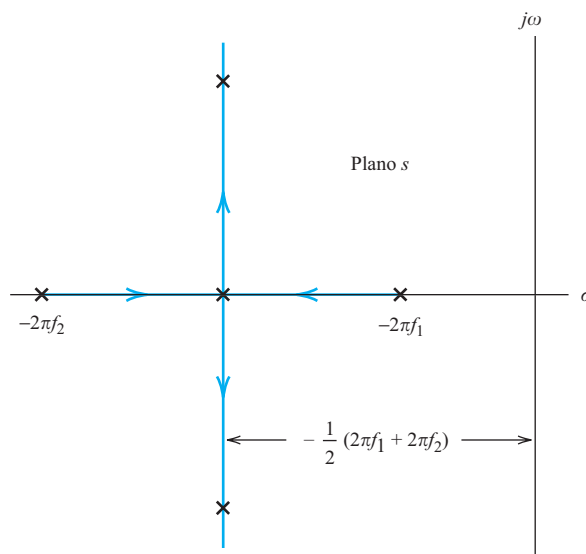


Figura 9.41. Lugar de las raíces para un amplificador de dos polos con realimentación.

cativos en la estabilización de la ganancia, cambiar los niveles de impedancia, reducir la distorsión no lineal, etc. En un amplificador de dos polos, un valor grande de $A_0\beta$ puede dar como resultado polos ubicados fuera de la región deseable del plano s (véase la Figura 9.32). En este caso, se producen picos no deseados de la respuesta en frecuencia y oscilaciones amortiguadas transitorias.

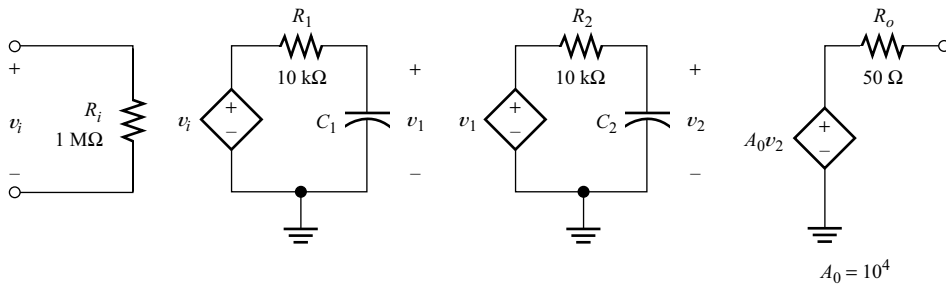
Es conveniente utilizar modelos de circuito formados por fuentes controladas, resistencias y condensadores, para modelar el comportamiento macroscópico de los amplificadores. Este método se ilustra en el siguiente ejemplo. Recuerde que el objeto de estos circuitos es modelar el comportamiento externo, y no representar los circuitos internos reales de un amplificador. Este tipo de modelo se denomina **macromodelo** (hemos utilizado un macromodelo para un amplificador de un solo polo en los Ejercicios 9.16 y 9.17).

Los amplificadores realimentados de dos polos pueden tener picos no deseados en la respuesta en frecuencia y oscilaciones amortiguadas en la respuesta transitoria. Sin embargo, el amplificador de dos polos permanece estable con la realimentación.

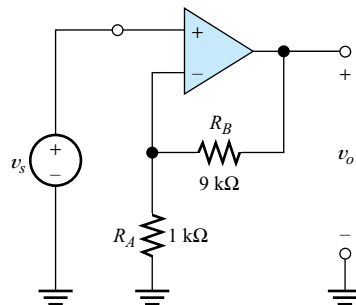
Ejemplo 9.6. Amplificador realimentado de dos polos

El modelo macroscópico del circuito de un amplificador diferencial de dos polos se muestra en la Figura 9.42(a). Hallar los valores de C_1 y C_2 para que las frecuencias de corte sean $f_1 = f_2 = 100$ kHz. La Figura 9.42(b) muestra el amplificador con realimentación de tensión en serie. Utilizar PSpice para obtener el diagrama de magnitud de Bode para la ganancia de tensión con realimentación. Obtener también un diagrama de la tensión de salida en función del tiempo si la entrada es un pulso de 0,1 V y de 1 μ s de duración.

Solución: La ganancia de tensión en circuito abierto del amplificador es el producto de la función de transferencia del circuito R_1C_1 , la función de transfe-



(a) Macromodelo del circuito para un amplificador diferencial de dos polos



(b) Amplificador con realimentación de tensión en serie

Figura 9.42. Amplificador con realimentación del Ejemplo 9.6.

rencia del circuito R_2C_2 , y la constante de ganancia A_0 . Observe que R_1 y C_1 forman un filtro de paso bajo. La frecuencia de corte es

$$f_1 = \frac{1}{2\pi R_1 C_1}$$

Despejando C_1 y sustituyendo los valores, obtenemos que $C_1 = 159,15$ pF. Del mismo modo, $C_2 = 159,15$ pF.

El esquema del circuito está almacenado en el archivo Fig9_42. La respuesta transitoria resultante se muestra en la Figura 9.43. Observe las acentuadas oscilaciones amortiguadas.

El diagrama de Bode de $A_f = \mathbf{V}_o/\mathbf{V}_s$ se ilustra en la Figura 9.44. La ganancia de baja frecuencia es de 20 dB. Podríamos haber anticipado este valor, dado que $|A\beta| \gg 1$ en baja frecuencia, lo que implica que $A_f \cong 1/\beta = 10$. Observe el pico de ganancia alta en las vecindades de 3 MHz.

□

EJERCICIO

- 9.18.** Utilizar la Ecuación (9.50) para hallar los valores de los polos en bucle cerrado para el amplificador del Ejemplo 9.6. Hallar la frecuencia natural y el factor de amortiguamiento. Hallar el período correspondiente a la frecuencia natural. Comparar este período con el intervalo entre picos de la respuesta transitoria mostrada en la Figura 9.43.

Respuesta Los polos están en $s = 2\pi 10^5(-1 \pm j\sqrt{1000})$. La frecuencia natural es $\omega_n = 2\pi 10^5\sqrt{1001}$, que se corresponde con un período de $0,316 \mu\text{s}$. Esto coincide muy bien con el intervalo entre picos de las oscilaciones amortiguadas mostradas en la Figura 9.43.

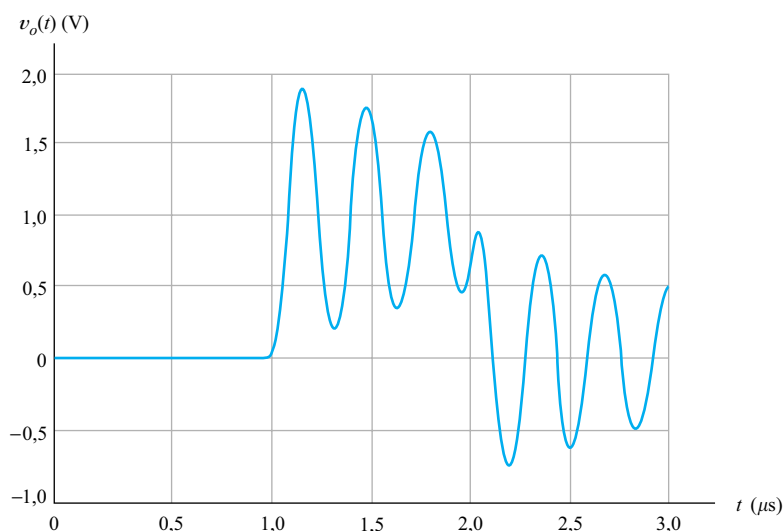


Figura 9.43. Respuesta transitoria para el amplificador del Ejemplo 9.6.

EJERCICIO

9.19. Determinar el valor de β que da como resultado un factor de amortiguamiento de $\delta = 0,707$ para el amplificador del Ejemplo 9.6. Si hay que mantener δ con un valor mayor que $0,707$, ¿qué valores de β pueden permitirse? ¿Cuál es la ganancia permitida de continua en bucle cerrado?

Respuesta $\beta \leq 10^{-4}$, $A_{0f} \geq 5000$.

EJERCICIO

9.20. La realimentación no siempre tiene como resultado características de respuesta no deseadas para los amplificadores de dos polos. Demostrar esto cambiando los valores de los condensadores en el Ejemplo 9.6, de manera que $f_1 = 1000$ Hz y $f_2 = 3$ MHz. Utilizar SPICE para analizar el circuito, y comparar la respuesta transitoria resultante y el diagrama de Bode con los mostrados en las Figuras 9.43 y 9.44, respectivamente.

Respuesta Los valores requeridos de los condensadores son $C_1 = 0,0159 \mu\text{F}$ y $C_2 = 5,31$ pF. Véase el esquema en el archivo Exer9_20.

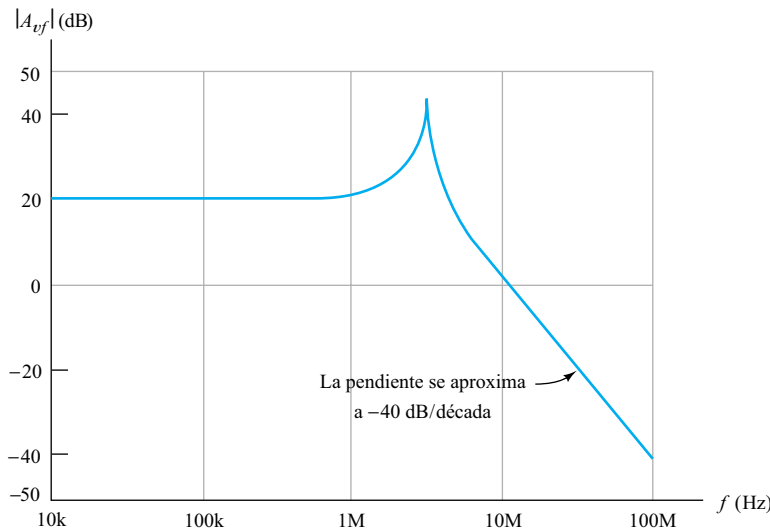


Figura 9.44. Ganancia de tensión en bucle cerrado del amplificador del Ejemplo 9.6.

Los amplificadores realimentados con tres o más polos pueden tener picos no deseados en la respuesta en frecuencia y oscilaciones amortiguadas en la respuesta transitoria. Además, si el factor de realimentación es suficientemente alto, estos amplificadores pueden oscilar.

Amplificadores con tres o más polos

Un amplificador con tres o más polos puede volverse inestable cuando se utiliza realimentación. Normalmente, los polos en bucle abierto del amplificador se encuentran sobre el eje real negativo, pero la realimentación puede hacer que se desplacen hacia la mitad derecha del plano s .

Ejemplo 9.7. Amplificador con realimentación de tres polos

La ganancia en bucle abierto de un determinado amplificador viene dada por

$$A(s) = \frac{1000}{(s/2\pi f_b + 1)^3}$$

Hallar los valores de los polos en bucle cerrado y dibujar su lugar geométrico en el plano s cuando β varía entre 0 y ∞ . Hallar el valor de β que produce polos situados sobre el eje $j\omega$ (que es el límite entre la estabilidad y la inestabilidad).

Solución: Observe que la ganancia de continua en bucle abierto del amplificador es $A_0 = 1000$. El amplificador tiene tres polos en bucle abierto, ubicados sobre el eje real negativo en $s = -2\pi f_b$. Para hallar los polos en bucle cerrado, hallamos las raíces de

$$\beta A(s) + 1 = 0$$

Esto es equivalente a

$$\beta A(s) = -1$$

Sustituyendo la expresión dada para $A(s)$, obtenemos

$$\frac{1000\beta}{(s/2\pi f_b + 1)^3} = -1$$

A continuación, tomamos la raíz cúbica en ambos lados de la última ecuación. Recuerde que -1 tiene tres raíces cúbicas complejas: -1 , $1 \angle 60^\circ$ y $1 \angle -60^\circ$. Por tanto, obtenemos tres ecuaciones: una para cada raíz. Una de estas ecuaciones es

$$\frac{10\sqrt[3]{\beta}}{(s/2\pi f_b + 1)} = 1 \angle -60^\circ$$

Despejando s , obtenemos

$$s_1 = 2\pi f_b[(10 \angle -60^\circ) \times \beta^{1/3} - 1]$$

De forma similar, los otros polos en bucle cerrado son

$$s_2 = 2\pi f_b[(10 \angle -60^\circ) \times \beta^{1/3} - 1]$$

y

$$s_3 = -2\pi f_b(10 \times \beta^{1/3} + 1)$$

Observe que, cuando $\beta = 0$, los tres polos se ubican en $s = -2\pi f_b$. A medida que β aumenta, s_1 se desplaza a lo largo de una línea inclinada -60° respecto del eje real positivo, s_2 se desplaza a lo largo de una línea inclinada $+60^\circ$ respecto del eje real positivo, y s_3 se desplaza en dirección negativa a lo largo del eje real. Esto se ilustra en la Figura 9.45.

El amplificador con realimentación se vuelve inestable cuando los polos s_1 y s_2 cruzan a la mitad derecha del plano. Las partes reales de s_1 y s_2 son

$$Re(s_1) = Re(s_2) = 2\pi f_b(\beta^{1/3}10 \cos 60^\circ - 1)$$

donde Re designa la parte real de su argumento.

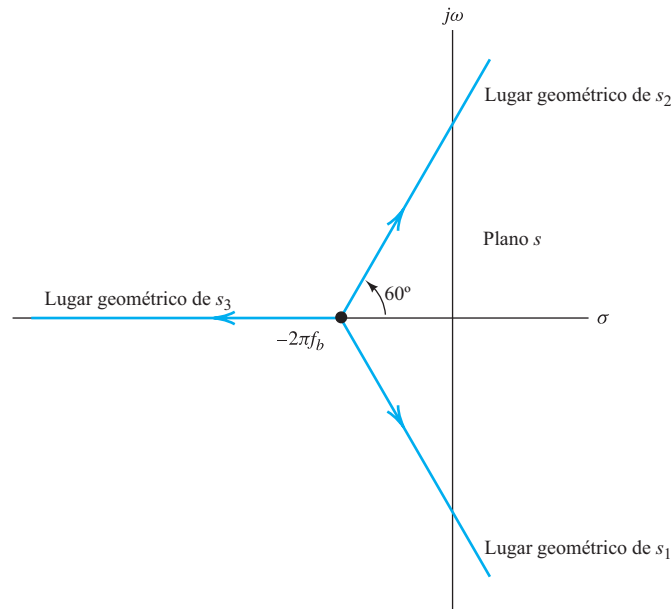


Figura 9.45. Lugar geométrico de las raíces del Ejemplo 9.7.

Cuando los polos se encuentran sobre el eje $j\omega$, su parte real es cero. Por tanto, tenemos

$$2\pi f_b(\beta_u^{1/3}10 \cos 60^\circ - 1) = 0$$

donde hemos utilizado β_u para indicar el valor de β en el límite entre la estabilidad y la inestabilidad. Resolviendo, obtenemos $\beta_u = 0,008$. De este modo, si β es mayor que $\beta_u = 0,008$, el amplificador se vuelve inestable. □

Observe que, para lograr la estabilidad en el ejemplo anterior, el máximo valor permitido de $(1 + A_0\beta)$ es 9. A menudo, al emplear realimentación, queremos que $(1 + A_0\beta)$ sea muy grande, pero, por supuesto, debemos preservar la estabilidad. En una sección posterior, vamos a analizar métodos de compensación para amplificadores de múltiples polos que hagan que $(1 + A_0\beta)$ sea tan grande como se desee.

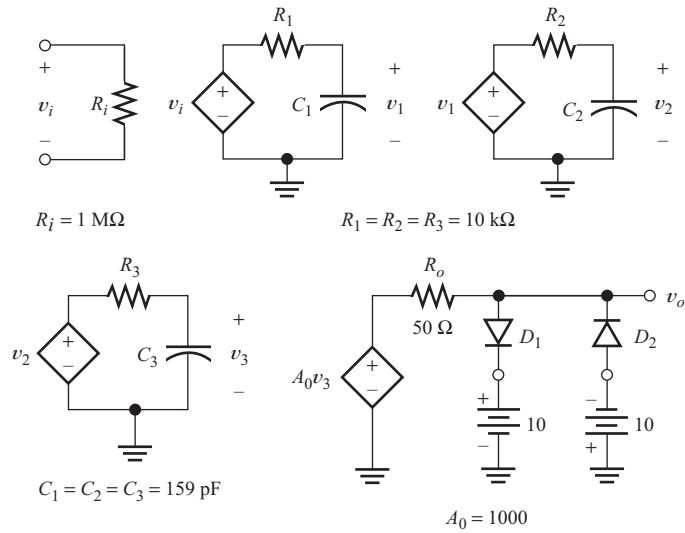
En el siguiente ejemplo, ilustramos las consecuencias de utilizar un valor de β demasiado grande.

Ejemplo 9.8. Inestabilidad en un amplificador realimentado

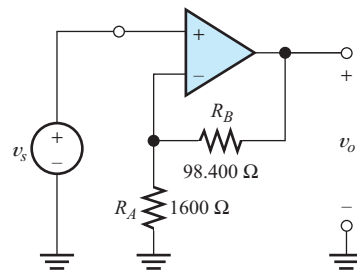
La Figura 9.46(a) muestra un modelo macroscópico de circuito para el amplificador del Ejemplo 9.7. Los filtros RC de paso bajo son responsables de los tres polos en bucle abierto ubicados en $s = -2\pi f_b$. La frecuencia de corte es

$$f_b = \frac{1}{2\pi R_1 C_1} = 100 \text{ kHz}$$

La impedancia de entrada está modelada por R_i , y la de salida por R_o . Los diodos y fuentes de continua simulan un recorte de amplitud no lineal. Siempre



(a) Modelo de circuito del amplificador



(b) Amplificador con realimentación de tensión en serie

$$\text{realimentación } \beta = \frac{R_A}{R_A + R_B} = 0,016$$

Figura 9.46. Amplificador con realimentación del Ejemplo 9.8

que el módulo de la tensión de salida v_o sea menor de, aproximadamente, 10,6 V, los diodos actúan como circuitos abiertos y no tienen efecto alguno. Cuando la fuente controlada $A_0 v_3$ excede los 10,6 V en magnitud, los diodos conducen, limitando la magnitud de la tensión de salida a 10,6 V.

La Figura 9.46(b) muestra el amplificador con una red de realimentación de tensión en serie con $\beta = 0,016$. Como hemos visto en el Ejemplo 9.7, esto genera polos en la mitad derecha del plano y, en consecuencia, inestabilidad. Los valores de las resistencias R_A y R_B se han elegido de tal modo que los efectos de carga sean despreciables. Utilice el análisis transitorio de SPICE para hallar la tensión de salida para $v_s = 0$.

Solución: El esquema está almacenado en el archivo Fig9_46. Hemos establecido la tensión en C_1 en 1 mV. En el análisis con SPICE, es necesario suministrar una tensión inicial no nula en algún punto del circuito para provocar la respuesta inestable. En un circuito real, no es necesario suministrar nada para iniciar la oscilación: el ruido siempre está presente, generando oscilaciones que comienzan poco después de aplicar la alimentación.

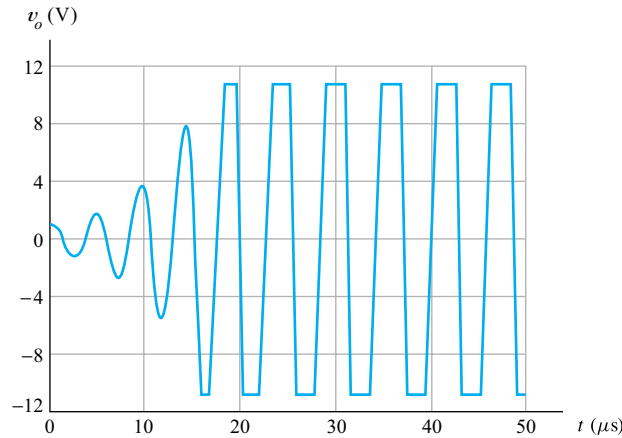


Figura 9.47. Tensión de salida en función del tiempo para el amplificador realimentado inestable del Ejemplo 9.8.

En la Figura 9.47 se muestra la tensión de salida. La tensión de salida es inicialmente de 1 V, debido a la tensión inicial colocada en los condensadores. La respuesta es una oscilación exponencialmente creciente, como se describe en la Ecuación (9.40) para polos ubicados en la mitad derecha del plano. Cuando los picos de salida alcanzan aproximadamente los 10,6 V de magnitud, se produce el recorte. Después de varios ciclos más, la oscilación alcanza el estado estacionario. Este comportamiento es típico de los circuitos electrónicos inestables.

□

EJERCICIO

9.21. Repetir el Ejemplo 9.7 para un amplificador que tenga

$$A(s) = \frac{10^4}{(s/2\pi f_b + 1)^4}$$

Respuesta Consulte la Figura 9.48 para ver el lugar de las raíces $\beta_u = 4 \times 10^{-4}$.

9.8. MARGEN DE GANANCIA Y MARGEN DE FASE

En el diseño de amplificadores con realimentación, a menudo resulta útil considerar los diagramas de Bode de magnitud y de fase de la ganancia de bucle $\beta A(f)$. Normalmente, β es una constante y no contribuye a la fase. El efecto de β sobre la magnitud consiste simplemente en desplazarla verticalmente una distancia igual a $20 \log \beta$. Por tanto, los diagramas de Bode de la ganancia de bucle $\beta A(f)$ son iguales que los diagramas de Bode para la ganancia en bucle abierto del amplificador $A(f)$, excepto por el desplazamiento vertical en el diagrama de magnitud.

Normalmente, los amplificadores a los que se pretende aplicar realimentación están acoplados en continua. Por tanto, la magnitud de la ganancia es constante a bajas

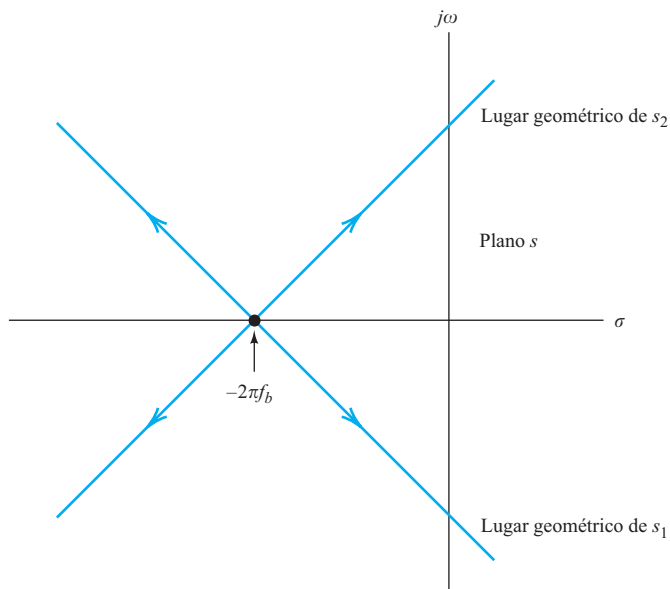


Figura 9.48. Lugar geométrico de las raíces del Ejercicio 9.21.

frecuencias, pero cae a altas frecuencias debido a la influencia de una o más frecuencias de corte (polos). En la Figura 9.49 se ilustran algunas gráficas representativas.

La ganancia en bucle cerrado resulta de la Ecuación (9.33). Sustituyendo s por $j2\pi f$ se obtiene la ganancia en bucle cerrado como una función de la frecuencia:

$$A_f(f) = \frac{A(f)}{1 + \beta A(f)} \quad (9.51)$$

Para una frecuencia dada f_1 , si $\beta A(f_1) = -1$, la ganancia en bucle cerrado se hace infinita. Esto corresponde a un polo sobre el eje $j\omega$ en $s = j2\pi f_1$. La respuesta transitoria correspondiente contiene una senoide de amplitud constante.

De forma intuitiva, podemos comprender por qué la respuesta transitoria contiene una senoide de amplitud constante de la siguiente manera: suponga que tenemos una señal $V_m \cos(2\pi f_1 t)$ en la entrada del amplificador. Esta señal se amplifica para generar una salida $A(f_1) = V_m \cos(2\pi f_1 t)$. [Suponemos que $A(f_1)$ es un número real, por lo que el desfase del amplificador es 0° o 180° .]

La red de realimentación multiplica la salida por β y devuelve el resultado a la entrada, donde se sustrae de la señal del generador. Suponiendo que la señal del generador es cero, la entrada al amplificador es $-\beta A(f_1) V_m \cos(2\pi f_1 t)$. Dado que hemos supuesto que $\beta A(f_1) = -1$, la señal de entrada es $V_m \cos(2\pi f_1 t)$, exactamente la misma que hemos supuesto al principio de la explicación. Por tanto, una vez que la señal está presente, persiste en forma indefinida.

Vemos que una señal de entrada $V_m \cos(2\pi f_1 t)$ es devuelta a la entrada del amplificador sin variaciones si la ganancia de bucle $\beta A(f_1) = -1$. Para que la fase no varíe, el desfase de $\beta A(f_1)$ debe ser de 180° . Evidentemente, si la magnitud de la ganancia de bucle es menor que la unidad, la amplitud de la señal decrece. Por el contrario, si la magnitud es mayor que la unidad, la amplitud de la señal aumenta.

Por tanto, al considerar la estabilidad de un amplificador, examinamos el diagrama de Bode para la ganancia de bucle $\beta A(f)$ con el fin de hallar la frecuencia f_{GM} para

Si la magnitud de la ganancia de bucle es menor que la unidad en la frecuencia para la que el desplazamiento de fase es igual a 180° , el amplificador es estable. Si la ganancia de bucle es mayor que la unidad, el amplificador oscila.

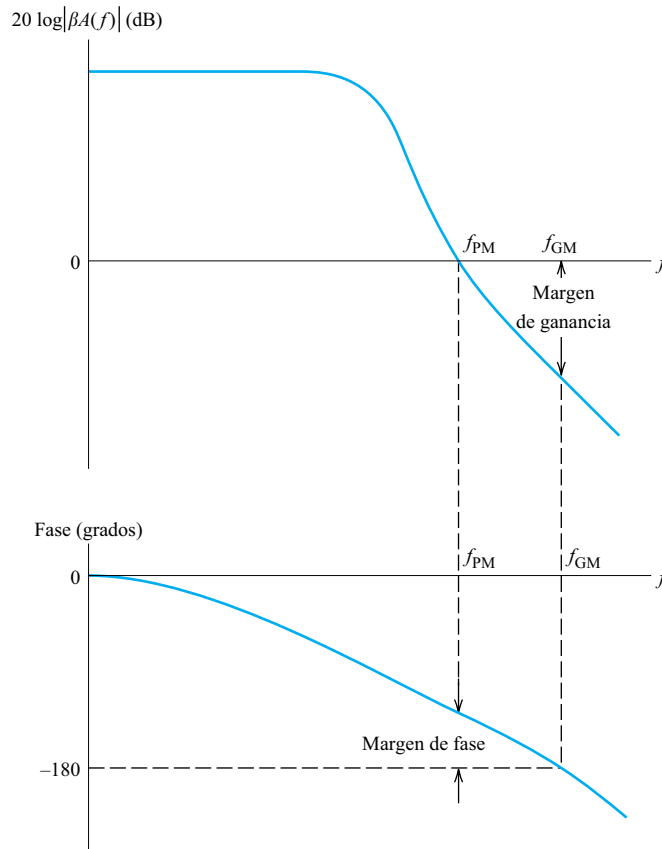


Figura 9.49. Diagramas de Bode que ilustran el margen de ganancia y el margen de fase.

la que el desplazamiento de fase es igual a 180° . Si la magnitud de la ganancia de bucle es menor que la unidad en f_{GM} , el amplificador es estable. Por el contrario, si la magnitud de la ganancia de bucle es mayor que la unidad, el amplificador es inestable.

Para un amplificador estable, la ganancia en f_{GM} es menor que la unidad en magnitud (negativa cuando se expresa en decibelios). La cantidad en que la magnitud de ganancia de bucle se encuentra por debajo de 0 dB se denomina **margen de ganancia** (véase la Figura 9.49). Un margen de ganancia igual a cero implica que hay un polo sobre el eje $j\omega$. A medida que crece el margen de ganancia, los polos se desplazan hacia la mitad izquierda del plano s . En general, un mayor margen de ganancia genera menos oscilaciones amortiguadas y una caída más rápida de la respuesta transitoria.

Otra medida de la estabilidad que puede obtenerse a partir de los diagramas de Bode es el margen de fase, que se determina en la frecuencia f_{PM} para la que la magnitud de la ganancia de bucle $\beta A(f_{PM})$ es igual a la unidad, es decir, $20 \log|\beta A(f_{PM})| = 0$ dB. El margen de fase es la diferencia entre la fase real y 180° (véase la Figura 9.49).

Como hemos indicado anteriormente, normalmente queremos diseñar los amplificadores con realimentación para evitar una respuesta transitoria oscilatoria y la aparición de picos de ganancia en la respuesta en frecuencia. Un método práctico generalmente aceptado consiste en diseñar para obtener un margen de ganancia mínimo de 10 dB y un margen de fase mínimo de 45° .

El margen de ganancia es la cantidad en la que la ganancia de bucle se encuentra por debajo de 0 dB en la frecuencia para la que el desplazamiento de fase es igual a 180° .

El margen de fase es de 180° menos la magnitud del desplazamiento de fase en la frecuencia para la que la ganancia de bucle es igual a 0 dB.

Una regla práctica generalmente aceptada consiste en diseñar para obtener un margen de ganancia mínimo de 10 dB y un margen de fase mínimo de 45° .

Ejemplo 9.9. Determinación de los márgenes de ganancia y de fase

Utilizar diagramas de Bode para hallar el valor máximo permitido de β para lograr la estabilidad en el amplificador del Ejemplo 9.7. La función de ganancia del amplificador es

$$A(s) = \frac{1000}{(s/2\pi f_b + 1)^3}$$

Suponga que $f_b = 100$ kHz. Calcule también el margen de ganancia y el margen de fase para $\beta = 0,002$.

Solución: En primer lugar, preparamos los diagramas de Bode de magnitud y de fase de la ganancia del amplificador, que se obtiene como una función de f sustituyendo $s = j2\pi f$ en $A(s)$. El resultado es

$$A(j2\pi f) = \frac{1000}{(1 + jf/f_b)^3}$$

Los diagramas de Bode pueden obtenerse por medio de los métodos analizados en la Sección 8.1, o mediante un análisis en PSpice del macromodelo mostrado en la Figura 9.46(a). Estos diagramas se ilustran en la Figura 9.50.

Para hallar el valor máximo de β para el que el amplificador es estable, primero localizaremos la frecuencia f_{GM} en la que la fase sea igual a 180° . A partir de la Figura 9.50(b), obtenemos que esa frecuencia es $f_{GM} \cong 173$ kHz. Basándonos en la Figura 9.50(a), hallamos que la magnitud de ganancia en f_{GM} es de 42 dB. Para que se cumplan las condiciones de estabilidad, la magnitud de $\beta A(f_{GM})$ debe ser menor que la unidad (0 dB). Por tanto, β debe ser menor de -42 dB. Para convertir -42 dB en un factor, tenemos

$$20 \log(\beta) = -42$$

$$\log(\beta) = -2,1$$

$$\beta = 10^{-2,1} \cong 0,008$$

Este resultado coincide con el valor hallado en el Ejemplo 9.7.

Ahora, hallamos el margen de ganancia y el margen de fase para $\beta = 0,002$. En decibelios, este valor de β corresponde a $20 \log(\beta) = -54$ dB. Por tanto, en f_{GM} , tenemos $20 \log[A(f_{GM})\beta] = 42 - 54 = -12$ dB. En consecuencia, el margen de ganancia es igual a 12 dB.

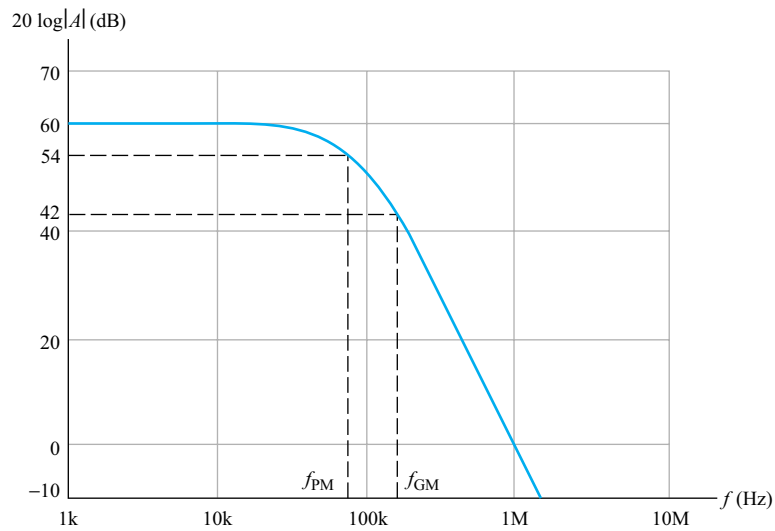
Para hallar el margen de fase para $\beta = 0,002$, primero hallamos la frecuencia f_{PM} tal que $A(f_{PM})\beta$ sea igual a la unidad (0 dB):

$$20 \log[A(f_{PM})\beta] = 0 \text{ dB}$$

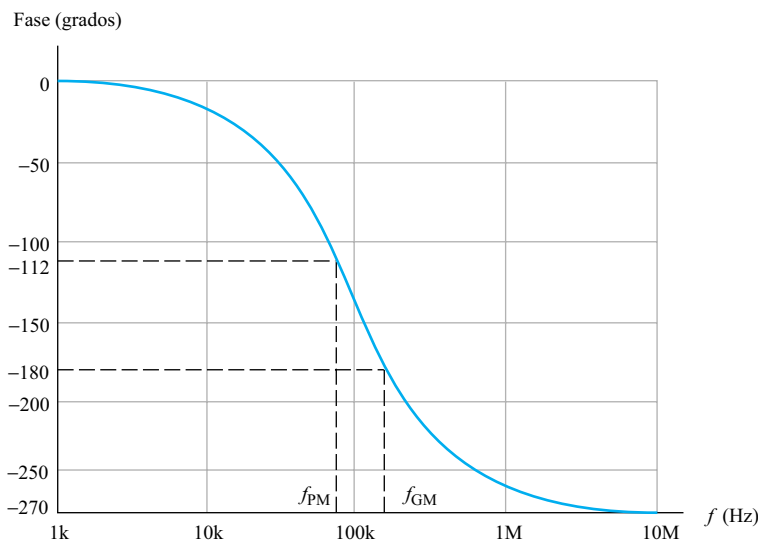
$$20 \log[A(f_{PM})] = -20 \log(\beta)$$

$$20 \log[A(f_{PM})] = 54 \text{ dB}$$

Ahora, podemos utilizar el diagrama de magnitud de Bode para ubicar f_{PM} , como se indica en la Figura 9.50(a). Obtenemos que $f_{PM} \cong 77$ kHz. Por tanto, a partir del diagrama de fase de Bode, hallamos que la fase es, aproxi-



(a) Magnitud



(b) Fase

Figura 9.50. Diagramas de Bode para el Ejemplo 9.9.

madamente igual a -112° para f_{PM} . En consecuencia, el margen de fase es $PM = 180^\circ - 112^\circ \cong 68^\circ$.

□

Ejemplo 9.10. Análisis con SPICE de un amplificador realimentado

Utilizar SPICE para obtener un diagrama de magnitud de Bode de la ganancia en bucle cerrado para el amplificador de los Ejemplos 9.8 y 9.9. En la Figura 9.46 se

muestra un modelo de circuito para el amplificador. Seleccionar la red de realimentación de modo que $\beta = 0,002$. Aplicar también un pulso de entrada rectangular para ver la respuesta transitoria.

Solución: A frecuencias bajas, la ganancia del amplificador es 1000, y la ganancia en bucle cerrado es

$$A_f = \frac{A}{1 + A\beta} = \frac{1000}{1 + 2} = 333,3$$

Por tanto, la realimentación reduce la ganancia en un factor de tres. La ganancia en bucle abierto se ilustra en la Figura 9.50(a), y tiene un ancho de banda ligeramente inferior a 100 kHz. Esperamos que la realimentación negativa aumente el ancho de banda en un factor de $(1 + A\beta)$ (esto es exactamente cierto sólo para un amplificador de un único polo). Por tanto, estimamos un ancho de banda de bucle cerrado de 300 kHz. En consecuencia, seleccionamos un barrido de frecuencia a partir de varias décadas por debajo de 100 kHz hasta varias décadas por encima de 100 kHz.

A continuación, seleccionamos un pulso para ver la respuesta transitoria. La Ecuación (1.19) ofrece una estimación del tiempo de subida t_r del 10 % al 90 % en función del ancho de banda de potencia mitad B :

$$t_r \cong \frac{0,35}{B}$$

Esperamos que el ancho de banda sea de aproximadamente igual 300 kHz, por lo que la ecuación anterior da $t_r \cong 1,2 \mu\text{s}$. Para ver la respuesta transitoria, buscamos una anchura de pulso que sea muchas veces el tiempo de subida; pero si el pulso es demasiado largo, la respuesta no se mostrará en pantalla correctamente. Por tanto, seleccionamos una anchura de pulso de $75 \mu\text{s}$.

El modelo de circuito contiene un recorte en las tensiones de salida de $\pm 10,6 \text{ V}$. En consecuencia, para observar el funcionamiento lineal del amplificador, debemos seleccionar una amplitud de pulso lo suficientemente pequeña como para que no se produzca dicho recorte. Dado que se espera que la ganancia de continua sea de $A_f = 333$, seleccionamos una amplitud de impulso de entrada de 1 mV. La amplitud de salida debe ser de 0,333 V, lo que queda en zona lineal.

SPICE utiliza un circuito equivalente lineal para el análisis de alterna. Por tanto, no es necesario que la amplitud en dicho análisis de alterna permanezca en zona lineal. En lugar de ello, es conveniente elegir una amplitud de 1 V, en cuyo caso la ganancia es numéricamente igual a la tensión de salida.

La red de realimentación de tensión en serie de la Figura 9.46 tiene

$$\beta = \frac{R_A}{R_A + R_B}$$

Ahora, seleccionamos nuevos valores para R_A y R_B para hacer que $\beta = 0,002$. Para evitar la aparición de efectos de carga significativos, elegimos $R_A + R_B$ de modo que sea mucho mayor que la resistencia de salida del amplificador. También, elegimos R_A mucho menor que la resistencia de entrada del amplificador R_i . Por tanto, seleccionamos $R_A = 200 \Omega$ y $R_B = 99800 \Omega$. Excepto por el generador y los nuevos valores de R_A y R_B , el circuito es el mostrado en la Figura 9.46. El esquema para este análisis está almacenado en el archivo Fig9_46M.

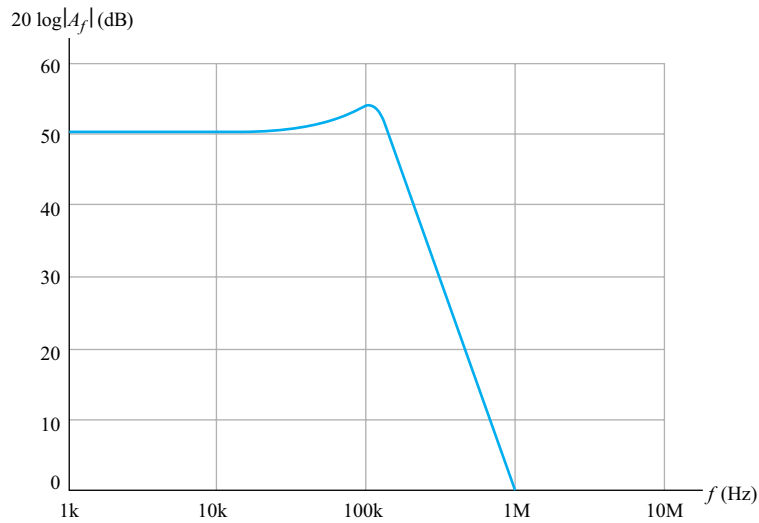


Figura 9.51. Ganancia en bucle cerrado del amplificador del Ejemplo 9.10.

La magnitud de la ganancia en bucle cerrado resultante se ilustra en la Figura 9.51. Como se esperaba, la ganancia para bajas frecuencias es $20 \log(333,3) = 50,5$ dB. Observe que la ganancia presenta un pico moderado (aproximadamente 3 dB) antes de caer, y el ancho de banda es aproximadamente igual a 150 kHz.

En la Figura 9.52 se muestra la respuesta al pulso. Observe que la amplitud del pulso de salida finalmente se estabiliza en 333 mV, que es el valor esperado para una ganancia de continua igual a 333 y un pulso de entrada de 1 mV. Se produce una cierta sobreoscilación y oscilaciones amortiguadas. También, el tiempo de subida es aproximadamente igual al esperado (es decir, del orden de 1 μ s).

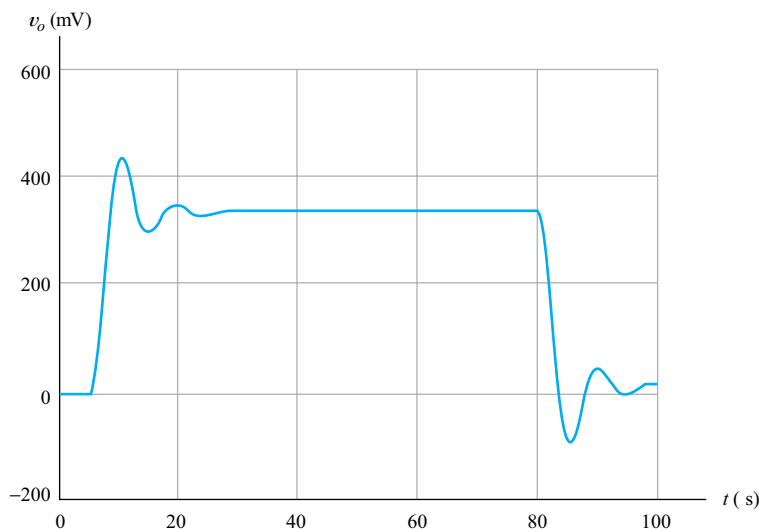


Figura 9.52. Respuesta al pulso del amplificador del Ejemplo 9.10.



EJERCICIO

9.22. Un amplificador tiene la siguiente ganancia de tensión en bucle abierto:

$$A(s) = \frac{A_0}{(s/2\pi f_1 + 1)(s/2\pi f_2 + 1)(s/2\pi f_3 + 1)}$$

donde $A_0 = 5000$, $f_1 = 100$ kHz, $f_2 = 300$ kHz, y $f_3 = 1$ MHz. El amplificador tiene una resistencia de entrada de 200 k Ω y una resistencia de salida de 25 Ω . La magnitud de la amplitud de salida se recorta para $\pm 5,6$ V.

- Halle los valores de los componentes para un modelo de circuito macroscópico de un amplificador similar al mostrado en la Figura 9.46(a). Suponga que $R_1 = R_2 = R_3 = 10$ k Ω .
- Obtener los diagramas de Bode de magnitud y de fase para $A(f)$.
- Hallar el valor máximo permitido de β para lograr estabilidad.
- Hallar el valor de β que proporciona un margen de ganancia de 10 dB.
- Hallar el margen de fase resultante con el valor de β obtenido en el punto (d).
- Diseñar una red de realimentación de tensión en serie para obtener el valor de β hallado en el punto (d). Elija los valores de las resistencias de manera que los efectos de carga sean despreciables.
- Obtener gráficas de magnitud de la ganancia en bucle cerrado en función de la frecuencia y de la respuesta a pulsos en función del tiempo. Asegúrese de que el amplificador permanezca dentro de la zona lineal.

Respuesta

- $C_1 = 159,15$ pF, $C_2 = 53,05$ pF, $C_3 = 15,92$ pF, $R_i = 200$ k Ω , $R_o = 25$ Ω , y las tensiones de la fuente son de ± 5 V.
- Simule el circuito del archivo Exer9_22b para obtener los diagramas.
- $\beta_{max} \cong 0,004$.
- $\beta \cong 1,26 \times 10^{-3}$.
- Margen de fase $\cong 45^\circ$.
- Utilice la red de realimentación de la Figura 9.46(b) con $R_A \ll R_i$ y $R_B \gg R_o$. Una opción es $R_A = 1$ k Ω y $R_B = 793$ k Ω .
- Para obtener las gráficas, simule el circuito almacenado en el archivo Exer9_22g.

9.9. COMPENSACIÓN POR POLO DOMINANTE

Vamos a resumir lo que hemos aprendido sobre la realimentación. La realimentación negativa es más útil que la positiva, pero tiene la desventaja de reducir la ganancia. Con la realimentación negativa, podemos reducir la distorsión, aumentar el ancho de banda, estabilizar la ganancia y controlar las impedancias (de entrada o de salida). Para lograr todo esto, el factor $(1 + A_0\beta)$ debe ser grande en comparación con la unidad. Por tanto, un amplificador que vaya a ser realimentado se diseña con una ganancia grande de bucle abierto. Esto requiere varias etapas de amplificación, y hemos visto, en el Capítulo 8, que los amplificadores de varias etapas poseen invariablemente

múltiples polos. Por otro lado, un valor grande de $(1 + A_0\beta)$ normalmente produce inestabilidad en un amplificador de múltiples polos. Así pues, será necesario modificar deliberadamente las posiciones de los polos (o, lo que es lo mismo, la respuesta en frecuencia) del amplificador antes de poder utilizar la realimentación de forma efectiva. Esta modificación se denomina **compensación**.

En la Figura 9.53(a) se ilustran los polos de un amplificador multietapa típico. El correspondiente diagrama de magnitud de Bode se muestra en la Figura 9.53(b). Normalmente, cada polo puede asociarse con una determinada capacidad en el circuito del amplificador. Usualmente, estas capacidades forman parte de los dispositivos activos. Los tipos de dispositivos seleccionados pueden afectar a los valores de las capacidades y a las posiciones de los polos, pero no es posible eliminar los polos completamente.

A menudo, es necesaria la compensación de un amplificador realimentado con el fin de evitar las oscilaciones, las oscilaciones amortiguadas en la respuesta a pulsos o los picos en la respuesta en frecuencia. La compensación modifica deliberadamente las ubicaciones de los polos en bucle abierto (o lo que es lo mismo, la respuesta en frecuencia) del amplificador.

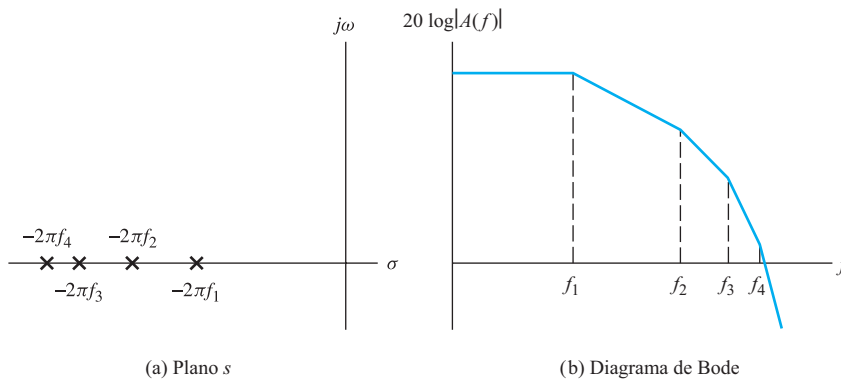


Figura 9.53. Polos y diagrama de magnitud de Bode correspondientes a un amplificador multietapa.

En la sección anterior, hemos visto que la inestabilidad se produce cuando la magnitud de $A\beta$ es mayor que 0 dB en la frecuencia para la que la fase es -180° . Potencialmente, cada polo aporta un desplazamiento de fase de entre 0 y -90° para cualquier frecuencia. Para un amplificador de un solo polo, la inestabilidad no es un problema, porque la fase máxima es de -90° .

Para un amplificador de dos polos, la fase máxima es de -180° , pero esto no ocurre hasta que la frecuencia se aproxima a infinito y, para entonces, la magnitud de la ganancia se aproxima a cero. Sin embargo, es posible que la fase se aproxime mucho a -180° en la frecuencia para la que la magnitud de la ganancia de bucle es de 0 dB, lo que da como resultado un margen de fase muy pequeño, oscilaciones amortiguadas transitorias y picos en la respuesta en frecuencia. En el Ejemplo 9.6 se ha ilustrado este estado.

Tres o más polos pueden producir un desfase de -180° antes de que la magnitud de la ganancia de bucle haya caído por debajo de 0 dB. Por tanto, un amplificador con tres o más polos puede volverse inestable.

Pueden utilizarse varios procedimientos para compensar la configuración de los polos. Un método, denominado compensación por polo dominante, consiste en agregar otro polo en una frecuencia muy baja, de modo que la magnitud de la ganancia de bucle caiga hasta la unidad en el momento en que la fase alcanza, digamos, -135° . De este modo, logramos un margen de fase de 45° . La adición de un polo dominante de compensación se ilustra en la Figura 9.54.

En la compensación por polo dominante, añadimos un polo que tiene una frecuencia de corte mucho menor que la de cualquiera de los otros polos.

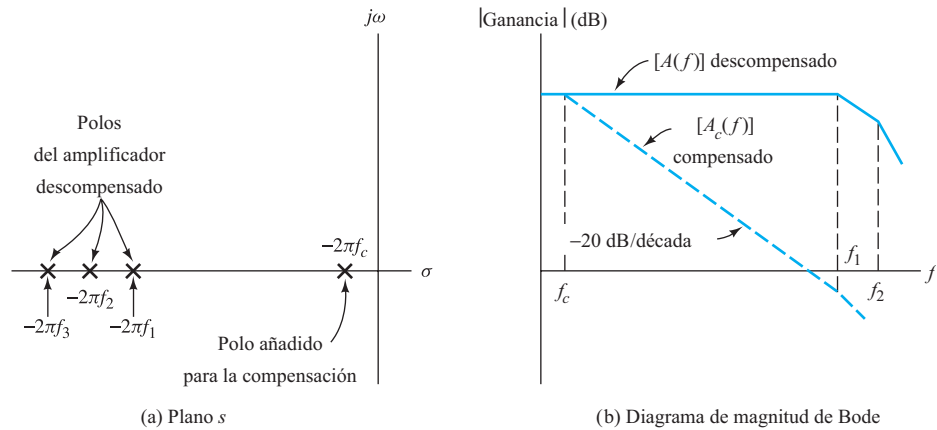


Figura 9.54. Compensación añadiendo un polo en $-2\pi f_c$.

Ejemplo 9.11. Compensación por polo dominante

Suponga que tenemos un amplificador diferencial que tiene las frecuencias de los polos en $f_1 = 1$ MHz, $f_2 = 8$ MHz, y $f_3 = 20$ MHz. El amplificador tiene una ganancia de tensión en circuito abierto de $A_0 = 10^4$, una resistencia de entrada diferencial de 1 M Ω , y una resistencia de salida de 20 Ω . Se debe añadir un polo en f_c para compensar el amplificador de modo que el margen de fase sea de 45° , suponiendo que $\beta = 0,1$. Determinar el valor de f_c . Hallar un macromodelo para el amplificador compensado. Diseñar una red de realimentación de tensión en serie con $\beta = 0,1$, y utilizar SPICE para mostrar la respuesta a un pulso de señal y la respuesta en frecuencia del amplificador con realimentación.

Solución: En primer lugar, obtenemos un macromodelo del amplificador como se indica en la Figura 9.55. Se ha elegido arbitrariamente un valor de 100 Ω para cada una de las resistencias R_1 , R_2 , R_3 y R_c . Las capacidades se han elegido de modo que las frecuencias de corte coincidan con los valores dados. Por ejemplo, tenemos

$$C_1 = \frac{1}{2\pi f_1 R_1} = 1592 \text{ pF}$$

Las otras capacidades se calculan de forma similar. Inicialmente, utilizamos el macromodelo para obtener los diagramas de Bode para el amplificador sin el polo de compensación. Por tanto, elegimos $C_c = 0,001$ pF, de modo que la ganancia del amplificador no se vea afectada por el circuito $R_c C_c$, ya que f_c es muy alta (SPICE no permite valores cero). Además, conectamos un generador a la entrada y una resistencia de carga a la salida. El esquema de PSpice está almacenado en el archivo Fig9_55, y los diagramas de Bode resultantes para el amplificador descompensado se muestran en la Figura 9.56.

Queremos añadir otro polo al amplificador para lograr un margen de fase de 45° . La experiencia demuestra que la frecuencia de corte f_c debe ser muy pequeña comparada con las otras frecuencias de corte del amplificador. De este modo, anticipamos que la fase aportada por el polo de compensación será casi exactamente de -90° para $f = f_{PM}$. Recuerde que, para obtener un margen de fase de 45° , la ganancia de bucle $A\beta$ debe ser igual a la unidad en f_{PM} , y la fase debe ser $-180^\circ + 45^\circ = -135^\circ$. Debido a que se espera que el polo de compensación

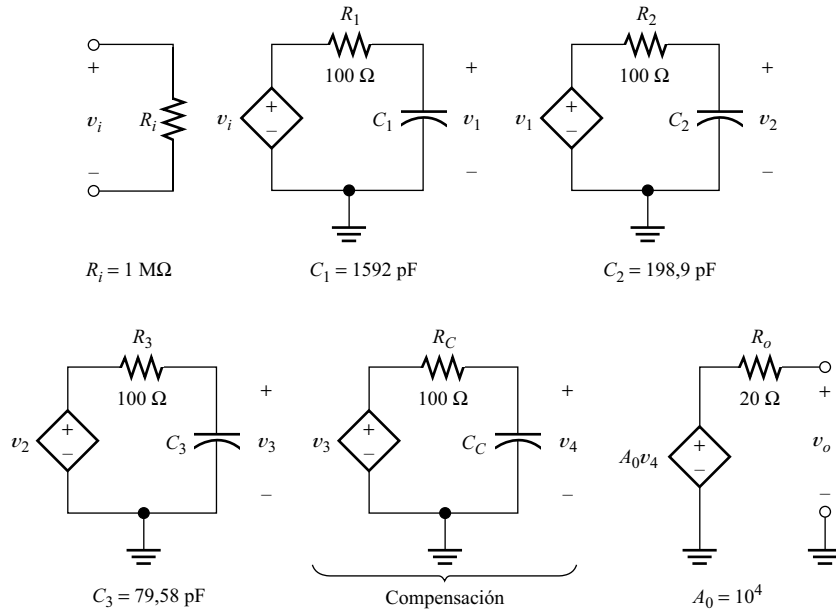


Figura 9.55. Macromodelo del amplificador del Ejemplo 9.11.

contribuya con -90° en f_{PM} , llegamos a la conclusión de que el amplificador descompensado tiene una fase de -45° en f_{PM} . A partir del diagrama de fase de la Figura 9.56(b), obtenemos que $f_{PM} \cong 765$ kHz.

Ahora, a partir del diagrama de la ganancia de la Figura 9.56(a), obtenemos que $20 \log |A(f_{PM})| = 78$ dB. Sin embargo, necesitamos que

$$|A_c(f_{PM})\beta| = 1$$

donde $A_c(f)$ es la ganancia del amplificador después de la compensación. En decibelios, esta ecuación resulta

$$20 \log |A_c(f_{PM})| + 20 \log (\beta) = 0$$

Dado que $20 \log (\beta) = -20$ dB, concluimos que $20 \log |A_c(f_{PM})| = +20$ dB. La diferencia entre la ganancia descompensada y la ganancia compensada es

$$20 \log |A(f_{PM})| - 20 \log |A_c(f_{PM})| = 58 \text{ dB}$$

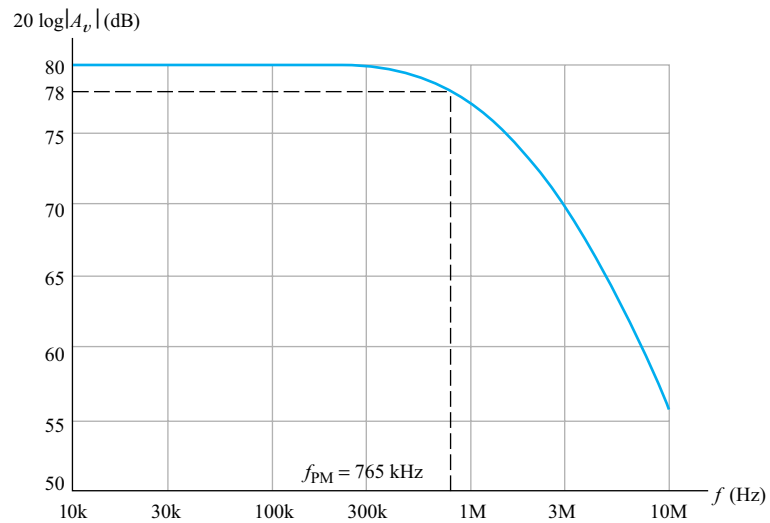
Por tanto, el polo de compensación debe suministrar una atenuación de 58 dB en f_{PM} .

La atenuación de un solo polo es

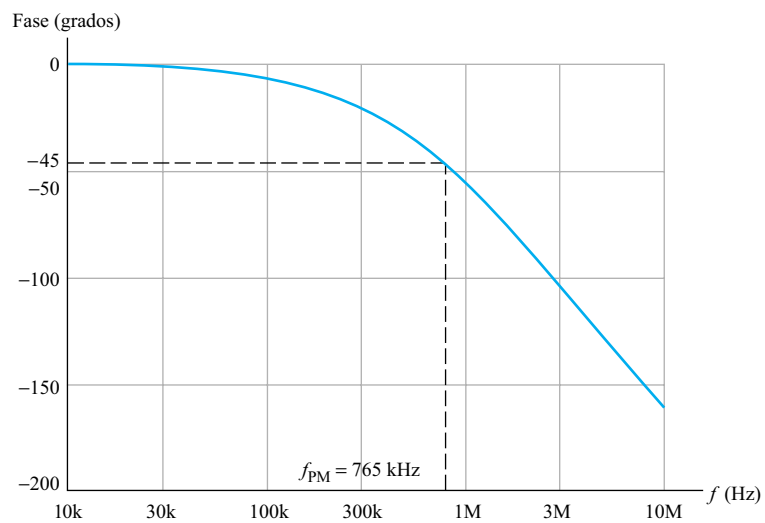
$$-10 \log \left[1 + \left(\frac{f}{f_c} \right)^2 \right]$$

Por tanto, podemos escribir

$$-10 \log \left[1 + \left(\frac{f_{PM}}{f_c} \right)^2 \right] = -58$$



(a) Magnitud



(b) Fase

Figura 9.56. Diagramas de Bode del amplificador descompensado del Ejemplo 9.11.

Dividiendo ambos miembros por -10 , tenemos

$$\log \left[1 + \left(\frac{f_{PM}}{f_C} \right)^2 \right] = 5,8$$

Tomando el logaritmo inverso en ambos lados, obtenemos

$$\left[1 + \left(\frac{f_{PM}}{f_C} \right)^2 \right] = 6,310 \times 10^5$$

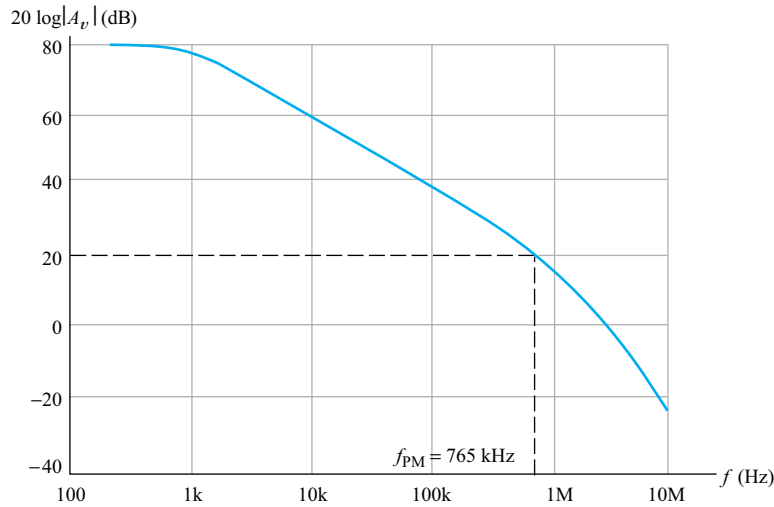
Sustituyendo $f_{PM} = 765 \text{ kHz}$ y despejando, obtenemos que $f_C = 963 \text{ Hz}$.

Ahora, podemos hallar el valor de C_C :

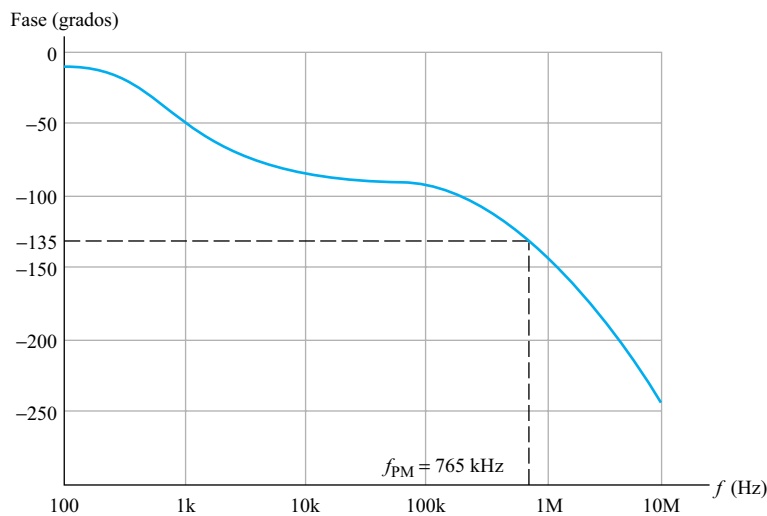
$$C_C = \frac{1}{2\pi f_c R_C} = 1,65 \mu\text{F}$$

Con este valor de C_C , simulamos (la simulación está almacenada en el archivo Fig9_57) el circuito para obtener los diagramas de Bode para el amplificador compensado. Las gráficas resultantes se muestran en la Figura 9.57. Como se esperaba, obtenemos que la fase es igual a -135° y la magnitud de la ganancia de 20 dB para $f_{PM} = 765 \text{ kHz}$.

A continuación, diseñamos una red de realimentación de tensión en serie. El resultado se indica en la Figura 9.58. Para evitar un efecto de carga impor-



(a) Magnitud



(b) Fase

Figura 9.57. Diagramas de Bode del amplificador del Ejemplo 9.11 con compensación.

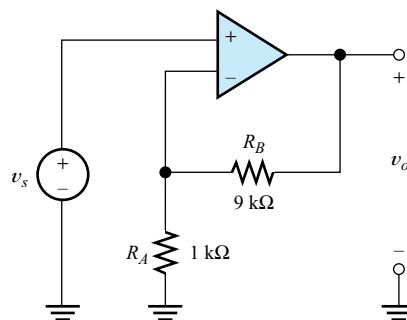


Figura 9.58. Amplificador del Ejemplo 9.11 con realimentación de tensión en serie.

tante, se han elegido valores de resistencia mucho mayores que R_o y mucho menores que R_i . El factor de realimentación de la red es

$$\beta = \frac{R_A}{R_A + R_B} = 0,1$$

que es el valor dado en el enunciado del problema.

Esperamos una ganancia en bucle cerrado para bajas frecuencias $A_f \cong 1/\beta = 10$ (20 dB). En el diagrama de magnitud de la ganancia del amplificador compensado mostrado en la Figura 9.57, observamos que la ganancia en bucle abierto cae por debajo de 20 dB a partir de $f_{PM} = 765$ kHz. Por tanto, podemos esperar un ancho de banda en bucle abierto del orden de 1 MHz. Utilizando la Ecuación (1.19), obtenemos un tiempo de subida de

$$t_r \cong \frac{0,35}{B} = 0,35 \mu s$$

Por tanto, en la simulación con PSpice, seleccionamos una anchura de pulso de varios microsegundos para visualizar la respuesta transitoria. El archivo del circuito está almacenado en Fig9_58.

En la Figura 9.59 se muestra la magnitud de la ganancia en bucle cerrado en función de la frecuencia. Observe que la ganancia para bajas frecuencias y el ancho de banda coinciden bastante bien con los valores esperados. Se produce un pico de ganancia de aproximadamente 2 dB antes de la caída, lo cual es típico en los amplificadores realimentados con múltiples polos. Si se desean picos de menor amplitud, debemos diseñar para obtener un mayor margen de fase, por ejemplo 60°. Probablemente, en lugar de repetir las etapas del diseño, un procedimiento más expeditivo consistiría en ajustar C_C por el método de prueba y error hasta obtener la magnitud de pico deseada. Sin embargo, el ancho de banda del amplificador se reduciría ligeramente al diseñar para obtener un mayor margen de fase.

En la Figura 9.60 se muestra la respuesta del amplificador a un pulso de señal. Observe la sobreoscilación, que es de aproximadamente el 23 % de la amplitud final del pulso. Un mayor margen de fase reduciría la sobreoscilación a expensas de un tiempo de subida ligeramente más largo.

□

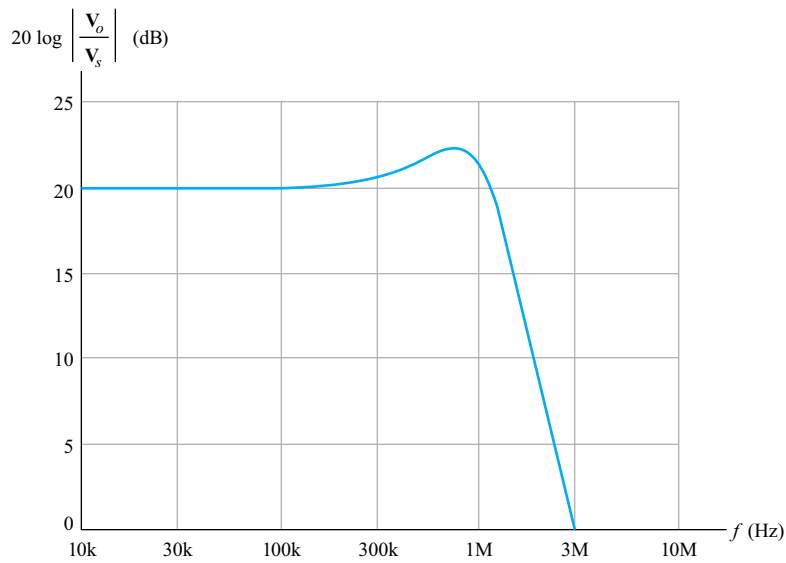


Figura 9.59. Magnitud de la ganancia en bucle cerrado.

EJERCICIO

9.23. Repetir el Ejemplo 9.11 si $f_1 = f_2 = f_3 = 2$ MHz. Realizar el diseño para obtener un margen de fase de 60° .

Respuesta $f_{PM} \cong 354$ kHz, $f_C = 371$ Hz, y $C = 4,29$ μ F. Simule los circuitos almacenados en los archivos Exer9_23a para obtener la respuesta en bucle abierto, y los almacenados Exer9_23 para la respuesta en bucle cerrado.

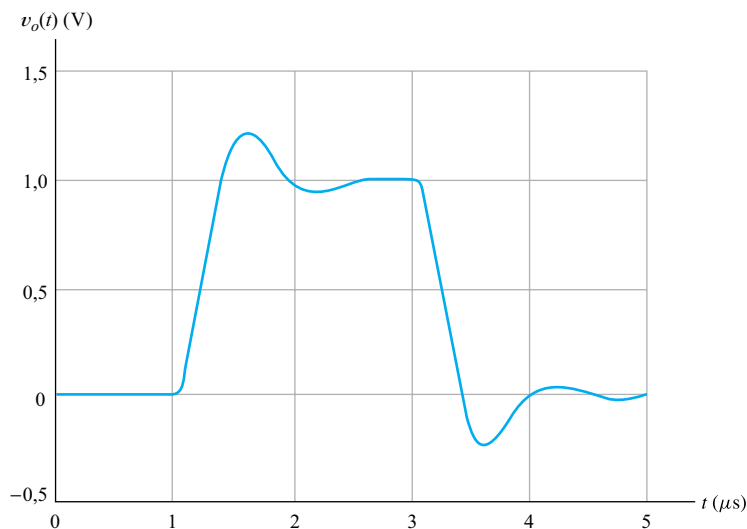


Figura 9.60. Respuesta al pulso en bucle cerrado.

9.10. EJEMPLOS DE AMPLIFICADORES INTEGRADOS CON REALIMENTACIÓN

En esta sección, mostramos varios ejemplos de amplificadores integrados con realimentación. El amplificador con realimentación más común es el amplificador operacional. Muchos amplificadores de propósito especial, como los amplificadores de potencia de audio, son similares en diseño a los amplificadores operacionales.

Amplificador operacional

En la Figura 9.61 se presenta un diagrama de un amplificador operacional integrado. Observe que el circuito contiene pocas resistencias y sólo un condensador. Esto es característico de los diseños para implementación integrada. Se evita el uso de resistencias y condensadores, porque requieren más área de chip que los transistores. Las fuentes de corriente pueden implementarse con algunas resistencias adicionales y transistores bipolares, como se ha explicado en la Sección 7.2. La implementación de la fuente de tensión V_B se analiza en la sección «Problemas» al final del capítulo.

Las señales de entrada aplicadas a las bases de Q_1 y Q_2 se amplifican en cuatro etapas en cascada. La primera etapa está compuesta por los transistores Q_1 y Q_2 , que forman un amplificador diferencial. La fuente de corriente I_1 establece las corrientes de polarización de Q_1 y Q_2 . Suponemos que los transistores Q_1 y Q_2 son idénticos. Si las tensiones de entrada aplicadas a las bases son iguales, la corriente I_1 se divide equitativamente entre Q_1 y Q_2 , debido a la simetría del circuito. Por tanto, las corrientes de polarización de emisor son $I_{E1Q} = I_{E2Q} = I_1/2 = 10 \mu\text{A}$. Las corrientes de colector son ligeramente menores de $10 \mu\text{A}$, ya que una pequeña fracción de la corriente de emisor se debe a la corriente de base.

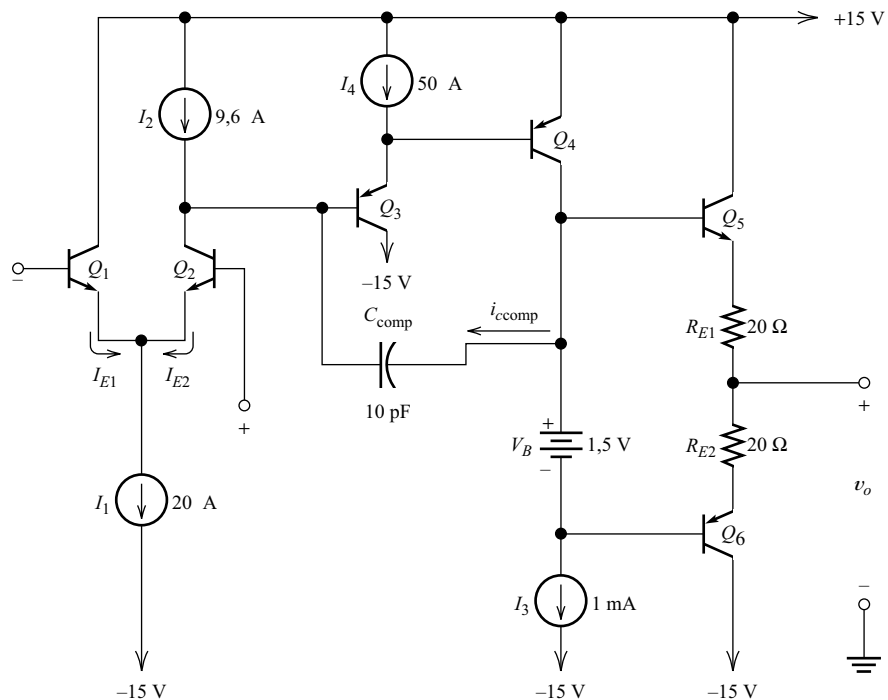


Figura 9.61. Diagrama simplificado del circuito de un amplificador operacional integrado.

La segunda etapa del amplificador es Q_3 , que actúa como un seguidor de emisor. Recuerde que, en un seguidor de emisor, la señal de entrada se aplica a la base, el colector se conecta a masa (en el circuito equivalente en pequeña señal), y la señal de salida se toma del emisor. La fuente de corriente I_4 suministra la corriente continua de polarización al emisor de Q_3 . La corriente de base de Q_4 es pequeña comparada con el valor de I_4 . Por tanto, la corriente de emisor en el punto Q de Q_3 es aproximadamente igual a $50 \mu\text{A}$.

La tercera etapa está constituida por el transistor Q_4 , que es un amplificador en emisor común. Observe que la señal de entrada se aplica a la base. Dado que tratamos la tensión de alimentación como un cortocircuito a masa en el circuito equivalente en pequeña señal, el emisor de Q_4 está conectado a masa. La señal de salida se toma del colector de Q_4 . La fuente de corriente I_3 suministra una corriente continua de polarización al colector de Q_4 (las corrientes de base de Q_5 y Q_6 son pequeñas comparadas con I_3 , y no hay corriente continua a través del condensador C_{comp}).

La etapa de amplificación final está formada por Q_5 , Q_6 , V_B , R_{E1} , y R_{E2} . Este circuito es similar al circuito push-pull en clase B mostrado en la Figura 9.7. Aquí, hemos incluido la fuente de tensión V_B para suministrar una ligera polarización directa de las uniones emisor-base de Q_5 y Q_6 , lo que ayuda a reducir la distorsión de cruce.

La fuente de tensión V_B se implementa con resistencias y transistores (véase el Problema 9.79). Es importante que el valor de V_B cambie con la temperatura. Recuerde que las tensiones directas de las uniones base-emisor disminuyen con el aumento de la temperatura. Si V_B fuera constante, la corriente a través de Q_5 y Q_6 aumentaría notablemente con la temperatura, generando posiblemente un recalentamiento y la destrucción de los dispositivos. Las resistencias R_{E1} y R_{E2} también contribuyen a impedir la inestabilidad de polarización. La ganancia de tensión de la etapa de salida es aproximadamente igual a la unidad.

Análisis con SPICE del circuito descompensado

Seguidamente, utilizamos SPICE para realizar el análisis del punto de trabajo y obtener los diagramas de Bode para la ganancia en bucle abierto sin compensación.

En primer lugar, debemos asegurarnos de que los puntos de trabajo de las etapas de ganancia se encuentren en la región activa. Debido a que la ganancia de tensión es extremadamente alta, una tensión continua de entrada muy pequeña puede llevar a la región de saturación o de corte a la etapa de salida. Realmente, una ligera asimetría de los transistores de entrada puede producir este resultado, incluso para tensiones de entrada cero. Hasta ahora, hemos ignorado los efectos de las corrientes de base, pero estas bajas corrientes en las primeras etapas son suficientes para llevar la salida hasta los límites. Por tanto, debemos suministrar una pequeña tensión continua de polarización a la entrada para contrarrestar estos efectos y asegurar que los transistores de salida se encuentren dentro de su zona lineal. El punto medio de la zona lineal corresponde a la tensión de salida cero.

Un método sería aplicar una tensión continua de entrada y luego barrer su valor para hallar la tensión de polarización necesaria que polarice adecuadamente la salida. Entonces, podríamos fijar la tensión continua de entrada y ejecutar un segundo programa para llevar a cabo los análisis del punto de trabajo y de alterna. Esto podría funcionar en una simulación de SPICE, pero sería muy difícil llevarlo a cabo midiendo en un laboratorio.

Otro método (que resulta tan útil en el laboratorio como en una simulación de SPICE) consiste en utilizar una red de realimentación RC para estabilizar el punto de trabajo cerca de la tensión de salida cero. Este método se ilustra en la Figura 9.62, en

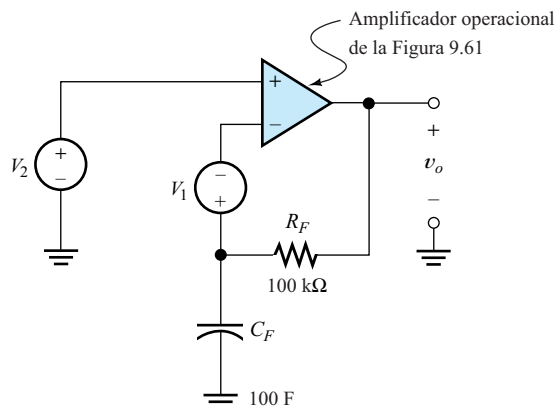


Figura 9.62. La red $R_F - C_F$ tiene un factor de realimentación $\beta = 1$ (en continua) que asegura que el amplificador operacional esté polarizado en su región activa.

la que R_F y C_F forman la red de realimentación. El factor de realimentación para continua es igual a la unidad. Por tanto, la ganancia en continua en bucle cerrado es la unidad, y la entrada continua cero produce una salida continua de (casi) cero. Elegimos valores muy grandes para R_F y C_F . En consecuencia, el factor de realimentación es extremadamente pequeño para las señales alternas, y podemos observar el funcionamiento en bucle abierto del amplificador operacional de dichas señales.

Observe que hemos seleccionado $C_F = 100$ F. Por supuesto, este valor no resultaría práctico en un laboratorio. Por el contrario, SPICE sólo está manipulando números, y no tenemos por qué ser prácticos en nuestras elecciones, siempre que no intentemos implementar el circuito. Un valor tan grande de C_F es necesario para asegurar una realimentación en alterna despreciable por encima de 1 Hz.

El esquema está almacenado en el archivo Fig9_62. Hemos utilizado parámetros de modelo para los transistores que son típicos para los circuitos integrados bipolares. Ya que deseamos hallar la ganancia en bucle abierto en ausencia de compensación, hemos eliminado el condensador de compensación para la primera simulación.

Los resultados del análisis del punto de trabajo se acercan a los valores anticipados en nuestra anterior exposición (algunas de las corrientes obtenidas son negativas, ya que PSpice elige como dirección de referencia corrientes positivas entrantes en los terminales del transistor). También, observamos que fluyen corrientes de colector de, aproximadamente, 2,2 mA en los transistores de salida Q_5 y Q_6 . Esta polarización directa reduce la distorsión de cruce.

Los diagramas de Bode de fase y de magnitud de la ganancia en bucle abierto se ilustran en la Figura 9.63. Observe que, para la frecuencia f_{GM} en la que la fase es igual a -180° , la magnitud de la ganancia es de 40,8 dB. Por tanto, para cualquier valor del factor de realimentación mayor de $-40,8$ dB ($\beta = 0,00912$), el amplificador sería inestable. Algunas veces, los amplificadores operacionales se utilizan con un factor de realimentación igual a la unidad. Por tanto, es necesaria la compensación.

El método más simple consiste en crear un polo dominante, colocando un condensador en paralelo con el camino de la señal que introduzca un polo a baja frecuencia. A partir de la Figura 9.61, podríamos considerar la colocación de un condensador de compensación entre la base de Q_3 y la base de Q_4 , o entre la base de Q_5 y masa.

Sin embargo, en un circuito integrado, debemos mantener los valores de capacidad muy bajos (digamos, de menos de 50 pF). De lo contrario, los condensadores consu-

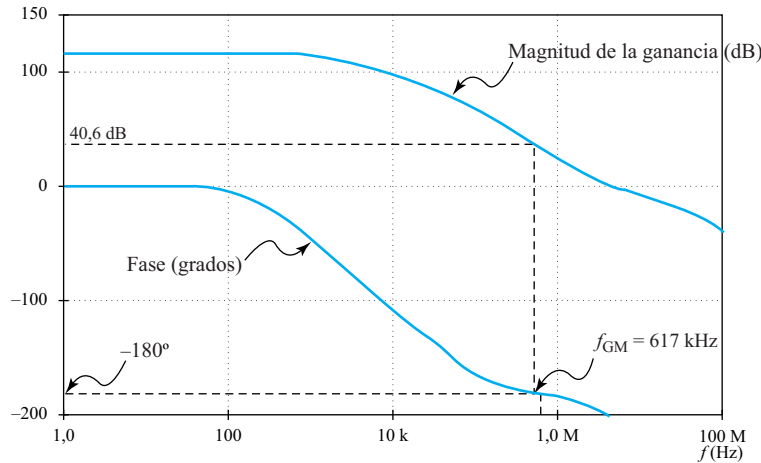


Figura 9.63. Magnitud y fase de la ganancia en bucle abierto del amplificador operacional descompensado ($C_{\text{comp}} = 0$).

men demasiada área de chip. La frecuencia del polo asociado a una capacidad C_{comp} conectada desde un nodo de circuito a masa es

$$f_p = \frac{1}{2\pi R_o C_{\text{comp}}}$$

donde R_o es la resistencia de salida del circuito vista desde el nodo en cuestión. Para minimizar el valor de capacidad requerido para un polo a una determinada frecuencia, debemos conectar la capacidad en el nodo que tenga la mayor impedancia de salida. Éste resulta ser la base de Q_3 .

Podemos determinar la capacidad necesaria entre la base de Q_3 y masa para lograr un margen de fase aceptable por el método de prueba y error. La capacidad resultante es demasiado grande para implementarse sobre un chip de circuito integrado. Sin embargo, debido a que el coste de un solo condensador discreto es comparable al de un amplificador operacional integrado, resulta altamente deseable incluir el condensador en el chip.

El amplificador formado por Q_3 y Q_4 es un amplificador inversor con alta ganancia. Esto puede verificarse utilizando PSpice. En la Sección 8.3, hemos visto que, debido al efecto Miller, una pequeña capacidad conectada entre la entrada y la salida de un amplificador inversor de alta ganancia tiene el efecto de una capacidad mucho mayor conectada entre los terminales de entrada. Esto nos lleva a intentar la compensación conectando una pequeña capacidad entre la base de Q_3 y el colector de Q_4 , como se indica en la Figura 9.61.

Los diagramas de Bode para la ganancia en bucle abierto con $C_{\text{comp}} = 10$ pF se indican en la Figura 9.64. Para $\beta = 1$, resulta que $20 \log |A\beta| = 0$ dB a la frecuencia f_{PM} para la que $20 \log |A(f_{\text{PM}})| = 0$ dB. Esta frecuencia se indica en la Figura 9.64. Observe que, en f_{PM} , la fase es igual a -128° . Por otro lado, el margen de fase es $180^\circ - 128^\circ = 52^\circ$. Por tanto, el análisis de SPICE demuestra que un condensador de 10 pF proporciona una compensación adecuada para un factor de realimentación igual a la unidad.

Observe que la gráfica de magnitud presenta una pendiente de caída de 20 dB por década sobre casi la totalidad de las frecuencias. Por tanto, el amplificador operacional compensado se comporta como un amplificador de un solo polo. Como se ha explica-

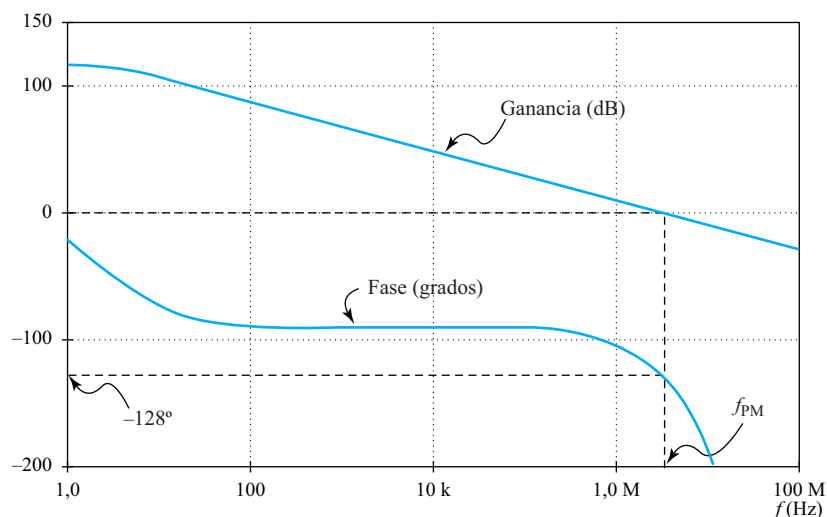


Figura 9.64. Magnitud y fase de la ganancia en bucle abierto para el amplificador operacional compensado ($C_{\text{comp}} = 10 \text{ pF}$).

do anteriormente, tales amplificadores presentan un producto ganancia-ancho de banda constante. En este caso en particular, el producto ganancia-ancho de banda es aproximadamente igual a 3 MHz, que es un valor típico en los amplificadores operacionales integrados.

Amplificador diferencial de banda ancha

El amplificador operacional y otros amplificadores integrados están diseñados para utilizarse con realimentación global desde la salida de la última etapa a la entrada de la primera. Esto resulta ventajoso en muchos casos, porque la magnitud de $A\beta$ es grande, lo cual aumenta los efectos deseables de la realimentación. Como contrapartida, los amplificadores de varias etapas normalmente necesitan compensación.

Una alternativa a la realimentación total consiste en diseñar el amplificador con realimentación en cada etapa. Como ejemplo, analice el esquema del circuito integrado amplificador de banda ancha y alta ganancia diferencial LM733 mostrado en la Figura 9.65. El circuito consta de dos etapas diferenciales seguidas por etapas de salida de tipo seguidor de emisor. La primera etapa diferencial esta formada por Q_1 y Q_2 . Los transistores Q_3 y Q_4 forman el segundo par diferencial. El transistor Q_5 es la etapa de salida para la salida A . Del mismo modo, Q_6 excita la segunda salida. Los amplificadores diferenciales rechazan cualquier componente de modo común de la señal de entrada. Por el contrario, la componente diferencial se amplifica y se presenta como una señal diferencial entre los terminales de salida. De este modo, la señal en la salida B es la inversa de la señal en la salida A .

Analicemos este circuito con una señal de entrada diferencial pura (es decir, una tensión de entrada es la inversa de la otra), como se indica en la Figura 9.65. En este caso, debido a la simetría, la tensión de la señal en el terminal superior de la fuente de corriente I_1 es cero. Del mismo modo, la tensión de la señal en los emisores de Q_3 y Q_4 es cero. Por tanto, para el análisis en pequeña señal de tensiones de entrada diferenciales, podemos conectar estos puntos a masa, dividiendo el circuito de este modo en dos amplificadores idénticos. Uno de estos amplificadores se muestra en la Figura 9.66, en la que hemos reemplazado las fuentes de tensión y las fuentes de corriente por sus

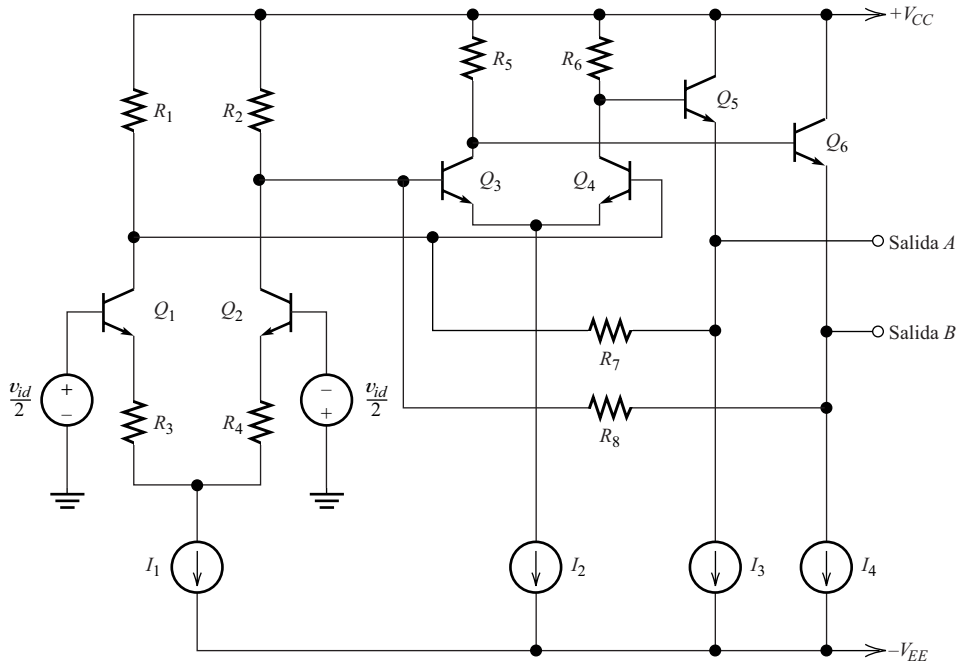


Figura 9.65. Diagrama de circuito simplificado del amplificador diferencial de banda ancha y alta ganancia LM733.

equivalentes en pequeña señal, que son cortocircuitos y circuitos abiertos, respectivamente. Además, esta mitad de circuito puede dividirse convenientemente en dos etapas, como se indica en la figura.

En la Figura 9.66, vemos que la segunda etapa está compuesta por Q_4 , que actúa como un amplificador en emisor común, y Q_5 , que es un seguidor de emisor. La ganancia de tensión en bucle abierto de esta conexión en cascada es alta y negativa. La resistencia R_7 suministra una realimentación de tensión en paralelo negativa en la segunda etapa, y el factor de realimentación es $\beta_2 = R_7$. Recuerde que este tipo de realimentación da lugar a un amplificador de transresistencia ideal con una ganancia en bucle cerrado de

$$R_{mf2} \cong 1/\beta_2 = R_7$$

Además, la realimentación de tensión en paralelo suministrada por R_7 tiende a hacer muy pequeñas las impedancias de entrada y de salida de la segunda etapa.

Debido a la pequeña impedancia de entrada de la segunda etapa, casi toda la corriente de señal en el colector de Q_1 fluye hacia la entrada de la segunda etapa (en lugar de a través de R_1). Además, la corriente del emisor de Q_1 es casi igual a su corriente de colector. Por tanto, casi toda la corriente de salida de la primera etapa fluye a través de R_3 . Por tanto, R_3 suministra una realimentación negativa de corriente en serie alrededor de la primera etapa, y el factor de realimentación es $\beta_1 = R_3$. Recuerde que este tipo de realimentación da lugar a un amplificador de transconductancia casi ideal que tiene una ganancia de

$$G_{mf1} \cong 1/\beta_1 = 1/R_3$$

Además, la realimentación de corriente en serie hace que las impedancias de entrada y de salida de la primera etapa sean muy altas.

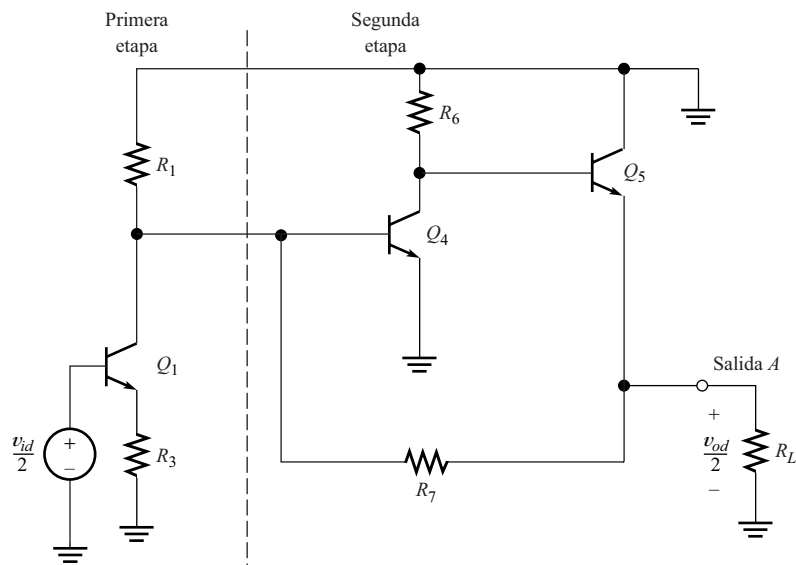


Figura 9.66. Mitad de circuito equivalente para señales de entrada diferenciales.

La ganancia total de tensión en bucle cerrado del amplificador es

$$\begin{aligned}
 A_v &= \frac{\text{Tensión de salida de la etapa 2}}{\text{Tensión de entrada de la etapa 1}} = \\
 &= \frac{\text{Corriente de salida de la etapa 1}}{\text{Tensión de entrada de la etapa 1}} \times \frac{\text{Tensión de salida de la etapa 2}}{\text{Corriente de salida de la etapa 1}} = \\
 &= G_{mf1} \times R_{mf2}
 \end{aligned}$$

Utilizando las expresiones anteriores halladas para G_{mf1} y R_{mf2} , tenemos

$$A_v \cong R_7/R_3$$

Por tanto, el amplificador tiende a tener una alta impedancia de entrada, una baja impedancia de salida, y una ganancia de tensión diferencial que está determinada por la relación de resistencias.

9.11. PRINCIPIOS DEL OSCILADOR

Los osciladores son circuitos que generan señales periódicas. Las formas de onda generadas pueden ser senoidales, cuadradas, triangulares, trenes de pulsos rectangulares, u otras formas de onda necesarias en un sistema electrónico. Un oscilador convierte la potencia continua de la fuente de alimentación en una potencia de señal alterna en forma espontánea, sin que sea necesaria una fuente de entrada alterna. Por el contrario, un amplificador convierte la potencia continua en potencia alterna de salida sólo si existe una señal alterna de entrada externa.

Pueden encontrarse muchos ejemplos de osciladores en los sistemas electrónicos. Por ejemplo, un receptor de televisión contiene varios osciladores. Un oscilador genera una forma de onda en diente de sierra de 15.750 Hz, como la que se muestra en la

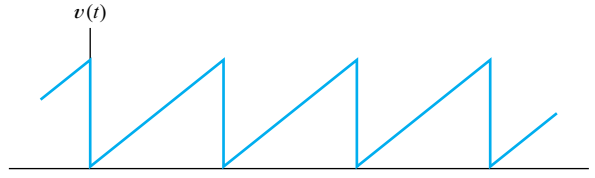


Figura 9.67. Forma de onda en diente de sierra.

Figura 9.67, que se utiliza para mover el haz de electrones en dirección horizontal a través de los elementos fosforescentes que se encuentran en la cara interna del tubo de imagen, trazando de este modo las líneas de la imagen. Un segundo oscilador genera una forma de onda en diente de sierra de 60 Hz, que se utiliza para generar la exploración vertical, de manera que las líneas horizontales sucesivas descendan progresivamente por la pantalla. Otro oscilador genera una senoide a 3,579545 MHz, que es necesaria para recuperar la información de color de la señal recibida. Aún hay otro oscilador, conocido como *oscilador local*, que genera una senoide que se utiliza para seleccionar el canal de televisión de interés. Los computadores contienen osciladores que generan ondas cuadradas, conocidas como *señales de reloj*, que regulan las transiciones lógicas.

Osciladores lineales

Pueden adoptarse varios métodos en el diseño de circuitos osciladores. El procedimiento que vamos a ver en esta sección consiste en incluir un camino de realimentación selectivo en frecuencia alrededor de un amplificador, que devuelve parte de la señal de salida a la entrada del amplificador. Esto da como resultado un circuito denominado **oscilador lineal**, que produce una salida aproximadamente senoidal. En condiciones adecuadas, la señal devuelta por la red de realimentación tiene exactamente la amplitud y fase correctas necesarias para sostener la señal de salida. El diagrama de bloques de este método se indica en la Figura 9.68. Otro método de diseño de osciladores utiliza dispositivos activos, como conmutadores, en lugar de amplificadores lineales. En el Capítulo 12 veremos los **osciladores de conmutación**.

A menudo, la función de transferencia $A(f)$ del amplificador es una constante real que puede ser positiva o negativa (es decir, el amplificador puede ser no inversor o inversor). Normalmente, la red de realimentación está compuesta por componentes pasivos no distribuidos que determinan la frecuencia de oscilación. La función de transferencia compleja del circuito de realimentación se indica como $\beta(f)$.

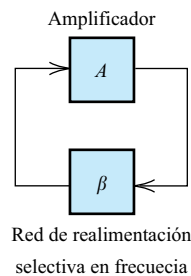


Figura 9.68. Un oscilador lineal se forma conectando un amplificador y una red de realimentación en un bucle.

El criterio de Barkhausen

A continuación, vamos a deducir los requisitos para se produzca oscilación. Inicialmente, suponemos que se dispone de una fuente excitadora senoidal con fasor \mathbf{X}_{in} , como se muestra en la Figura 9.69, pero estamos interesados en un circuito que pueda generar una salida de forma espontánea. Por tanto, procederemos a averiguar las condiciones para las que el fasor de salida \mathbf{X}_{out} puede ser distinto de cero, incluso aunque \mathbf{X}_{in} sea cero.

La salida del bloque amplificador de la Figura 9.69 puede escribirse del siguiente modo:

$$\mathbf{X}_{out} = A(f)[\mathbf{X}_{in} + \beta(f)\mathbf{X}_{out}] \quad (9.52)$$

Esta ecuación puede resolverse para \mathbf{X}_{out} , dando como resultado

$$\mathbf{X}_{out} = \frac{A(f)}{1 - A(f)\beta(f)} \mathbf{X}_{in} \quad (9.53)$$

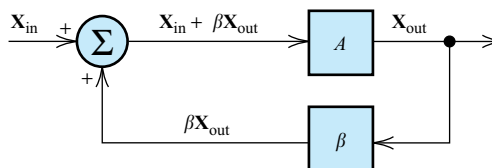


Figura 9.69. Oscilador lineal con señal externa \mathbf{X}_{in} inyectada.

Si \mathbf{X}_{in} es cero, la única manera de que \mathbf{X}_{out} pueda ser distinta de cero es que el denominador de la Ecuación (9.53) sea cero (en cuyo caso la ecuación se vuelve indeterminada). Por tanto, la condición que debe satisfacerse para la oscilación espontánea es

$$A(f)\beta(f) = 1 \quad (9.54)$$

El criterio de Barkhausen para los osciladores lineales establece que la ganancia del bucle formado por el amplificador y la red de realimentación debe ser igual a la unidad para la frecuencia de oscilación.

Esto se conoce como **criterio de Barkhausen**. El producto $A(f)\beta(f)$ se denomina **ganancia de bucle**, ya que el amplificador y el camino de realimentación forman un bucle.

En realidad, la Ecuación (9.54) exige dos requisitos, porque $A(f)\beta(f)$ es una magnitud compleja. En primer lugar, el ángulo de fase de la ganancia de bucle $A(f)\beta(f)$ debe ser cero a la frecuencia de oscilación. Además, la magnitud de la ganancia de bucle debe ser igual a la unidad. Una afirmación alternativa es que la parte real de $A(f)\beta(f)$ sea igual a la unidad y la parte imaginaria sea igual a cero. Si se utiliza un amplificador no inversor, de modo que $A(f)$ sea una constante real positiva, el ángulo de fase de $\beta(f)$ debe ser cero. Por el contrario, un amplificador inversor requiere que $\beta(f)$ tenga una fase de 180° .

Frecuentemente, diseñamos los osciladores de modo que la magnitud de la ganancia de bucle sea ligeramente mayor que la unidad para la frecuencia de oscilación deseada. Esto se hace porque una mayor magnitud de ganancia da como resultado oscilaciones que crecen en amplitud con el tiempo. Al final, la amplitud queda recortada por el amplificador, de manera que se obtiene una oscilación de amplitud constante. Si diseñamos para tener una magnitud de ganancia de bucle igual a la unidad, una ligera reducción en la ganancia daría como resultado oscilaciones que tenderían a una ampli-

tud cero. Por tanto, actuamos de manera conservadora y permitimos que se produzca el recorte en el amplificador para estabilizar la amplitud.

Se podría pensar que no es posible que un oscilador basado en el diagrama de bloques de la Figura 9.69 genere una señal de salida para $X_{in} = 0$. Después de todo, podríamos razonar que si el sistema no tiene señal de entrada, entonces no hay salida, por lo que no habría entrada al amplificador, y así sucesivamente. Sin embargo, lo que sucede en la práctica es que los transitorios asociados con el encendido del circuito suministran una señal inicial que crece en amplitud a medida que se propaga por el bucle (ya que hemos diseñado el circuito con una magnitud de ganancia de bucle mayor que la unidad). Incluso aunque se pudiera aplicar alimentación a un circuito oscilador sin generar transitorios, en los circuitos reales siempre hay presentes pequeñas señales de ruido que iniciarían las oscilaciones.

Ejemplo 9.12. Análisis de un circuito oscilador

En la Figura 9.70 se muestra un oscilador. El amplificador es un amplificador de tensión ideal (impedancia de entrada infinita e impedancia de salida cero) con una ganancia de tensión A_v . La red RC conectada desde la salida del amplificador a la entrada forma la red de realimentación. Hallar el valor de ganancia A_v requerido para la oscilación, y hallar la frecuencia de oscilación del circuito.

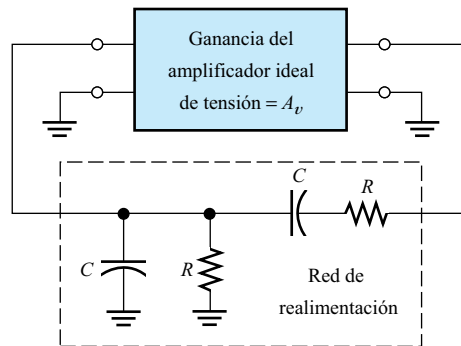


Figura 9.70. Oscilador lineal típico.

Solución: El factor de realimentación β es la fracción de la señal de salida del amplificador que se devuelve a la entrada del mismo. En este caso, las señales son tensiones. Por tanto, β es la relación del divisor de tensión de la red de realimentación, la cual se ilustra en la Figura 9.71 (observe que la entrada de la red de realimentación se encuentra en el lado derecho y la salida en el lado izquierdo). Aplicando la teoría de circuitos, tenemos que la relación del divisor de tensión es

$$\beta(f) = \frac{V_o}{V_{in}} = \frac{\frac{R(1/j\omega C)}{R + (1/j\omega C)}}{R + \frac{1}{j\omega C} + \frac{R(1/j\omega C)}{R + (1/j\omega C)}}$$

Esta expresión es simplemente la impedancia de la rama en paralelo de la red β dividida por la suma de las impedancias de las ramas en serie y en paralelo.

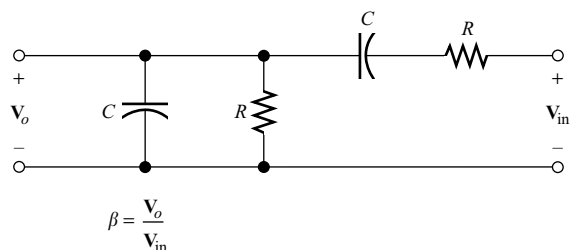


Figura 9.71. Red de realimentación. Tenga en cuenta que la entrada a la red se encuentra en el lado derecho y la salida en el izquierdo.

Multiplicando numerador y denominador por la cantidad $[R + (1/j\omega C)]$ y llevando a cabo la simplificación algebraica, obtenemos

$$\beta(f) = \frac{R(1/j\omega C)}{R^2 + 3R/j\omega C - 1/\omega^2 C^2}$$

Multiplicando numerador y denominador por $j\omega C$, se obtiene

$$\beta(f) = \frac{R}{3R + j(\omega R^2 C - 1/\omega C)}$$

Ahora, aplicamos el criterio de Barkhausen

$$A_v \beta = 1$$

y obtenemos

$$\frac{A_v R}{3R + j(\omega R^2 C - 1/\omega C)} = 1$$

Reordenando, tenemos

$$R(3 - A_v) + j\left(\omega R^2 C - \frac{1}{\omega C}\right) = 0$$

El miembro izquierdo de esta expresión es una cantidad compleja que es igual a cero sólo si su parte real es cero y su parte imaginaria es cero. Estableciendo que la parte real sea igual a cero, tenemos

$$R(3 - A_v) = 0$$

Esto da como resultado

$$A_{v\min} = 3$$

que es la ganancia mínima requerida para la oscilación.

Haciendo la parte imaginaria igual a cero, obtenemos

$$\omega R^2 C - \frac{1}{\omega C} = 0$$

y despejando obtenemos la expresión para la frecuencia de oscilación

$$\omega = \frac{1}{RC}$$

o, lo que es lo mismo,

$$f = \frac{1}{2\pi RC}$$

Esto completa el análisis. □

En la práctica, diseñamos el amplificador de modo que la magnitud de la ganancia sea ligeramente mayor que el valor mínimo requerido. Entonces, las oscilaciones crecen en amplitud hasta que el amplificador comienza a ser no lineal, limitando la amplitud. Como resultado, la frecuencia es ligeramente diferente del valor teórico hallado mediante el uso del criterio de Barkhausen. Sin embargo, el análisis basado en el criterio de Barkhausen ofrece un buen punto de partida en el diseño de un circuito oscilador. Analizar los efectos no lineales del amplificador es muy difícil, por lo que normalmente recurrimos a probar circuitos reales o a realizar simulaciones por computador para evaluar los osciladores con mayor precisión.

EJERCICIO

9.24. Reemplazar cada una de las capacidades de la Figura 9.70 por inductancias iguales a L y repetir el Ejemplo 9.12.

Respuesta $A_{v\min} = 3$, y $\omega = R/L$.

EJERCICIO

9.25. Utilizar el criterio de Barkhausen para hallar expresiones para la ganancia y frecuencia del oscilador mostrado en la Figura 9.72.

Respuesta $A_v = 1 + R_A/R_B + C_B/C_A$, y $\omega = 1/\sqrt{R_A R_B C_A C_B}$

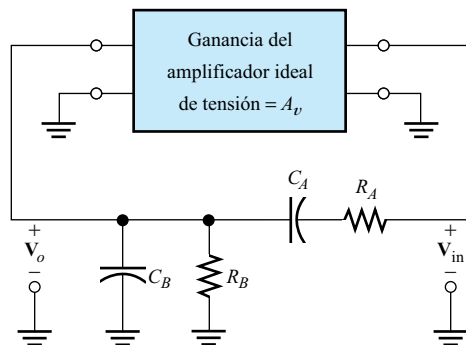


Figura 9.72. Circuito oscilador del Ejercicio 9.25.

9.12. EL OSCILADOR EN PUENTE DE WIEN

El oscilador en puente de Wien es un oscilador senoidal muy popular que utiliza un amplificador operacional, resistencias y condensadores.

Un oscilador lineal muy popular es el **oscilador en puente de Wien**, mostrado en la Figura 9.73. En este circuito, el amplificador operacional, en combinación con las resistencias R_1 y R_2 , forma un amplificador no inversor. La red RC forma la red de realimentación. Hemos analizado este oscilador en el Ejemplo 9.12, pero hemos tratado el amplificador como un bloque funcional.

En el Ejemplo 9.12, hemos visto que se produce la oscilación de este circuito si la ganancia del amplificador es mayor que $A_{v\min} = 3$. La ganancia del amplificador es

$$A_v = 1 + \frac{R_2}{R_1}$$

Por tanto, para que haya oscilación, debe cumplirse $R_2 > 2R_1$. Si R_2 es mayor que $2R_1$, la amplitud de las oscilaciones aumenta hasta que ocurre el recorte, limitando ulteriores incrementos de amplitud.

Por el contrario, si R_2 es menor que $2R_1$, las oscilaciones se extinguen. Por tanto, seleccionamos R_2 de modo que sólo sea un poco mayor que $2R_1$, para asegurar la oscilación y evitar (o eso esperamos) una distorsión severa debida al recorte del amplificador.

En el Ejemplo 9.12, hemos obtenido que la frecuencia de oscilación de este circuito oscilador es

$$f = \frac{1}{2\pi RC} \quad (9.55)$$

En el diseño de un oscilador con puente de Wien, seleccionamos valores adecuados para R y C que proporcionen la frecuencia de oscilación deseada.

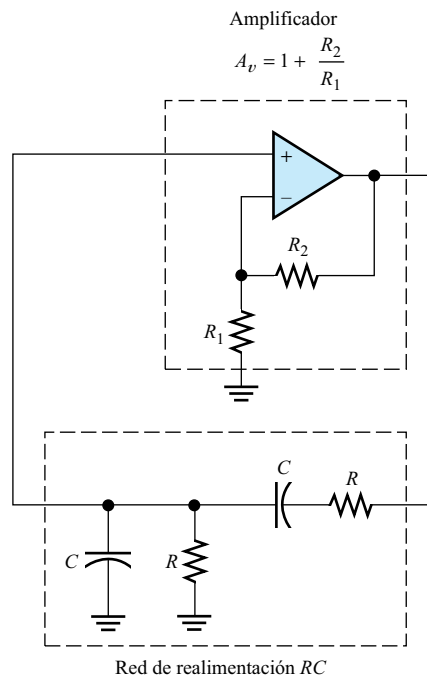


Figura 9.73. Oscilador en puente de Wien.

Ejemplo 9.13. Diseño del oscilador en puente de Wien

Diseñar un oscilador en puente de Wien para generar una senoide de 1 kHz. Utilizar un amplificador operacional $\mu A741$, tensiones con alimentación de ± 15 V, condensadores habitualmente disponibles y resistencias estándar con tolerancias del 1%. Utilizar SPICE para verificar el diseño.

Solución: Normalmente, las resistencias con valores próximos a 10 k Ω son las más prácticas en los circuitos con amplificadores operacionales. Si suponemos que $R = 10$ k Ω , la Ecuación (9.55) da como resultado $C = 0,0159$ μF . Por tanto, seleccionamos $C = 0,01$ μF , ya que es un valor disponible (esta elección es de algún modo arbitraria, y otros condensadores de valores estándar serían igualmente válidos). Luego, la Ecuación (9.55) da como resultado $R = 15,9$ k Ω , por lo que seleccionamos $R = 15,8$ k Ω , que es un valor estándar con una tolerancia del 1%.

A continuación, elegimos $R_2 = 22,1$ k Ω y $R_1 = 10$ k Ω , que produce una ganancia de $A_v = 3,2$. De nuevo muchos otros valores también funcionarían en este caso. Lo importante es elegir valores prácticos y asegurar que R_2 sea ligeramente mayor que $2R_1$.

El circuito y los valores que hemos seleccionado se ilustran en la Figura 9.74. Observe que el circuito se ha dibujado de forma diferente al de la Figura 9.73, pero eléctricamente es equivalente.

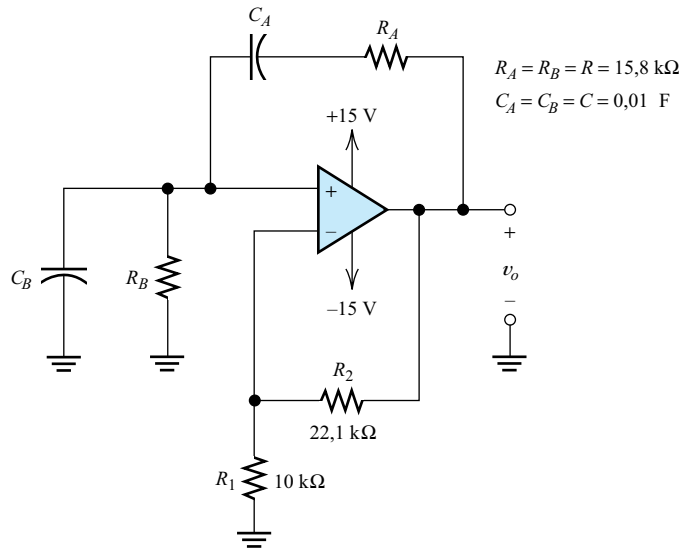


Figura 9.74. Oscilador en puente de Wien diseñado en el Ejemplo 9.13.

El esquema del circuito está almacenado en el archivo Fig9_74. El condensador C_B contiene una condición inicial ($IC = 0.1$). Esto hace que se fije el valor de 0,1 V en C_B , con el lado positivo en el terminal superior de C_B , al comienzo del análisis transitorio. A veces, en una simulación SPICE es necesario suministrar una tensión inicial para comenzar la oscilación. Incluso aunque un circuito tenga un polo en la parte derecha del plano s , no habrá respuesta si las condiciones iniciales y la excitación son cero. En este caso, la tensión inicial aplicada a C_B inicia la oscilación.

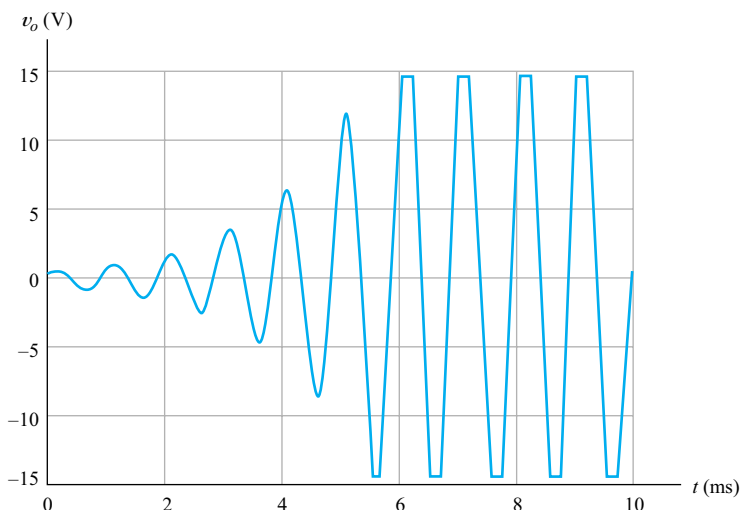


Figura 9.75. Tensión de salida del oscilador diseñado en el Ejemplo 9.13.

En un circuito real, no es necesaria ninguna condición inicial para comenzar la oscilación: el ruido del circuito y los transitorios de activación de la fuente de alimentación suministran la excitación inicial.

La Figura 9.75 muestra una gráfica de la tensión de salida simulada. Observe que al comienzo la tensión es una senoide exponencialmente creciente, como esperaríamos de un circuito con un polo situado en la parte derecha del plano s . Sin embargo, la amplitud pronto alcanza el nivel de recorte del amplificador operacional, y luego se vuelve constante. Observe que el período de la oscilación es casi igual al valor de diseño de 1 ms.

□

Métodos de estabilización de la amplitud

La estabilización de la amplitud por debajo del nivel de recorte del amplificador es necesaria para reducir la distorsión en un oscilador lineal.

Alguna veces, la distorsión de la salida del oscilador no es importante, pero otras aplicaciones requieren una onda senoidal sin distorsión. Podemos reducir la cantidad de distorsión reduciendo la ganancia del amplificador. Sin embargo, si la ganancia se hace muy pequeña, la oscilación se extingue. En este caso, nos encontramos ante un conflicto de diseño, ya que la ganancia debe ser lo suficientemente alta como para asegurar que la oscilación ocurra para todos los valores de resistencia y condensador que se encuentren dentro de la tolerancia de los componentes utilizados, pero esto lleva a menudo a un nivel de distorsión indeseable.

Para resolver este conflicto, pueden utilizarse varios procedimientos. Un método consiste en utilizar un potenciómetro en lugar de R_1 y R_2 . De este modo, la ganancia de cada circuito puede ajustarse para obtener oscilaciones con escasa distorsión. Un posible problema con este método es que la deriva de los valores de componentes puede hacer que la ganancia caiga por debajo del valor mínimo necesario para la oscilación. Además, este método no es práctico en los circuitos integrados.

Otro procedimiento consiste en utilizar un mecanismo automático para ajustar el valor de R_2 (o R_1) con el fin de mantener la amplitud de oscilación por debajo del nivel de recorte del amplificador operacional. Un «truco» útil consiste en utilizar una lám-

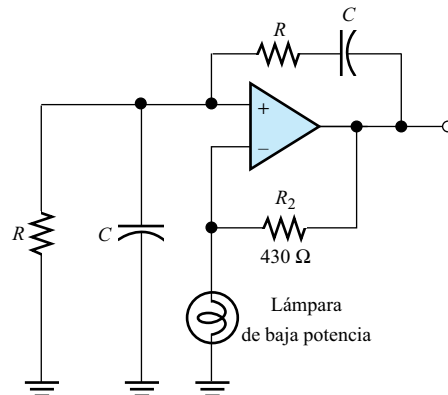


Figura 9.76. La amplitud de oscilación puede estabilizarse dentro de la zona lineal del amplificador operacional reemplazando R_1 por una lámpara de baja potencia.

para incandescente de baja potencia en lugar de R_1 , como se indica en la Figura 9.76. (A propósito, este truco fue el responsable del éxito inicial de Hewlett Packard en la década de los años 30.) La resistencia de la lámpara aumenta notablemente con la temperatura. El circuito está diseñado de tal modo que la resistencia de la lámpara R_1 es baja y la ganancia del amplificador es alta cuando las oscilaciones no están presentes. A medida que la amplitud de oscilación aumenta, la disipación de potencia aumenta la temperatura de la lámpara y aumenta su resistencia, dando lugar a que la ganancia disminuya. Finalmente, se establece un equilibrio en un nivel dentro de la zona lineal del amplificador, por lo que la distorsión es muy baja.

Excepto para los osciladores de frecuencia muy baja, la inercia térmica de la lámpara asegura una temperatura prácticamente constante de la lámpara en cada ciclo de oscilación, y, por tanto, la resistencia de la lámpara es constante (es un componente lineal). Para frecuencias muy bajas, la temperatura de la lámpara cambia durante cada ciclo. Por tanto, la lámpara se comporta como una resistencia no lineal, que tiende a crear distorsión.

Estabilización de la amplitud con diodos

La Figura 9.77 describe otra manera de lograr la estabilización de la amplitud. En este circuito, la combinación de R_3 , R_4 y los dos diodos cumple la misión de la resistencia de ajuste de ganancia R_2 de la Figura 9.74. Inicialmente, las oscilaciones son bajas en amplitud, y los diodos no están directamente polarizados lo suficiente como para conducir. Los diodos actúan como circuitos abiertos, y el valor efectivo de R_2 es 21 k Ω . Esto suministra una ganancia de 3,1, y la oscilación crece en amplitud. Por otro lado, las oscilaciones de gran amplitud activan los diodos, de modo que actúan aproximadamente como cortocircuitos. En ese caso, el valor efectivo de R_2 es 19 k Ω (es decir 21 k Ω en paralelo con 200 k Ω), y la ganancia es 2,9. Por tanto, la amplitud de oscilación decae. Finalmente, se alcanza una amplitud de equilibrio.

En la Figura 9.78 se muestra una gráfica de la tensión de salida de este circuito. Observe que la amplitud de oscilación inicialmente aumenta, pero se estabiliza antes de producirse un recorte severo por el amplificador operacional.

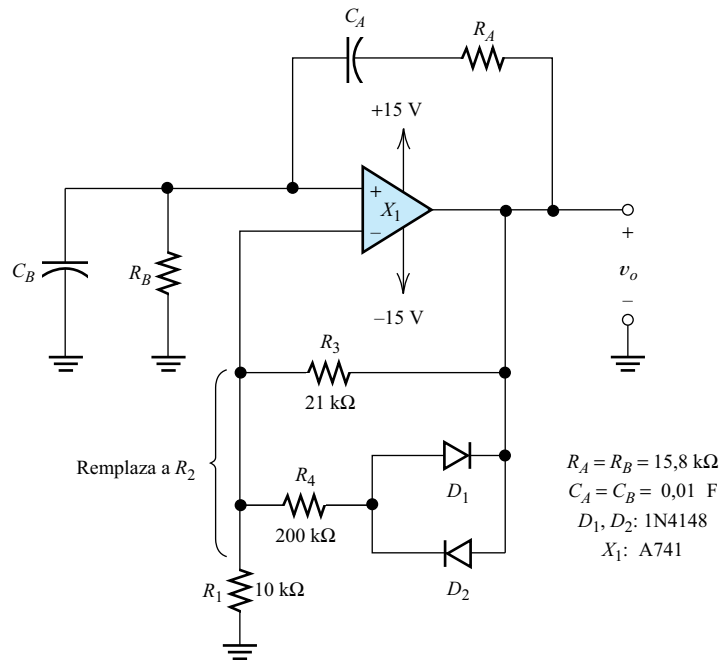


Figura 9.77. Oscilador en puente de Wien con amplitud estabilizada.

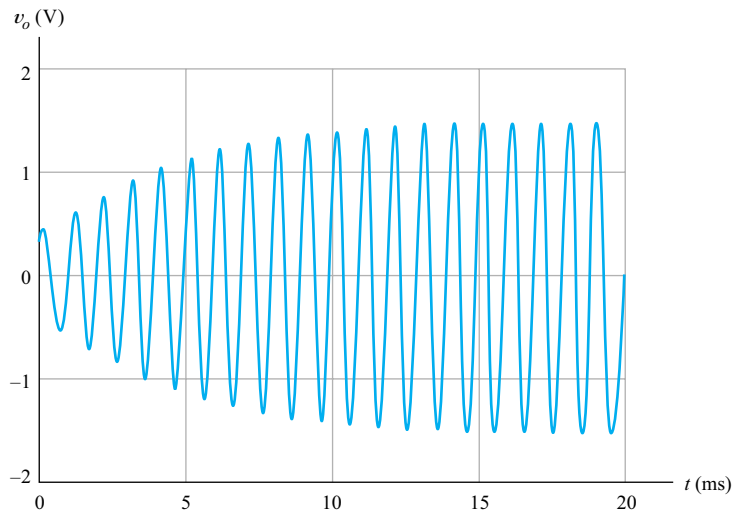


Figura 9.78. Tensión de salida del oscilador de la Figura 9.77.

EJERCICIO

- 9.26. Diseñe un oscilador senoidal de 5 kHz similar al de la Figura 9.77. Utilice valores estándar con tolerancia del 5% para las resistencias y condensadores, un amplificador operacional μ A741, diodos 1N4148, y fuentes de alimentación de ± 15 V.

Respuesta Hay muchas respuestas posibles. Escriba un programa en SPICE y ejecútelo para verificar que su circuito produce una senoide razonablemente no distorsionada de 5 kHz.

RESUMEN

- La realimentación negativa reduce la magnitud de la ganancia. Si $A\beta \gg 1$, entonces la ganancia en bucle cerrado es $A_f \cong 1/\beta$. Por tanto, A_f es prácticamente independiente de las variaciones de la ganancia en bucle abierto A causadas por variaciones en los parámetros de los dispositivos activos.
- La realimentación negativa puede reducir la distorsión no lineal y ciertos tipos de ruido en los amplificadores, siempre que $A\beta \gg 1$.
- Hemos estudiado cuatro tipos de realimentación: tensión en serie, corriente en serie, tensión en paralelo y corriente en paralelo.
- La realimentación negativa de tensión en serie tiende a producir un amplificador de tensión casi ideal con alta impedancia de entrada, baja impedancia de salida y ganancia de tensión estable.
- La realimentación negativa de corriente en serie tiende a producir un amplificador de transconductancia casi ideal con alta impedancia de entrada, alta impedancia de salida y ganancia de transconductancia estable.
- La realimentación negativa de tensión en paralelo tiende a producir un amplificador de transresistencia casi ideal con baja impedancia de entrada, baja impedancia de salida y ganancia de transresistencia estable.
- La realimentación negativa de corriente en paralelo tiende a producir un amplificador de corriente casi ideal con baja impedancia de entrada, alta impedancia de salida y ganancia de corriente estable.
- Los circuitos de realimentación prácticos constan de redes de resistencias. En las Figuras 9.19 y 9.20 se muestran ejemplos.
- Las etapas del diseño de una red de realimentación son las siguientes: (1) Decidir qué tipo de realimentación se requiere y determinar el valor del factor de realimentación β ; (2) seleccionar una configuración de circuito apropiada para la red de realimentación; (3) seleccionar valores apropiados para las resistencias de la red de realimentación; (4) analizar el circuito para verificar que se han cumplido los objetivos de diseño. SPICE resulta muy útil para este análisis.
- En la mayoría de las aplicaciones, los amplificadores deben tener sus polos en la mitad izquierda del plano, con un ángulo máximo de 45° con el eje real negativo. Los polos ubicados en el semiplano derecho generan oscilaciones. Los polos complejos situados en el semiplano izquierdo y próximos al eje $j\omega$ producen oscilaciones amortiguadas en la respuesta transitoria y picos en la respuesta de frecuencia.
- Un amplificador de un solo polo es estable, y el producto ganancia-ancho de banda es constante para todos los valores del factor de realimentación β .
- Los amplificadores realimentados de dos polos pueden tener picos no deseados en la respuesta en frecuencia y oscilaciones amortiguadas en la respuesta

transitoria. Sin embargo, el amplificador de dos polos permanece estable con la realimentación.

- Los amplificadores realimentados de tres o más polos pueden tener picos no deseables en la respuesta en frecuencia y oscilaciones amortiguadas en la respuesta transitoria. Además, si el factor de realimentación es suficientemente alto, estos amplificadores pueden oscilar.
- Un amplificador que tiene sus polos de bucle abierto sobre el eje real negativo, con uno de los polos mucho más cerca del origen que cualquiera de los otros, se denomina amplificador de polo dominante, y puede comportarse como un amplificador de un solo polo.
- Si la magnitud de la ganancia de bucle es menor que la unidad en la frecuencia para la que el desfase es de 180° , el amplificador es estable.
- El margen de ganancia es la cantidad en la que la ganancia de bucle es inferior a 0 dB en la frecuencia para la que el desfase es de 180° .
- El margen de fase es 180° más el desfase a la frecuencia para la que la ganancia de bucle es igual a 0 dB.
- Un método práctico generalmente aceptado consiste en diseñar para un margen de ganancia mínimo de 10 dB y un margen de fase mínimo de 45° .
- A menudo, es necesario compensar un amplificador realimentado para evitar la oscilación, las oscilaciones amortiguadas en la respuesta a pulsos, o los picos en la respuesta en frecuencia. La compensación modifica deliberadamente las posiciones de los polos de bucle abierto (o, lo que es lo mismo, la respuesta en frecuencia) del amplificador.
- En la compensación por polo dominante, se añade un polo que tenga una frecuencia de corte mucho menor que la de cualquiera de los otros polos.
- El criterio de Barkhausen para los osciladores lineales establece que la ganancia del bucle formado por el amplificador y la red de realimentación debe ser igual a la unidad para la frecuencia de oscilación del circuito.
- El circuito en puente de Wien es un típico oscilador senoidal que utiliza un amplificador operacional, resistencias y condensadores.
- La estabilización de la amplitud por debajo del nivel de recorte del amplificador es necesaria para reducir la distorsión en los osciladores lineales.

Problemas

Sección 9.1: Efectos de la realimentación sobre la ganancia

- 9.1. Enumerar cinco ventajas que pueden obtenerse utilizando la realimentación negativa.
- 9.2. ¿Qué problemas están asociados con la realimentación positiva en los amplificadores?
- 9.3. Explicar la restricción del punto suma para un amplificador con realimentación negativa y alta ganancia de bucle.
- 9.4. Un determinado amplificador con realimentación negativa tiene $\beta = 0,1$. Dibujar la ganancia en bucle cerrado A_f en función de la ganancia en bucle abierto A (suponer que A es un número real). Dibujar también A_f en función de A sobre el mismo grupo de ejes para $\beta = 0,01$.
- 9.5. Un amplificador determinado con realimentación negativa (como se muestra en la Figura 9.1) tiene $x_s = \cos(\omega t)$, $A = 10^3$, y $\beta = 0,1$. Hallar x_o , x_i , y x_f . Repetir el problema para $A = 10^4$. ¿A qué se aproxima x_i a medida que A se aproxima a infinito?

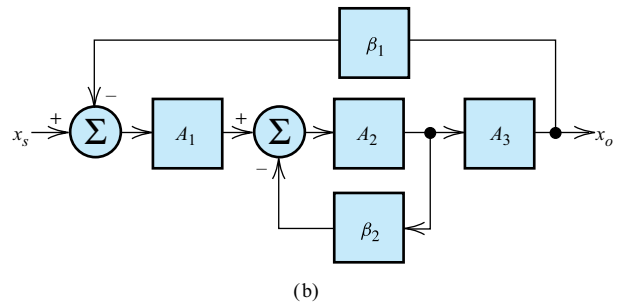
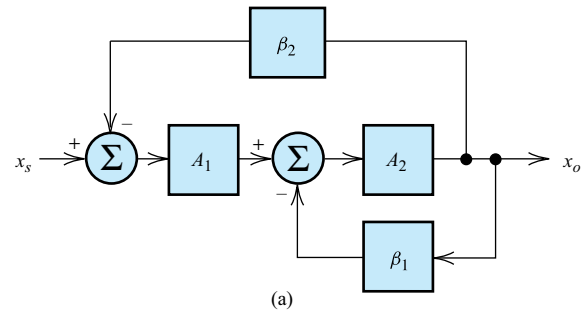


Figura P9.7

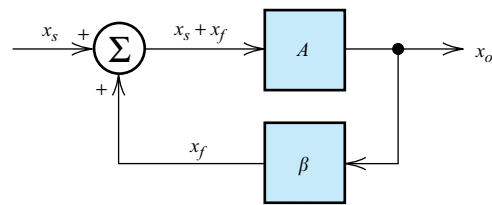


Figura P9.8

- 9.6. Un amplificador tiene una ganancia en bucle abierto nominal de $A = 10^4$. Se sabe que A varía en un $\pm 3\%$ debido a los cambios en la temperatura ambiente. Se utilizará realimentación negativa con el amplificador. ¿Qué valor de β debe utilizarse de manera que las variaciones en A_f con la temperatura no sean mayores del $0,1\%$? ¿Cuál es el valor nominal de A_f para este valor de β ? Suponga que β es constante con la temperatura.
- 9.7. Para las configuraciones de amplificador realimentado ilustradas en la Figura P9.7, determinar la ganancia total $A_f = x_o/x_s$.
- 9.8.
- Deducir una expresión para la ganancia en bucle cerrado $A_f = x_o/x_s$ del amplificador con realimentación mostrado en la Figura P9.8. ¿En qué condiciones la magnitud de la ganancia en bucle cerrado $|A_f|$ es menor que la magnitud de la ganancia en bucle abierto $|A|$? En otras palabras, ¿en qué condiciones tenemos realimentación negativa? Suponga que A y β son reales pero pueden adoptar valores negativos.
 - Suponga que A es negativa y β es positiva. Para tener realimentación negativa, ¿las señales deben sumarse, como en la Figura P9.8, o restarse, como en la Figura 9.1?
 - Repetir el punto (b) si A es negativa y β es negativa.

- 9.9. Suponga que la ganancia en bucle abierto de un amplificador varía en $\pm 10\%$. Queremos diseñar un amplificador realimentado con una ganancia en bucle cerrado de $10 \pm 0,1\%$. Determinar los valores requeridos para la ganancia en bucle abierto A y para el factor de realimentación β .

Sección 9.2: Reducción de la distorsión no lineal y del ruido

- 9.10. ¿Qué requisito debe cumplir la ganancia de bucle $A\beta$ para que la realimentación negativa sea efectiva en la reducción de la distorsión?

9.11. Explique, con sus propias palabras, el concepto de predistorsión aplicado a la realimentación negativa.

9.12. Dibujar el diagrama de circuito del amplificador de clase B que se ha estudiado en este capítulo. ¿Qué es lo que produce la distorsión de cruce en este circuito?

9.13. Analizar la utilización de realimentación positiva con el amplificador no lineal de la Figura 9.2. En otras palabras, la señal de realimentación se añade a la señal de la fuente como se indica en la Figura P9.8. Suponga que $\beta = 0,09$ y $x_s = 0,1 \sin(\omega t)$. Hallar $x_o(t)$ y dibujar la señal a escala en función del tiempo. Hallar la relación del pico positivo respecto del negativo para $x_o(t)$. Comparar esta relación con la de la forma de onda sin realimentación (que se indica en la Figura 9.3). ¿Qué efecto produce la realimentación positiva sobre la distorsión?

9.14. Considere el amplificador de potencia de audio clase B no lineal mostrado en la Figura P9.14. Los transistores tienen $|V_{BE}| = 0,6$ V en la región activa, $\beta_1 = \beta_2 = \beta_3 = 100$, y $\beta_4 = 200$.

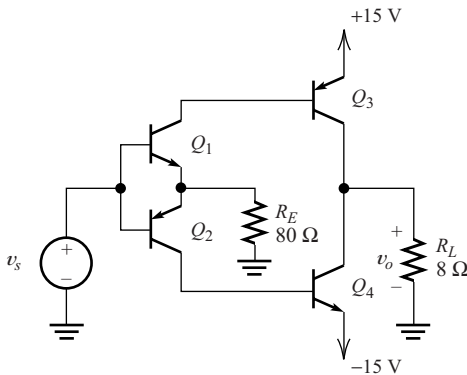


Figura P9.14

- (a) Dibujar v_o a escala en función de v_s . La señal v_s varía entre -3 y $+3$ V. Comprobar los resultados con SPICE efectuando un barrido sobre el valor de v_s . Dibujar a escala las tensiones de salida para $v_s = 1,4 \cos(2000\pi t)$ y para $v_s = 2,4 \cos(2000\pi t)$.
- (b) Ahora, añada al circuito un amplificador diferencial y una red de realimentación resistiva. El amplificador diferencial tiene una ganancia de 1000 y una resistencia de entrada de 100 kΩ. Seleccionar los valores de las resistencias de la red de realimentación para lograr una ganancia de tensión en bucle cerrado de aproximadamente 10. (Pista: El amplificador diferencial y la red de realimentación se ilustran en la Figura 9.9.) Dibujar el circuito completo.
- (c) Utilice SPICE para simular el circuito dibujado en el punto (b). Simule el circuito con $v_s = 1,4 \cos(2000\pi t)$

y con $v_s = 2,4 \cos(2000\pi t)$. Compare las formas de onda de salida resultantes con las del punto (a). Explique los resultados.

D9.15. Implementación de una función inversa mediante realimentación negativa. Este problema se basa en el hecho de que la realimentación negativa tiende a predistorsionar la entrada a un amplificador no lineal de tal modo que se compensa la no linealidad.

- (a) Suponga que queremos diseñar un circuito que genera una tensión igual a la raíz cúbica de una tensión determinada. Suponga también que disponemos de un circuito para el que $v_o = (v_i)^3$ y un preamplificador diferencial que tiene una ganancia de tensión de circuito abierto de 1000 y $R_i = 1$ MΩ. Utilizando estos componentes en una configuración con realimentación negativa, diseñar el circuito de raíz cúbica deseado.
- (b) Simule el circuito utilizando PSpice y efectúe un barrido de v_s desde -27 V a $+27$ V. Compare v_i con el resultado deseado (es decir, $\sqrt[3]{v_s}$).

Considere una configuración como la mostrada en la Figura 9.4, colocando el circuito cúbico en lugar del amplificador no lineal. Entonces, si el circuito tiene $\beta = 1$, tendremos que $V_o = V_f \cong v_o$ que a su vez implica $v'_s \cong \sqrt[3]{v_s}$. Por tanto v'_s es la «salida» de nuestro circuito de raíz cúbica. Para el punto (b) utilice el componente EPOLY de PSpice para simular el circuito cúbico.

- 9.16.** Definir la relación señal-ruido en dB.
- 9.17.** ¿En qué condiciones es capaz la realimentación de mejorar la relación señal-ruido?
- 9.18.** Un determinado sistema de audio de alta calidad tiene una S/N de salida igual a 90 dB, a la vez que suministra 40 W a una carga de 8 Ω. Determinar la tensión rms de señal y la tensión rms de ruido en la carga.
- 9.19.** Analizar el efecto de intercambiar el orden de los amplificadores en la Figura 9.13 (esto se muestra en la Figura P9.19). Hallar la relación señal-ruido en la carga.

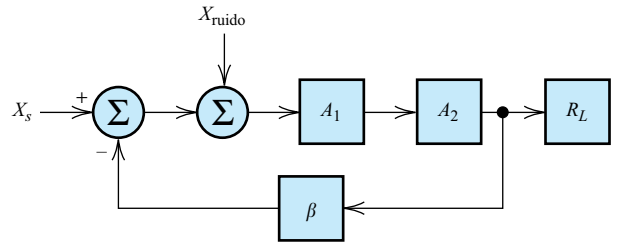


Figura P9.19

Comparar el resultado con el proporcionado por la Ecuación (9.17). ¿Cuál es la mejor opción en cuanto al orden

en el que conectar (conexión en cascada) un amplificador ruidoso con un amplificador de bajo ruido?

9.20. Suponga que la S/N en la salida de un amplificador de audio con una fuente de alimentación pobremente filtrada es de 50 dB cuando la amplitud de señal es de 15 V rms. (a) Calcular la amplitud del ruido rms en la salida del amplificador. (b) Suponga que queremos aumentar la relación señal-ruido en 20 dB añadiendo un preamplificador de bajo ruido y realimentación negativa. La ganancia en bucle cerrado debe ser igual a la ganancia del amplificador original. Determinar la ganancia del preamplificador y el valor requerido del factor de realimentación.

D9.21. Reducción del ruido de alimentación. Un determinado amplificador de potencia tiene una ganancia de tensión de 100. Debido al pobre filtrado de la fuente de alimentación, aparece un ruido de alimentación con un pico de 2 V en los terminales de salida del amplificador para una entrada cero. Se requiere reducir el ruido de alimentación de salida a un valor de pico de 0,1 V. No resulta práctico cambiar el diseño interno de la fuente de alimentación ni del amplificador de potencia. Sin embargo, sí que se puede conectar en cascada un preamplificador y emplear realimentación negativa. Diseñe el diagrama de bloques de un sistema de realimentación para lograr la reducción del ruido de alimentación. Calcular la ganancia de cada amplificador y el factor de realimentación del bloque de realimentación. Se requiere que la ganancia de tensión total se mantenga en 100. *La configuración debe ser similar a la mostrada en la Figura 9.13, en la que A1 es el amplificador de potencia y A2 es el preamplificador. El ruido es $X_{\text{ruido}} = 2/A_1 = 20 \text{ mV}$.*

Sección 9.3: Impedancias de entrada y salida

9.22. Defina con sus propias palabras los siguientes términos: realimentación de tensión, realimentación de corriente, realimentación en serie y realimentación en paralelo.

9.23. Describir una manera de probar conceptualmente un circuito para detectar la presencia de realimentación de tensión. Repetir el problema para la realimentación de corriente.

9.24. En la realimentación en serie, normalmente consideramos la señal de entrada como una tensión. Explique por qué. En la realimentación en paralelo, usualmente consideramos la señal de entrada como una corriente. Explique por qué.

9.25. Enumerar los cuatro tipos de realimentación e indicar el parámetro de ganancia del amplificador apropiado para cada tipo. Calcular también las unidades de β para cada tipo.

9.26. ¿Qué tipos de realimentación negativa deben utilizarse para aumentar la impedancia de entrada? ¿Y para reducir la impedancia de salida?

9.27. ¿Qué tipo de realimentación negativa debe utilizarse para que la salida del amplificador se comporte como una fuente de tensión casi ideal? ¿Y como una fuente de corriente casi ideal?

9.28. ¿Qué tipo de realimentación (negativa) debe utilizarse para obtener un amplificador de corriente casi ideal? ¿Y un amplificador de transconductancia? ¿Y un amplificador de tensión? ¿Y un amplificador de transresistencia?

9.29. Suponga que tenemos un amplificador de alta ganancia y queremos utilizar realimentación negativa para obtener un amplificador de transresistencia casi ideal con una ganancia de 2000 Ω . ¿Qué tipo de realimentación deberíamos utilizar? ¿Qué valor debemos elegir para β ?

9.30. Suponga que tenemos un amplificador con una ganancia de tensión de circuito abierto de 10^5 , una impedancia de entrada de 1 k Ω , y una impedancia de salida de 1 k Ω . Se añade realimentación negativa de tensión en serie al amplificador con $\beta = 0,1$. Determinar los valores en bucle cerrado de la ganancia de tensión, la resistencia de entrada y la resistencia de salida.

9.31. Suponga que tenemos un amplificador de alta ganancia y queremos utilizar realimentación negativa para obtener un amplificador de corriente casi ideal con una ganancia de 10. ¿Qué tipo de realimentación debemos utilizar? ¿Qué valor debemos elegir para β ?

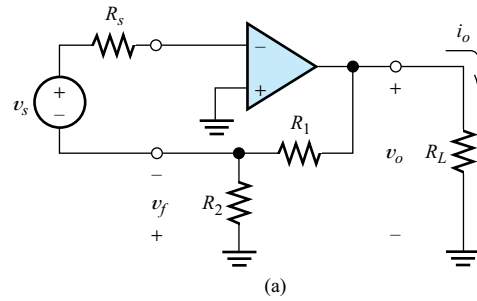
9.32. Suponga que tenemos un amplificador con una ganancia de tensión de circuito abierto de 10^5 , una impedancia de entrada de 1 k Ω , y una impedancia de salida de 1 k Ω . Determinar la ganancia de transconductancia del amplificador. Se agrega una realimentación negativa de corriente en serie al amplificador con $\beta = 10 \text{ k}\Omega$. Determinar los valores de bucle cerrado de la ganancia de transconductancia, la resistencia de entrada y la resistencia de salida.

9.33. Suponga que tenemos un amplificador de alta ganancia y queremos utilizar realimentación negativa para obtener un amplificador de tensión casi ideal con una ganancia de 25. ¿Qué tipo de realimentación debemos utilizar? ¿Qué valor debemos elegir para β ?

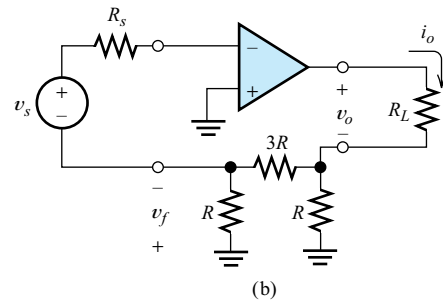
9.34. Suponga que tenemos un amplificador de alta ganancia y queremos utilizar realimentación negativa para obtener un amplificador de tensión casi ideal con una ganancia de 25. ¿Qué tipo de realimentación debemos utilizar? ¿Qué valor debemos elegir para β ?

9.34. Suponga que tenemos un amplificador de alta ganancia y queremos utilizar realimentación negativa para obtener un amplificador de tensión casi ideal con una ganancia de 25. ¿Qué tipo de realimentación debemos utilizar? ¿Qué valor debemos elegir para β ?

9.35. Suponga que tenemos un amplificador con una ganancia de tensión de circuito abierto de 10^5 , una impedancia de entrada de $1\text{ k}\Omega$, y una impedancia de salida de $1\text{ k}\Omega$. Determinar la ganancia de corriente en cortocircuito del amplificador. Se agrega realimentación de corriente en paralelo negativa al amplificador con $\beta = 0,1$. Determinar los valores en bucle cerrado de la ganancia de corriente, la resistencia de entrada y la resistencia de salida.

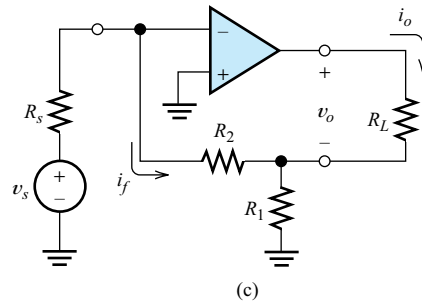


9.36. Suponga que tenemos un amplificador con una ganancia de tensión en circuito abierto de 10^5 , una impedancia de entrada de $1\text{ k}\Omega$, y una impedancia de salida de $1\text{ k}\Omega$. Determinar los valores en bucle cerrado de la ganancia de transresistencia de circuito abierto, la resistencia de entrada y la resistencia de salida.



Sección 9.4: Redes prácticas de realimentación

9.37. Dibujar el diagrama de circuito de un amplificador con realimentación negativa, incluyendo una red de realimentación resistiva para obtener una realimentación de corriente en serie. Hacer lo mismo para la realimentación de corriente en paralelo, la realimentación de tensión en serie y la realimentación de tensión en paralelo. En cada caso, calcular el valor del factor de realimentación de acuerdo con los valores de resistencia. Suponga un amplificador con entrada diferencial.



9.38. Realizar lo siguiente para cada uno de los circuitos mostrados en la Figura P9.38:

1. Identificar el tipo de realimentación presente. En otras palabras, ¿se trata de realimentación negativa o positiva?; ¿serie o paralelo?; ¿corriente o tensión?
2. Determinar el factor de realimentación.
3. Suponga que $A\beta$ se aproxima a infinito. ¿Qué tipo de amplificador ideal se obtiene? ¿Cuál es la ganancia de este amplificador ideal? ¿A qué valor se aproxima la impedancia de entrada (0 ó ∞)? ¿A qué valor se aproxima la impedancia de salida?

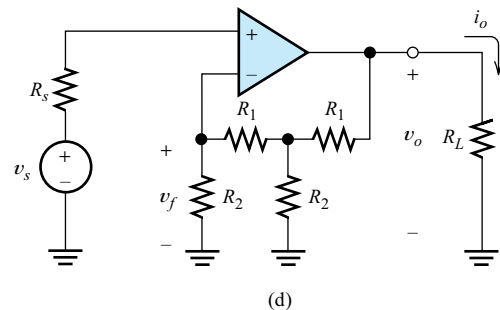


Figura P9.38

D9.39. Diseño de una red de realimentación. Diseñar una red de realimentación de tensión en serie con $\beta = 0,01$ y teniendo en cuenta la restricción de que la resistencia de mayor valor de la red no debe ser más grande que 10 veces la resistencia más pequeña. Considere los circuitos mostrados en la Figura P9.38.

D9.40. Diseño de una red de realimentación. Diseñar una red de realimentación de corriente en paralelo con $\beta = 0,01$ y teniendo en cuenta la restricción de que la resistencia de mayor valor de la red no debe ser más grande

que 10 veces la resistencia más pequeña. En la Figura 9.19(d) se muestra una red de realimentación de corriente en paralelo. El circuito indicado no satisfará las restricciones de este problema. Sin embargo, ofrece un punto de partida. Pista: añada dos resistencias al circuito indicado para formar un segundo divisor de corriente.

D9.41. Diseño de una red de realimentación. Diseñar una red de realimentación de corriente en serie con $\beta = 100\ \Omega$ y teniendo en cuenta la restricción de que la

resistencia utilizada más pequeña sea de 1 kΩ. *Considere los circuitos indicados en la Figura P9.38. Necesitará modificar uno de estos circuitos para este problema.*

Sección 9.5: Diseño de amplificadores con realimentación

9.42. En la realimentación en serie, normalmente intentamos seleccionar valores pequeños para las resistencias de la red de realimentación. Explique por qué.

9.43. En la realimentación en paralelo, normalmente intentamos seleccionar valores grandes para las resistencias de la red de realimentación. Explique por qué.

9.44. En la realimentación de tensión, normalmente intentamos seleccionar valores grandes para las resistencias de realimentación. Explique por qué.

9.45. En la realimentación de corriente, normalmente intentamos seleccionar valores pequeños para las resistencias de realimentación. Explique por qué.

D9.46. Diseño de un amplificador de tensión. Diseñar una red de realimentación para el amplificador diferencial mostrado en la Figura P9.46 con el fin de obtener un amplificador de tensión casi ideal con una ganancia de tensión en bucle cerrado de 100. Suponga una impedancia de fuente $R_s = 1\text{ k}\Omega$, y una resistencia de carga igual a 1 kΩ. Hallar la impedancia de entrada en bucle cerrado y la impedancia de salida del amplificador. *Utilice la Tabla 9.1 para determinar el tipo de realimentación necesaria y el valor de β requerido. Luego, seleccione la red de realimentación apropiada de la Figura 9.19.*

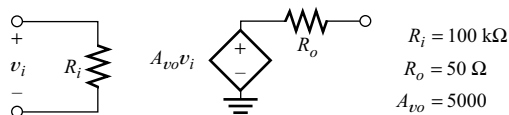


Figura P9.46

D9.47. Diseño de un amplificador de corriente. Diseñar una red de realimentación para el amplificador diferencial mostrado en la Figura P9.46 con el fin de obtener un amplificador de corriente casi ideal con una ganancia de corriente en bucle cerrado de 100. Suponga una impedancia de fuente $R_s = 1\text{ k}\Omega$, y una resistencia de carga de 1 kΩ. Hallar la impedancia de entrada y la impedancia de salida del amplificador con realimentación. *Utilice la Tabla 9.1 para determinar el tipo de realimentación necesaria y el valor de β requerido. Después, seleccione la red de realimentación apropiada de la Figura 9.19.*

D9.48. Diseño de un amplificador de transconductancia. Diseñar una red de realimentación para el amplificador diferencial mostrado en la Figura P9.46 con el fin

de obtener un amplificador de transconductancia casi ideal con una ganancia de $2 \times 10^{-3}\text{ S}$. Suponga una impedancia de fuente de $R_s = 1\text{ k}\Omega$, y una resistencia de carga de 1 kΩ. Hallar la impedancia de entrada y la impedancia de salida del amplificador con realimentación. *Utilice la Tabla 9.1 para determinar el tipo de realimentación necesaria y el valor de β requerido. Después, seleccione la red de realimentación apropiada de la Figura 9.19.*

D9.49. Diseño de un amplificador de transresistencia. Diseñar una red de realimentación para el amplificador diferencial mostrado en la Figura P9.46 con el fin de obtener un amplificador de transresistencia casi ideal con una ganancia de 5 kΩ. Suponga una impedancia de fuente $R_s = 1\text{ k}\Omega$, y una resistencia de carga de 1 kΩ. Hallar la impedancia de entrada y la impedancia de salida del amplificador con realimentación. *Utilice la Tabla 9.1 para determinar el tipo de realimentación necesaria y el valor de β requerido. Después, seleccione la red de realimentación apropiada de la Figura 9.19.*

D9.50. Diseño para aumentar la resistencia de entrada y disminuir la resistencia de salida. Un amplificador diferencial determinado tiene una resistencia de entrada de 100 kΩ, una resistencia de salida de 200 Ω, y una ganancia de tensión en circuito abierto de 5000. La fuente tiene una resistencia interna de 10 kΩ, y la resistencia de carga es de 1 kΩ. En la Figura P9.50 se muestra un macromodelo del amplificador. Se desea aumentar la impedancia de entrada a 1 MΩ y reducir la impedancia de salida.

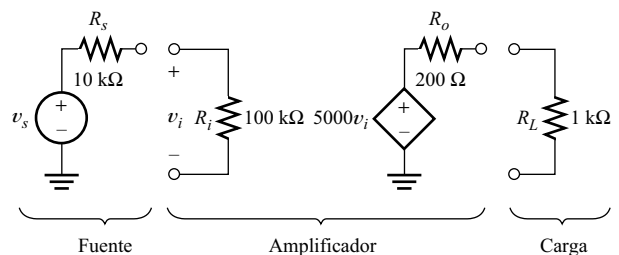


Figura P9.50

- ¿Qué tipo de realimentación negativa debe utilizarse? ¿Cuál es el factor de realimentación aproximado requerido?
- Diseñar una red de realimentación resistiva que proporcione el valor de β calculado en el punto (a).
- Utilizar SPICE para hallar la impedancia de entrada real que se consigue con la red de realimentación del punto (b). Si es necesario, ajustar la red de realimentación para cumplir el objetivo de diseño.

Utilice la Tabla 9.1 para determinar el tipo de realimentación necesaria y el valor de β requerido. Después, seleccione la red de realimentación apropiada de la Figura 9.19.

D9.51. Diseño para incrementar las resistencias de entrada y de salida. Repetir el Problema D9.50 pero, en lugar de reducir la impedancia de salida, realizar el diseño para aumentar la impedancia de salida.

D9.52. Diseño para reducir las resistencias de entrada y de salida. Repetir el Problema D9.50, pero realizar el diseño para reducir la impedancia de entrada a 10 k Ω y reducir la impedancia de salida.

D9.53. Diseño para reducir la resistencia de entrada y aumentar la resistencia de salida. Repetir el Problema D9.50, pero realizar el diseño para reducir la impedancia de entrada a 10 k Ω y aumentar la impedancia de salida.

Sección 9.6: Respuesta transitoria y respuesta en frecuencia

9.54. Dibujar el plano s e identificar la región adecuada para los polos de un amplificador que debe tener una ganancia prácticamente constante en un amplio margen de frecuencias, sin picos de ganancia.

9.55. Dibujar la respuesta transitoria asociada a los polos situados en varias posiciones en el plano s .

9.56. ¿En qué región del plano s producen los polos respuestas inestables?

9.57. Describa con sus propias palabras la analogía de la lámina de goma para estimar la respuesta en frecuencia de un sistema.

9.58. Utilizar la analogía de la lámina de goma para dibujar las magnitudes de las siguientes funciones en función de la frecuencia:

(a)

$$H(s) = \frac{1}{s}$$

(b)

$$H(s) = \frac{s}{s^2 + 10^6}$$

(c)

$$H(s) = \frac{s^2 + 10^6}{s^2}$$

(d)

$$H(s) = \frac{s + 1000}{s^2 + 2s + 10001}$$

9.59. Escribir la fórmula de la respuesta transitoria para las siguientes funciones de transferencia de un amplificador (pueden aparecer algunas constantes indefinidas en las respuestas, pero debe calcular valores numéricos siempre que sea posible).

(a)

$$H(s) = \frac{1}{s + 1}$$

(b)

$$H(s) = \frac{s}{s^2 + 10^6}$$

(c)

$$H(s) = \frac{s + 5}{s^2 + 7s + 12}$$

(d)

$$H(s) = \frac{s + 1000}{s^2 + 2s + 10001}$$

Sección 9.7: Efectos de la realimentación sobre las posiciones de los polos

9.60. ¿Qué puede decirse sobre la ganancia en bucle cerrado y el ancho de banda de un amplificador realimentado con un polo dominante?

9.61. ¿Puede volverse inestable un amplificador de un solo polo si se utiliza realimentación negativa con un factor de realimentación constante β ? ¿Y un amplificador de dos polos? ¿Y un amplificador de tres polos? Explique su respuesta en cada caso.

9.62. ¿Qué es un macromodelo de un amplificador? ¿Representa el circuito interno real?

9.63. Un determinado amplificador de un solo polo tiene una ganancia continua en bucle abierto de 1000, y un ancho de banda de 1 kHz. ¿Qué ancho de banda se obtiene si se utiliza realimentación para obtener una ganancia en bucle cerrado de 10? ¿Cuál es el valor aproximado de la constante de tiempo? Repetir el problema para una ganancia unitaria en bucle cerrado.

9.64. Se requiere que un amplificador con realimentación tenga una ganancia de continua en bucle cerrado de $A_{of} = 100$ y un tiempo de subida igual a 1 μ s. Si se va a utilizar un amplificador de un solo polo con una ganancia de continua en bucle abierto de $A_0 = 10^5$, ¿cuál es el ancho de banda en bucle abierto requerido para el amplificador? (*Pista:* Utilice la relación entre el tiempo de subida y el ancho de banda dada en la Ecuación 1.19.)

9.65. Un amplificador determinado tiene una ganancia en bucle abierto de $A_0 = 1000$, y frecuencias de corte en 1 kHz y 500 Hz. Determinar las frecuencias de corte en bucle cerrado si $\beta = 0,1$.

9.66. Un determinado amplificador de tres polos tiene una ganancia en bucle abierto de $A_0 = 10^5$, y polos en $f_1 = 5$ MHz y $f_2 = 20$ MHz. Determinar la tercera frecuencia de corte, f_3 , si se requiere que los polos en bucle cerrado permanezcan sobre el eje real para $\beta = 1$.

9.67. Un determinado amplificador de tres polos tiene una ganancia de continua igual a 500, y polos en bucle

abierto situados en $s = -100$ y $s = -1000$. Hallar las posiciones de los polos en bucle cerrado si $\beta = 1$. Hallar la frecuencia natural, el factor de amortiguamiento y el factor Q de los polos. Utilice la analogía de la lámina de goma para dibujar una gráfica aproximada de la magnitud de la ganancia en bucle cerrado en función de la frecuencia.

9.68. Definir un macromodelo para el amplificador del Problema 9.67. Utilizar SPICE para trazar la respuesta a los pulsos de señal y el diagrama de Bode del amplificador en condiciones de bucle cerrado.

Sección 9.8: Margen de ganancia y margen de fase

9.69. Defina con sus propias palabras el margen de ganancia y el margen de fase para un amplificador con realimentación.

9.70. ¿Cuáles son los valores prácticos mínimos del margen de ganancia y del margen de fase utilizados en el diseño de amplificadores con realimentación?

9.71. ¿Cuál es el margen de fase mínimo posible para un amplificador de un solo polo? Como es habitual, suponga que β es constante, no una función de la frecuencia.

9.72. Un determinado amplificador tiene una ganancia de continua en bucle abierto de 5000. Los polos en bucle abierto están ubicados en $s = 20\pi$ y $s = -200\pi$. Hallar el margen permitido para β si se requiere un margen de fase mínimo de 60° . ¿Cuál es el margen de ganancia para el máximo valor permitido de β ?

9.73. Repetir el Problema 9.72 si se añade un tercer polo en bucle abierto para $s = -400\pi$.

Sección 9.9: Compensación por polo dominante

9.74. Explicar la compensación de un amplificador que se pretenda utilizar con realimentación. ¿Qué es? ¿Por qué es necesaria? ¿Es necesaria la compensación en un amplificador de un solo polo? ¿Y en un amplificador de dos polos? ¿Y en un amplificador de tres polos?

9.75. Describir brevemente la compensación por polo dominante.

9.76. Un determinado amplificador tiene polos en las siguientes frecuencias: $f_1 = 500$ kHz, $f_2 = 5$ MHz, y $f_3 = 10$ MHz. La ganancia de continua en bucle abierto es 10^4 . Hallar la frecuencia f_C para un cuarto polo, de manera que el margen de fase sea de 60° para $\beta = 1$. Hallar el margen de ganancia correspondiente. Utilizar SPICE

para dibujar la magnitud de ganancia en bucle cerrado en función de la frecuencia y la respuesta ante pulsos.

9.77. Un determinado amplificador tiene las siguientes frecuencias de polos: $f_1 = f_2 = f_3 = 1$ MHz. La ganancia de continua en bucle abierto es 10^5 . Hallar la frecuencia f_C para un cuarto polo, de manera que el margen de fase sea de 60° para $\beta = 0,1$. Hallar el margen de ganancia correspondiente. Utilizar SPICE para dibujar la magnitud de la ganancia en bucle cerrado en función de la frecuencia y la respuesta ante pulsos.

9.78. Algunas veces, una alternativa a la compensación por polo dominante consiste en desplazar uno de los polos existentes. El amplificador del Problema 9.75 debe compensarse desplazando la frecuencia de polo f_1 hasta f'_1 , en lugar de añadir un polo en f_C . Se requiere que el margen de fase sea de 60° para $\beta = 1$. Hallar el valor requerido para f'_1 . Utilice SPICE para dibujar la magnitud de la ganancia en bucle cerrado en función de la frecuencia y la respuesta ante pulsos.

Sección 9.10: Ejemplos de amplificadores integrados con realimentación

9.79. La Figura P9.79 muestra una forma de implementar la fuente de tensión V_B ilustrada en la Figura 9.61. Suponga que el transistor Q_B funciona en la región activa.

- (a) Deducir una expresión para V_B en función de β , V_{BE} , R_1 y R_2 . Determinar la expresión aproximada si β es muy grande.
- (b) Al diseñar este circuito, ¿qué problema podría producirse si se eligen valores demasiado pequeños para R_1 y R_2 ?

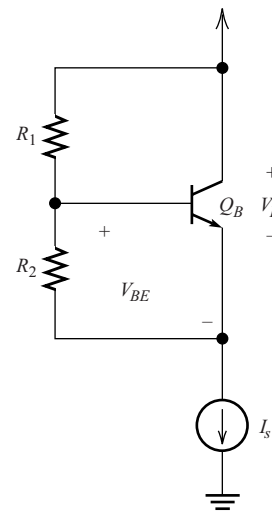


Figura P9.79

(c) Suponga que $I_s = 1 \text{ mA}$, $V_{BE} = 0,6 \text{ V}$, β es muy grande, $R_2 = 2 \text{ k}\Omega$, y $V_B = 1,5 \text{ V}$. Determine el valor requerido para R_1 .

9.80. Considere el amplificador operacional de la Figura 9.61. Fije $C_{\text{comp}} = 0$. Ahora, considere la posibilidad de compensar el amplificador conectando un condensador C_x entre la base de Q_3 y masa. Utilice el tanteo con SPICE para hallar el valor aproximado de C_x requerido para obtener un margen de fase de 45° con $\beta = 1$. ¿Es este valor compatible con la implementación en circuito integrado?

9.81. Vamos a averiguar las ventajas de la realimentación total en comparación con la realimentación de cada etapa. Considere los amplificadores con realimentación mostrados en la Figura P9.81. Calcule la ganancia en bucle cerrado para cada caso. Luego, calcule la ganancia en bucle cerrado si A_1 cambia a 90. ¿En qué porcentaje varía la ganancia en bucle cerrado en cada caso? ¿Cuál es mejor para estabilizar la ganancia en bucle cerrado: la realimentación total o la realimentación de cada etapa?

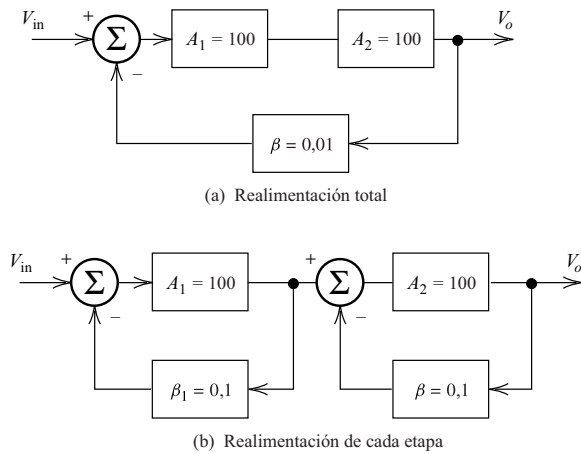


Figura P9.81

9.82. Analice el amplificador mostrado en la Figura 9.65, con transistores adaptados $R_1 = R_2 = 3 \text{ k}\Omega$, $R_5 = R_6 = 1 \text{ k}\Omega$, $R_3 = R_4 = 560 \Omega$, $R_7 = R_8 = 7 \text{ k}\Omega$, tensiones de alimentación de $\pm 5 \text{ V}$, e $I_1 = I_2 = I_3 = I_4 = 2 \text{ mA}$. Calcule la ganancia de tensión diferencial aproximada, la corriente de colector en el punto Q de cada transistor (desprecie las corrientes de base) y la tensión continua en cada salida. Compruebe sus respuestas y determine la frecuencia de corte del amplificador utilizando una simulación de SPICE. Utilice para los transistores el modelo 2N2222A, que se encuentra almacenado en el archivo DEVICE.LIB.

Sección 9.11: Principios del oscilador

9.83. Dibujar el diagrama de bloques básico de un oscilador lineal.

9.84. Enunciar el criterio de Barkhausen para osciladores lineales.

9.85. Considere el circuito ilustrado en la Figura P9.85. Aplique el criterio de Barkhausen al circuito para hallar el valor mínimo de K requerido para que haya oscilación, así como la frecuencia de oscilación.

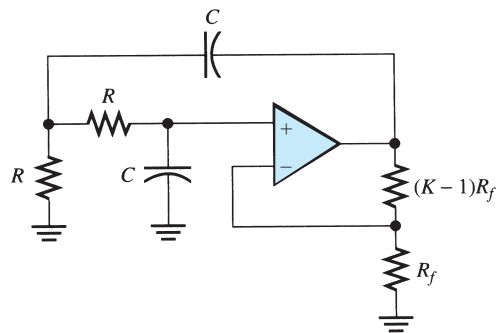


Figura P9.85

9.86. Aplicar el criterio de Barkhausen a los osciladores de la Figura P9.86 para determinar la frecuencia de oscilación y la magnitud de ganancia mínima $|A|$ requerida para que haya oscilación. Para que haya oscilación, ¿el bloque de ganancia debe ser inversor o no inversor? Todos los amplificadores son amplificadores de tensión ideales. (Pista para la Figura P9.86(d): Debido a que hay varios amplificadores y redes RC, no tenemos un bloque único de amplificación ni una red única de realimentación; piense en que lo que hay que pedir es que la ganancia de bucle sea unitaria.)

9.87. En los circuitos osciladores mostrados en la Figura P9.87, los amplificadores son amplificadores ideales de corriente con una ganancia de corriente $A_i = I_2/I_1$. Por tanto, para hallar el factor de realimentación, debemos analizar la red de realimentación para conseguir la tasa de corriente $\beta = I_1/I_2$ en cada circuito. Aplique el criterio de Barkhausen para determinar la frecuencia de oscilación y el valor mínimo requerido para la ganancia de corriente A_i en cada circuito. Suponga que A_i es real.

9.88. En los circuitos osciladores mostrados en la Figura P9.88, los amplificadores son amplificadores ideales de transresistencia, con ganancia de transresistencia $R_m = V_2/I_1$. Por tanto, para hallar el factor de realimenta-

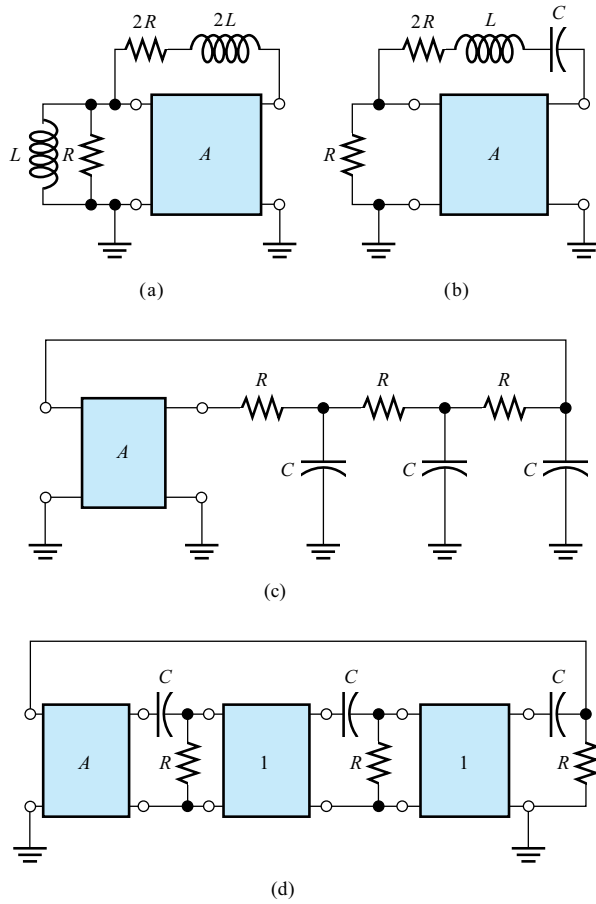


Figura P9.86

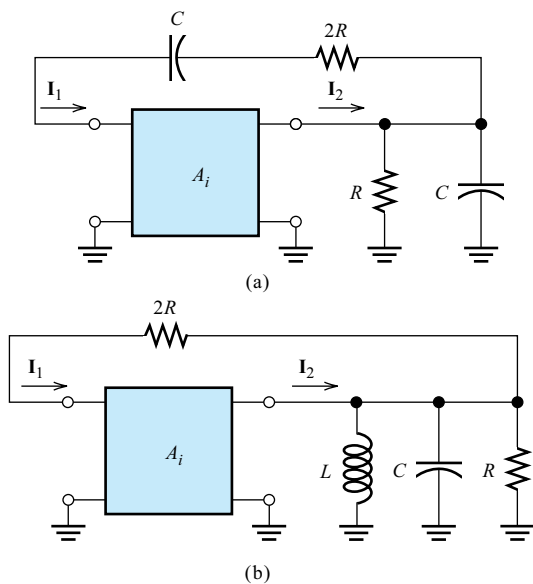


Figura P9.87

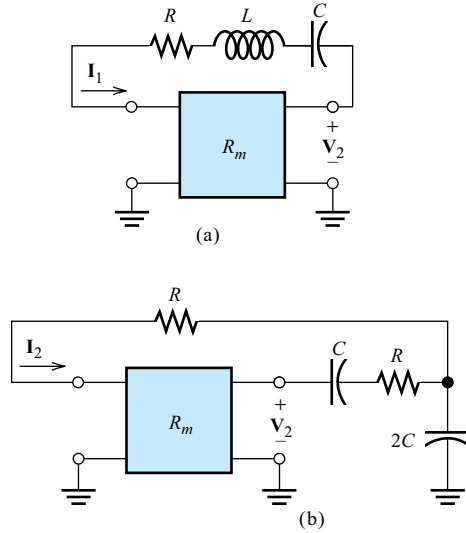


Figura P9.88

ción, debemos analizar la red de realimentación para conseguir la tasa $\beta = I_1/V_2$. Aplique el criterio de Barkhausen para determinar la frecuencia de oscilación y la ganancia de transresistencia mínima R_m necesaria para la oscilación en cada circuito. Suponga que R_m es real.

9.89. En los circuitos de oscilador descritos en la Figura P9.89, los amplificadores son amplificadores ideales de transconductancia, con ganancia de transconductancia $G_m = I_2/V_1$. Por tanto, para hallar el factor de realimentación, debemos analizar la red de realimentación para conseguir la tasa $\beta = V_1/I_2$. Aplique el criterio de Barkhausen para determinar la frecuencia de oscilación y el valor de la ganancia de transconductancia mínimo requerido para la oscilación en cada circuito. Suponga que G_m es real.

Sección 9.12: El oscilador en puente de Wien

9.90. Dibujar el diagrama de circuito de un oscilador en puente de Wien.

9.91. En nuestro análisis del oscilador en puente de Wien mostrado en la Figura 9.73, hemos supuesto que la ganancia del amplificador es una constante real $A = 1 + R_2/R_1$. Sin embargo, la ganancia de un amplificador operacional real es función de la frecuencia. Si la frecuencia de oscilación es suficientemente alta, la respuesta en frecuencia del amplificador se vuelve significativa. Supongamos que el amplificador operacional tiene un polo dominante y un ancho de banda de ganancia unidad f_t . Entonces, supo-

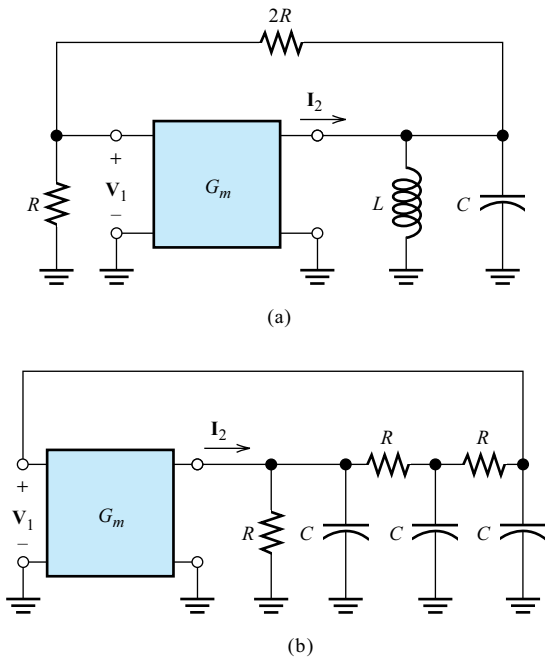


Figura P9.89

niendo que $R_2 = 2R_1$, dibuje a escala los diagramas de Bode de magnitud y fase de la ganancia del amplificador. ¿A qué frecuencia aproximada la limitación de frecuencia del amplificador operacional comienza a afectar al funcionamiento del oscilador?

9.92. Suponga que se van a utilizar componentes con tolerancia del 5% en el oscilador de la Figura 9.74. Los valores *nominales* de R_A y R_B son iguales (esto no significa que los valores *reales* de R_A y R_B sean iguales). Del mismo modo, los valores nominales de C_A y C_B son iguales. Si R_1 es una resistencia de 10 k Ω con tolerancia del 5%, ¿cuál es el valor nominal de R_2 más pequeño que puede utilizarse si se requiere que el circuito oscile para todas las combinaciones de valores de componentes? (Pista: Utilice la expresión de la ganancia mínima hallada en el Ejercicio 9.25.)

D9.93. Diseño de un oscilador senoidal. Utilizando los siguientes componentes, diseñe un oscilador senoidal de 10 kHz:

- Resistencias estándar con tolerancia del 5%.
- Resistencias estándar con tolerancia del 1% (no las utilice si sirven otras resistencias con tolerancia del 5%).
- Condensadores estándar con tolerancia del 5%.
- Amplificadores operacionales $\mu A741$ o LF411.
- Diodos 1N914 ó 1N4148.
- Potenciómetros con valores nominales que varíen entre 100 Ω y 1 M Ω en una secuencia 1-2-5 (es decir, 100 Ω , 200 Ω , 500 Ω , 1 k Ω , etc.). La tolerancia de la resistencia de cada potenciómetro es del $\pm 10\%$ (no utilice potenciómetros si sirven otras resistencias fijas).
- Las tensiones de alimentación son de ± 15 V.

Considere utilizar una configuración de circuito similar a la mostrada en la Figura 9.77.

UN MARCAPASOS

Por el Dr. Orhan Soykan, Medtronic, Inc.

En esta sección, nos detendremos brevemente en el marcapasos como un ejemplo de un sistema electrónico moderno. Los marcapasos son dispositivos electrónicos que pueden ser implantados en personas que sufren determinados tipos de enfermedades del corazón para ayudar a producir un ritmo cardíaco normal. Vamos a describir la naturaleza del problema y algunos circuitos típicos.

Hemos seleccionado el marcapasos implantable como caso de estudio no sólo porque representa el mayor desafío en lo referente a requisitos de diseño (tamaño reducido, bajo consumo de potencia y alta fiabilidad), sino también porque refleja las tendencias actuales en la industria electrónica en cuanto a un rápido crecimiento de las prestaciones utilizando dispositivos cada vez más pequeños. Veremos que el marcapasos moderno es un sorprendente dispositivo que desempeña muchas y complicadas tareas. Contiene miles de transistores, y puede funcionar entre 7 y 10 años con una sola pila de yoduro de litio, consumiendo menos de $30 \mu\text{A}$.

Para poder comprender el marcapasos, necesitamos conocer los fundamentos básicos del órgano que constituye el objetivo de este dispositivo: el corazón humano. No se preocupe si alguno de los circuitos electrónicos y términos médicos que vamos a tratar no le resultan familiares. Simplemente queremos ofrecerle una idea general del trabajo que realizan los diseñadores de marcapasos electrónicos.

Funcionamiento básico del corazón humano

La función del corazón humano es bombear sangre para transportar oxígeno y nutrientes a los órganos del cuerpo. Si el corazón no bombea, los órganos comienzan rápidamente a asfixiarse y los tejidos a dañarse. Por ejemplo, los daños en el cerebro comienzan a producirse 10 minutos después del fallo del corazón. Por tanto, resulta vital mantener el bombeo del corazón.

El corazón humano consta de cuatro cavidades: dos en la parte superior, llamadas aurículas, y dos en la parte inferior, llamadas ventrículos. Entre latido y latido, la sangre del cuerpo y los pulmones vuelve a las aurículas (cavidades superiores). Al comienzo de un latido, la aurícula se contrae, conduciendo sangre a los ventrículos (cavidades inferiores). Poco después de la contracción auricular (unos 150 ms), los ventrículos se contraen, bombeando sangre a los pulmones y al cuerpo.

El latido del corazón está producido por unas corrientes eléctricas que fluyen en los tejidos circundantes. Las tensiones resultantes pueden detectarse con electrodos colocados en o sobre el cuerpo. Las formas de onda de estas tensiones se denominan electrocardiogramas (ECG). La Figura AD3.1 muestra un electrocardiograma normal típico. La figura muestra también, un diagrama de bloques simplificado del sistema cardíaco de control humano.

El corazón tiene un oscilador de frecuencia variable natural que inicia cada latido. La frecuencia del latido depende de la concentración de CO_2 , la temperatura y la tensión arterial. Por ejemplo, cuando aumenta la concentración de CO_2 , quizá a causa de un esfuerzo físico importante, aumenta la frecuencia del latido. Cada ciclo de oscilación inicia una contracción auricular. Después de un retardo aurícula a ventrículo (AV) de aproximadamente 150 ms, los ventrículos se contraen.

En el caso de que fallase el oscilador principal, comenzaría a funcionar un oscilador auricular de frecuencia fija (de aproximadamente 60 pulsos por minuto). En funcionamiento normal, cada ciclo del oscilador principal pone a cero este oscilador de

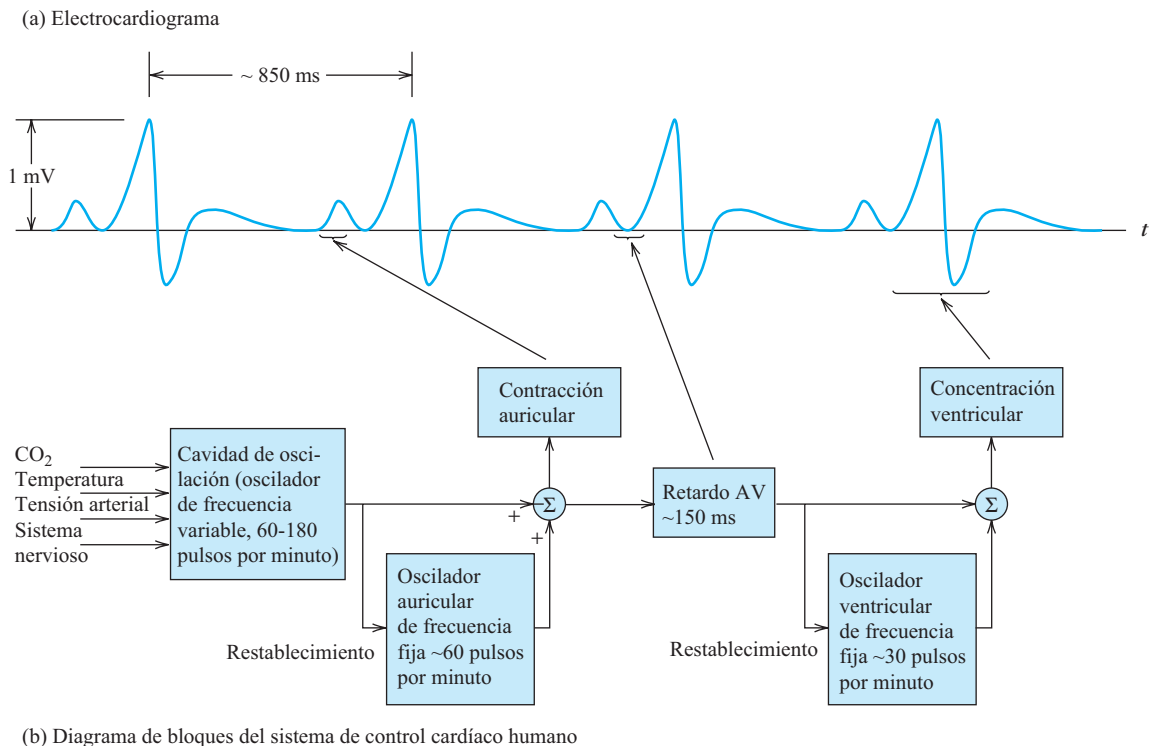


Figura AD3.1. Funcionamiento cardíaco normal.

frecuencia fija para que no intente iniciar las contracciones. Del mismo modo, si las pulsaciones no llegasen a través del retardo AV, otro oscilador de frecuencia fija natural (de aproximadamente 30 pulsos por minuto) mantendría las contracciones ventriculares, evitando, así, la muerte.

Disfunciones del corazón y ayuda que ofrece el marcapasos

Durante el funcionamiento natural del corazón, pueden producirse muchos tipos diferentes de fallos. Por ejemplo, la cavidad de oscilación puede dejar de funcionar. Entonces, el corazón late a una velocidad lenta (60 latidos por minuto) debido a que el oscilador auricular fijo no responde a la temperatura, a la tensión arterial ni a la concentración de CO_2 . Generalmente, la persona afectada se encuentra muy débil y no puede realizar muchas de las actividades cotidianas. En estos casos, se pueden utilizar marcapasos electrónicos para estimular la aurícula a la velocidad adecuada. El chip microprocesador del marcapasos puede determinar la velocidad apropiada utilizando la información suministrada por un acelerómetro, el cual proporciona una indicación de la actividad física, como, por ejemplo, caminar o subir escaleras. Por tanto, un marcapasos electrónico adecuadamente diseñado puede sustituir la cavidad de oscilación defectuosa del corazón natural.

Los marcapasos electrónicos pueden ayudar, también, a los pacientes cardíacos cuando se produce un fallo del sistema de conducción natural del corazón, como en el retardo AV, que se ilustra en la Figura AD3.1. Cuando esto ocurre, la cavidad de oscilación responde a las necesidades fisiológicas del paciente, pero su señal nunca llega a los ventrículos, las principales cavidades bombeadoras del corazón. En estos casos, el

marcapasos electrónico puede percibir el comienzo de la contracción en las señales eléctricas naturales de la aurícula y estimular el músculo ventricular de forma sincronizada. Por tanto, un segundo tipo de marcapasos puede sustituir un retardo AV defectuoso del corazón.

A menudo, estas disfunciones del corazón son intermitentes, y el marcapasos debe ser capaz de detectar las contracciones naturales para no emitir otros impulsos, potencialmente dañinos.

Diagrama de bloques de un marcapasos electrónico típico

La Figura AD3.2 muestra un diagrama funcional de un marcapasos electrónico moderno. El dispositivo contiene un amplificador sensor ECG para amplificar el ECG y detectar las contracciones auriculares y ventriculares. El convertidor analógico/digitaliza el ECG, y el circuito lógico secuencial (máquina de estados) controla el funcionamiento básico del marcapasos. El microprocesador y el software almacenados en la memoria de sólo lectura (ROM) utilizan las salidas de los sensores para ajustar los intervalos de tiempo en la máquina de estados. El circuito de salida genera los impulsos necesarios para estimular el corazón. La circuitería telemétrica ofrece una comunicación bilateral entre los médicos o ingenieros y el marcapasos, para posibilitar que se realicen cambios en el software y supervisar el funcionamiento del marcapasos. El regulador de tensión proporciona una tensión de alimentación constante a los circuitos a partir de una pila cuya tensión varía a lo largo de la vida del marcapasos. Por último, el oscilador controlado por cristal de cuarzo proporciona una temporización básica para los circuitos.

La fiabilidad es una de las consideraciones clave en el diseño de los marcapasos. Generalmente, cuantos más componentes formen un sistema, menos fiable resultará. Las funciones que proporcionan el microprocesador, los circuitos de telemetría y los

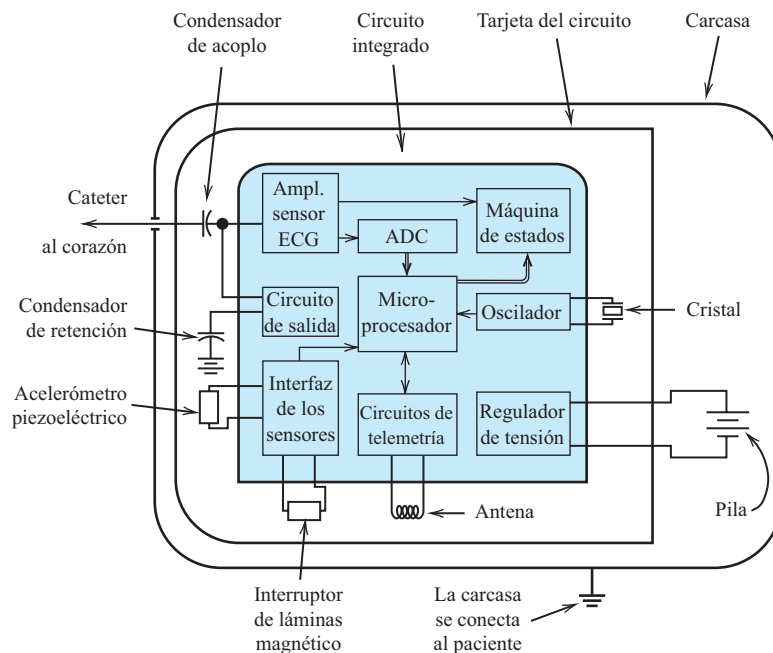


Figura AD3.2. Diagrama funcional de un marcapasos (no está dibujado a escala).

sensores incrementan la capacidad del marcapasos, pero no son imprescindibles. Por tanto, los marcapasos se diseñan de modo que puedan desempeñar funciones básicas, incluso aunque fallen algunos de sus componentes, como el microprocesador o los sensores. Por este motivo, se proporciona una máquina de estados independiente del microprocesador. La máquina de estados gobierna las funciones básicas del sistema, como la temporización, los pasos y la detección de los latidos naturales. El microprocesador y el software controlan las funciones más complejas, como detectar y registrar electrocardiogramas anormales y regular el ritmo de los pasos en respuesta a la actividad física percibida por el acelerómetro. La máquina de estados puede continuar funcionando aunque fallen muchos de los demás componentes. De hecho, cuando la pila está prácticamente agotada y la tensión cae, el microprocesador debe apagarse deliberadamente para ahorrar energía hasta que se sustituya el marcapasos.

Para alcanzar un alto nivel de fiabilidad, el dispositivo debe poder ser probado. Para lograr este objetivo, los diseñadores integran circuitos de test en sus diseños para que puedan descartarse componentes antes de ensamblarlos en el producto final. Es importante que el marcapasos sea completamente observable (todos los estados internos se pueden deducir moviendo las entradas y observando las salidas) y completamente controlable (todos los estados internos pueden ser alterados mediante las secuencias de entrada adecuadas). De lo contrario, las imperfecciones internas podrían causar, más adelante, disfunciones serias.

El marcapasos se introduce en una carcasa de titanio que se implanta mediante cirugía menor bajo la piel del pecho del paciente. Los cables están contenidos en un tubo fino, denominado catéter y realizan las conexiones eléctricas con las aurículas y ventrículos para aplicar los impulsos del marcapasos y detectar las contracciones naturales. A menudo, los mismos cables se utilizan para la detección y para suministrar los impulsos del marcapasos.

Funcionamiento de la máquina de estados

Lo mejor es que el marcapasos no genere sus impulsos cuando las contracciones naturales tienen lugar; este hecho se tiene en cuenta en el diseño de la máquina de estados. La Figura AD3.3 muestra el funcionamiento de la máquina para un marcapasos que es capaz de controlar tanto las aurículas como los ventrículos. Inmediatamente después de una contracción ventricular (natural o forzada), el contador de intervalos se pone a cero (estado 1 en la figura). Entonces, el circuito pasa al estado 2. El contador de intervalos, indicado mediante Δt , se incrementa en una unidad por cada ciclo de la señal de reloj de 1 kHz, de modo que Δt representa el tiempo, en milisegundos, transcurrido desde que el contador de intervalos se ha puesto a cero. Si se detecta una contracción auricular natural antes de que el contador alcance el intervalo T_{VA} ventrículo-aurícula (VA) deseado, la máquina pasa inmediatamente al estado 4. Por el contrario, si no se detecta ninguna contracción antes de que Δt sea igual a T_{VA} , la máquina pasa al estado 3 y envía un impulso a la aurícula. En el estado 4, el contador se pone a cero. En el estado 5, la máquina espera hasta que se detecte una contracción ventricular natural o se exceda el intervalo T_{AV} aurícula-ventrículo (AV), deseado. El microprocesador y el software pueden controlar los intervalos T_{AV} y T_{VA} , pero si el microprocesador se desactiva, la máquina de estados funciona a intervalos fijos predeterminados.

Circuitos de salida

Los circuitos de salida del marcapasos generan impulsos que estimulan el músculo cardíaco provocando contracciones. El impulso de salida tiene una duración típica de

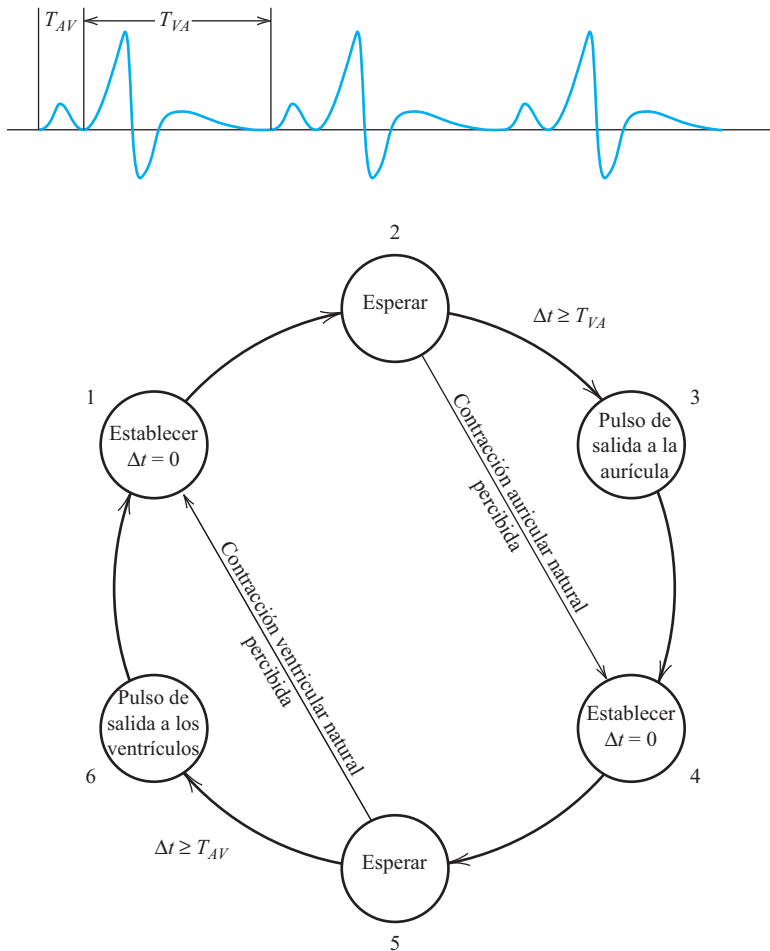


Figura AD3.3. Funcionamiento de la máquina de estados.

500 μ s. Se necesitan amplitudes de salida de entre 2 y 8 voltios, dependiendo del tipo de electrodo utilizado y de otros factores. Con el fin de generar esta tensión mediante una pila de yoduro de litio, el marcapasos utiliza una bomba de carga formada por condensadores e interruptores, como muestra la Figura AD3.4. Los cuatro interruptores son excitados por dos fases ϕ_1 y ϕ_2 no solapadas de una señal de reloj. Cuando ϕ_1 está a nivel alto, los interruptores S_1 y S_4 están cerrados y S_2 y S_3 están abiertos, lo que permite a los condensadores C_1 y C_2 cargarse a la tensión de la pila V_B , porque la pila y los condensadores están en paralelo. Cuando ϕ_2 está a nivel alto, los interruptores S_2 y S_3 están cerrados y S_1 y S_4 están abiertos, lo que coloca a los condensadores C_1 y C_2 en serie, y éstos cargan el condensador de retención C_{hold} . Si los interruptores continúan efectuando ciclos de conmutación, la tensión en C_{hold} alcanzará finalmente el valor $2V_B$. Deteniendo el interruptor en el momento adecuado y mediante la apropiada selección de los valores de capacidad, se pueden conseguir tensiones de salida de hasta $2V_B$. Utilizando más condensadores e interruptores, se consiguen tensiones de hasta $3V_B$ y $4V_B$. Cuando se necesita un impulso de salida, C_{hold} se conecta a los cables oportunos en el catéter mediante otro interruptor. Los interruptores pueden implementarse fácilmente utilizando MOSFET, como se explica en el Capítulo 6.

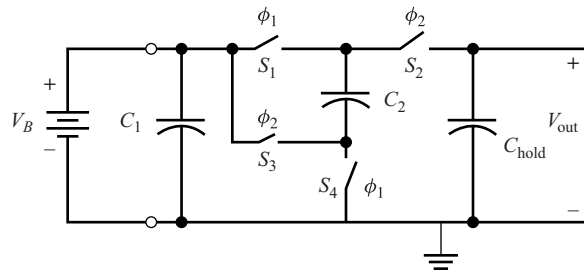


Figura AD3.4. Bomba de carga que puede generar tensiones de salida de hasta $2V_B$.

En el circuito de la Figura AD3.4, se observa que las señales de reloj ϕ_1 y ϕ_2 no deben estar a nivel alto al mismo tiempo. Si así fuese, los interruptores S_3 y S_4 se cerrarían al mismo tiempo, creando un cortocircuito en la pila. Este posible problema se resuelve utilizando el circuito (formado por puertas NAND e inversores) mostrado en la Figura AD3.5 para producir las dos fases de la señal de reloj. Si la señal de entrada ϕ_{in} está a nivel alto, ϕ_1 está a nivel alto y ϕ_2 a nivel bajo. Por el contrario, si ϕ_{in} está a nivel bajo, ϕ_1 estará a nivel bajo y ϕ_2 a nivel alto. A causa de los retardos de puerta, es necesario un breve intervalo después de que la salida a nivel alto conmute a nivel bajo, antes de que la otra salida pueda pasar a nivel alto.

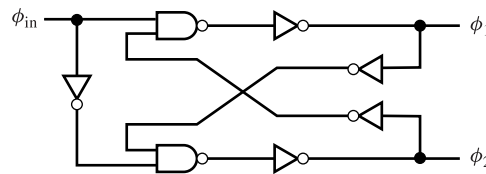


Figura AD3.5. En este circuito, ϕ_2 no puede ponerse a nivel alto hasta que ϕ_1 esté a nivel bajo, y viceversa.

El amplificador de detección

El marcapasos conoce el ECG a través de los mismos cables que se utilizan para aplicar los impulsos al músculo del corazón. Se puede utilizar el ECG para detectar las contracciones naturales, y la máquina de estados puede utilizar la información obtenida para inhibir los impulsos del marcapasos durante las contracciones naturales, ahorrando de este modo energía. Ya que la tensión del ECG tiene normalmente 1 mV de amplitud, necesita ser amplificado antes de que se pueda realizar la detección. La amplificación se lleva a cabo mediante el amplificador operacional de transconductancia (OTA) ilustrado en la Figura AD3.6, que es similar en muchos sentidos a la etapa de salida del amplificador operacional mostrado en la Figura 7.49 y explicado en la Sección 7.8.

Los transistores M_3 y M_4 forman un par diferencial. La carga para el par diferencial es un espejo de corriente formado por M_1 y M_2 . Mediante un análisis similar al realizado en la Sección 7.8, se puede demostrar que la corriente de salida es proporcional a la tensión de entrada diferencial $v_{id} = v_1 - v_2$. En forma de ecuación, tenemos:

$$i_{out} = G_m v_{id}$$

donde G_m es la ganancia de transconductancia del amplificador.

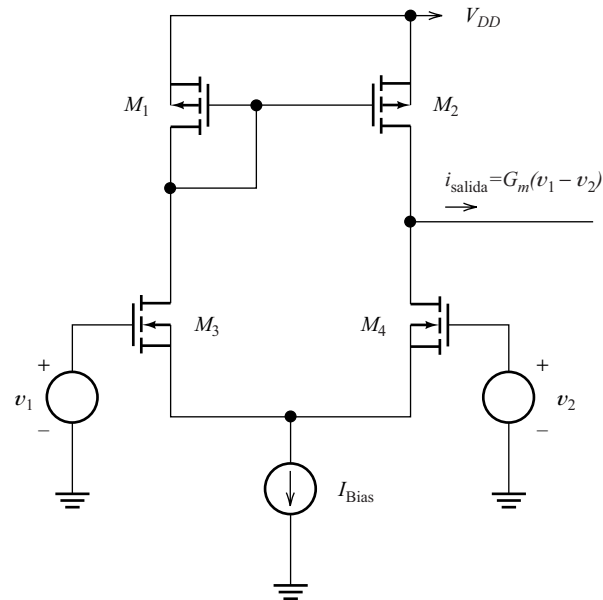


Figura AD3.6. Amplificador operacional de transconductancia (OTA) CMOS utilizado como amplificador de detección de ECG.

Control del ritmo del corazón

El marcapasos puede mejorar la vida del paciente cambiando apropiadamente los retardos T_A y T_{VA} , regulando así la velocidad del corazón. Cuando el paciente no se encuentra en un estado muy activo, el corazón debe bombear bajas cantidades de sangre. Pero cuando el paciente esté haciendo ejercicio o realizando una actividad que requiera una salida cardíaca mayor (como, por ejemplo, subir escaleras), el ritmo del corazón deberá aumentar para responder al aumento de la demanda de oxígeno del metabolismo. Por tanto, el marcapasos debe poder detectar la actividad física del paciente. En la mayoría de los marcapasos modernos, esta función se consigue utilizando un acelerómetro integrado en la carcasa del marcapasos. El acelerómetro consiste en una masa suspendida en el extremo de una varilla de material piezoeléctrico (un material que produce tensiones en respuesta al esfuerzo físico, como explicamos en la Sección 11.10). A medida que aumenta el nivel de actividad del paciente, la amplitud y la frecuencia de la señal procedente del acelerómetro también se incrementa. La interpretación de esta señal para determinar el ritmo más adecuado del corazón es una de las funciones desempeñadas por el microprocesador.

Sistema de telemetría

Otro componente interesante del marcapasos es el sistema de telemetría. Como el marcapasos se encuentra encapsulado en una carcasa de titanio y el dispositivo entero se coloca dentro del cuerpo humano (un medio conductor), el uso de señales de radio para comunicarse con el marcapasos desde un dispositivo externo no resulta útil, de modo que la comunicación bidireccional se logra utilizando bobinas acopladas magnéticamente, una dentro del marcapasos y otra fuera del cuerpo del paciente. Para transmitir la información entre el marcapasos y otros estímulos internos, se utiliza una mo-

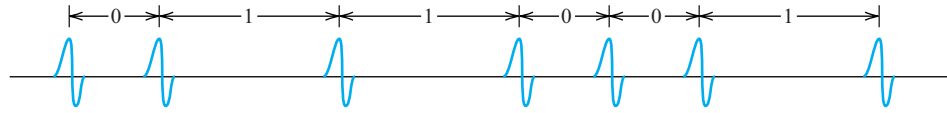


Figura AD3.7. El marcapasos se comunica con el exterior mediante unas señales moduladas por posición de los impulsos.

dulación por posición de los impulsos, tema estudiado en los cursos sobre sistemas de comunicaciones. En la Figura AD3.7 se ofrece un ejemplo de una señal modulada por posición de impulsos. La secuencia de ceros y unos lógicos que debe ser transmitida cambia el intervalo entre los impulsos adyacentes. Para un cero, el intervalo es corto, y para un uno es largo.

El proceso de diseño

En la Figura AD3.8 se muestra una fotografía de un marcapasos cardíaco. El diseño del marcapasos comienza a partir de los requerimientos expresados por los clientes (por ejemplo, profesionales de la medicina) y por los representantes de ventas y de marketing, así como por ingenieros de diseño, fabricación y pruebas. Estos requerimientos se utilizan para desarrollar un documento de especificación del producto que describa las funciones del mismo. En el siguiente paso, dentro de este diseño descendente, los ingenieros de diseño utilizan las especificaciones del producto para crear especificaciones detalladas de los circuitos integrados que se utilizarán en el marcapasos. A continuación, se diseñan los circuitos integrados, se realiza el prototipo y se prueba.

A pesar de que los ingenieros aún realizan gran parte del diseño de circuitos analógicos manualmente, se utilizan en gran medida herramientas de diseño asistido por computador, como SPICE y SwitCap para validar los diseños analógicos y estudiar la

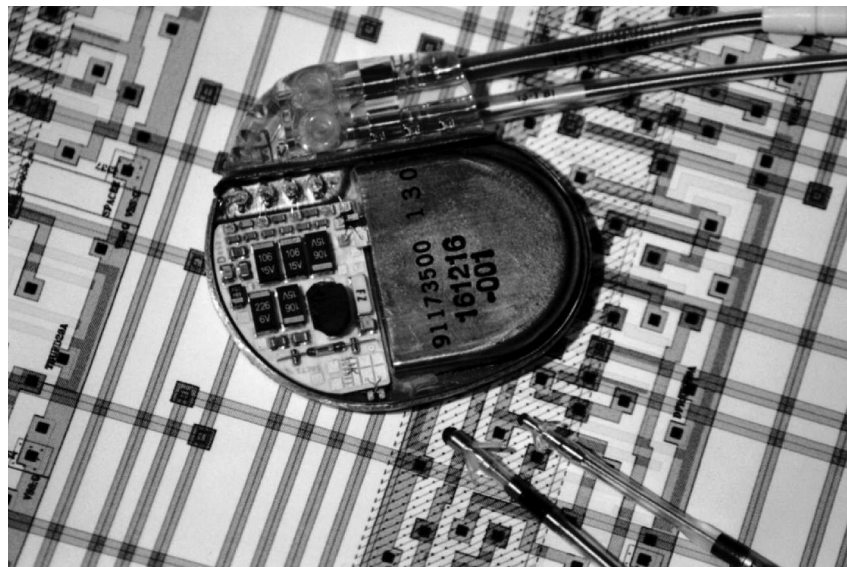


Figura AD3.8. Fotografía de un marcapasos cardíaco. Fotografía facilitada por Medtronic, Inc.

sensibilidad de funcionamiento respecto a los parámetros de los dispositivos. Por el contrario, el diseño digital puede ser altamente automatizado. Por ejemplo, es posible escribir una descripción lógica de la función requerida, generar el circuito lógico y su interconexión (netlist), ejecutar las simulaciones y realizar el trazado físico del circuito, sin necesitar, en ningún momento, un diagrama de circuitos con puertas y transistores. Aunque algunos diseñadores siguen considerando arriesgado este método, comienza a ganar aceptación a medida que el mercado exige tiempos de diseño de dispositivos cada vez más cortos.

Se necesita, sin lugar a dudas, un equipo multidisciplinar de profesionales para poder completar el diseño de un marcapasos. Los médicos proporcionan las especificaciones médicas para el marcapasos, y los ingenieros mecánicos y químicos seleccionan los materiales y la forma de la carcasa. Trabajando en equipo, ingenieros y médicos han diseñado marcapasos electrónicos que suponen una notable mejoría para la salud de algunas personas. Aquéllos que han contribuido pueden estar orgullosos de sus logros. Sin embargo, aún son posibles muchos más avances, que quizá lograrán algunos de los estudiantes que lean este libro.

Etapas de salida y fuentes de alimentación

En este capítulo vamos a ver amplificadores que proporcionan a una carga señales de salida relativamente grandes y fuentes de alimentación que convierten corriente alterna en continua. Los niveles de potencia, tensión y corriente de estos circuitos varían en un amplio intervalo de valores, dependiendo de su aplicación. Por ejemplo, un pequeño receptor de radio portátil proporciona al altavoz sólo unos pocos milivatios. Por el contrario, un potente transmisor de radio puede generar varios cientos de kilovatios.

Con frecuencia, gran cantidad de potencia se disipa (se convierte en calor) en los componentes de los amplificadores de potencia y de las fuentes de alimentación. En la primera sección de este capítulo, veremos cómo seleccionar dispositivos y **disipadores** para que no se produzca un sobrecalentamiento. En la segunda sección, estudiaremos las curvas características y los valores de los transistores bipolares y FET apropiados para los amplificadores de potencia.

Luego, veremos detalladamente dos tipos de amplificadores de potencia: los **amplificadores de clase A**, en los que los transistores están conduciendo siempre, y los **amplificadores de clase B**, en los que los transistores conducen únicamente durante un semiciclo de la señal. Normalmente, los amplificadores de clase B contienen dos transistores: uno amplifica en el semiciclo positivo y el otro en el semiciclo negativo.

En las últimas secciones del capítulo, veremos el diseño práctico de fuentes de alimentación.

10

10.1.	Consideraciones térmicas	686
10.2.	Dispositivos de potencia	692
10.3.	Etapas de salida de clase A	697
10.4.	Amplificadores de clase B	706
10.5.	Reguladores lineales de tensión	718
10.6.	Diseño de fuentes de alimentación lineales	727
	Resumen	738
	Problemas	740

10.1. CONSIDERACIONES TÉRMICAS

En los dispositivos que encontramos en los amplificadores de potencia y en las fuentes de alimentación, se disipa una cantidad considerable de potencia en forma de calor. A menos que se prevea un método para que el calor fluya con facilidad hacia el aire que le rodea, el dispositivo puede destruirse por sobrecalentamiento. En una situación típica, el calor fluye desde el chip de silicio, atravesando sucesivamente su encapsulado protector, una arandela aislante de mica, y un un disipador, y finalmente llega al aire. Este esquema se muestra en la Figura 10.1.

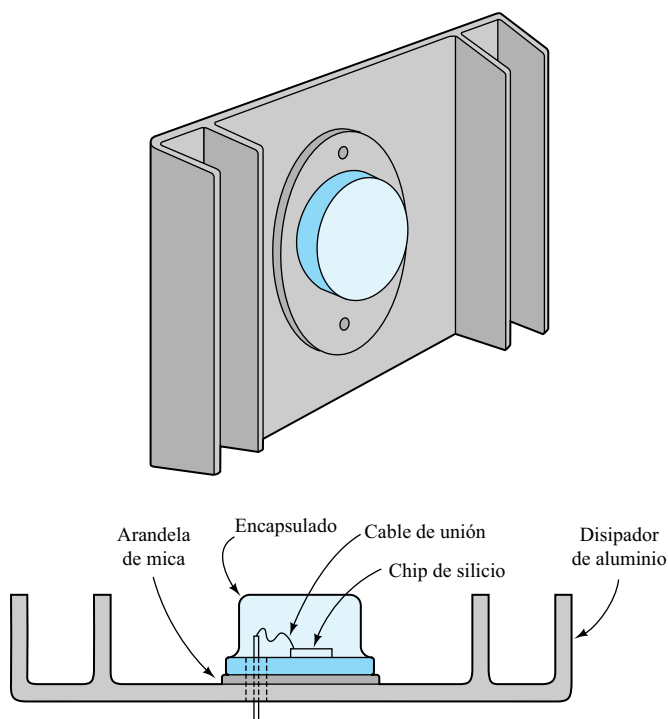


Figura 10.1. Disipador típico para un dispositivo de potencia.

Debemos hacer una correcta elección del dispositivo, del método de montaje y del disipador, para asegurarnos de que la temperatura del chip de silicio permanece por debajo del valor máximo especificado por el fabricante.

Debemos hacer una correcta elección del dispositivo, del método de montaje y del disipador, para asegurarnos de que la temperatura del chip de silicio permanece por debajo del valor máximo especificado por el fabricante. A menudo, a la temperatura del chip se le denomina **temperatura de la unión**, porque la mayor parte de la potencia disipada en un bipolar aparece en la unión colector-base. Así, esta unión es la parte más caliente del dispositivo. La máxima temperatura de unión permitida, $T_{j,max}$, es, normalmente, de 200 °C para dispositivos (de silicio) con encapsulado metálico, y de 150 °C para dispositivos con encapsulado plástico.

Resistencia térmica

El calor fluye entre dos partes de un cuerpo físico en cuanto existe una diferencia de temperatura entre ellas. El chip está a una temperatura mayor que el encapsulado. De igual forma, el encapsulado está a una temperatura más elevada que el disipador, que a su vez está más caliente que la temperatura ambiente.

En estado estacionario, la diferencia de temperatura es aproximadamente proporcional a la potencia térmica. Así, podemos escribir

$$T_J - T_A = \theta_{JA} P_D \tag{10.1}$$

Ecuación clave.

donde T_J es la temperatura de la unión, T_A es la temperatura ambiente del aire, P_D es la potencia disipada en el dispositivo, y θ_{JA} es la **resistencia térmica** entre la unión y el ambiente. De igual manera, podemos escribir

$$T_J - T_C = \theta_{JC} P_D \tag{10.2}$$

Ecuación clave.

donde T_C es la temperatura del encapsulado, y θ_{JC} es la resistencia térmica unión-encapsulado. Se pueden escribir ecuaciones similares para las diferencias de temperatura entre otros puntos.

Las Ecuaciones (10.1) y (10.2) son análogas a la Ley de Ohm.

Estas ecuaciones son análogas a la Ley de Ohm. La temperatura juega el papel de la tensión, la potencia el de la corriente, y la resistencia térmica el de la resistencia eléctrica.

El calor fluye en primer lugar desde la unión (chip) al encapsulado, a continuación del encapsulado al disipador, y luego del disipador al ambiente. Así, la resistencia térmica total entre la unión y el ambiente, θ_{JA} , es la suma de la resistencia térmica unión-encapsulado θ_{CS} , la resistencia térmica encapsulado-disipador θ_{CS} , y la resistencia térmica disipador-ambiente θ_{SA} :

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_{SA} \tag{10.3}$$

Ecuación clave.

Esta ecuación es análoga a la que describe el circuito en serie de la Figura 10.2

Está claro que para minimizar la temperatura de la unión para una determinada disipación de potencia y temperatura ambiente, debemos minimizar la resistencia térmica entre la unión y el ambiente. Vamos a considerar separadamente cada una de las contribuciones a la resistencia térmica total.

Resistencia térmica unión-encapsulado

La resistencia térmica entre unión y encapsulado, θ_{JC} , depende del dispositivo y de su encapsulado. El diseñador del dispositivo puede reducir esta resistencia térmica eli-

El diseñador del dispositivo puede reducir θ_{JC} seleccionando un encapsulado de metal relativamente macizo y situando al chip semiconductor en contacto directo con el encapsulado de metal.

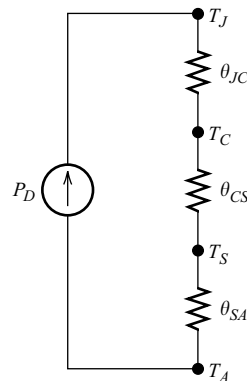


Figura 10.2. El flujo de calor desde la unión al ambiente es análogo a este circuito eléctrico en serie.

Como diseñadores de circuitos, controlamos la resistencia térmica unión-encapsulado seleccionando dispositivos con especificaciones apropiadas.

giendo un encapsulado de metal relativamente macizo y situando al chip semiconductor en contacto directo con el encapsulado de metal. Por tanto, los dispositivos de alta potencia suelen tener uno de sus terminales conectado eléctricamente al encapsulado. Por ejemplo, los colectores de los bipolares de potencia suelen estar conectados a sus encapsulados. Sin embargo, en aplicaciones típicas de circuitos, el colector de los bipolares de potencia no está a potencial de masa. Por esta razón, a veces se coloca una arandela aislante de mica entre el encapsulado y el disipador, que normalmente está conectado a masa por sus tornillos de montaje.

Como diseñadores de circuitos, controlamos la resistencia térmica unión-encapsulado seleccionando dispositivos con especificaciones apropiadas. Existen varias maneras alternativas de exponer las especificaciones del dispositivo, dependiendo del fabricante.

Ejemplo 10.1. Resistencia térmica unión-encapsulado

El fabricante de un determinado transistor de potencia especifica una temperatura máxima de la unión de 150 °C. Además, para una temperatura del encapsulado de 25 °C, la máxima disipación de potencia permitida es de 15 W. Hallar la resistencia térmica unión-encapsulado.

Solución: Las especificaciones implican que la unión está a la temperatura máxima con $P_D = 15 \text{ W}$ y $T_C = 25 \text{ °C}$. Resolviendo la resistencia térmica en la Ecuación (10.2) y sustituyendo, tenemos

$$\theta_{JC} = \frac{T_J - T_C}{P_D} = \frac{150 - 25}{15} = 8,33 \text{ °C/W}$$

□

Ejemplo 10.2. Uso de la curva de degradación de potencia

La curva de degradación es simplemente una gráfica de la máxima disipación de potencia permitida en función de la temperatura del encapsulado.

La curva de degradación que se muestra en la Figura 10.3 es proporcionada por el fabricante de los transistores de potencia. La curva de degradación es simplemente una gráfica de la máxima disipación de potencia permitida en función de la temperatura del encapsulado. Hallar la máxima temperatura de la unión y la resistencia térmica unión-encapsulado.

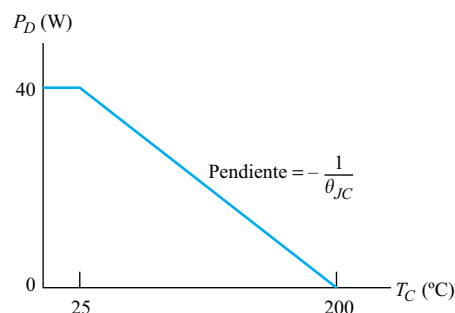


Figura 10.3. Curva de degradación de potencia. Véase el Ejemplo 10.2.

Solución: La curva muestra una disipación de potencia permitida igual a cero para $T_C = 200^\circ\text{C}$. Por tanto, la máxima temperatura de la unión es $T_{J\text{max}} = 200^\circ\text{C}$. Cuando la temperatura del encapsulado es de 25°C , la disipación de potencia permitida es de 40 W. Así, tenemos

$$\theta_{JC} = \frac{T_J - T_C}{P_D} = \frac{200 - 25}{40} = 4,375^\circ\text{C/W}$$

Observe que la resistencia térmica es el valor de la inversa de la pendiente de la curva de degradación.

La curva de degradación mostrada en la Figura 10.3 se hace constante para temperaturas del encapsulado por debajo de 25°C . A medida que la diferencia entre la unión y el encapsulado se hace mayor, es más probable la formación de *puntos calientes* localizados, dentro del dispositivo. Así, no es raro que las curvas de degradación de potencia sean constantes para temperaturas bajas.

La resistencia térmica es el valor de la inversa de la pendiente de la curva de degradación.

□

Resistencia térmica encapsulado-disipador

La resistencia térmica entre encapsulado y disipador depende de varios factores que están controlados por el diseñador. A menudo, el encapsulado del dispositivo se halla atornillado al disipador. Como las superficies no son perfectamente planas, suele haber una fina capa de aire entre buena parte del encapsulado y el disipador. Esta capa de aire puede aumentar significativamente la resistencia térmica. Por tanto, se suele aplicar a las superficies una grasa termoconductora antes de atornillar. La grasa rellena los huecos y reduce la resistencia térmica.

Como se dijo anteriormente, el colector de un bipolar (o el drenador de un MOS-FET de potencia) puede estar en contacto eléctrico con el encapsulado, y puede que sea necesario aislar eléctricamente el encapsulado y el disipador. Para ello, se usan arandelas de mica de grosor muy fino. Las arandelas y los manguitos aíslan los tornillos de montaje. Se utiliza grasa termoconductora para reducir la resistencia térmica. Sin embargo, las arandelas provocan un pequeño, pero significativo, incremento de la resistencia térmica encapsulado-disipador.

A veces, para minimizar la resistencia térmica encapsulado-disipador, se coloca el encapsulado en contacto eléctrico con el disipador, el cual se aísla eléctricamente del chasis. Por tanto, el disipador puede tener una elevada tensión con respecto a masa. Esto genera riesgos de seguridad que deben tenerse en cuenta cuando se trabaja con estos equipos.

Resistencia térmica disipador-ambiente

La resistencia térmica entre el disipador y el ambiente está controlada principalmente por la elección del disipador. Los disipadores van desde pequeñas unidades acoplables para su uso con encapsulados TO-5 (Figura 10.4) hasta disipadores macizos de aluminio extruido.

Podemos disminuir la resistencia térmica de un determinado disipador montándolo con sus aletas en posición vertical, en un lugar con un flujo de aire sin obstrucciones. Se utiliza aire forzado para aplicaciones de muy alta potencia, o si debemos montar el disipador en un lugar con un limitado flujo de aire.

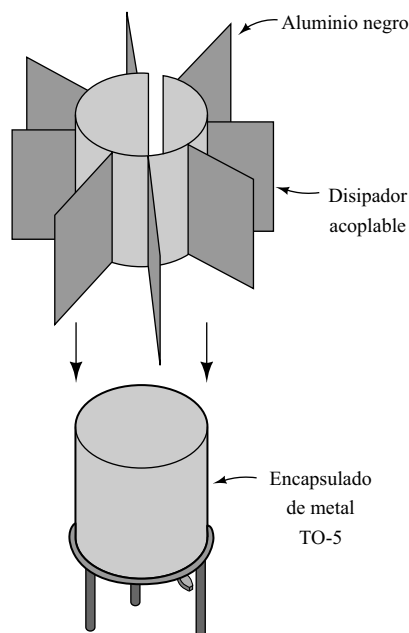


Figura 10.4. Los disipadores acoplables son adecuados para unas disipaciones de potencia de unos pocos vatios.

En ocasiones, no utilizamos un disipador de calor separado. El encapsulado del dispositivo hace entonces el papel de disipador. A veces, los fabricantes dan especificaciones para los dispositivos utilizados de esa forma.

Ejemplo 10.3. Máxima disipación de potencia permitida

Un dispositivo tiene una disipación nominal máxima de potencia de 40 W con una temperatura del encapsulado de 25 °C. La temperatura máxima permitida para la unión es de $T_{Jmax} = 200$ °C. La resistencia térmica encapsulado-disipador es de 1 °C/W, y la resistencia térmica disipador-ambiente es de 5 °C/W. La temperatura ambiente es de 50 °C. Hallar la máxima disipación de potencia permitida en estas condiciones. Hallar también la temperatura del disipador con el circuito funcionando a la máxima potencia permitida.

Solución: Este dispositivo tiene los mismos valores que el del Ejemplo 10.2. La resistencia térmica unión-encapsulado que se halló fue

$$\theta_{JC} = 4,38 \text{ °C/W}$$

La Ecuación (10.3) nos da la resistencia térmica total:

$$\begin{aligned}\theta_{JA} &= \theta_{JC} + \theta_{CS} + \theta_{SA} \\ \theta_{JA} &= 4,38 + 1,0 + 5,0 = 10,38 \text{ °C/W}\end{aligned}$$

Despejando P_D en la Ecuación (10.1), obtenemos

$$P_{Dmax} = \frac{T_{Jmax} - T_A}{\theta_{JA}} = \frac{200 - 50}{10,38} = 14,5 \text{ W}$$

A continuación, hallamos la temperatura del disipador:

$$T_S = T_A + P_{Dmax} \theta_{SA} = 50 + 14,4 \times 5 = 123 \text{ }^\circ\text{C}$$

□

Diseño térmico

Al comenzar un diseño, deberían tenerse en cuenta ciertas consideraciones térmicas. El diseño térmico consiste, primordialmente, en elegir unos dispositivos y disipadores tales que la temperatura de unión máxima no se supere bajo condiciones de disipación máxima esperada y temperatura ambiente máxima.

Es una buena práctica mantener la temperatura de la unión muy por debajo de los valores máximos que se sugieren, ya que la probabilidad de un fallo del dispositivo aumenta con rapidez a medida que aumenta la temperatura.

Es una buena práctica mantener la temperatura de la unión muy por debajo de los valores máximos que se sugieren, ya que la probabilidad de un fallo del dispositivo aumenta con rapidez a medida que aumenta la temperatura.

EJERCICIO

10.1. La curva de degradación de un dispositivo de baja potencia que funciona sin disipador puede verse en la Figura 10.5. Hallar la resistencia térmica unión-ambiente.

Respuesta $\theta_{JA} = 160 \text{ }^\circ\text{C/W}$.

Resumen de la sección: Al diseñar circuitos, debemos considerar sus características térmicas para asegurarnos de que la temperatura de la unión en los dispositivos activos no excede sus especificaciones máximas. Eligiendo una combinación adecuada de dispositivo, método de montaje y disipador, diseñamos para obtener una resistencia térmica encapsulado-ambiente lo suficientemente baja.

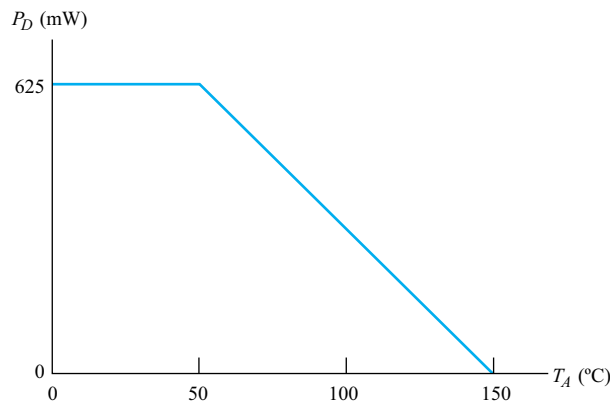


Figura 10.5. Curva de degradación para el Ejercicio 10.1.

EJERCICIO

10.2. Un dispositivo tiene una especificación de temperatura máxima de la unión de $175 \text{ }^\circ\text{C}$. La disipación máxima de potencia para una temperatura del encapsulado de $25 \text{ }^\circ\text{C}$ es de 15 W . El dispositivo funciona con una disipación de potencia de 5 W . La resistencia térmica encapsulado-disipador es de $1 \text{ }^\circ\text{C/W}$, y la resistencia térmica disipador-ambiente de $5 \text{ }^\circ\text{C/W}$.

- (a) Hallar la resistencia térmica unión-encapsulado
- (b) Para una temperatura ambiente de $50 \text{ }^\circ\text{C}$, hallar la temperatura de la unión y la temperatura del encapsulado.

(c) ¿Para qué temperatura ambiente está la temperatura de unión en su máximo valor?

Respuesta (a) $\theta_{JC} = 10^\circ\text{C/W}$; (b) $T_J = 130^\circ\text{C}$, $T_C = 80^\circ\text{C}$; (c) $T_A = 95^\circ\text{C}$.

10.2. DISPOSITIVOS DE POTENCIA

Hay dos tipos de dispositivos activos disponibles para los amplificadores de potencia: el bipolar de potencia y el MOSFET de potencia. Estos dispositivos se diferencian de los de señal en que están construidos para soportar altos valores de corriente, tensión y potencia. En esta sección, estudiamos las curvas características y los valores de ambos tipos de dispositivos.

Transistores bipolares de potencia

La Tabla 10.1 compara un bipolar de señal de propósito general (el 2N2222A) con uno de potencia típico (el 2N3055A). Al compararlos, podemos derivar con las siguientes generalizaciones:

1. Los bipolares de potencia tienen menores valores de ganancia de corriente β . Esto es particularmente cierto para corrientes elevadas. No es raro que β tenga un valor cercano a 10 en un bipolar de potencia.
2. Las capacidades parásitas del bipolar de potencia son mayores, porque es necesaria una mayor área de unión para permitir una disipación de potencia elevada.
3. La frecuencia de transición f_t tiende a ser mucho menor en los dispositivos de potencia.
4. La corriente inversa de fugas de la unión colector-base es mayor en los dispositivos de potencia.

Efecto de la temperatura en los parámetros del bipolar

A medida que la temperatura varía entre -55°C y 150°C , β puede triplicar su valor.

Al aumentar la temperatura, aumentan β y la corriente de fugas I_{CBO} (de la unión colector-base), mientras que el valor de V_{BE} (para una determinada corriente) disminuye. Normalmente, pueden hallarse en las hojas de especificaciones de los fabrican-

Tabla 10.1. Comparación de las características y valores máximos de un bipolar de señal y uno de potencia.

	Bipolar de señal (2N2222A)	Bipolar de potencia (2N3055A)
P_{Dmax} (W) (a $T_C = 25^\circ\text{C}$)	1,8	115
I_{Cmax} (A)	0,8	15
V_{CEmjax} (V)	40	60
β_{min}	35-100	5-20
V_{EBmax} (V)	6	7
f_t (MHz)	300	0,8
C_{obo} (pF)	8	60-600

tes curvas que muestran el valor de β en función de la corriente para varias temperaturas. A medida que la temperatura varía entre -55°C y 150°C , β puede triplicar su valor.

Como regla práctica, la corriente inversa de fugas I_{CBO} se dobla por cada incremento de temperatura de 10°C . Esto también se cumple para los bipolares de señal y para los diodos, pero la corriente de fugas normalmente es insignificante en los dispositivos de señal. En los amplificadores de potencia, debido a la mayor área de unión y a su elevada temperatura, la corriente de fugas puede resultar significativa.

Al igual que en los dispositivos de señal, la tensión V_{BE} para una determinada corriente cae unos 2,5 mV por grado.

Todos estos cambios tienden a aumentar la corriente de trabajo con la temperatura en los amplificadores de potencia. En circuitos mal diseñados, esto puede llevar a una condición llamada **realimentación térmica**, en la que la elevada temperatura provoca una elevada corriente y una disipación de potencia, que a su vez lleva a una temperatura aún más elevada. Este ciclo continúa hasta la destrucción del dispositivo. Apuntaremos algunas medidas para evitar la realimentación térmica cuando veamos algunos circuitos amplificadores.

Como regla general, la corriente inversa de fugas I_{CBO} se dobla por cada incremento de temperatura de 10°C .

Al igual que en los dispositivos de señal, la tensión V_{BE} para una determinada corriente cae unos 2,5 mV por grado.

La realimentación térmica es una condición en la que la elevada temperatura provoca una elevada corriente y una disipación de potencia, que a su vez lleva a una temperatura aún más elevada. Este ciclo continúa hasta la destrucción del dispositivo.

Especificaciones máximas y área de funcionamiento seguro

Debemos tener cuidado de no sobrepasar las especificaciones máximas de los bipolares. En primer lugar, como vimos en la Sección 10.1, debemos controlar la disipación de potencia y facilitar unos disipadores adecuados para asegurarnos de que la temperatura de la unión no sobrepase el valor máximo permitido.

Además, la corriente de colector no debe sobrepasar el valor máximo I_{Cmax} . Si se sobrepasa, los cables que unen el chip con los terminales externos del dispositivo (véase la Figura 10.1) pueden fundirse.

Por otro lado, la tensión colector-emisor no debe sobrepasar su valor máximo V_{CEmax} . En caso contrario, se puede producir un fenómeno de avalancha, que llevaría a una corriente excesiva y a la destrucción del dispositivo. Incluso una sobretensión momentánea puede provocar el fallo del dispositivo.

Finalmente, con valores elevados de V_{CE} e I_C puede suceder un fenómeno llamado **avalancha secundaria**. En algunos dispositivos, con valores elevados de V_{CE} , la corriente se concentra en una pequeña área de la unión. El calentamiento localizado eleva demasiado la temperatura de esa parte de la unión, y el dispositivo no tarda en fallar. La avalancha secundaria se produce incluso cuando la disipación no es lo suficientemente alta como para elevar la temperatura media de la unión por encima del valor máximo.

Podemos representar adecuadamente las limitaciones del punto de trabajo trazando gráficamente dichas limitaciones en el plano $I_C - V_{CE}$. Matemáticamente, la limitación de la disipación de potencia es

$$I_C V_{CE} = P_{Dmax} \tag{10.4}$$

Si se usan escalas lineales para I_C y V_{CE} , la gráfica de la ecuación es una hipérbola, como se muestra en la Figura 10.6. Sin embargo, si aplicamos el logaritmo en ambos lados de la Ecuación (10.4), obtenemos

$$\log I_C + \log V_{CE} = \log P_{Dmax} \tag{10.5}$$

Por tanto, el límite de disipación de potencia resulta ser una línea recta si se utilizan escalas logarítmicas para I_C y V_{CE} .

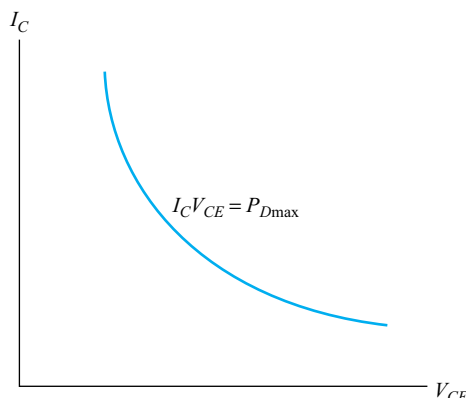


Figura 10.6. Límite de disipación de potencia máxima.

Los límites de funcionamiento seguro de un bipolar se pueden mostrar fácilmente trazando la gráfica de la región de funcionamiento seguro en el plano $I_C - V_{CE}$.

La región de funcionamiento permitida en el plano $I_C - V_{CE}$ se denomina **área de funcionamiento seguro**, y la de un bipolar característico puede verse en la Figura 10.7. La corriente de colector en este dispositivo está limitada a 10 A como máximo. La disipación máxima de potencia es de 50 W. La gráfica del límite de disipación de potencia es una línea recta, ya que se utilizan escalas logarítmicas para la corriente y la tensión. Observe el límite de avalancha secundaria para tensiones superiores a 50 V. Por último, el límite máximo de tensión es de 100 V.

En ocasiones, los fabricantes muestran un área de funcionamiento seguro mayor para trabajo pulsante. Para pulsos menores de unos 10 μs e intervalos largos entre pulsos, el área de funcionamiento seguro es un rectángulo limitado tan sólo por I_{Cmax} y V_{CEmax} . Esta mayor área de funcionamiento es posible porque el sobrecalentamiento no es instantáneo, debido a la inercia térmica del chip.

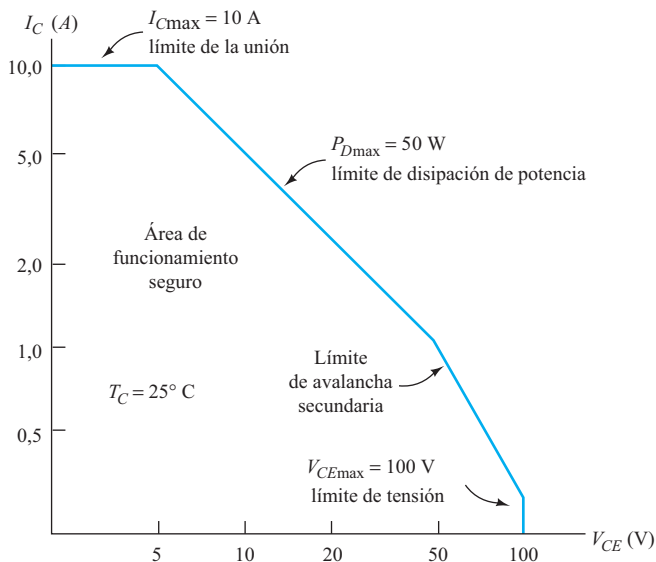
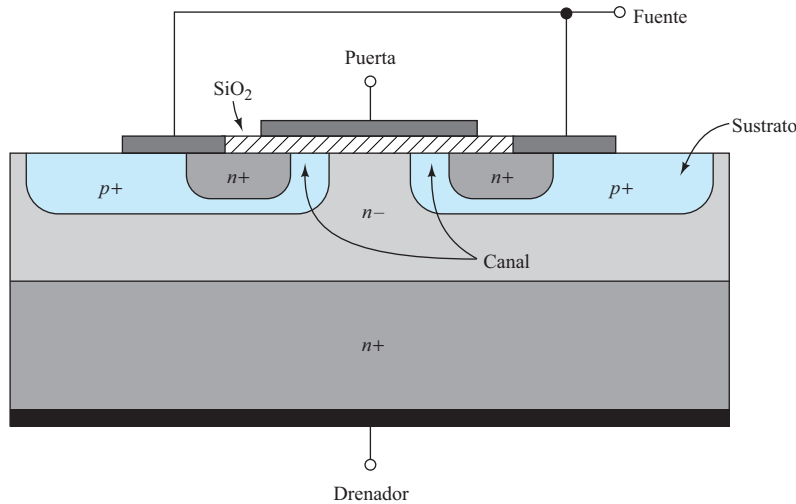
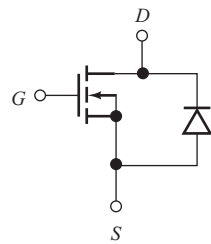


Figura 10.7. Área de funcionamiento seguro para un bipolar de potencia de 10 A, 100 V, y 50 W. Observe las escalas logarítmicas de V_{CE} e I_C .



(a) Estructura física



(b) Símbolo esquemático

Figura 10.8. MOSFET de potencia de doble difusión.

Transistores MOSFET de potencia

La estructura física de un MOSFET de potencia de doble difusión puede verse en la Figura 10.8(a). El dispositivo se construye recreciendo una capa epitaxial tipo $n-$ (ligera dopada) sobre un sustrato tipo $n+$ (muy dopado). Entonces, la región $p+$ del cuerpo se difunde desde la parte superior de la oblea, a lo que sigue la difusión de la fuente $n+$; de ahí el término *doble difusión*.

Los MOSFET de potencia de doble difusión funcionan en modo de acumulación. Sin ninguna tensión aplicada a la puerta, no existe ningún canal entre drenador y fuente. Sin embargo, si se aplica una tensión positiva lo suficientemente grande a la puerta, los electrones se ven atraídos a la región situada debajo de la puerta, y el material $p+$ se convierte efectivamente en material tipo n . Así, se forma un canal tipo n entre la fuente y el drenador.

Consideremos el camino de la corriente a través del dispositivo mostrado en la Figura 10.8(a). La corriente entra en el drenador por la parte inferior del dispositivo. Cuando la corriente llega a la región situada debajo de la puerta, cambia de dirección (parte se va a la izquierda y parte a la derecha) y fluye lateralmente a través del canal hasta los contactos de la fuente. Una de las ventajas de la estructura de la Figura 10.8(a) es que la longitud del canal es muy corta. Por tanto, la resistencia del canal puede ser muy pequeña, y son posibles elevadas corrientes de drenador.

La elevada tensión de ruptura drenador-fuente es otra de las ventajas de esta estructura. Al aplicarse una elevada tensión al drenador, la unión drenador-sustrato se polariza en inversa y la zona de carga espacial se hace más ancha. El ligero dopaje de la región del drenador n^- , comparada con la del sustrato p^+ , asegura que la zona de carga espacial se encuentre mayoritariamente en la región del drenador. Por el contrario, si el sustrato estuviera ligeramente dopado, la zona de carga espacial se extendería por el sustrato hasta la fuente, lo que provocaría la perforación para tensiones drenador-fuente relativamente pequeñas. La amplia zona de carga espacial en el lado ligeramente dopado del drenador en la unión da lugar a elevadas tensiones de ruptura.

Para minimizar la resistencia óhmica en serie con el drenador, el sustrato está muy dopado con material tipo n (la Figura 10.8(a) no está a escala: la zona n^+ proporciona un soporte mecánico a la región activa, y es mucho más gruesa que la capa epitaxial n^-). Utilizando una estructura que tiene dos niveles de dopaje en la región del drenador, son posibles tanto una baja resistencia en serie como una elevada tensión de ruptura.

La metalización de la fuente se solapa con el sustrato, conectándolo a la fuente. Observe que existe una unión pn entre las regiones de drenador y sustrato. En funcionamiento normal, esta unión está polarizada en inversa. Sin embargo, si la tensión drenador-fuente se hace negativa, el diodo se polariza en directa. Es por ello por lo que se incluye un diodo en el símbolo esquemático del MOSFET de potencia (por contraste, los MOSFET de señal suelen ser simétricos, por lo que el drenador y la fuente pueden intercambiarse con idéntico funcionamiento). Las curvas características de drenador de un MOSFET de potencia típico se muestran en la Figura 10.9.

Comparación entre MOSFET y bipolares de potencia

Los MOSFET de potencia poseen algunas ventajas importantes en comparación con los bipolares de potencia. La impedancia de continua de entrada en el MOSFET es prácticamente un circuito abierto, por lo que resulta sencillo de excitar. De hecho, las

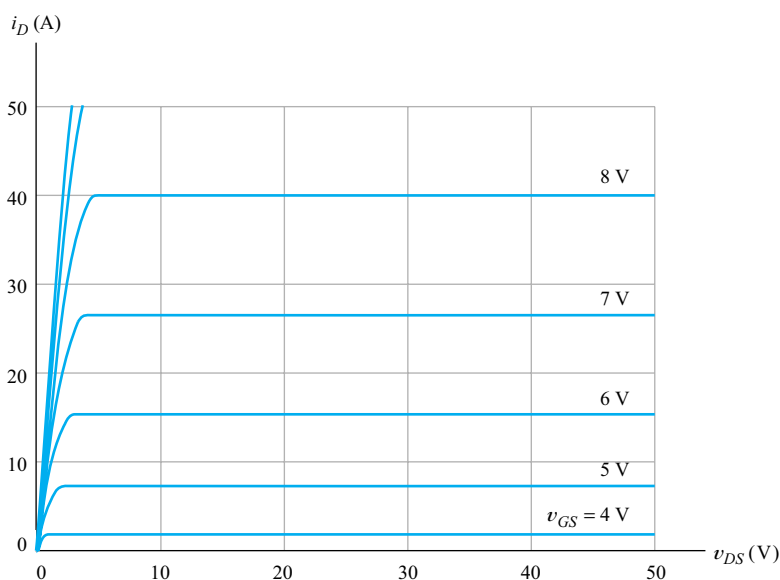


Figura 10.9. Curvas características de drenador de un MOSFET de potencia típico.

puertas de algunos MOSFET de potencia de 10 A se pueden excitar con la salida de puertas lógicas estándar. Por otra parte, un bipolar de potencia puede tener una β de 10. Así, con una corriente de colector de 10 A, se necesita una corriente de base de 1 A, lo que supera ampliamente la capacidad de las puertas lógicas estándar. Para una determinada corriente de salida, los circuitos excitadores del bipolar son más complejos, y deben proporcionar una mayor corriente.

Los tiempos de conmutación son mucho más cortos en los MOSFET de potencia que en los bipolares de potencia. La corriente que pasa por la región de la base en un bipolar se debe a los portadores minoritarios. La carga almacenada por estos portadores en la región de la base ralentiza la puesta en «corte» del bipolar. Por otra parte, la corriente que fluye por el MOSFET se debe a los portadores mayoritarios (electrones libres en un dispositivo de canal n). Los tiempos de conmutación del MOSFET de potencia vienen limitados principalmente por la capacidad de los circuitos excitadores para cargar y descargar las capacidades parásitas. Otra ventaja del MOSFET es que no puede sufrir una avalancha secundaria.

En la Figura 10.10, se muestra una gráfica de la corriente de drenador en función de la tensión puerta-fuente en un MOSFET de potencia característico. Con corrientes de drenador elevadas, la corriente disminuye a medida que aumenta la temperatura. Por tanto, el MOSFET de potencia es mucho menos susceptible de sufrir realimentación térmica que el bipolar. Por todas sus ventajas, los MOSFET de potencia se utilizan ahora en muchas aplicaciones en las que se solían usar transistores bipolares.

Debido a su alta impedancia de entrada, los MOSFET son más fáciles de excitar que los bipolares.

Los tiempos de conmutación son mucho más cortos en los MOSFET de potencia que en los bipolares de potencia.

El MOSFET de potencia es mucho menos susceptible de sufrir una fuga térmica que el bipolar.

10.3. ETAPAS DE SALIDA DE CLASE A

Si el transistor de un amplificador permanece en la región activa en todo momento, se dice que el amplificador es un **amplificador de clase A**. Los amplificadores de pequeña señal que hemos visto hasta ahora en el libro son circuitos de clase A.

Si el transistor de un amplificador permanece en la región activa en todo momento, se dice que el amplificador es un amplificador de clase A.

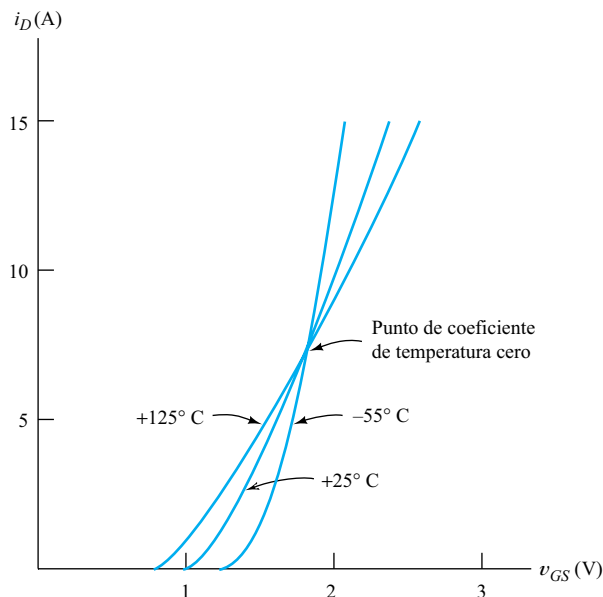
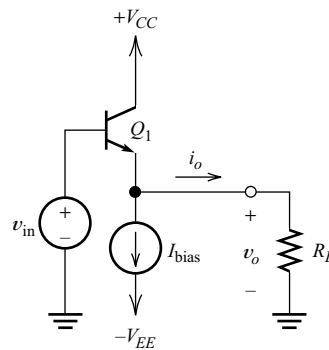


Figura 10.10. Curvas características de un MOSFET de potencia característico, para varias temperaturas.

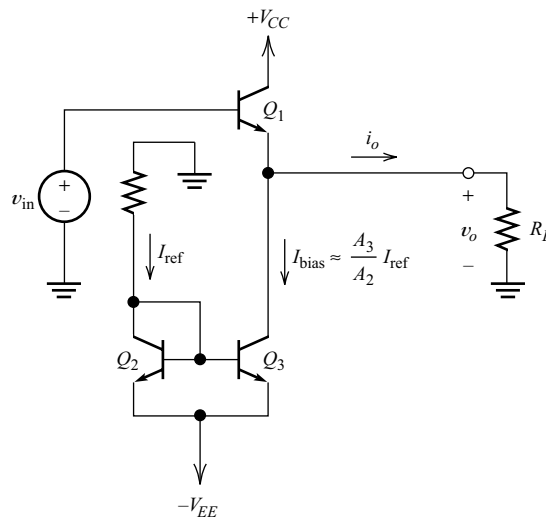
Etapa de salida del seguidor de emisor de clase A

A veces, el seguidor de emisor de clase A se utiliza como etapa de salida de un amplificador integrado. Una ventaja del seguidor de emisor es que proporciona una baja impedancia de salida, que es lo que se suele desear para una etapa de salida. Una desventaja es que la ganancia de tensión es aproximadamente igual a la unidad, por lo que se requiere que la etapa de excitación proporcione a la entrada del seguidor una onda de tensión de salida completa. Sin embargo, la ganancia de potencia puede ser significativa, ya que la ganancia de corriente del seguidor de emisor es potencialmente grande (posiblemente tanto como $\beta + 1$).

En la Figura 10.11(a) se muestra una etapa de salida en seguidor de emisor para un circuito integrado. En la Figura 10.11(b) se presenta un diagrama detallado del generador de corriente. Vamos a ver la onda de salida que puede obtenerse sin ningún recorte.



(a) Diagrama simplificado



(b) Diagrama de circuito que muestra los detalles del generador de corriente

Figura 10.11. Etapa de salida en seguidor de emisor.

Para una variación de v_o en sentido positivo, la amplitud máxima se alcanza cuando Q_1 entra en saturación. Dado que la tensión colector-emisor de Q_1 es de aproximadamente 0,2 V en saturación, tenemos

$$V_{o\max} \cong C_{CC} - 0,2 \quad (10.6)$$

Cuando v_o varía en sentido negativo, hay un recorte, ya sea porque Q_1 llega al corte, ya sea porque Q_3 llega a saturación. Si el corte de Q_1 ocurre en primer lugar, la corriente de salida extrema es de

$$I_{o\min} = -I_{\text{bias}} \quad (10.7)$$

y la tensión de salida es de

$$V_{o\min} = -R_L I_{\text{bias}} \quad (10.8)$$

Por otra parte, si la saturación de Q_3 ocurre en primer lugar, la variación de salida extrema en sentido negativo es de

$$V_{o\min} = -V_{EE} + 0,2 \quad (10.9)$$

Cuando Q_1 está en la región activa, su tensión base-emisor es aproximadamente de 0,6 V (supondremos que se trata de transistores de silicio a temperatura ambiente). Por tanto, la tensión de salida se relaciona con la tensión de entrada mediante la expresión

$$v_o(t) \cong v_{\text{in}}(t) - 0,6 \quad (10.10)$$

Con una tensión de entrada igual a cero, la tensión de salida es de $-0,6$ V. Por tanto, decimos que el circuito tiene una tensión de offset de 0,6 V.

Ejemplo 10.4. Curvas características de transferencia para una etapa de salida en seguidor de emisor

Dibujar las curvas características de transferencia (tensión de salida en función de la tensión de entrada) para el circuito de la Figura 10.11 si $V_{CC} = 5$ V, $-V_{EE} = -5$ V, $I_{\text{bias}} = 20$ mA, y $R_L = 100 \Omega$. Repetir el ejemplo para $R_L = 1$ k Ω .

Solución: Para cada valor de la resistencia de carga, la máxima amplitud positiva viene dada por la Ecuación (10.6). Por tanto, tenemos

$$V_{o\max} \cong V_{CC} - 0,2 = 4,8 \text{ V}$$

Con $R_L = 100 \Omega$, resulta que se alcanza la máxima amplitud negativa cuando Q_1 entra en corte. Por tanto, la tensión extrema de salida viene dada por la Ecuación (10.8):

$$V_{o\min} = -R_L I_{\text{bias}} = -100 \times 20 \times 10^{-3} = -2 \text{ V}$$

Por otra parte, para $R_L = 1$ k Ω , el recorrido negativo está limitado porque Q_3 llega a saturación, y tenemos:

$$V_{o\min} = -V_{EE} + 0,2 = -4,8 \text{ V}$$

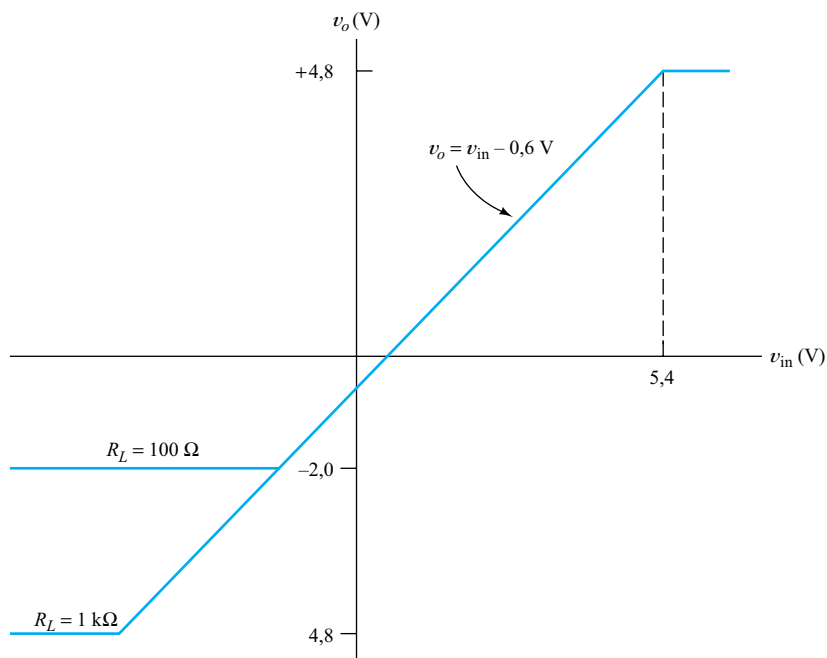


Figura 10.12. Curvas características de entrada-salida del Ejemplo 10.4.

Entre los valores extremos de la tensión de salida, la Ecuación (10.10) relaciona la tensión de salida con la tensión de entrada. Las curvas características de transferencia se muestran en la Figura 10.12. □

Para obtener una tensión de salida de 4,8 V en el ejemplo anterior, la tensión de entrada ha de ser de 5,4 V. Normalmente, el amplificador de excitación trabaja a partir de la tensión de alimentación V_{CC} , y no puede producir tensiones mayores que V_{CC} . Por tanto, la amplitud de salida en ocasiones está limitada por la etapa excitadora, en lugar de por la etapa de salida.

Cálculo de la potencia

En el diseño de amplificadores de potencia, se necesita a menudo calcular la potencia media de varios elementos del circuito. Por ejemplo, puede que necesitemos hallar la potencia de salida suministrada a R_L , la potencia disipada en forma de calor en los transistores, o la potencia suministrada por las fuentes de alimentación.

Considere el dispositivo de circuito mostrado en la Figura 10.13. La potencia instantánea suministrada al elemento es

$$p_A(t) = v_A(t)i_A(t) \quad (10.11)$$

Para probar un amplificador de potencia, se suele utilizar una señal periódica, como por ejemplo una señal senoidal. La energía suministrada por ciclo es

$$E_A = \int_0^T p_A(t) dt = \int_0^T v_A(t)i_A(t) dt \quad (10.12)$$

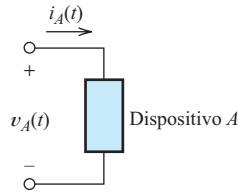


Figura 10.13. Un dispositivo cualquiera de un amplificador de potencia.

donde T es el período de la forma de onda de prueba. La potencia media es la energía suministrada por ciclo, dividida entre el período:

$$P_A = \frac{1}{T} \int_0^T v_A(t) i_A(t) dt \tag{10.13}$$

En general, tanto la corriente como la tensión de un dispositivo pueden ser funciones del tiempo. Sin embargo, muchos dispositivos tienen tensión constante o corriente constante. Por ejemplo, en el circuito de la Figura 10.11(b), la corriente que pasa por Q_3 es constante, y las tensiones en ambas fuentes de alimentación son constantes.

Considere la fuente de alimentación que se muestra en la Figura 10.14. La potencia media entregada por la fuente viene dada por la Ecuación (10.13), con los cambios apropiados en la notación:

$$P_{CC} = \frac{1}{T} \int_0^T V_{CC} i_{CC}(t) dt \tag{10.14}$$

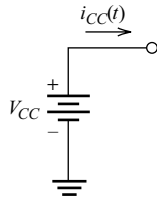


Figura 10.14. Fuente de alimentación.

Como la tensión es constante, puede sacarse de la integral, con lo que se tiene

$$P_{CC} = V_{CC} \frac{1}{T} \int_0^T i_{CC}(t) dt \tag{10.15}$$

Ahora, la corriente media que se extrae de la fuente es

$$I_{CC\text{avg}} = \frac{1}{T} \int_0^T i_{CC}(t) dt \tag{10.16}$$

Así, se obtiene

$$P_{CC} = V_{CC} I_{CC\text{avg}} \tag{10.17}$$

La potencia media de un dispositivo es el producto de la tensión media y la corriente media, siempre que la corriente o la tensión sean constantes.

Si tanto la tensión como la corriente varían con el tiempo, no podemos calcular la potencia como producto de la tensión media y la corriente media. En lugar de ello, debemos acudir a la Ecuación (10.13) o usar algún otro método para calcular la potencia.

Por tanto, a menudo podemos simplificar el cálculo de la potencia usando el principio que dice que la potencia media de un dispositivo es el producto de la tensión media por la corriente media siempre que la corriente o la tensión sean constantes. En el análisis de Fourier, al valor medio de una corriente que varía con el tiempo se le conoce como su componente continua. Por tanto, la potencia media entregada por una fuente de tensión constante es el producto de la tensión y la componente de continua de la corriente.

Si tanto la tensión como la corriente varían con el tiempo, no podemos calcular la potencia como producto de la tensión media y la corriente media. En lugar de ello, debemos acudir a la Ecuación (10.13) o usar algún otro método para calcular la potencia. Por ejemplo, la potencia media de un circuito se conserva. Si se puede calcular la potencia para todos los dispositivos excepto uno, se puede utilizar la conservación de la potencia para hallar la potencia en el que falte.

Rendimiento

Resulta útil comparar los amplificadores de potencia basándose en sus rendimientos a la hora de convertir la potencia de alimentación en potencia de salida útil. El rendimiento se define como

$$\eta = \frac{P_o}{P_{\text{alimentaciones}}} \times 100\% \quad (10.18)$$

donde P_o es la potencia de la señal entregada a la carga, y $P_{\text{alimentaciones}}$ es la potencia total entregada por las fuentes de alimentación.

Los amplificadores de clase A, como el seguidor de emisor de la Figura 10.11, tienen bajo rendimiento comparados con otros circuitos que veremos más adelante en este capítulo. Los amplificadores de clase A que no utilizan transformadores tienen un rendimiento máximo del 25%, suponiendo una señal senoidal. Mostraremos este hecho en el siguiente ejemplo, diseñando un amplificador de potencia basado en la Figura 10.11. Se pueden alcanzar rendimientos cercanos al 50% con circuitos de clase A acoplados mediante transformador. Sin embargo, los transformadores suelen tener un volumen y un peso excesivos. Además, vamos a ver que el amplificador de clase B puede conseguir un rendimiento con una señal senoidal que se aproxima al 78% sin necesidad de voluminosos transformadores.

Ejemplo 10.5. Diseño de una etapa de salida en seguidor de emisor

Suponga que queremos proporcionar 10 W de potencia media de alterna a un altavoz de 8Ω , usando el circuito mostrado en la Figura 10.15 (se ha incluido una fuente de tensión de polarización V_{bias} para que la tensión de salida sea aproximadamente cero para una tensión de señal igual a cero; normalmente, no es deseable aplicar una tensión continua a un altavoz). Suponga que la tensión de la señal es una onda senoidal de 1 kHz y que $V_{CC} = V_{EE}$. Halle los valores adecuados para V_{CC} e I_{bias} . Dibuje las formas de onda para $i_{C1}(t)$, $v_o(t)$, $i_o(t)$, y $v_{CE1}(t)$. Calcule la potencia media que se extrae de cada una de las fuentes de alimentación, la potencia disipada en Q_1 , la potencia disipada en la fuente de corriente, y el rendimiento.

Solución: En primer lugar, vamos a averiguar la tensión de pico de salida necesaria para obtener una potencia media de salida de 10 W. La tensión de salida

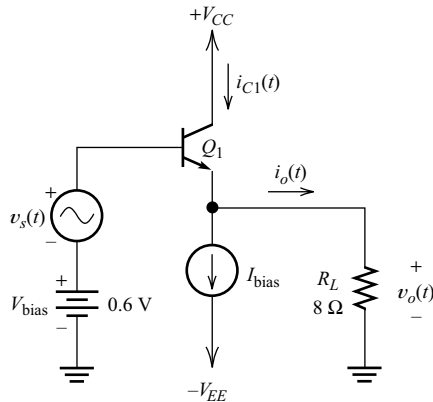


Figura 10.15. Circuito del Ejemplo 10.5.

es una onda senoidal, y la potencia media de salida es el cuadrado de la tensión rms de salida dividido entre la resistencia de carga. Matemáticamente, tenemos

$$P_o = \left(\frac{V_{o\max}}{\sqrt{2}} \right)^2 \times \frac{1}{R_L}$$

Despejando la tensión de pico de salida, obtenemos

$$V_{o\max} = \sqrt{2P_o R_L}$$

Sustituyendo los valores, obtenemos

$$V_{o\max} = \sqrt{2 \times 10 \times 8} = 12,65 \text{ V}$$

Al comienzo del recorte, y debido a la saturación de Q_1 , la tensión de pico de salida es

$$V_{o\max} = V_{CC} - 0,2$$

Por tanto, la tensión de alimentación necesaria es

$$V_{CC} = 12,85 \text{ V}$$

En la práctica, podemos elegir un valor estándar, como $V_{CC} = 15 \text{ V}$. Sin embargo, en este ejemplo continuaremos con el valor calculado.

A continuación, determinaremos el valor de la corriente de polarización necesario para que pueda lograrse un extremo negativo de $V_{o\min} = -12,65 \text{ V}$. La Ecuación (10.8) dice que

$$V_{o\min} = -R_L I_{\text{bias}}$$

Despejando I_{bias} y sustituyendo valores, tenemos

$$I_{\text{bias}} = 1,58 \text{ A}$$

La tensión de salida es una onda senoidal de 1 kHz y 12,65 V de pico. Así, podemos escribir

$$v_o(t) = 12,65 \text{ sen}(2000\pi t)$$

De igual forma, la corriente de carga es

$$i_o(t) = 1,58 \text{ sen}(2000\pi t)$$

La corriente de emisor y la corriente de colector de Q_1 son aproximadamente iguales. Por tanto, de acuerdo con la Figura 10.15, podemos escribir

$$i_{C1}(t) \cong i_o(t) + I_{\text{bias}}$$

Sustituyendo los resultados hallados anteriormente, tenemos

$$i_{C1}(t) \cong 1,58 \text{ sen}(2000\pi t) + 1,58$$

A partir del diagrama del circuito, también podemos escribir

$$v_{CE1}(t) = V_{CC} - v_o(t)$$

Sustituyendo en los resultados anteriores, obtenemos

$$v_{CE1}(t) = 12,85 - 12,65 \text{ sen}(2000\pi t)$$

En la Figura 10.16(a) se muestran las gráficas de la corriente, y en la Figura 10.16b la de las tensiones.

A continuación, calculamos la potencia en cada dispositivo del amplificador. La potencia entregada por la tensión de alimentación positiva es el producto de V_{CC} y del valor medio de $i_{C1}(t)$. A partir de la expresión dada anteriormente para $i_{C1}(t)$, podemos ver que la corriente media es $I_{C1\text{avg}} = 1,58 \text{ A}$ (ya que el valor medio del término del seno es cero). Por tanto, la potencia entregada por la alimentación positiva es

$$P_{CC} = V_{CC} I_{C1\text{avg}} = 20,3 \text{ W}$$

La corriente de alimentación negativa es constante, e igual a I_{bias} . Por tanto, la potencia entregada al circuito por la alimentación negativa es

$$P_{EE} = V_{EE} I_{\text{bias}} = 20,3 \text{ W}$$

La tensión media en la parte superior de la fuente I_{bias} es cero (porque la tensión de salida es una onda senoidal, que tiene un valor medio de cero). Por eso, el valor medio de la tensión en la fuente de corriente es V_{EE} . Como la corriente es constante, la potencia media entregada a la fuente de corriente es el producto de su corriente y de la tensión media que cae a través de ella. Por tanto, tenemos

$$P_{\text{bias}} = V_{EE} I_{\text{bias}} = 20,3 \text{ W}$$

Esta potencia se disipa en forma de calor en el transistor (Q_3 de la Figura 10.11b) usado como fuente de corriente.

La potencia de salida es

$$P_o = 10 \text{ W}$$

La potencia disipada en Q_1 no se puede calcular mediante el producto del valor medio de $v_{CE1}(t)$ y el valor medio de $i_{C1}(t)$, ya que tanto la corriente como la tensión varían con el tiempo. Sin embargo, podemos utilizar la conservación de la potencia para hallar la disipación en Q_1 . La potencia total entregada por las fuen-

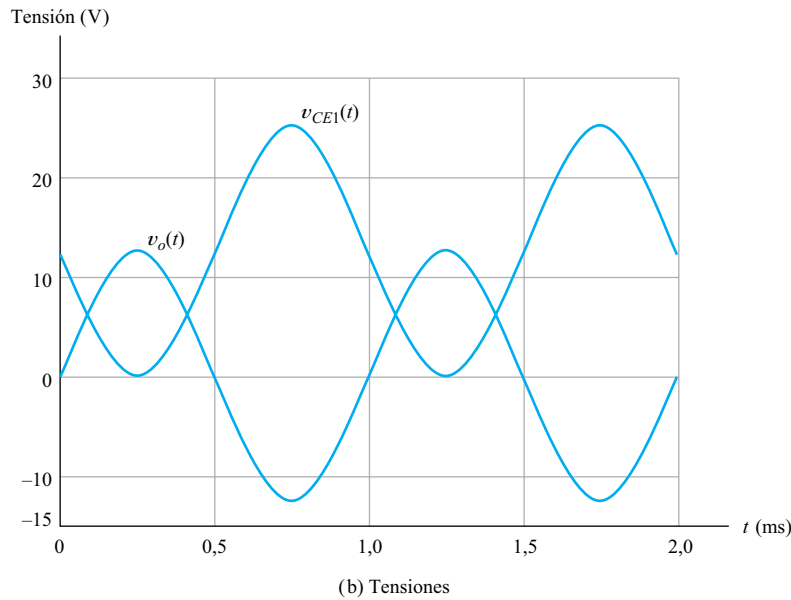
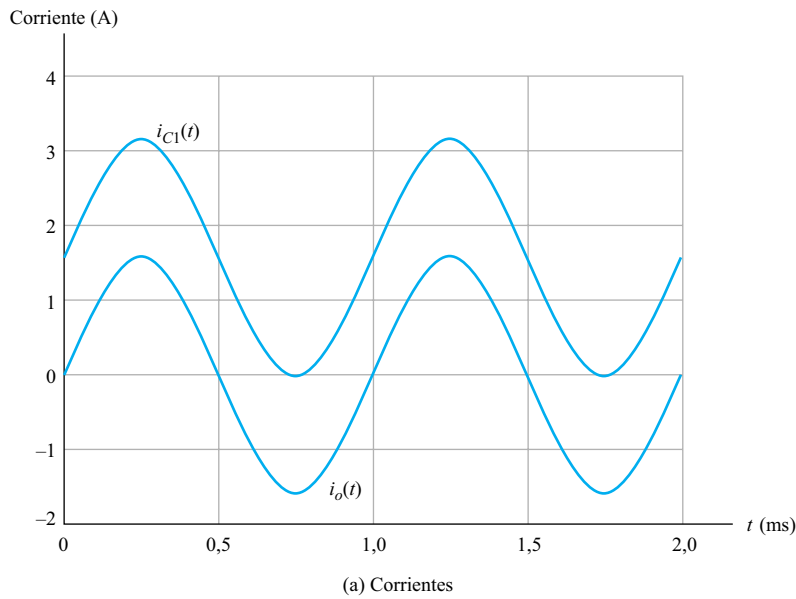


Figura 10.16. Formas de onda para el amplificador del Ejemplo 10.5.

tes de tensión debe ser igual a la suma de las potencias disipadas en la fuente de corriente, en la carga y en Q_1 :

$$P_{CC} + P_{EE} = P_o + P_{\text{bias}} + P_{Q1}$$

Despejando la potencia disipada en Q_1 y sustituyendo los valores hallados anteriormente, tenemos que

$$P_{Q1} = P_{CC} + P_{EE} - P_{\text{bias}} - P_o$$

$$P_{Q1} = 20,3 + 20,3 - 20,3 - 10$$

$$P_{Q1} = 10,3 \text{ W}$$

El rendimiento del amplificador es

$$\eta = \frac{P_o}{P_{CC} + P_{EE}} \times 100\%$$

Sustituyendo, hallamos que el rendimiento es $\eta = 24,6\%$ (si las tensiones de saturación de Q_1 y Q_3 fueran cero en lugar de $0,2\text{ V}$, la eficiencia hubiera resultado ser de exactamente el 25%).

□

El seguidor de emisor de clase A se usa principalmente para las etapas de salida de amplificadores operacionales y de otros circuitos integrados en aplicaciones de potencia relativamente baja.

En el último ejemplo, para entregar 10 W a la carga, se extraen $40,6\text{ W}$ de las fuentes. Los restantes $30,6\text{ W}$ se convierten en calor en el circuito amplificador. Ésta es una situación no deseable, ya que se necesitarán dispositivos con mayor potencia nominal, disipadores más grandes y una fuente de alimentación más potente, que en el caso de un amplificador más eficiente. Por tanto, el seguidor de emisor de clase A se usa principalmente para las etapas de salida de amplificadores operacionales y de otros circuitos integrados en aplicaciones de potencia relativamente baja.

EJERCICIO

10.3. En la Figura 10.7 se muestran las formas de onda de la corriente y la tensión de varios componentes de circuito. Hallar la potencia media en cada caso.

Respuesta (a) $P_A = 5\text{ W}$; (b) $P_B = 0$; (c) $P_C = 12,5\text{ W}$.

EJERCICIO

10.4. Suponga que la señal de alterna se reduce a una amplitud cero en el Ejemplo 10.5 (pero $V_{CC} = V_{EE} = 12,85\text{ V}$, e $I_{\text{bias}} = 1,58\text{ A}$). Repetir los cálculos de la potencia. ¿Cuánto cambia la potencia suministrada por las fuentes de tensión (V_{CC} y V_{EE})? ¿Qué sucede con la potencia disipada en Q_1 ?

Respuesta $P_o = 0$; $P_{CC} = 20,3\text{ W}$; $P_{EE} = 20,3\text{ W}$; $P_{\text{bias}} = 20,3\text{ W}$; $P_{Q_1} = 20,3\text{ W}$. Cuando la señal se reduce a una amplitud cero, la potencia suministrada por la fuente de tensión no cambia; sin embargo, aumenta la disipación en Q_1 .

En un amplificador de clase B, los dispositivos se encuentran en la región activa durante la mitad del ciclo de la señal. Normalmente, un amplificador de clase B tiene un dispositivo que amplifica en el semiciclo positivo y otro que amplifica en el semiciclo negativo.

10.4. AMPLIFICADORES DE CLASE B

En la Sección 9.2 se estudió un amplificador de clase B (en relación con la Figura 9.7). Vamos a suponer que el lector está familiarizado con ese estudio. En esta sección ampliaremos nuestros conocimientos acerca del circuito.

Usaremos el sencillo circuito amplificador de clase B de la Figura 10.18 para ilustrar varios conceptos básicos. Se dice que este circuito tiene **simetría complementaria**, porque usa un transistor *npn* y un *pnp* en una topología simétrica. También decimos que usa **acoplamiento directo**, porque no emplea ningún condensador de acoplamiento ni transformador.

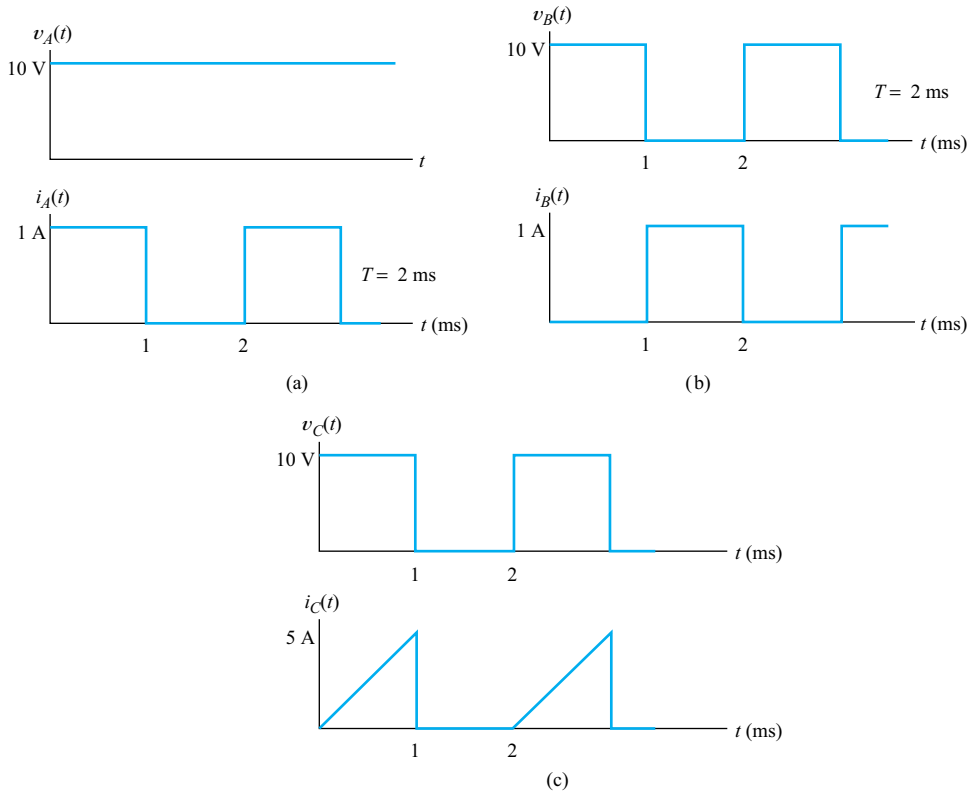


Figura 10.17. Formas de onda para el Ejercicio 10.3.

Son posibles muchas variantes de este circuito. Por ejemplo, en ocasiones sólo se emplea una tensión de alimentación positiva. Entonces el circuito se polariza a la mitad de la tensión de alimentación, y se utiliza un acoplamiento capacitivo para impedir que la componente continua llegue a la carga. Veremos algunas variantes del circuito básico en los problemas del final del capítulo.

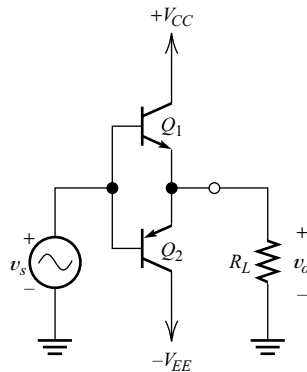


Figura 10.18. Amplificador de clase B básico, que presenta una apreciable distorsión de cruce.

Repaso de la distorsión de cruce

Como vimos en el Capítulo 9, los circuitos de clase B sencillos sufren distorsión de cruce (véase en la Figura 9.10 la ilustración de una forma de onda con distorsión de cruce). En el circuito de la Figura 10.18, el transistor Q_1 conduce cuando la tensión del generador v_s sobrepasa los 0,6 V (suponemos que tenemos dispositivos de silicio a temperatura ambiente) y, entonces, $v_o \cong v_s - 0,6$. De igual forma, Q_2 conduce para v_s menor de $-0,6$ V y, entonces, $v_o \cong v_s + 0,6$. Para v_s entre $-0,6$ y $0,6$ V, no conduce ningún transistor y la tensión de salida es cero (la curva característica no lineal de transferencia que resulta se muestra en la Figura 9.8).

En el Capítulo 9, nuestro principal objetivo era demostrar cómo el uso de la realimentación negativa puede eliminar la distorsión en los amplificadores. Vimos que añadiendo un amplificador diferencial de alta ganancia y una realimentación a la etapa básica de clase B, se podía eliminar virtualmente la distorsión de cruce. Supusimos un amplificador diferencial ideal de alta ganancia para ilustrar mejor la capacidad de la realimentación negativa para disminuir la distorsión.

En circuitos reales, es preferible emplear circuitos de polarización para ayudar a disminuir la distorsión, en lugar de confiar enteramente en la realimentación negativa. Hay varias razones para esto. Por ejemplo, para eliminar una gran distorsión de manera efectiva, la ganancia de bucle $A\beta$ debe ser muy grande, lo cual, como vimos en el Capítulo 9, puede llevar a problemas de estabilidad. Además, se necesita que la salida del amplificador diferencial cambie muy rápidamente cuando la conducción conmuta entre Q_1 y Q_2 (la alta velocidad de subida resulta evidente en la forma de onda de la Figura 9.11).

Puede resultar difícil diseñar un amplificador realimentado con alta ganancia de bucle que tenga una buena estabilidad y la velocidad de subida deseada. Por tanto, un mejor procedimiento sería intentar conseguir una curva característica de transferencia casi lineal para la etapa de salida, con un circuito de polarización bien diseñado. Entonces, se puede utilizar la realimentación negativa con un valor modesto de ganancia de bucle para eliminar la distorsión residual.

Circuitos de polarización

Una manera de reducir la distorsión de cruce es incluir fuentes de tensión para polarización entre las bases de los transistores, como se muestra en la Figura 10.19. Para dispositivos de silicio a temperatura ambiente, elegiríamos $V_{\text{bias}} \cong 0,5$ V, de modo que ambos transistores estén al borde de la conducción para $v_s = 0$. Entonces, bastaría únicamente con una pequeña señal de tensión positiva para que Q_1 entrase en conducción, y una pequeña señal de tensión negativa para que lo hiciese Q_2 . Así, se elimina la mayor parte de la distorsión de cruce.

Si las fuentes de tensión de polarización mostradas en la Figura 10.19 son constantes, aparece un serio problema cuando aumentan las temperaturas de Q_1 y Q_2 , cosa que ocurrirá casi con toda seguridad en un amplificador de potencia. Recuerde que el valor de V_{BE} para una determinada corriente disminuye con la temperatura unos $2,5$ mV/°C. Por tanto, si las tensiones de polarización son constantes con la temperatura, los dispositivos acaban por conducir unas corrientes significativas a medida que aumenta la temperatura. Una corriente más elevada aumenta la potencia disipada en los dispositivos y eleva aún más la temperatura. Dependiendo de la capacidad del disipador para eliminar el calor, puede producirse realimentación térmica y la destrucción de los transistores.

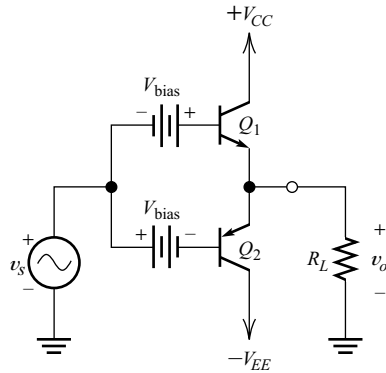


Figura 10.19. Al añadir las fuentes de tensión de polarización, se reduce la distorsión de cruce pero, a menos que se reduzca el valor de V_{bias} con la temperatura, puede producirse realimentación térmica.

Por tanto, es deseable que las tensiones de polarización se hagan más pequeñas a medida que aumenta la temperatura. En la Figura 10.20 se muestra una manera de conseguir esto. La tensión de polarización para Q_1 es la caída en R_2 más la caída en el diodo D_1 . Si se montan los diodos en el mismo disipador que Q_1 y Q_2 , de modo que las temperaturas de todos los dispositivos sean prácticamente iguales, la tensión de polari-

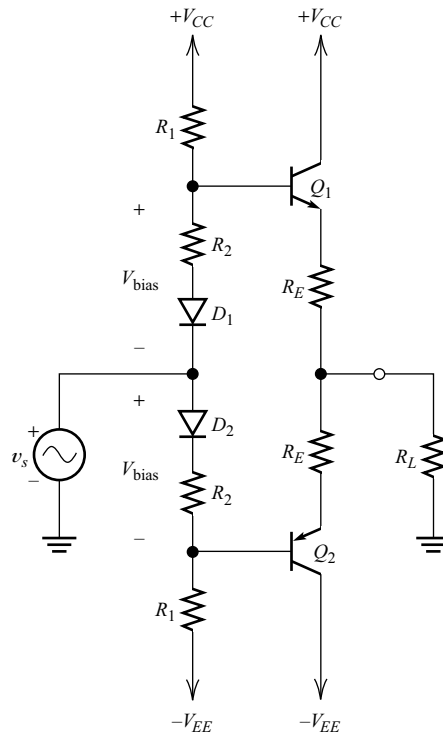


Figura 10.20. Al usar diodos en la red de polarización, se proporciona un ajuste automático de la tensión de polarización con la temperatura.

zación disminuye de forma automática a medida que aumenta la temperatura, porque disminuyen las caídas de tensión directa de los diodos.

Las resistencias señaladas como R_E estabilizan el punto de polarización en un grado aún mayor. Para obtener una buena eficiencia, R_E debería ser pequeña en comparación con R_L . En un diseño típico, R_E es el 5% o el 10% de R_L . Suelen ser comunes las variantes de este circuito que utilizan sólo un diodo o un **termistor** en lugar de varios diodos, (los termistores son unas resistencias especiales que tienen valores que disminuyen acusadamente con la temperatura).

El multiplicador de V_{BE}

En la Figura 10.21 se muestra otro circuito que ajusta automáticamente la tensión de polarización con la temperatura. La parte del circuito que engloba a R_1 , R_2 y Q_3 es conocida como **multiplicador** de V_{BE} . La tensión en R_2 es V_{BE3} ; por tanto, la corriente que atraviesa R_2 es

$$I_2 = V_{BE3}/R_2 \quad (10.19)$$

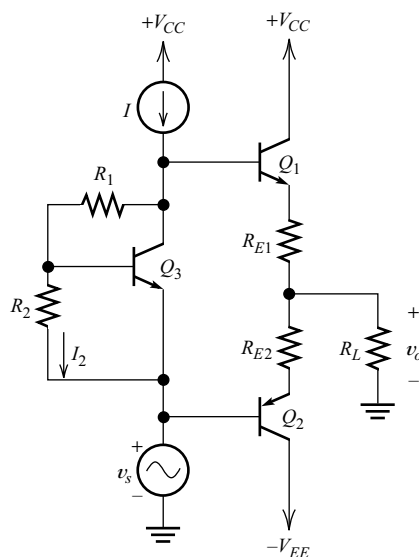


Figura 10.21. Etapa de salida de clase B, incluyendo un multiplicador de V_{BE} para reducir la distorsión de cruce.

En un circuito bien diseñado, la corriente de base de Q_3 es despreciable en comparación con I_2 . Entonces, la corriente a través de R_1 es aproximadamente igual a I_2 , y podemos escribir

$$V_{CE3} \cong I_2(R_1 + R_2) \quad (10.20)$$

Sustituyendo la Ecuación (10.19) en la Ecuación (10.20), obtenemos

$$V_{CE3} \cong V_{BE3}(1 + R_1/R_2) \quad (10.21)$$

Seleccionando apropiadamente la relación R_1/R_2 , podemos generar una tensión de polarización que sea cualquier múltiplo que se desee de V_{BE3} . Normalmente, seleccio-

naríamos $R_1/R_2 \cong 1$ para que $V_{CE3} \cong 2V_{BE3}$. Esto contrarresta los valores de V_{BE} combinados de Q_1 y Q_2 , eliminando por tanto prácticamente la distorsión de cruce.

Una característica del circuito mostrado en la Figura 10.21 es que presenta una tensión de offset. Para $V_s = 0$ y $V_{CE3} \cong V_{BE3}$, Q_1 está polarizado en directa, y la tensión de salida es $V_{CE3} - V_{BE1} \cong 0,6$ V a temperatura ambiente (para $V_s \cong -0,6$, la salida sería aproximadamente de cero). Normalmente, podemos diseñar el amplificador excitador para compensar esta tensión de offset.

El multiplicador de V_{BE} mostrado en la Figura 10.21 es útil a la hora de polarizar los amplificadores de clase B para reducir la distorsión de cruce.

Cálculo de la potencia en amplificadores de clase B

Vamos a considerar la disipación de potencia para un amplificador de clase B con la señal de salida senoidal mostrada en la Figura 10.22. La tensión de salida es

$$v_o(t) = V_m \text{sen}(\omega t) \tag{10.22}$$

donde V_m es la tensión de pico de salida. La corriente de salida es

$$i_o(t) = I_m \text{sen}(\omega t) \tag{10.23}$$

donde

$$I_m = \frac{V_m}{R_L} \tag{10.24}$$

es la corriente de pico de salida.

Para simplificar, suponemos que las corrientes de base de Q_1 y Q_2 son despreciables en comparación con las corrientes de colector, de modo que $i_{C1}(t) \cong i_{E1}(t)$, e $i_{C2}(t) \cong i_{E2}(t)$.

Las formas de onda de la corriente se muestran en la Figura 10.22. Cada una de las corrientes de colector es una onda senoidal con rectificación de media onda. El semiciclo positivo de la corriente de salida es suministrado por Q_1 y el semiciclo negativo por Q_2 . Observe que

$$i_o(t) = i_{C1}(t) - i_{C2}(t) \tag{10.25}$$

La potencia de salida es

$$P_o = \frac{V_m^2}{2R_L} \tag{10.26}$$

dado que la tensión rms de salida es $V_m/\sqrt{2}$ y la potencia de salida es el cuadrado de la tensión rms, dividido entre la resistencia de carga.

La potencia entregada por la fuente de alimentación positiva es

$$P_{CC} = V_{CC} I_{C1\text{avg}} \tag{10.27}$$

donde la corriente media es

$$I_{C1\text{avg}} = \frac{1}{T} \int_0^T i_{C1}(t) dt \tag{10.28}$$

Como $i_{C1}(t) = 0$ para $T/2 < t < T$, cambiamos el límite superior de la integral a $T/2$. Basándonos en el hecho de que $i_{C1}(t)$ es senoidal en el intervalo de integración, tenemos

$$I_{C1\text{avg}} = \frac{1}{T} \int_0^{T/2} I_m \text{sen}(\omega t) dt \tag{10.29}$$

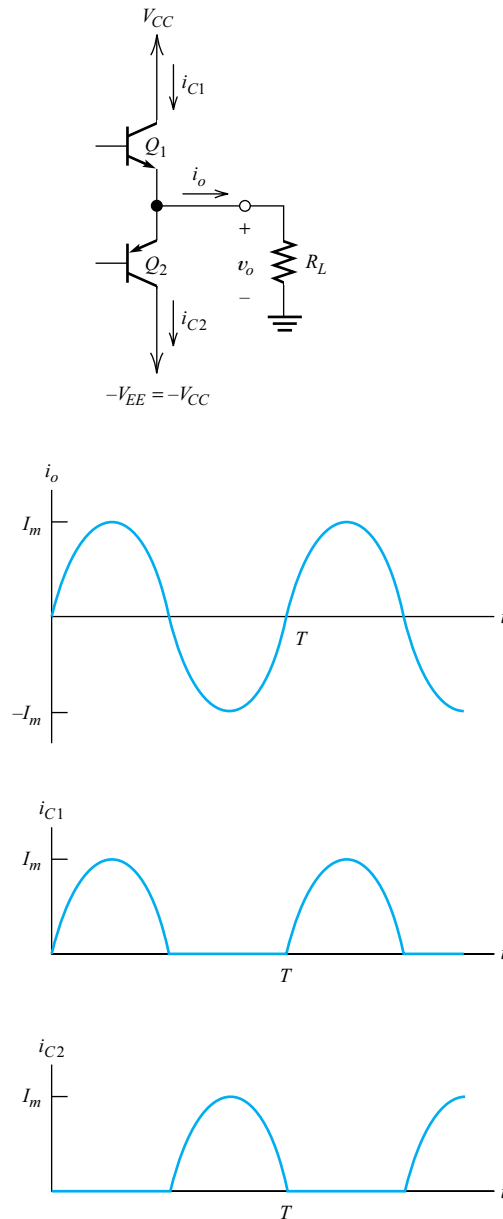


Figura 10.22. Amplificador de clase B y formas de onda para una tensión de salida senoidal.

Integrando y calculando, tenemos

$$I_{C1\text{avg}} = \frac{I_m}{\omega T} \left[\cos(0) - \cos\left(\frac{\omega T}{2}\right) \right] \quad (10.30)$$

Recuerde que $\omega = 2\pi f = 2\pi/T$, luego $\omega T = 2\pi$. Sustituyendo en la Ecuación (10.30), obtenemos

$$I_{C1\text{avg}} = I_m/\pi \quad (10.31)$$

Usando la Ecuación (10.24) para sustituir I_m en la Ecuación (10.31), obtenemos

$$I_{C1avg} = V_m/\pi R_L \quad (10.32)$$

Usando la Ecuación (10.32) para sustituir I_{C1avg} en la Ecuación (10.27), se obtiene que la expresión de la potencia entregada por la fuente de alimentación positiva se convierte en

$$P_{CC} = V_{CC}V_m/\pi R_L \quad (10.33)$$

De igual forma, la potencia entregada por la fuente de alimentación negativa es

$$P_{EE} = V_{CC}V_m/\pi R_L \quad (10.34)$$

Llamamos P_{DQ1} y P_{DQ2} a la potencia disipada en Q_1 y Q_2 , respectivamente. La potencia total disipada en los transistores es la diferencia entre la potencia total de entrada y la potencia de salida:

$$P_{DQ1} + P_{DQ2} = P_{CC} + P_{EE} - P_o \quad (10.35)$$

Usando las Ecuaciones (10.26), (10.33) y (10.34) para sustituir los términos en la parte derecha, tenemos

$$P_{DQ1} + P_{DQ2} = \frac{2V_{CC}V_m}{\pi R_L} - \frac{V_m^2}{2R_L} \quad (10.36)$$

Debido a la simetría del circuito, $P_{DQ1} = P_{DQ2}$. Así, se tiene

$$P_{DQ1} = P_{DQ2} = \frac{V_{CC}V_m}{\pi R_L} - \frac{V_m^2}{4R_L} \quad (10.37)$$

El rendimiento del amplificador es

$$\eta = \frac{P_o}{P_{CC} + P_{EE}} \times 100\% \quad (10.38)$$

Usando las Ecuaciones (10.26), (10.33) y (10.34) para sustituir en la Ecuación (10.38), obtenemos

$$\eta = \frac{V_m\pi}{4V_{CC}} \times 100\% \quad (10.39)$$

Despreciando las tensiones de saturación de los transistores, el mayor valor posible de la amplitud de salida sin recorte es $V_m = V_{CC}$. Por tanto, el máximo rendimiento de la etapa de clase B es de $\pi/4 \times 100\% \cong 78,5\%$. Esto contrasta con la etapa de clase A, que tiene un máximo rendimiento con una señal senoidal del 25% (suponiendo que no hay transformadores). Tenga en cuenta que todos estos valores son para una onda senoidal de amplitud máxima.

Ejemplo 10.6. Cálculo del rendimiento de un amplificador de clase B

El amplificador de clase B mostrado en la Figura 10.22 tiene $V_{CC} = 15$ V y $R_L = 8 \Omega$. Dibujar la potencia de salida, la potencia disipada en cada dispositivo

y el rendimiento en función de la amplitud de pico de salida V_m . Suponga que la señal de salida es senoidal.

Solución: La potencia de salida viene dada por la Ecuación (10.26). Sustituyendo, tenemos

$$P_o = \frac{V_m^2}{2R_L} = \frac{V_m^2}{16}$$

La potencia disipada en cada transistor viene dada por la Ecuación (10.37). Sustituyendo, obtenemos

$$P_{DQ1} = P_{DQ2} = \frac{V_{CC}V_m}{\pi R_L} - \frac{V_m^2}{4R_L} = \frac{15V_m}{8\pi} - \frac{V_m^2}{32}$$

El rendimiento viene determinado por la Ecuación (10.39). Sustituyendo, obtenemos

$$\eta = \frac{V_m\pi}{60} \times 100\%$$

Las gráficas de potencia y rendimiento en función de V_m se muestran en la Figura 10.23.

□

Comparación de la clase A y la clase B

En la Figura 10.23 se puede ver que la disipación de potencia del dispositivo alcanza un máximo para una tensión de pico de salida igual a aproximadamente dos tercios de

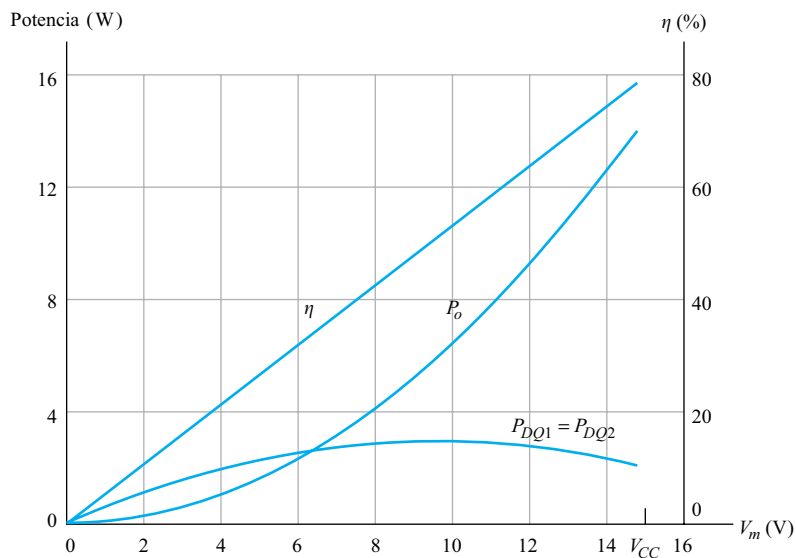


Figura 10.23. Potencia de salida, potencia del dispositivo y rendimiento en función de la amplitud de pico de salida.

la tensión de alimentación V_{CC} (de hecho, el máximo está en $V_m = 2V_{CC}/\pi$). La disipación de potencia máxima en cada dispositivo es

$$P_{DQ1 \max} = P_{DQ2 \max} = \frac{2}{\pi^2} P_{o \max} \quad (10.40)$$

donde $P_{o \max}$ es la máxima potencia media de salida (hay que tener en cuenta que estamos suponiendo señales senoidales en todo el estudio; además, hemos ignorado las tensiones de saturación de los transistores).

Por otra parte, en un amplificador de clase A con acoplamiento directo, el rendimiento máximo es del 25 %. Por tanto, la potencia de entrada procedente de la fuente de alimentación es $4P_{o \max}$. Además, los amplificadores de audio trabajan la mayor parte del tiempo con una fracción muy pequeña de la potencia máxima de salida. En un amplificador de clase A, la potencia máxima disipada ocurrirá para una potencia de salida igual a cero.

Por tanto, un amplificador de audio de tipo A trabaja cerca de la disipación máxima del dispositivo la mayor parte del tiempo. Por el contrario, en los amplificadores de clase B la disipación del dispositivo es cero cuando la potencia de salida es cero. Por tanto, la potencia disipada en forma de calor es mucho más baja para los amplificadores de clase B que para los de clase A, trabajando en condiciones de funcionamiento normales.

Los amplificadores de clase B son mucho más eficientes que los amplificadores de clase A.

Amplificador de audio de clase B

La Figura 10.24 muestra un amplificador de audio de clase B completo, adecuado para su implementación como circuito integrado. Los transistores Q_1 y Q_2 forman la etapa de salida. El máximo valor nominal de V_{CE} para los transistores de salida Q_1 y Q_2 debe ser mayor que $2V_{CC}$. Además, los valores de corriente de los transistores de salida deben ser mayores que la corriente de pico de la carga, que es aproximadamente V_{CC}/R_L .

Los valores de potencia y el disipador para los transistores de salida deben elegirse teniendo en cuenta la máxima disipación de potencia esperada. Para una señal de entrada senoidal, la Ecuación (10.40) proporciona la disipación máxima del dispositivo.

Las resistencias de emisor R_{E1} y R_{E2} ayudan a estabilizar el punto de polarización y a reducir la distorsión. Estas resistencias se eligen de manera que el pico de caída de tensión en ellas sea una pequeña fracción de V_{CC} .

Q_3 , R_1 y R_2 forman un multiplicador de V_{BE} . Normalmente, los valores de las resistencias se eligen para que a través de Q_1 y Q_2 sólo pase una pequeña corriente de polarización (quizás del 5 % de la corriente de carga de pico). Estrictamente hablando, en este caso el amplificador no es de clase B, sino de clase AB.

La fuente de corriente I_1 proporciona corriente a la base de Q_1 y, a través del multiplicador de V_{BE} , al colector de Q_4 . El valor de I_1 debe ser mayor que el de la corriente de base de pico de Q_1 que se espera en condiciones de funcionamiento normales. En caso contrario, se produciría un recorte.

El transistor Q_4 forma un amplificador en emisor común que entrega la señal a la base de Q_2 .

Los transistores Q_6 y Q_5 constituyen un espejo de corriente, y entregan una señal de corriente a la base de Q_4 que es igual a la señal de corriente en el colector de Q_7 (estamos suponiendo que las áreas de Q_5 y Q_6 son iguales).

Los transistores Q_7 y Q_8 forman un amplificador diferencial. La señal de entrada se aplica a la base de Q_8 , que es la entrada no inversora del amplificador. La base de Q_7 es la entrada inversora.

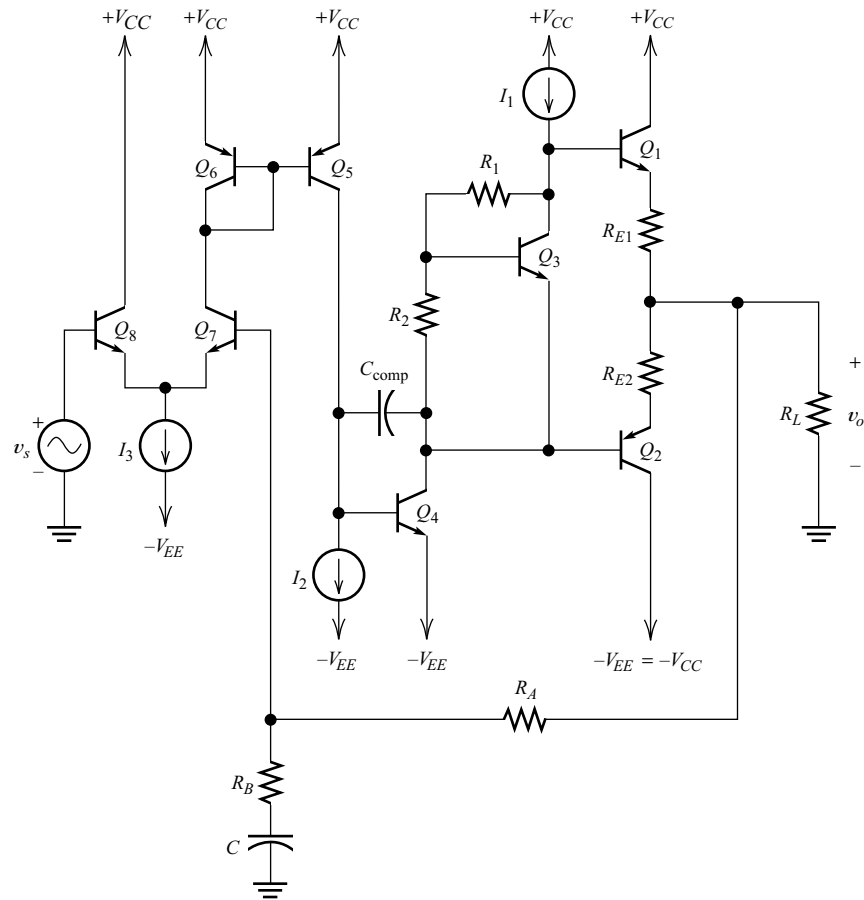


Figura 10.24. Amplificador de potencia de clase B completo.

R_A , R_B y C forman una red de realimentación negativa. El amplificador tiene una entrada diferencial y una ganancia alta, similar a un amplificador operacional, como se muestra en la Figura 10.25. A frecuencias en las que la reactancia del condensador C es mucho más pequeña que R_B , la ganancia del circuito es aproximadamente igual a

$$A_v = \frac{V_o}{V_s} = 1 + \frac{R_A}{R_B}$$

Esta ecuación de la ganancia en bucle cerrado se ha deducido suponiendo un amplificador operacional ideal con una ganancia infinita en bucle abierto. Esto es aproximadamente válido si el valor de la ganancia en bucle abierto del amplificador es mucho mayor que A_v .

El condensador C se incluye en la red de realimentación para que la ganancia del circuito en continua en bucle cerrado sea igual a la unidad. Es deseable que el offset de continua se amplifique sólo por un factor igual a la unidad, minimizando de este modo la tensión continua que se aplica a la carga.

El condensador C_{comp} (véase la Figura 10.24) compensa el amplificador, como se ha visto en el Capítulo 9. Dependiendo del factor de realimentación $R_B/(R_A + R_B)$, puede haber una respuesta no deseada (oscilaciones amortiguadas transitorias o incluso oscilación) si no se utiliza la compensación.

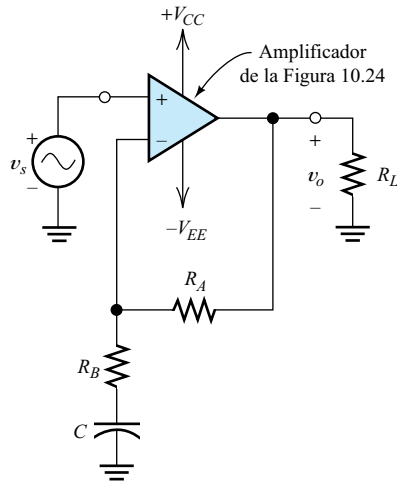


Figura 10.25. Circuito simplificado que se obtiene considerando el amplificador como un amplificador operacional.

Funcionamiento con una sola fuente de alimentación

A veces se desea hacer funcionar un amplificador de potencia con una sola tensión de alimentación. Se puede realizar esto tal y como muestra la Figura 10.26. Las resistencias R_{B1} y R_{B2} forman un divisor de tensión que polariza la entrada no inversora aproximadamente a la mitad de la tensión de alimentación. Como la ganancia de continua del circuito es aproximadamente uno, la tensión de salida también es la mitad de la tensión de alimentación. Los condensadores de acoplo de entrada y de salida se utilizan para aislar de la fuente y de la carga estas tensiones de polarización de continua.

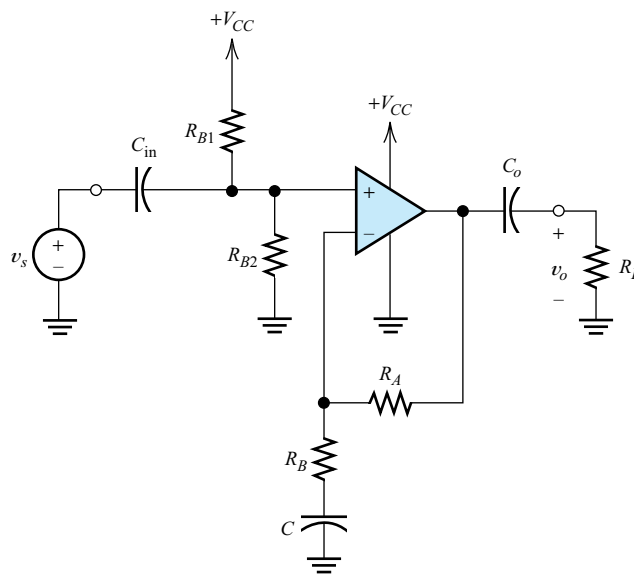


Figura 10.26. Esquema de polarización para una sola fuente de alimentación.

Transistores compuestos para la etapa de salida

En los amplificadores de alta potencia, las corrientes de base de los transistores de salida pueden ser bastante grandes. En otras palabras, la impedancia de entrada de la etapa de salida puede ser bastante pequeña. Esto nos da una baja ganancia para la etapa de emisor común que forma Q_4 en la Figura 10.24. Una solución para este problema es usar etapas de salida compuestas. En la Figura 10.27 se muestra una etapa de salida que utiliza **transistores en configuración Darlington**.

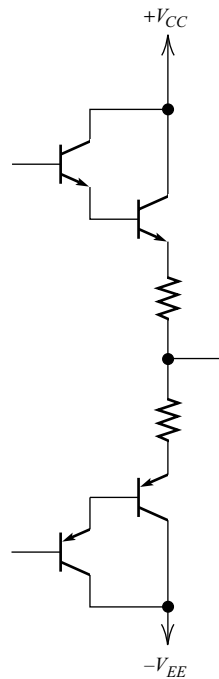


Figura 10.27. Amplificador complementario de clase B que utiliza transistores en configuración Darlington.

Otra configuración que utiliza transistores *npn* para los dos dispositivos principales de salida es la mostrada en la Figura 10.28

10.5. REGULADORES LINEALES DE TENSIÓN

Introducción al diseño de fuentes de alimentación

La función de una fuente de alimentación es proporcionar una potencia de continua estable, libre de ruido y rizado de alterna, a las otras partes de un sistema electrónico.

La función de una fuente de alimentación es proporcionar una potencia de continua estable, libre de ruido y rizado de alterna, a las otras partes de un sistema electrónico. Normalmente, la entrada de la fuente de alimentación es la tensión de distribución alterna estándar de 60 Hz y (aproximadamente) 120 V rms. Sin embargo, particularmente en aplicaciones móviles (automóviles, aeronaves, etc.), la fuente de potencia principal puede ser una tensión alterna con unas especificaciones diferentes, o puede ser una tensión continua con un valor diferente al de la salida deseada.

Puede que se requieran varias tensiones de salida con diferentes amplitudes de corriente. Por ejemplo, en un sistema de tamaño medio que incluya circuitos analógicos

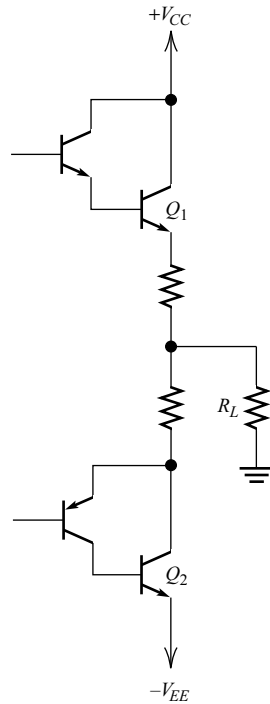


Figura 10.28. Etapa de salida de simetría semicomplementaria de clase B, que utiliza transistores npn para ambos dispositivos principales de salida (Q_1 y Q_2).

y digitales, unos requisitos típicos son +5 V con una corriente máxima de 10 A, y ± 15 V con una corriente máxima de 1 A.

En muchos casos, la fuente de alimentación debe diseñarse para trabajar con una tensión de entrada variable. Por ejemplo, puede que se pida que el equipo funcione correctamente con tensiones de alimentación que tengan $\pm 15\%$ de su valor nominal. Más aún, la corriente de carga puede variar, tendiendo a cambiar la tensión de salida de la alimentación. Por tanto, la fuente de alimentación suele contener un **regulador de tensión** que ajusta de forma automática la tensión de salida para mantener un valor casi constante, independientemente de la tensión de entrada y de la corriente de carga.

La Figura 10.29 muestra el diagrama de bloques de una fuente de alimentación típica. El transformador, el rectificador y el condensador de filtro, convierten la tensión alterna de línea en una tensión continua imperfecta v_c . Esta tensión contiene una componente alterna llamada **rizado**. Además, v_c fluctúa debido a cambios en la tensión de línea y en la corriente de carga.

El regulador divide la tensión continua v_c en dos partes: una tensión continua constante v_L que cae en la carga, y el resto, v_{AB} , que cae en el regulador.

En la actualidad, se usan dos métodos básicos en el diseño de reguladores de tensión. En el llamado **regulador lineal**, hay una serie de transistores bipolares (o FET) que controlan el flujo de potencia hacia la carga, trabajando en su región activa. Cuando la tensión en la carga comienza a disminuir (o a aumentar) respecto del valor deseado, las entradas de los dispositivos se cambian para aumentar (o disminuir) la tensión en la carga, hasta alcanzar el valor deseado.

En un **regulador de conmutado**, los dispositivos actúan como interruptores que están bien abiertos bien cerrados. Estos interruptores proporcionan pulsos de potencia de alta frecuencia a partir de la alimentación inicial a dispositivos pasivos (inductan-

La fuente de alimentación suele contener un **regulador de tensión** que ajusta de forma automática la tensión de salida para mantener un valor casi constante, independientemente de la tensión de entrada y de la corriente de carga.

Dos tipos de reguladores de tensión son el regulador lineal y el regulador conmutado.

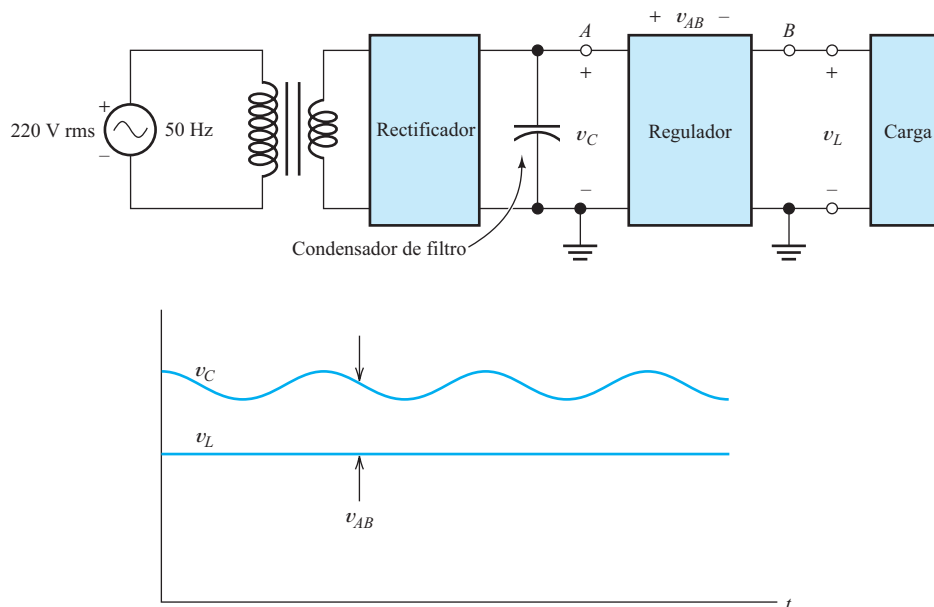


Figura 10.29. Diagrama de bloques de una fuente de alimentación que trabaja a partir de la tensión de línea.

cias o condensadores) de almacenamiento de energía, para que mantengan una tensión de carga prácticamente constante. Normalmente, cuando la tensión de salida se hace menor que el valor deseado, la duración de los pulsos aumenta. Estos pulsos más largos proporcionan más potencia a los elementos de almacenamiento de energía, incrementando por tanto la tensión de salida hasta alcanzar el valor deseado. De igual forma, si la tensión de salida es demasiado elevada, se reduce la duración de los impulsos.

Para una misma potencia, las fuentes de alimentación conmutadas son más pequeñas, más eficientes y más ligeras en peso que las fuentes de alimentación lineales. Sin embargo, las fuentes de alimentación lineales son menos complejas, y no generan interferencias causadas por transitorios de conmutación (que pueden ser un problema enorme cuando se utilizan fuentes de alimentación conmutadas en aplicaciones con señales débiles). En este libro, trataremos principalmente las fuentes de alimentación lineales.

Al igual que en los amplificadores de potencia, la disipación de los dispositivos utilizados en las fuentes de alimentación puede ser grande. Por tanto, se deben proporcionar medios para eliminar este calor, de modo que las temperaturas de los dispositivos no se hagan demasiado elevadas.

A menudo, en el diseño de sistemas electrónicos recurrimos a comprar las fuentes de alimentación necesarias a un fabricante especializado en fuentes de alimentación. Sin embargo, es útil tener algunos conocimientos de su funcionamiento interno y de los compromisos de diseño para hacer la correcta elección a partir de un catálogo. Además, están creciendo las aplicaciones para propósitos especiales, para los que no hay ningún producto estándar (por lo que el diseño personalizado se hace una inevitable).

Reguladores lineales de tensión

En la Figura 10.30 se muestra el diagrama funcional de un regulador lineal. Veremos que, en condiciones apropiadas, la tensión de la carga v_L es prácticamente

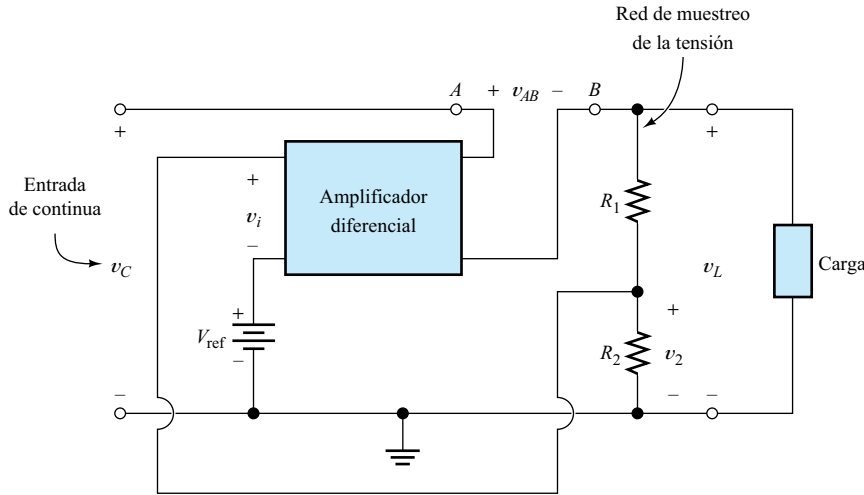


Figura 10.30. Regulador lineal serie.

independiente de la corriente de carga y de los cambios en la tensión de entrada v_C .

La tensión de carga se muestrea mediante un divisor de tensión formado por R_1 y R_2 . Para facilitar el análisis, despreciaremos la corriente de entrada del amplificador diferencial. Así, la tensión en la entrada no inversora del amplificador es

$$v_2 = \frac{R_2}{R_1 + R_2} v_L = \beta v_L \tag{10.41}$$

donde hemos definido la relación del divisor de tensión como

$$\beta = \frac{R_2}{R_1 + R_2} \tag{10.42}$$

La entrada no inversora del amplificador está conectada a una tensión continua de referencia V_{ref} , que idealmente debería estar libre de rizado de alterna y variaciones debidas a la temperatura. En la práctica, la tensión de referencia suele obtenerse mediante un diodo zéner.

La tensión de entrada diferencial del amplificador es

$$v_i = \beta v_L - V_{ref} \tag{10.43}$$

Llamamos A a la ganancia de tensión diferencial del amplificador. Por tanto, la tensión de salida del amplificador es

$$v_{AB} = A v_i \tag{10.44}$$

Usando la Ecuación (10.43) para sustituir v_i en la Ecuación (10.44), tenemos

$$v_{AB} = A(\beta v_L - V_{ref}) \tag{10.45}$$

Teniendo en cuenta la Figura (10.30) y escribiendo una ecuación para la tensión, obtenemos:

$$v_C = v_{AB} + v_L \tag{10.46}$$

Usando la Ecuación (10.46) para sustituir v_{AB} , se tiene

$$v_C = A(\beta v_L - V_{\text{ref}}) + v_L \quad (10.47)$$

Despejando v_L en la Ecuación (10.47), obtenemos

$$v_L = \frac{v_C}{A\beta + 1} + \frac{AV_{\text{ref}}}{A\beta + 1} \quad (10.48)$$

Si $A\beta$ es mucho más grande que uno, el primer término de la parte derecha es despreciable, y tenemos

$$v_L \cong \frac{V_{\text{ref}}}{\beta} = V_{\text{ref}} \frac{R_2}{R_1 + R_2} \quad (10.49)$$

Resumiendo, los puntos principales para el diseño de un regulador basado en la Figura 10.30 son: proporcionar una tensión de referencia estable, una elevada ganancia del amplificador, y un divisor de tensión preciso y estable.

Por tanto, para un amplificador con una alta ganancia y una tensión de referencia estable V_{ref} , la tensión de carga es constante. En resumen, los puntos principales para el diseño de un regulador basado en la Figura 10.30 son: proporcionar una tensión de referencia estable, una alta ganancia del amplificador, y un divisor de tensión preciso y estable.

El regulador de tensión como sistema de realimentación negativa

Vale la pena comentar que el regulador mostrado en la Figura 10.30 es una aplicación de la realimentación negativa. Suponga que el circuito trabaja inicialmente en equilibrio y, entonces, la carga comienza a absorber una corriente más elevada. El efecto inmediato de una corriente de carga más elevada es la disminución de la tensión de la carga. Esto reduce a su vez la tensión de entrada del amplificador diferencial, con lo que se reduce la caída de tensión v_{AB} en el regulador. La reducción de v_{AB} tiende a incrementar la tensión de la carga. Por tanto, a través del amplificador, la realimentación se opone a cualquier cambio en la tensión de la carga.

Reguladores serie y paralelo

El regulador de la Figura 10.30 se denomina **regulador serie**, ya que la tensión en la carga se controla mediante la salida del amplificador, que está en serie con la carga. Es posible diseñar **reguladores paralelo** en los que los elementos de control están situados en paralelo con la carga. En un regulador paralelo, si la tensión en la carga es baja, los elementos de control responden absorbiendo menos corriente. En la Figura 10.31 se muestra el circuito de un regulador paralelo simple. Este circuito se ha visto anteriormente en la Sección 3.7. Los reguladores serie se utilizan casi exclusivamente en aplicaciones de media y alta potencia.

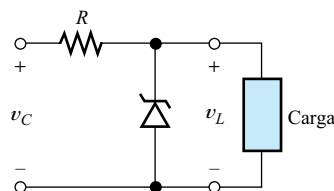


Figura 10.31. Circuito regulador paralelo simple.

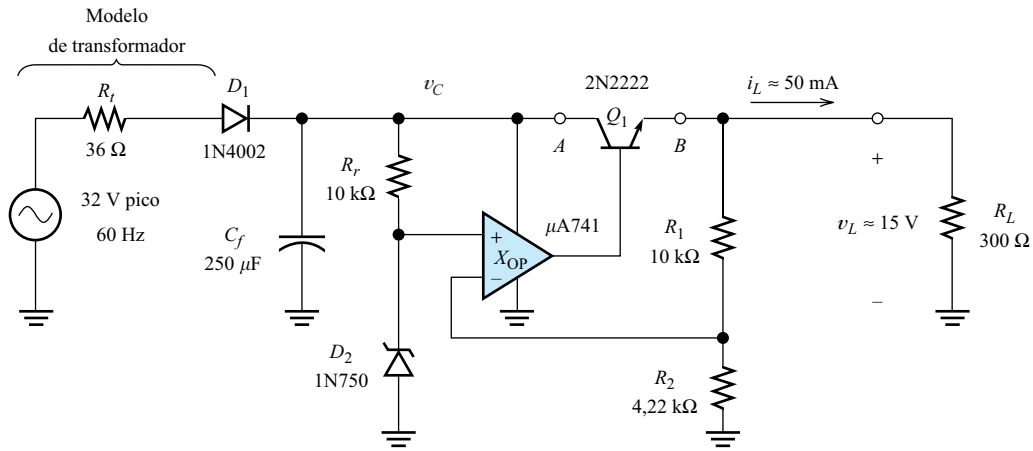


Figura 10.32. Ejemplo de una fuente de alimentación.

Un ejemplo de baja potencia

La Figura 10.32 muestra una fuente de alimentación lineal de baja potencia. El circuito no es un buen ejemplo de las prácticas actuales de diseño, sino que se ha diseñado para ilustrar los principios del regulador de tensión mediante dispositivos de propósito general (el esquema está almacenado en el archivo Fig10_32, que puede descargarse de la página web).

El generador de alterna con una tensión de pico de 32 V mostrado en la figura, corresponde a la tensión en circuito abierto del secundario del transformador, y R_t es la resistencia del devanado reflejada en el secundario. (Más adelante proporcionaremos información adicional sobre los transformadores y sus características.)

Hemos elegido un diodo rectificador 1N4002, que es un rectificador barato y fácil de encontrar. En este ejemplo, hemos seleccionado un circuito rectificador de media onda para simplificar, pero más adelante veremos que se pueden obtener mejores resultados con circuitos de onda completa.

El condensador C_f se carga una vez cada ciclo por medio de la corriente que pasa por el diodo D_1 . Entre los picos positivos de la entrada de alterna, el condensador proporciona corriente a la carga a través del regulador. Como resultado, la tensión del condensador tiene un rizado de 60 Hz. La Figura 10.33 muestra la tensión en el condensador y la tensión de carga regulada suponiendo que la entrada de alterna se aplica en $t = 0$. Tras unos pocos ciclos, la tensión del condensador alcanza el estado de funcionamiento estacionario, con varios voltios de rizado de pico a pico. La tensión de la carga es prácticamente constante, y de aproximadamente 15 V.

La resistencia R_1 suministra corriente a D_2 , que proporciona la tensión de referencia a la entrada no inversora del amplificador operacional. La tensión de referencia resultante es de aproximadamente 4,4 V, y contiene apenas unos pocos milivoltios de rizado de alterna.

La función de amplificador diferencial es proporcionada por el amplificador operacional y el transistor Q_1 . A este transistor se le llama **transistor de paso en serie**, porque está en serie con la carga y la corriente de carga debe pasar por él (este transistor es necesario, porque la corriente de carga excede los límites del amplificador operacional).

Cuando la tensión de salida del amplificador operacional aumenta de valor, la corriente de base de Q_1 aumenta, y la tensión colector-emisor v_{AB} disminuye. Por

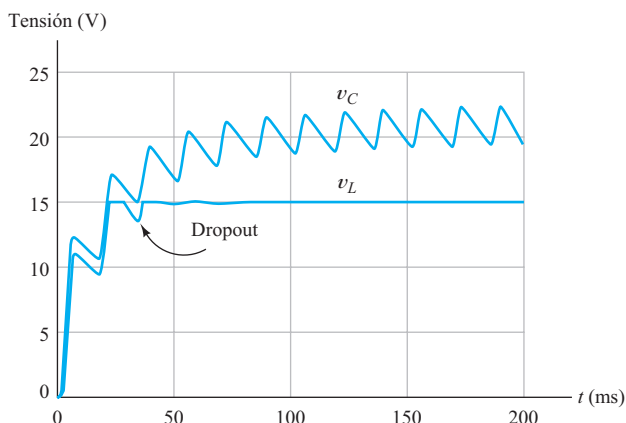


Figura 10.33. Formas de onda de la tensión para la fuente de alimentación de la Figura 10.32.

tanto, Q_1 actúa como amplificador inversor, por lo que la entrada inversora del amplificador operacional hace el papel de entrada no inversora del amplificador global (compuesto por el amplificador operacional en cascada y el transistor de paso en serie Q_1). Si comparamos las figuras, vemos que el terminal inversor del amplificador operacional de la Figura 10.32 corresponde a la entrada no inversora del amplificador de la Figura 10.30.

Las resistencias R_1 y R_2 forman la red de muestreo de la tensión. Se han seleccionado unos valores tales que la tensión de salida sea prácticamente igual a 15 V. En la práctica, la tensión de los zéner varía entre dispositivos teóricamente iguales. Entonces, si se requiere una precisa tensión de salida, la red de muestreo debe ser ajustable. Por último, R_L simula la carga útil.

Caída de tensión

Los circuitos reguladores lineales precisan una tensión diferencial v_{AB} entre la entrada y la salida suficientemente grande para funcionar correctamente. La tensión diferencial mínima se conoce como **caída mínima de tensión**. Por ejemplo, en el circuito mostrado en la Figura 10.32, la tensión de salida máxima del amplificador operacional es aproximadamente de 0,4 V menos que la tensión aplicada al terminal de alimentación positivo del amplificador operacional. (De hecho, el $\mu A741$ no *garantiza* una salida tan cercana a su tensión de alimentación positiva; el modelo de Pspice es representativo de un dispositivo típico, en lugar de considerar las condiciones más desfavorables.) Más aún, para que el transistor se encuentre en la región activa, el terminal de la base debe tener aproximadamente 0,7 V más que el terminal del emisor. Así, la caída mínima de tensión del circuito es de aproximadamente $0,4 + 0,7 = 1,1$ V.

Debemos asegurarnos de que el valor mínimo de la tensión de entrada de continua sea mayor que la suma de la tensión de carga deseada y la caída mínima de tensión del regulador. De otra manera, el regulador sería incapaz de reducir v_{AB} lo suficiente como para mantener v_L constante. En la Figura 10.33 se muestra un ejemplo del efecto de esta caída.

La tensión de entrada de continua v_C del regulador debe ser lo suficientemente elevada como para sobrepasar la caída en condiciones de trabajo normales. Sin embargo, no deberíamos hacer diseños para tensiones de continua de entrada que sean mucho más grandes de lo necesario, porque la corriente de la carga debe pasar por la

La caída mínima de tensión de un regulador lineal en serie es la mínima diferencia permitida entre la tensión de entrada y la tensión de la carga.

caída de tensión v_{AB} , lo que resulta en un desperdicio de potencia que se disipa en forma de calor en el transistor de paso serie. Así, diseñamos el circuito para que la tensión de entrada del regulador sea ligeramente mayor que la suma de la mínima caída de tensión y la tensión de salida deseada en el peor caso.

Formas de onda de la corriente por el diodo

En la Figura 10.34 se muestra la corriente que pasa por el diodo D_1 en el circuito de la Figura 10.32. La corriente fluye en forma de pulsos cuando el diodo está polarizado en directa por los picos positivos de la tensión de entrada de alterna.

Como al principio el condensador no está cargado, la **sobrecorriente** inicial es mayor que las amplitudes de los pulsos del régimen permanente. Debemos elegir un diodo con unos valores tales que soporten esta sobrecorriente inicial. El diodo 1N4002 está capacitado para aguantar un pico de corriente de 30 A durante un ciclo a 60 Hz, con lo que funcionará bien en nuestro caso.

En estado estacionario, la corriente media que atraviesa el diodo es igual a la suma de la corriente de carga (50 mA), la corriente absorbida por la red de muestreo (aproximadamente 1 mA), la corriente usada por la referencia de tensión (aproximadamente 1 mA), y la corriente de alimentación del amplificador operacional (aproximadamente 4 mA). Por tanto, la corriente media del diodo es de unos 56 mA. Sin embargo, como la corriente del diodo fluye a impulsos, el valor de pico de los pulsos es, aproximadamente, de 300 mA. En rectificadores con filtros capacitivos, la corriente de pico por el diodo es muchas veces más grande que la corriente de carga. Por supuesto, hemos de tener en cuenta esto a la hora de seleccionar el diodo.

La corriente por el diodo también fluye por la resistencia interna de la fuente (es decir, la resistencia del devanado del transformador). Por tanto, parte de la potencia se disipa en forma de calor en el transformador. La potencia disipada en el transformador depende del valor eficaz de la corriente. Hay que tener en cuenta que, puesto que la forma de onda de la corriente no es senoidal, no podemos utilizar el conocido factor 0,707 para convertir el valor de pico en valor rms (algunos programas SPICE proporcionan comandos que se pueden usar para calcular los valores medios y los auténticos valores eficaces de una forma de onda).

La corriente eficaz en el devanado del transformador es varias veces más grande que la corriente continua en la carga (118 mA frente a 50 mA, en este caso). Por tanto, en el diseño de fuentes de alimentación, los valores nominales de corriente eficaz del transformador deben ser mayores que la corriente continua en la carga.

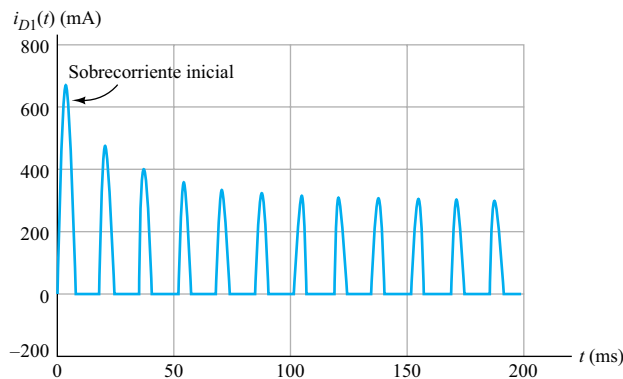


Figura 10.34. Corriente por el diodo para la fuente de alimentación de la Figura 10.32.

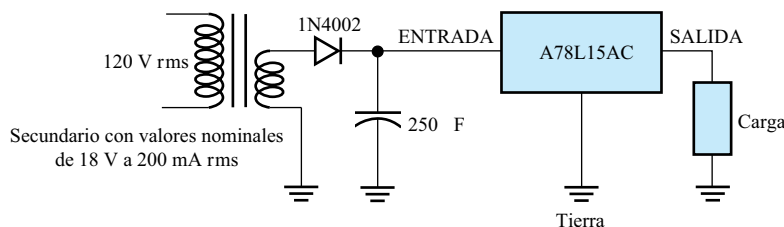


Figura 10.35. Fuente de alimentación mejorada de 15 V y 50 mA (compárese con la de la Figura 10.32).

Reguladores integrados de tensión

En la práctica, pocas veces se diseñan reguladores de tensión utilizando componentes de propósito general. En su lugar, hay reguladores integrados. Por ejemplo, el circuito de la Figura 10.32 se puede rediseñar para que utilice el regulador integrado LM78L15AC, de National Semiconductor. El circuito rediseñado se muestra en la Figura 10.35. Se ha reducido drásticamente el número de componentes, con lo que tenemos un circuito más económico.

Existen reguladores LM78LXX para tensiones de salida nominales de 2,6, 5, 6,2, 8, 9, 10, 12 y 15 V (los últimos dos dígitos del código de referencia indican la tensión; por ejemplo, un LM78L05 es un regulador de 5V). Existen variantes con tolerancias de la tensión de salida de $\pm 5\%$ o $\pm 10\%$. Estos reguladores son adecuados para corrientes de carga de hasta 100 mA. Las caídas mínimas de tensión oscilan entre 2 y 2,5 V, dependiendo de la tensión de salida.

Los fabricantes ofrecen otros muchos reguladores integrados adecuados para niveles más elevados de corriente y para tensiones de salida negativas. A menudo, para diseños de alta potencia se utilizan transistores de potencia externos con reguladores integrados.

EJERCICIO

- 10.5.** Suponga que la carga de la Figura 10.32 se convierte en un circuito abierto. ¿Qué pasaría con las formas de onda de v_C y v_L ?

Respuesta Si se extrae muy poca corriente del rectificador, v_C aumenta hasta prácticamente el valor de pico del generador de alterna. Por tanto, estimamos que el valor de v_C será aproximadamente de 30 V. El regulador mantiene constante en 15 V la tensión de la carga. Por supuesto, podemos comprobar estas estimaciones utilizando SPICE.

EJERCICIO

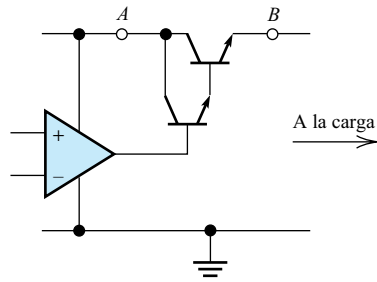
- 10.6.** Modificar los valores de los componentes en el circuito de la fuente de alimentación de la Figura 10.32 para que la tensión de salida sea de 10 V de continua. Comprobar la modificación en el diseño utilizando SPICE.

Respuesta Existen muchas respuestas correctas. Una posibilidad es cambiar el valor de R_2 a 8 k Ω (suponemos que R_2 es ajustable, por lo que no necesitamos que sea un valor estándar).

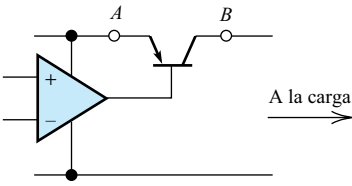
EJERCICIO

10.7. Considere las configuraciones de transistor de paso mostradas en la Figura 10.36. Suponga que el amplificador operacional es capaz de proporcionar una tensión máxima de salida 0,5 V inferior a su tensión de alimentación positiva (que es la tensión de entrada al regulador). Suponga que las tensiones base-emisor tienen un valor de 0,7 V en la región activa. Suponga también unos valores de las tensiones de saturación base-emisor de 0,2 V. Calcule la caída mínima de tensión para cada configuración.

Respuesta (a) $V_{\text{dropout}} \cong 1,9 \text{ V}$; (b) $V_{\text{dropout}} \cong 0,2 \text{ V}$.



(a) Transistores de paso npn en configuración Darlington



(b) Transistores de paso npn

Figura 10.36. Configuraciones alternativas de transistor de paso.

10.6. DISEÑO DE FUENTES DE ALIMENTACIÓN LINEALES

La Figura 10.37 muestra los circuitos rectificadores más comúnmente empleados en los diseños modernos de fuentes de alimentación. En el pasado, eran comunes los rectificadores que usaban inductancias para ayudar a reducir el rizado. Sin embargo, los reguladores electrónicos han eliminado la necesidad de las inductancias. En la Sección 3.4 hemos visto el funcionamiento básico de varios de estos circuitos. En el pico de la señal alterna de entrada, el (los) diodo(s) conduce(n) y carga(n) a los condensadores. Entre pico y pico, el condensador continúa suministrando corriente a la carga.

En el circuito de media onda, el condensador se carga una vez por ciclo. Por el contrario, en circuitos de onda completa, los condensadores se cargan dos veces por ciclo.

Transformadores

La función del transformador es suministrar el nivel apropiado de tensión alterna para el rectificador y aislar la carga de la línea de alimentación alterna. Esta función de

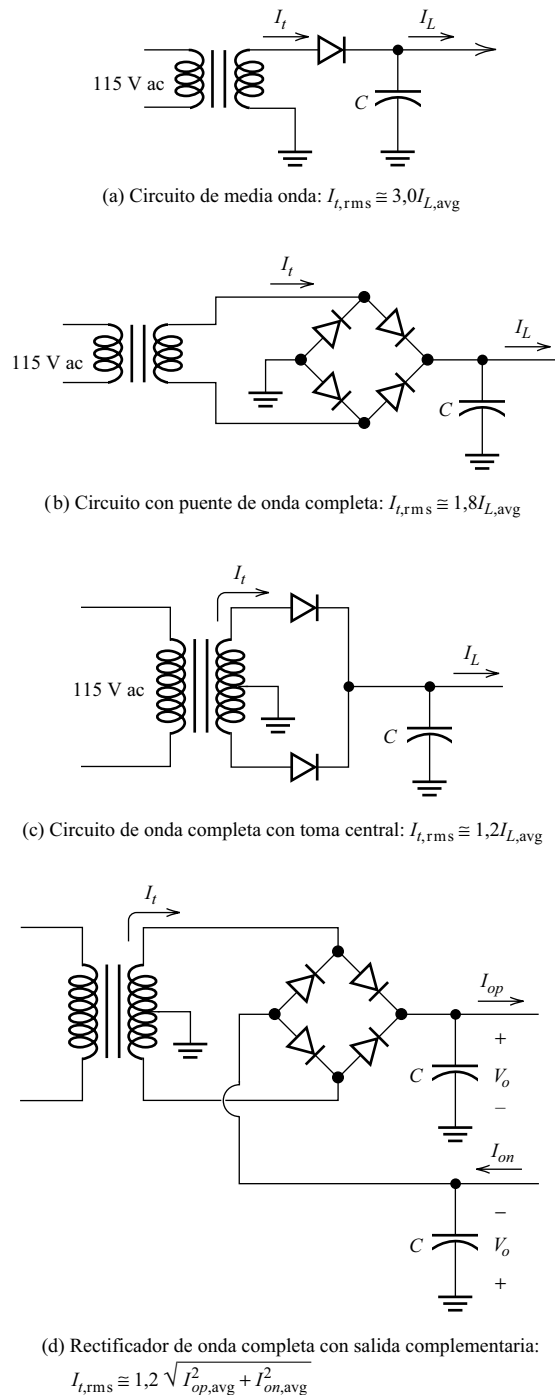


Figura 10.37. Circuitos rectificadores.

aislamiento es importante. Gracias al uso correcto de un transformador, la carga no está conectada directamente a ninguno de los extremos de la línea de alimentación. Esto representa una medida de seguridad para los que trabajan en el circuito. A veces, para tratar de economizar, se han diseñado fuentes de alimentación sin transforma-

dores, particularmente en receptores de radio y televisión. En esos circuitos, el chasis de metal puede estar conectado a la fase de la línea. *Entonces, si se está en contacto con la tierra de la línea de alimentación (lo que sucede a menudo), tocar el chasis (que debería estar en el interior de una carcasa aislante) puede ser fatal.*

El aislamiento es fundamental en circuitos (osciloscopios y otros instrumentos de laboratorio, por ejemplo) que tienen que interconectarse con otros equipos compartiendo con ellos una tierra común.

Además de tener los valores nominales de tensión correctos, el transformador debe tener unos valores nominales de corriente adecuados. La pérdida óhmica en los devanados del transformador lleva a un incremento de la temperatura. Si la corriente excede el valor nominal, la vida media del aislamiento se reduce en gran manera. Además, un transformador que trabaje con una corriente superior a la nominal constituye un riesgo potencial de incendio.

Por supuesto, es el valor rms de la corriente del devanado del transformador el que determina el grado de calentamiento. Como la corriente fluye en pulsos de corta duración y gran amplitud, el valor rms de la corriente es mayor que el valor medio de la corriente de carga. En la Figura 10.37 se ofrece para cada rectificador una estimación de la corriente eficaz del devanado secundario en función de la corriente continua de la carga. Esta estimación sirve para diseños típicos. Dependiendo de los parámetros del circuito, la corriente eficaz puede ser más elevada que la estimación, por lo que dichas fórmulas deben utilizarse con cuidado. La corriente eficaz se incrementa para una menor resistencia del transformador, menor resistencia de diodo y mayor capacidad de filtro. A causa de la resistencia del devanado, la tensión media del secundario disminuye a medida que se extrae más corriente del transformador. La regulación de un transformador se define como

$$\text{Regulación} = \frac{V_{oc} - V_n}{V_n} \times 100\% \quad (10.50)$$

donde V_{oc} es la tensión del secundario en *circuito abierto*, y V_n es la tensión del secundario a *plena carga*, con una carga resistiva que absorba la corriente nominal. Los transformadores típicos que se encuentran en las fuentes de alimentación electrónicas tienen factores de regulación que oscilan del 5% al 20%. Las especificaciones nominales de tensión, corriente y factor de regulación, se pueden utilizar para hallar el equivalente de Thévenin del transformador.

Ejemplo 10.7. Circuito equivalente del transformador

Un transformador determinado tiene un valor nominal para la tensión del secundario de 12 V rms, con una corriente de secundario de 2 A rms. El valor nominal de regulación es del 10%. Hallar el equivalente de Thévenin para el secundario del transformador.

Solución: La tensión a plena carga es $V_n = 12$ V, y el valor nominal del factor de regulación es del 10%. Sustituyendo estos valores en la Ecuación (10.50), tenemos

$$\frac{V_{oc} - 12}{12} \times 100\% = 10\%$$

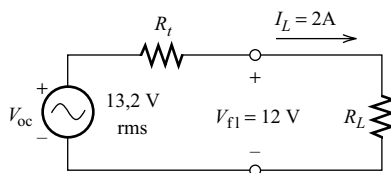


Figura 10.38. Circuito equivalente de Thévenin para el secundario del transformador (véase el Ejemplo 10.7).

Resolviendo la ecuación para hallar la tensión del secundario en circuito abierto, obtenemos

$$V_{oc} = 13,2 \text{ V}$$

En la Figura 10.38 se muestra el modelo de Thévenin para el transformador. Para una corriente de carga de 2 A, la caída en la resistencia de Thévenin es de $V_{oc} - V_{f1} = 1,2 \text{ V}$. Así, la resistencia de Thévenin es

$$R_t = \frac{1,2}{2} = 0,6 \Omega$$

□

De hecho, la impedancia de Thévenin de un transformador no es puramente resistiva, sino que consta parcialmente de una reactancia inductiva. Sin embargo, a menudo no tenemos todos los datos necesarios para un determinado transformador, aunque el modelo de Thévenin puramente resistivo es bastante exacto para la mayoría de los diseños.

Diodos

La función de los diodos es permitir el flujo de corriente en un único sentido (el que cargará al condensador de filtro). Los valores nominales del diodo deben ser mayores que la corriente directa de pico y la tensión inversa máxima que se esperan en el circuito. Si se supera el valor nominal de corriente directa del diodo, éste se sobrecalienta y termina por fallar. Si se excede el valor nominal de la tensión inversa máxima, el diodo puede romperse, con lo que fluirán corrientes elevadas que pueden destruir otros componentes del circuito.

Condensadores de filtro

La función de un condensador es la de almacenar los pulsos de carga que pasan por los diodos. Una capacidad grande tan sólo se descarga ligeramente en el intervalo entre pulsos. Así, el condensador mantiene una tensión de salida prácticamente constante.

En la Sección 3.4, hallamos que los valores de capacidad requeridos los dan las Ecuaciones (3.4) y (3.6), que repetimos a continuación:

$$C = \frac{I_L T}{V_r} \quad (\text{para el circuito de media onda})$$

$$C = \frac{I_L T}{2V_r} \quad (\text{para circuitos de onda completa})$$

En ambas ecuaciones, T es el período de la entrada de alterna (normalmente, $T = 1/60$ s en EE.UU.), I_L es la corriente continua en la carga, y V_r es la tensión de rizado pico a pico.

De hecho, estas fórmulas sobreestiman los valores de capacidad que se necesitan, porque al calcularlas supusimos que el intervalo de carga tiene una duración despreciable comparada con el intervalo de descarga. Sin embargo, los condensadores suelen tener amplias tolerancias como, por ejemplo, -50% a $+100\%$. Por tanto, no resulta muy útil la determinación exacta del valor de capacidad que se requiere.

No es un buen método realizar diseños para obtener rizados muy pequeños utilizando condensadores grandes, ya que esto acorta el intervalo de conducción e incrementa la corriente de pico. Los pulsos de corriente de gran amplitud crean un calentamiento excesivo en los diodos y en los devanados del transformador, por lo que sus valores nominales de corriente y potencia necesitarán ser mayores. Por tanto, no resulta económico obtener un rizado bajo mediante el uso de condensadores de filtro grandes. En lugar de esto, diseñaremos para obtener una tensión de rizado pico a pico de varios voltios, y dependeremos del regulador para suministrar una tensión constante a la carga.

Normalmente, los condensadores de valores grandes que se usan en fuentes de alimentación son del tipo **electrolítico**, para los que se debe aplicar una tensión continua con una determinada polaridad. Los condensadores electrolíticos se marcan con la polaridad adecuada, y no tardan en fallar si se conectan con la polaridad incorrecta.

Debemos prestar atención al valor nominal de tensión máxima del condensador. La tensión de pico en las condiciones más desfavorables (la tensión de línea más elevada y sin corriente de carga) no debe superar la máxima tensión nominal.

La corriente de continua que atraviesa un condensador es (idealmente) cero. Sin embargo, puede fluir una cantidad considerable de corriente de alterna, y esta corriente provoca una disipación de potencia en la (pequeña) resistencia de los conductores que forman las armaduras del condensador. Si este calentamiento es excesivo, el condensador puede fallar, a veces con un sonoro estallido, cuando la presión de un electrolito hirviendo hace que se rompa la envoltura. Deberíamos verificar nuestros diseños para asegurarnos de que la corriente eficaz de alterna que atraviesa el condensador de filtro está dentro de las especificaciones.

Ejemplo de diseño

El diseño de una fuente de alimentación consiste en seleccionar una configuración para el circuito y los valores de los componentes que generarán las corrientes y tensiones de continua que se requieren. Por supuesto, debemos asegurarnos de que todos los componentes trabajan dentro de sus especificaciones. En un diseño real, consideraríamos muchas configuraciones de circuito y combinaciones de valores de componentes en un intento de hallar la solución más económica.

Ejemplo 10.8. Diseño de una fuente de alimentación de 5 V, 1 A

Suponga que queremos diseñar una fuente de alimentación de 5 V de continua capaz de suministrar 1 A de corriente. Se pide que la alimentación funcione correctamente para tensiones de línea que oscilen entre 105 V rms y 130 V rms. Se utilizará un regulador con una tolerancia de $\pm 10\%$ para la tensión de salida y una caída máxima de tensión de 2,5 V. Por tanto, la entrada mínima permitida al

El diseño de una fuente de alimentación consiste normalmente en elegir un regulador de tensión integrado y una configuración de circuito a partir de las posibilidades mostradas en la Figura 10.37. Luego, hay que seleccionar cada uno de los componentes y asegurarse de que todos funcionan dentro de sus especificaciones.

regulador es de $2,5 + 5 \times 1,1 = 8$ V. Diseñar un rectificador para esta fuente de alimentación.

Solución: En primer lugar seleccionamos una configuración para el circuito. Por razones de claridad, seleccionamos el circuito de onda completa con toma central de la Figura 10.37(c) (dejamos para los ejercicios la consideración de otras configuraciones).

Como se ha indicado en la Figura 10.37(c), una estimación inicial de la corriente eficaz del secundario del transformador es

$$I_{t,rms} = 1,2I_{L,avg}$$

Como las especificaciones señalan una corriente de carga de 1 A, tenemos un valor preliminar de $I_{t,rms} = 1,2$ A. Deberíamos diseñar con algún margen de seguridad, por lo que consideraremos sólo los transformadores con unas especificaciones de corriente de al menos 1,5 A.

A continuación, elegiremos el tipo de diodo. Tras una búsqueda por las hojas de especificaciones de los fabricantes de diodos rectificadores, encontramos la serie 1N4001 a 1N4007. Estos diodos tienen idénticas especificaciones, excepto por la tensión inversa de pico, que va de 50 V para el 1N4001 a 1000 V para el 1N4007. En este circuito de tensión relativamente baja, incluso el 1N4001 es más que suficiente en cuanto a las especificaciones de tensión inversa máxima. Estos diodos tienen especificada una corriente directa media de 1 A cuando se usan en un rectificador de media onda con carga resistiva. En nuestro circuito, la corriente directa media de cada diodo es de 0,5 A (hay dos diodos). Sin embargo, los diodos proporcionan corriente a un condensador de filtro en lugar de a una carga resistiva, por lo que podemos esperar unos picos de corriente varias veces mayores que la media. Esto es porque la carga entregada por el condensador a la carga debe recargarse durante el pulso de pequeña duración en que circula corriente por el diodo. Por tanto, incluso aunque la corriente media de nuestra aplicación sea la mitad del valor especificado, hay algún motivo de preocupación a causa de las corrientes de pico potencialmente elevadas.

El escenario anterior es el típico de situaciones que pueden ocurrirnos al diseñar: las especificaciones de los componentes vienen dadas para circuitos de prueba diferentes al circuito que se diseña. Entonces, debemos usar nuestro criterio de ingenieros, hacer mediciones en nuestro diseño preliminar, o pedir más información del dispositivo al fabricante, para resolver las dudas que tengamos sobre su idoneidad en nuestro diseño. En este caso, nuestro criterio inicial es que el diodo 1N4001 es adecuado.

A continuación, estimamos el valor nominal de tensión del devanado secundario. Suponga que decidimos diseñar para una tensión de rizado de pico a pico de $V_r = 2$ V. Esta elección se basa en la experiencia, y es arbitraria hasta cierto punto. Si elegimos un valor de V_r muy pequeño, digamos de una décima de voltio, se necesitaría un condensador de filtro más grande y caro. Por el contrario, con un valor demasiado grande, por ejemplo $V_r = 10$ V, resultaría una fuente de alimentación ineficiente, porque la tensión media en el regulador debe ser más elevada.

Con frecuencia, las elecciones de ingeniería están basadas en experiencias pasadas con circuitos similares. Cuando nos falta experiencia, nuestras elecciones iniciales pueden ser desafortunadas, pero esto se hace evidente a medida que avanza el diseño, y con ello aprendemos a hacer mejores elecciones. Cuando tenemos dudas, elegimos un valor y continuamos. Simplemente hemos de asegurarnos de que tenemos una clara comprensión de las consecuencias que cada decisión tendrá al final del proceso de diseño.

Con frecuencia, las elecciones de ingeniería están basadas en experiencias pasadas con circuitos similares. Cuando nos falta experiencia, nuestras elecciones iniciales pueden ser desafortunadas, pero esto se hace evidente a medida que avanza el diseño, y con ello aprendemos a hacer mejores elecciones.

La experiencia indica que la corriente de pico por el diodo será de 5 a 20 veces más elevada que la corriente media en la carga en un rectificador de entrada capacitiva. Por tanto, en este caso esperaremos corrientes de pico por el diodo de 5 a 20 A. La hoja de datos del diodo 1N4001 muestra que deberíamos esperar una tensión directa de 1,5 V para corrientes con este valor.

Además, nuestro criterio es permitir una caída de 1 V en la resistencia del transformador. (Para transformadores que trabajen cerca de sus valores nominales, comenzamos con una estimación de la caída en la resistencia del transformador del 10% al 20% de la tensión de salida del rectificador.)

Por último, deberíamos permitir ciertos márgenes en el diseño. Por tanto, diseñaremos para una tensión mínima de 9 V en vez de 8 V. Así, estimamos que la tensión de pico en circuito abierto (de Thévenin) requerida del devanado secundario es

$$V_{oc,pico} = V_{L,min} + V_{diodo} + V_r + V_{drop}$$

$$V_{oc,pico} = 9 + 1,5 + 2 + 1 = 13,5 \text{ V}$$

Como el circuito ha de funcionar con tensiones de línea de alterna que van de 105 V a 130 V, necesitamos especificar un transformador con una tensión de pico en el secundario en circuito abierto de 13,5 V para una tensión de línea de 105 V. Por tanto, la tensión de pico en circuito abierto para una tensión de línea de 120 V es:

$$V_{oc,pico} = 13,5 \times \frac{120}{105} = 15,4 \text{ V}$$

El valor rms de la tensión del secundario en circuito abierto es

$$V_{oc,rms} = V_{oc,pico} \times 0,707 \cong 10,9 \text{ V}$$

Suponiendo una regulación del 10%, la especificación de tensión mínima del secundario es $V_n \cong 9,9 \text{ V rms}$ para cada mitad del devanado (19,8 V con toma central).

En resumen, el secundario del transformador debería tener un valor nominal de 1,5 A rms y (por lo menos) 19,8 V con toma central. Ahora consultaremos los catálogos de los fabricantes para encontrar un transformador adecuado. A menudo, no hallaremos ningún producto estándar con especificaciones que encajen con nuestros requerimientos. Entonces, deberemos elegir uno con valores nominales más elevados o intentar conseguir un transformador hecho a medida. Normalmente, un transformador hecho a medida está justificado sólo si se necesita un número muy elevado de transformadores o si los modelos estándar están muy lejos de nuestras especificaciones. Suponga que, en esta ocasión, encontramos un transformador con los siguientes valores:

- La tensión del secundario es de 20 V, con toma central (para una tensión de línea de 120 V y con una carga resistiva que absorba la corriente nominal del secundario).
- El valor de la corriente de secundario es de 1,5 A rms.
- La regulación es del 10%.

Continuando como en el Ejemplo 10.6, hallamos que cada mitad del devanado del secundario se puede representar como una fuente de tensión alterna de 11 V rms (ó $11 \times \sqrt{2} = 15,6 \text{ V}$ de pico) en serie con una resistencia de Thévenin de $0,67 \Omega$. Para una tensión de línea de 105 V rms, la tensión de pico del secundario se reduce a $15,6 \times 105/120 = 13,6 \text{ V}$.

A continuación, calculamos el valor del condensador de filtro que se necesita. Recuerde que decidimos diseñar para una tensión de rizado de pico a pico de $V_r = 2$ V. Así, tenemos

$$C = \frac{I_L T}{2V_r} = \frac{1 \times 1/60}{2 \times 2} = 4167 \mu\text{F}$$

Ahora debemos considerar las especificaciones de tensión para el condensador. En condiciones de tensión de línea elevada y sin corriente de carga, podemos esperar una tensión en el condensador de (aproximadamente) $15,6 \times (130/120) = 16,9$ V. Suponga que, tras consultar los catálogos de los fabricantes, decidimos usar un condensador electrolítico de $4700 \mu\text{F}$ con una tolerancia de -10% a $+50\%$ y un valor nominal de tensión de 20V (como el condensador es electrolítico, debemos tener cuidado de aplicar la tensión con la polaridad correcta).

También debemos considerar las especificaciones de corriente del condensador; si la corriente de alterna en el condensador es demasiado alta, puede haber un sobrecalentamiento y un fallo prematuro. Suponemos que este condensador en particular tiene un valor nominal máximo de corriente alterna de 2 A rms.

La Figura 10.39(a) muestra el diagrama del circuito rectificador. La carga del rectificador consiste en un regulador de tensión que mantiene una tensión constante para la carga útil. Por tanto, esperamos que la corriente absorbida del rectificador sea constante y de 1 A.

La Figura 10.39(b) representa el modelo de circuito utilizado por la simulación SPICE. La carga se representa como una fuente de corriente de 1 A de continua, y el devanado secundario del transformador se representa por su circuito equivalente de Thévenin. Hemos utilizado la tensión de secundario correspondiente a una tensión de línea de 105 V rms, porque queremos comprobar la mínima tensión de salida en condiciones de tensión baja de línea.

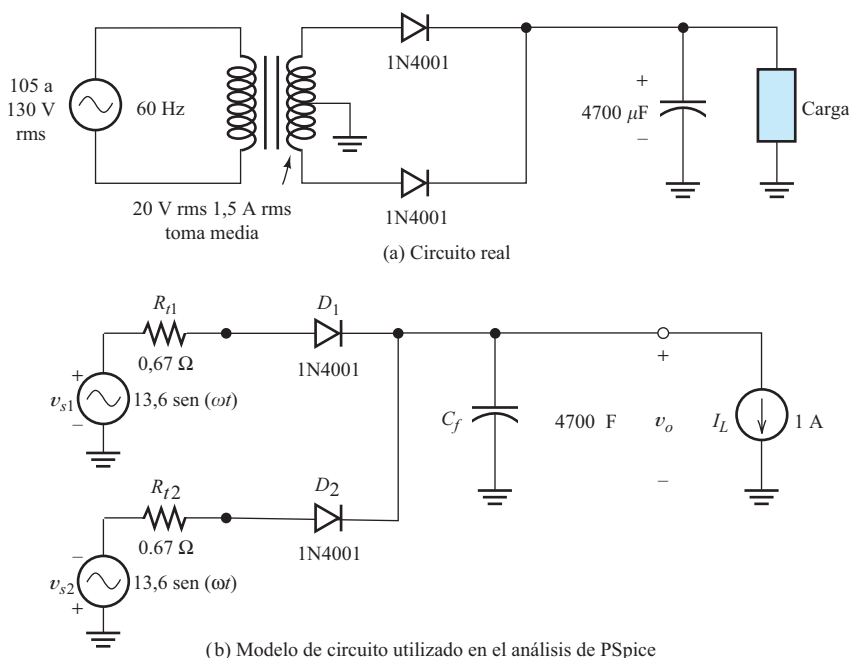


Figura 10.39. Rectificador diseñado en el Ejemplo 10.7.

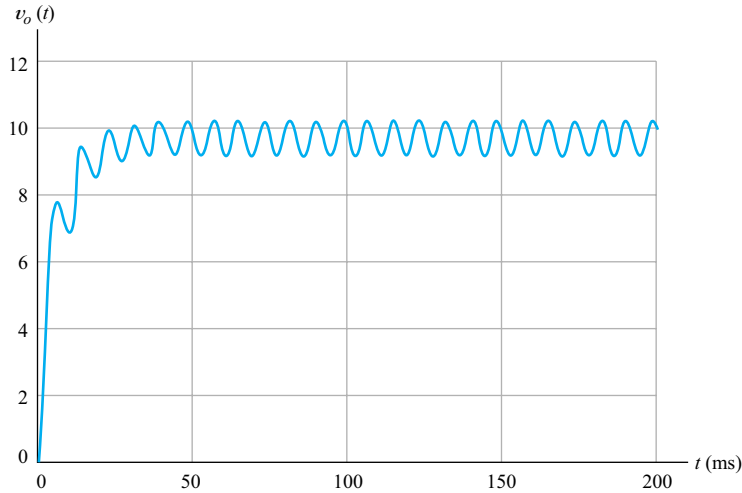


Figura 10.40. Tensión de salida del rectificador.

La Figura 10.40 muestra la tensión de salida del rectificador en función del tiempo. Tras unos pocos ciclos, alcanza el régimen permanente. La tensión mínima es ligeramente mayor que el valor de diseño de 9 V. La tensión de rizado de pico a pico es un poco menor que el valor para el que diseñamos nuestra fuente de alimentación (es decir, 2 V).

La Figura 10.41 muestra la corriente que atraviesa el diodo D_1 . Observe que el primer pulso de corriente es mucho más elevado que los pulsos siguientes. Esto se debe al hecho de que la tensión del condensador es inicialmente cero, por lo que el primer ciclo debe entregar mucha más carga al condensador que los siguientes. Si miramos las hojas de datos del 1N4001, vemos que el diodo tiene especificado un pico máximo de corriente de 30 A. Así, el pico de corriente de 10,5 A que observamos está dentro de las especificaciones del diodo. Usando Probe, calculamos también que la corriente eficaz que atraviesa el condensador es de 1,38 A, lo que está dentro de las especificaciones del condensador.

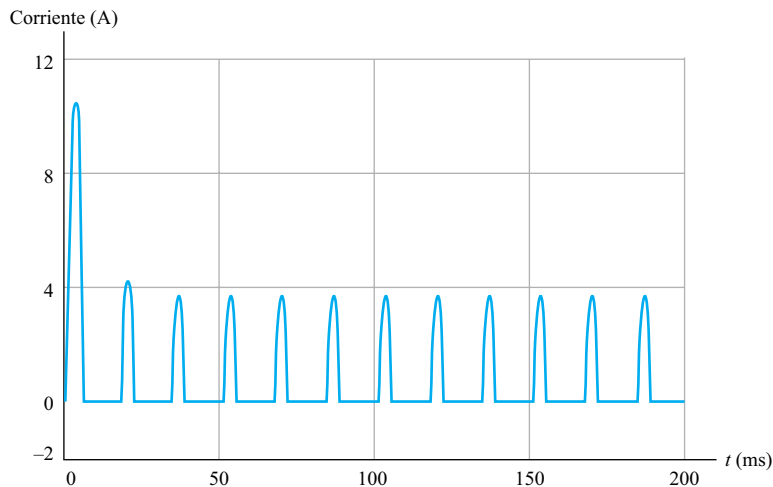


Figura 10.41. Corriente que atraviesa el diodo D_1 .

Si se desea, se pueden realizar comprobaciones adicionales de las formas de onda del circuito para una condición de alta tensión de línea y para corrientes de carga que vayan de 0 a 1 A. Se verá que los componentes del circuito están dentro de sus especificaciones para las tensiones de línea comprendidas en las especificaciones de diseño. □

EJERCICIO

10.8. Repetir el Ejemplo 10.7 utilizando el circuito de onda completa de la Figura 10.37(b). Seleccionar los componentes de la siguiente lista:

- Diodos 1N4002.
- Transformadores con un 10 % de regulación, $I_{\text{fl}} = 1 \text{ A}$, 2 A, 3 A, etc., y $V_{\text{fl}} = 2 \text{ V}$, 4 V, 6 V, etc. Las especificaciones de tensión son para una tensión de línea de 120 V rms.
- Condensadores electrolíticos de 4700 μF (10 % a +50 %, con unos valores nominales de 25 V y 3 A rms).

Utilizar un programa SPICE para verificar que la tensión mínima es más elevada que el mínimo especificado de 9 V. Verificar también que el transformador y el condensador trabajan dentro de sus especificaciones nominales. Hallar la potencia media disipada en cada diodo.

Respuesta Véase la Figura 10.42. Utilizando SPICE, hallamos que la corriente de secundario es de aproximadamente 2,6 A rms, la corriente de condensador es de aproximadamente 2,25 A rms, y la tensión mínima en la carga es de 9,5 V.

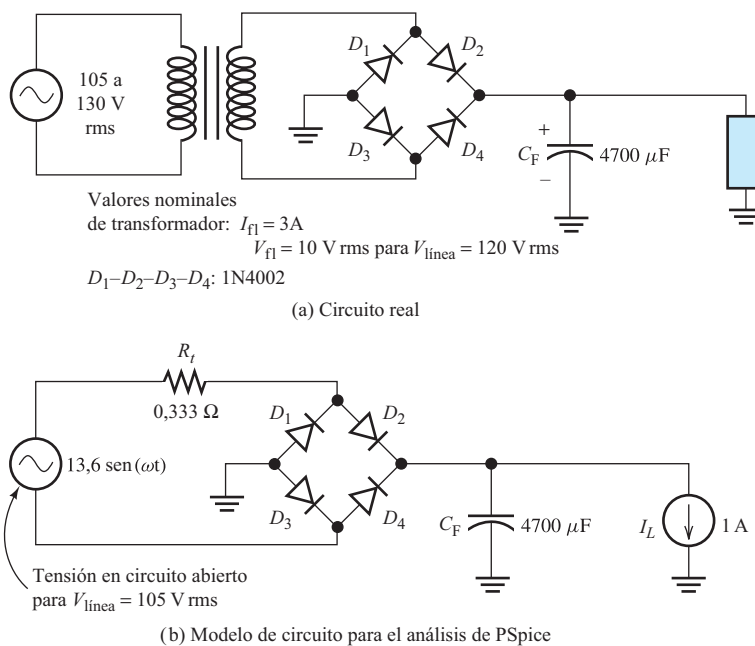


Figura 10.42. Respuesta para el Ejercicio 10.8.

Consideraciones para el diseño térmico

Vamos a continuar con el diseño que iniciamos en el Ejemplo 10.8, prestando atención a los aspectos térmicos del diseño

Ejemplo 10.9. Diseño térmico para una fuente de alimentación

Seleccionar un regulador de 5 V y 10% de tolerancia y un disipador, para su uso con la fuente de alimentación diseñada en el Ejemplo 10.8. La máxima temperatura ambiente es de 50 °C. La corriente de carga máxima es de 1 A.

Solución: En primer lugar, estimamos la máxima potencia disipada en el regulador. Para realizar esta estimación, debemos considerar las condiciones de máxima tensión de línea y mínima tensión de salida, ya que esto maximiza el diferencial de tensión entrada-salida y, por tanto, la disipación de potencia en el regulador. Esperamos utilizar un regulador para el que la disipación es máxima para una corriente a plena carga.

En la Figura 10.39 se muestra la fuente de alimentación. Recuerde que la fuente de corriente de 1 A que se muestra en la Figura 10.39(b) representa al regulador de tensión y la carga útil. Queremos hallar la potencia media máxima entregada a esta fuente de corriente. En el Ejemplo 10.8, seleccionamos un transformador con una tensión de secundario de pico en circuito abierto de 15,6 V, para una tensión nominal de línea de 120 V rms. En condiciones de alta tensión de línea (130 V rms), la tensión de secundario en circuito abierto es

$$V_{oc,max} = 15,6 \times \frac{130}{120} = 16,9 \text{ V}$$

En el Ejemplo 10.8, utilizamos SPICE para simular el circuito en condiciones de baja tensión de línea. Ahora, si cambiamos el valor de la tensión a 16,9 V y simulamos de nuevo el circuito, veremos que la tensión media en la entrada del regulador es de aproximadamente 12,8 V. Por tanto, la potencia media suministrada a la entrada del regulador es de $P_{in} = 12,8 \text{ V} \times 1 \text{ A} = 12,8 \text{ W}$. Sin embargo, para la tensión mínima en la carga, la potencia útil en la carga es de $P_o = 4,5 \text{ V} \times 1 \text{ A} = 4,5 \text{ W}$. Por tanto, la potencia máxima disipada en el regulador es de $P_D = P_{in} - P_o = 8,3 \text{ W}$.

En consecuencia, debemos elegir un regulador y un disipador para los que la temperatura de la unión no sobrepase T_{Jmax} para $P_D = 8,3 \text{ W}$ y $T_A = 50 \text{ °C}$. Inicialmente, supondremos que $T_{Jmax} = 150 \text{ °C}$, que es un valor típico de los reguladores de tensión integrados. Luego, podemos calcular la máxima resistencia térmica unión-ambiente permitida:

$$\theta_{JA,max} = \frac{T_{Jmax} - T_{A,max}}{P_{D,max}} = \frac{150 - 50}{8,3} = 12,0 \text{ °C/W}$$

Por supuesto, debemos seleccionar un regulador para el que θ_{JC} sea considerablemente menor que $\theta_{JA,max}$.

Una posibilidad es el modelo LM7805, con un encapsulado TO-220AB. La curva de degradación incluida en las hojas de datos de este dispositivo nos da $\theta_{JC} = 4 \text{ °C/W}$ (es la inversa de la pendiente de la curva de degradación de disipación de la temperatura del encapsulado).

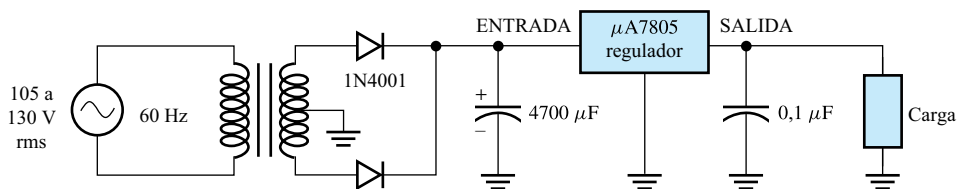


Figura 10.43. Fuente de alimentación de 5 V, 1 A diseñada en los Ejemplos 10.8 y 1.9.

El encapsulado se conecta al terminal común. Por tanto, podemos atornillar el regulador directamente al disipador sin arandelas aislantes y, basándonos en la experiencia, podemos esperar un valor de $\theta_{CS} \cong 0,5^\circ\text{C}/\text{W}$. Ahora, la resistencia térmica máxima permitida para el disipador se puede hallar de la forma siguiente:

$$\theta_{SA\max} = \theta_{JA\max} - \theta_{JC} - \theta_{CS} = 12,0 - 4 - 0,5 = 7,5^\circ\text{C}/\text{W}$$

A continuación, consultaremos los catálogos de fabricantes de disipadores para hallar un disipador que encaje con nuestras necesidades. Existen muchos tipos, y podemos hacer una elección basándonos en otros requerimientos, como las dimensiones físicas. Un buen diseño exige dejar cierto margen, por lo que elegiremos un disipador con un valor de θ_{SA} menor que el máximo permitido.

Como el regulador $\mu\text{A}7805$ tiene protecciones térmica y de cortocircuito internas, se bloquea si la temperatura de la unión se hace demasiado elevada. Más aún, en condiciones de cortocircuito, la corriente de salida se limita a 0,75 A.

El fabricante recomienda poner en paralelo con la carga un condensador de 0,1 μF . El circuito completo se puede ver en la Figura 10.43.

□

Como comentario final al último ejemplo, señalamos que en el proceso de entregar 4,5 W de potencia útil a la carga, se disipan en forma de calor 8,3 W en el regulador. En los diodos del regulador y en el transformador se disipa calor adicional. Por tanto, la eficiencia de la fuente de alimentación es considerablemente menor del 50%. Esto no es inusual en fuentes de alimentación que utilizan reguladores lineales, particularmente si la tensión de salida es bastante baja, como es el caso.

RESUMEN

- Al diseñar circuitos, debemos considerar sus características térmicas para asegurarnos de que las temperaturas de la unión de los dispositivos activos no superen sus especificaciones máximas. Al seleccionar una combinación idónea de dispositivo, método de montaje y disipador, estamos diseñando para una resistencia térmica encapsulado-ambiente suficientemente baja:

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_{SA}$$

- El aumento de temperatura de un bipolar lleva a un valor de β más elevado, una corriente de fugas I_{CBO} más elevada, y un valor de V_{BE} menor. Todos estos cambios tienden a incrementar la corriente de trabajo en la mayoría de circuitos.

- La realimentación térmica es un proceso en el que una temperatura más elevada provoca una corriente más elevada en el dispositivo y una mayor disipación de potencia, que a su vez incrementa aún más la temperatura. En circuitos mal diseñados, este proceso finaliza con la destrucción del dispositivo.
- Los límites del funcionamiento seguro de un bipolar se pueden ver fácilmente trazando la gráfica de la región de funcionamiento seguro en el plano $I_C - V_{CE}$. Como ejemplo, véase la Figura 10.7.
- En un amplificador de clase A, los dispositivos activos permanecen en la región activa durante todo el ciclo de la señal. En un amplificador de clase B, los dispositivos están en la región activa durante la mitad del ciclo de la señal. Normalmente, un amplificador de clase B tiene un dispositivo que amplifica en el semiciclo positivo y otro que amplifica en el semiciclo negativo.
- Los amplificadores de clase B son mucho más eficientes que los amplificadores de clase A.
- El multiplicador de V_{BE} (mostrado en la Figura 10.21) es útil para polarizar el amplificador de clase B y reducir la distorsión de cruce.
- En la Figura 10.24 se muestra un amplificador de clase B completo, idóneo para aplicaciones de audio.
- El regulador lineal y el regulador de conmutación son dos tipos de reguladores de tensión.
- En la Figura 10.30, se muestra el diagrama de bloques de un regulador lineal en serie. Básicamente, se trata de un sistema con realimentación negativa que se autoajusta para mantener una tensión de salida prácticamente constante.
- La máxima caída de tensión de un regulador lineal serie es la mínima diferencia permitida entre la tensión de entrada y la tensión de la carga.
- El diseño de una fuente de alimentación suele consistir en seleccionar un regulador de tensión integrado y una configuración de circuito a partir de las posibilidades que se muestran en la Figura 10.37. Después, se seleccionan cada uno de los componentes, asegurándose cuidadosamente de que todos funcionen dentro de sus especificaciones nominales. Estos aspectos se ilustran en el Ejemplo 10.8 y en el Ejemplo 10.9.

Problemas

Sección 10.1: Consideraciones térmicas

10.1. Definir el término *resistencia térmica unión-encapsulado*.

10.2. ¿Cómo controla un diseñador de dispositivos la resistencia térmica unión-encapsulado? ¿Y un diseñador de circuitos?

10.3. ¿Por qué se suele utilizar una arandela aislante entre el encapsulado de un bipolar de potencia y el disipador?

10.4. ¿Qué factores son importantes al elegir la situación física para el montaje de un disipador?

10.5. Dibujar la curva de degradación de un transistor de potencia típico. Etiquetar los ejes.

10.6. El fabricante de un determinado transistor de potencia dice que la temperatura máxima de unión es de 175°C . Además, para una temperatura del encapsulado de 25°C , la máxima disipación de potencia permitida es de 40 W. Hallar la resistencia térmica unión-encapsulado.

10.7. La curva de degradación de un determinado transistor de potencia es la mostrada en la Figura P10.7.

- Hallar la resistencia térmica unión-encapsulado.
- ¿Cuál es la máxima temperatura de unión permitida?

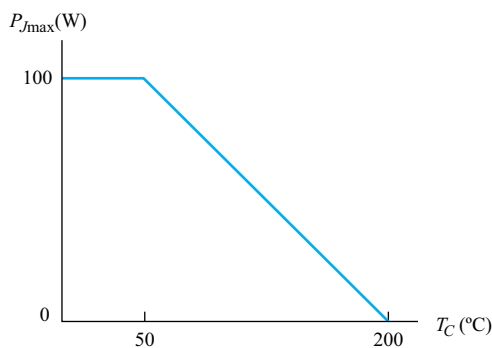


Figura P10.7

10.8. La temperatura máxima de unión especificada para un determinado transistor de potencia es de 200°C . Para una temperatura del encapsulado de 25°C , la máxima disipación de potencia permitida es de 15 W.

- Hallar la resistencia térmica unión-encapsulado.
- Si este transistor trabaja con una resistencia térmica unión-encapsulado-disipador de $1^{\circ}\text{C}/\text{W}$ a una temperatura

ambiente de 75°C y con una disipación de potencia de 5 W, hallar la máxima resistencia térmica disipador-ambiente permitida.

- Hallar la temperatura del encapsulado para las condiciones del punto (b) si se utiliza un disipador que tiene la máxima resistencia térmica disipador-ambiente permitida.

10.9. Un determinado transistor tiene especificada una disipación de potencia máxima de 50 W si la temperatura del encapsulado es de 25°C o menos. Por encima de 25°C , la disipación de potencia permitida se reduce $0,2\text{ W}/^{\circ}\text{C}$.

- Dibujar la curva de degradación (es decir, la máxima disipación de potencia permitida en función de la temperatura del encapsulado).
- ¿Cuál es la máxima temperatura de unión permitida?
- ¿Cuál es la resistencia térmica unión-encapsulado?

10.10. Un determinado transistor está especificado para $T_{J\max} = 200^{\circ}\text{C}$ y una disipación máxima de 20 W a $T_{\text{encapsulado}} = 25^{\circ}\text{C}$. Este transistor va a funcionar con una disipación de 5 W. La resistencia térmica unión-disipador es de $\theta_{JS} = 0,5^{\circ}\text{C}/\text{W}$. Suponga que, para mejorar la fiabilidad del dispositivo, decidimos que la temperatura de unión en funcionamiento no sea mayor de 150°C . La temperatura ambiente máxima es de 50°C . Hallar la máxima resistencia térmica disipador-ambiente permitida.

10.11. Para un determinado transistor bipolar (de señal) con una temperatura de unión de 25°C y $I_C = 50\text{ mA}$, $V_{BE} = 0,7\text{ V}$. Además, el valor de V_{BE} (para una determinada corriente) disminuye unos $2,5\text{ mV}/^{\circ}\text{C}$. Este transistor trabaja con una disipación de potencia de 0,5 W para una corriente de colector de $I_C = 50\text{ mA}$ a una temperatura ambiente de 30°C . Para estas condiciones de trabajo, $V_{BE} = 0,5\text{ V}$. Hallar la temperatura de la unión y la resistencia térmica unión-ambiente.

10.12. Consultar la hoja de especificaciones del transistor 2N2222A que se ofrece en el Apéndice B.

- Calcular la resistencia térmica unión-encapsulado.
- Calcular la resistencia térmica unión-ambiente.
- ¿Cuál es la máxima disipación de potencia permitida si el dispositivo trabaja sin disipador y la temperatura ambiente es de 75°C ?

Sección 10.2: Dispositivos de potencia

10.13. Citar varias diferencias entre los bipolares de señal y los de potencia.

10.14. Citar los factores que provocan que la corriente de colector de un bipolar aumente con la temperatura. ¿Qué problemas puede causar esto?

10.15. Señalar los valores nominales máximos que se deben respetar para el funcionamiento de un bipolar de potencia.

10.16. ¿Qué es la avalancha secundaria? ¿Para qué tipo de dispositivos representa un problema?

10.17. Citar varias de las ventajas del MOSFET de potencia respecto al bipolar de potencia.

10.18. Un determinado transistor de potencia trabaja con una resistencia térmica unión-ambiente de 3°C/W . Suponga que la máxima temperatura de unión permitida es de 150°C y la tensión colector-emisor es de 25 V. Si la temperatura ambiente es de 50°C , hallar la disipación de potencia permitida y la corriente de colector correspondiente.

Sección 10.3: Etapas de salida de clase A

10.19. Definir el término «amplificador de clase A».

10.20. Dibujar el diagrama de circuito de un seguidor de emisor de clase A adecuado como etapa de salida de un circuito integrado.

10.21. ¿Bajo qué condiciones es la potencia media de un dispositivo igual al producto de la tensión media y la corriente media?

10.22. Consideremos el seguidor de emisor de clase A mostrado en la Figura P10.22. Todos los transistores son idénticos. Suponga que $V_{BE} = 0,7\text{ V}$ (en la región activa), y que $V_{CE\text{sat}} = 0,2\text{ V}$. Hallar las tensiones de salida máxima y mínima para las que Q_1 se mantiene en la región activa. Trazar la gráfica de las curvas características de transferencia (v_o en función de v_{in}). Repetir el problema si el área de Q_3 es el doble que la de Q_2 .

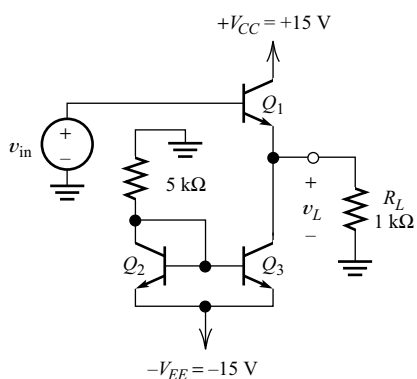


Figura P10.22

10.23. En el Ejemplo 10.5, hallamos las siguientes expresiones para la corriente de colector y la tensión colector-emisor:

$$i_{C1}(t) \cong 1,58 \sin(2000\pi t) + 1,58$$

y

$$v_{CE1}(t) = 12,65 + 12,65 \sin(2000\pi t)$$

Calcular la disipación media mediante la Ecuación (10.13), que en este caso se convierte en

$$P_{Q1} = \frac{1}{T} \int_0^T v_{CE1}(t) i_{C1}(t) dt$$

Hallar los valores medios de $i_{C1}(t)$ y $v_{CE1}(t)$. ¿Es P_{Q1} igual al producto de la corriente media por la tensión media?

D10.24. Diseño de clase A. Diseñar una etapa de salida de clase A con seguidor de emisor, capaz de proporcionar $V_{o\text{max}} = +5\text{ V}$ y $V_{o\text{min}} = -5\text{ V}$ a una resistencia de carga de $R_L = 500\ \Omega$. Las fuentes de alimentación son $V_{CC} = +10\text{ V}$ y $-V_{EE} = -10\text{ V}$. Los transistores son idénticos, excepto por sus áreas relativas. La relación entre el área del transistor más grande y el del más pequeño ha de ser de 10 ó menor. Diseñar para corrientes de alimentación mínimas. *Utilice la configuración de circuito de la Figura 10.11. Asegúrese de elegir una corriente de polarización lo bastante grande como para que no haya recorte en el pico negativo de la tensión de salida.*

10.25. Considere el seguidor de emisor de clase A de la Figura P10.25. Si despreciamos las tensiones de satura-

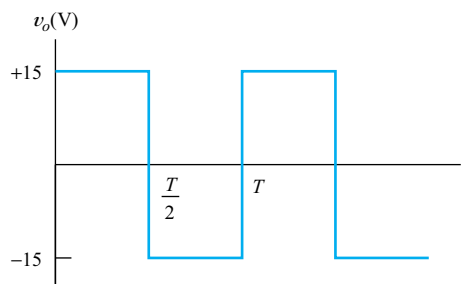
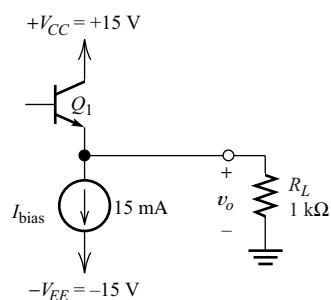


Figura P10.25

ción de los transistores, la tensión de salida puede variar entre -15 V y $+15\text{ V}$. Suponga que la tensión de salida es la onda cuadrada simétrica mostrada en la figura. Dibuje a escala i_{C1} y v_{CE1} en función del tiempo (despreciar la corriente de base y suponer que $i_{C1} \cong i_{E1}$). Halle la potencia media disipada en Q_1 , la entregada por V_{CC} , la entregada por V_{EE} y la disipada en la fuente de corriente I_{bias} . Calcule el rendimiento del circuito. Repita el problema para una tensión de salida de 15 V de pico y forma de onda senoidal en lugar de cuadrada.

10.26. La corriente $i_{CC}(t)$ suministrada por una fuente de alimentación de 15 V es la mostrada en la Figura P10.26(a). Hallar el valor medio de la corriente y la potencia media suministrada. Repetir el problema para las formas de onda de corriente que se muestran en las partes (b) y (c) de la figura.

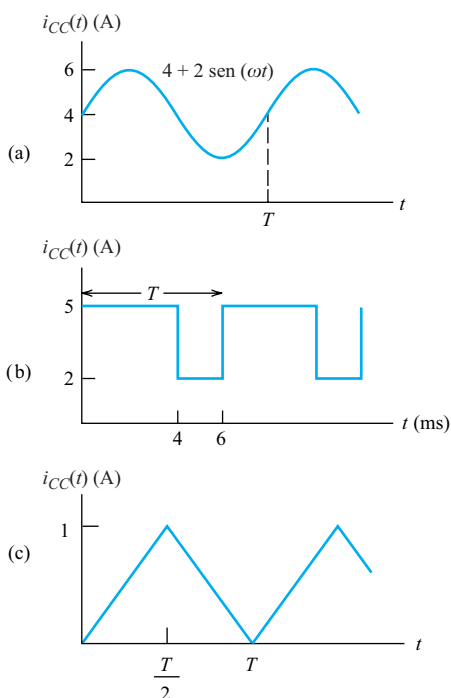


Figura P10.26

10.27. Suponga que la tensión en una resistencia R es

$$v(t) = V_{DC} + V_m \sin(\omega t)$$

Hallar una expresión para la corriente $i(t)$ en la resistencia. Sustituir $v(t)$ e $i(t)$ en la Ecuación (10.13) para obtener una expresión de la potencia media entregada a la resistencia. Demostrar que esta expresión se reduce a la suma de las potencias medias que entregarían V_{DC} y $V_m \sin(\omega t)$ actuando por separado.

10.28. Consideremos el circuito de la Figura P10.28. Suponga que los transistores se polarizan para su funcio-

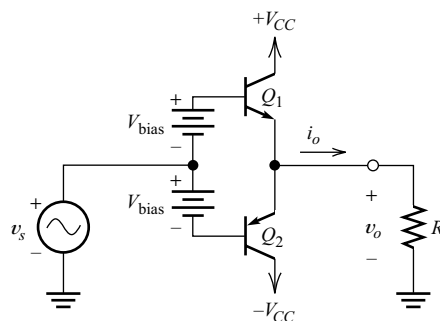


Figura P10.28

namiento en clase A, con corrientes de colector en el punto Q idénticas (a menudo, a esta configuración de circuito se la polariza para funcionar como clase B o clase AB).

- (a) Suponga que la salida es senoidal. Además, en el pico positivo de la tensión de salida, Q_1 alcanza justo la saturación, y Q_2 acaba de llegar al corte. De igual manera, en el pico negativo Q_2 llega a saturación, y Q_1 al corte. Suponga que las tensiones de saturación de Q_1 y Q_2 son despreciables. Halle la relación entre V_{CC} , I_{CQ} , y R_L . Halle también el rendimiento del circuito.
- (b) Si $R_L = 8\ \Omega$ y el amplificador ha de ser capaz de entregar 50 W (suponiendo una señal senoidal), halle los valores de V_{CC} e I_{CQ} .

Sección 10.4: Amplificadores de clase B

10.29. Dibujar el diagrama de circuito de una etapa de salida simple de clase B. Trazar las formas de onda de la corriente de colector, suponiendo una tensión de salida senoidal y una carga resistiva.

10.30. Dibujar una señal senoidal que tenga una acusada distorsión de cruce.

10.31. Dar dos razones que demuestren que es un mal método confiar exclusivamente en la realimentación negativa para eliminar la distorsión de cruce.

10.32. Dibujar el diagrama de circuito de una etapa de salida de clase B, incluyendo un multiplicador de V_{BE} para reducir la distorsión de cruce.

10.33. Suponiendo una señal senoidal, ¿cuál es el máximo rendimiento para un amplificador de clase B? ¿Y para un amplificador de clase A que no tiene inductancias o transformadores?

10.34. ¿Por qué se incluye el condensador C en la red de realimentación de la Figura 10.25?

10.35. Se desea diseñar una etapa de salida clase B complementaria como la mostrada en la Figura 10.22. Suponga que $V_{CC} = V_{EE}$, que la resistencia de carga es de 8Ω , y que se desea una potencia de salida media de 50 W para una señal senoidal de máxima amplitud.

- (a) ¿Cuál es el valor de V_{CC} requerido?
- (b) ¿Qué especificación máxima de corriente se requiere para Q_1 y Q_2 ?
- (c) ¿Cuál es la especificación de la tensión máxima colector-emisor requerida para Q_1 y Q_2 ?
- (d) ¿Qué disipación de potencia utilizaríamos en el diseño térmico de Q_1 (considere las condiciones más desfavorables de disipación de potencia en Q_1)?

10.36. Repetir el Problema 10.35 para $R_L = 50 \Omega$.

10.37. Suponga que la tensión de salida del amplificador de clase B de la Figura P10.37 es una onda cuadrada simétrica como la que se muestra. Para simplificar, ignoraremos las corrientes de base y las tensiones de saturación de los transistores.

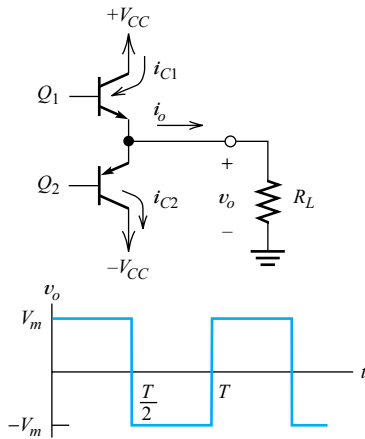


Figura P10.37

- (a) Dibujar las formas de onda de la corriente de colector en función del tiempo.
- (b) Deducir expresiones para la potencia media de entrada, de salida y disipada en cada transistor. Deducir también una expresión para el rendimiento del circuito.
- (c) Suponga que $V_{CC} = 15 \text{ V}$ y $R_L = 8 \Omega$. Dibuje la potencia de salida, el rendimiento y la potencia disipada en cada transistor en función de V_m . Permita que V_m varíe entre 0 y V_{CC} . ¿Cuál es el máximo rendimiento del amplificador de clase B para una onda cuadrada?

- (d) Suponga que la frecuencia de la onda cuadrada es muy baja (digamos, de un ciclo por hora). ¿Qué disipación de potencia habría de utilizarse en el diseño térmico de Q_1 ? ¿Por qué es este valor diferente de la potencia media disipada en Q_1 ?

10.38. Considere el circuito de la Figura 10.21. Suponga que $V_{CC} = 15 \text{ V}$, $V_{EE} = -15 \text{ V}$, y $R_L = 8 \Omega$. Queremos elegir valores de componentes para que el funcionamiento sea cercano a clase B (es decir, la corriente en el punto Q de Q_1 y Q_2 debería ser una pequeña fracción de la corriente de pico en la carga).

- (a) En primer lugar, halle un valor razonable de $R_{E1} = R_{E2}$. Suponga que en el pico del recorrido positivo de salida (es decir, con Q_1 en saturación y Q_2 en corte) permitimos una caída en R_{E1} de $1,5 \text{ V}$ (es decir, el 10 % de la tensión de alimentación). ¿Qué resistencia se precisa?
- (b) A continuación, estimamos el valor requerido para la fuente de corriente de polarización I . Suponga que $\beta_{\min} = 50$ para Q_1 y Q_2 . ¿Cuál es la corriente máxima de base de Q_1 ? En el valor máximo de recorrido tiene que haber algo de corriente disponible para el multiplicador de V_{BE} . Por tanto, se puede seleccionar una I que sea el doble de la corriente máxima de base de Q_1 .
- (c) A continuación, elija $I_2 = I/4$ y calcule el valor requerido para R_2 . Suponga que $V_{BE3} \cong 0,6 \text{ V}$. ¿Es ésta una elección razonable para I_2 ? ¿Qué error habría si eligiéramos $I_2 = 2I$? ¿Qué error habría si eligiéramos $I_2 = I/100$?
- (d) ¿Que valor de R_1 se requiere para $V_{CE3} \cong 2V_{BE3}$?
- (e) Utilice SPICE para hacer un análisis transitorio del circuito para los valores elegidos en los puntos (a) a (d). Elija una v_s que sea una onda senoidal de 1000 Hz y 12 V de pico. Utilice las siguientes declaraciones de modelo para los transistores:

.MODEL QNPN NPN(IS = 1E - 12 BF = 50)

.MODEL QPNP PNP(IS = 1E - 12 BF = 50)

Incluya un análisis de Fourier en el programa. ¿Cuál es la distorsión armónica total del circuito? Pruebe con varios valores de R_1 y estudie el efecto que tienen sobre la distorsión y la corriente en el punto Q de Q_1 .

10.39. Considere las etapas de salida de clase A y clase B que se muestran en la Figura P10.39. Para simplificar, ignoraremos las tensiones de saturación y las corrientes de base de los transistores. Suponga que Q_1 y Q_2 están polarizados para una corriente de colector en el punto Q igual a cero (es decir, funcionamiento real en clase B).

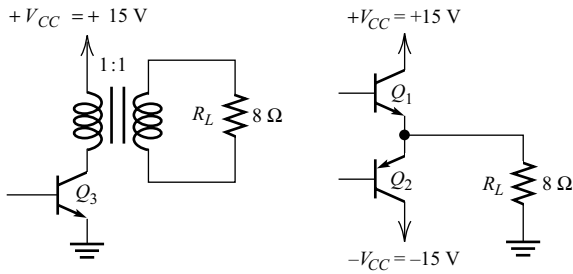


Figura P10.39

- (a) ¿Qué corriente de polarización se requiere para Q_3 si se pide una tensión de salida senoidal de 15 V de pico?
- (b) Para una señal de salida igual a cero y para la corriente en el punto Q del punto (a), ¿cuánta potencia consume el circuito de clase A? Para una señal de salida cero, ¿cuánta potencia consume el circuito de clase B?
- (c) Suponiendo una señal senoidal de salida, ¿cuál es la máxima potencia de salida posible para cada circuito?
- (d) Halle el rendimiento de cada circuito cuando funciona a un 10% de la potencia de salida máxima. Observe que los rendimientos de los dos circuitos son bajos, pero el de clase B es mucho mejor que el de clase A.

10.40. Considere la etapa de salida de clase B de la Figura P10.40. Para los transistores, suponga $v_{BE} = 0,7$ V en las regiones activa o de saturación, $v_{CEsat} = 0,2$ V, $\beta_1 = \beta_2 = 10$, y $\beta_3 = \beta_4 = 50$.

- (a) Suponiendo que $V_{b1} = V_{b2} = 0$, trazar las curvas características de transferencia (v_o en función de v_s). ¿Qué valores de V_{b1} y V_{b2} se requieren para eliminar la mayor parte de la distorsión de cruce?

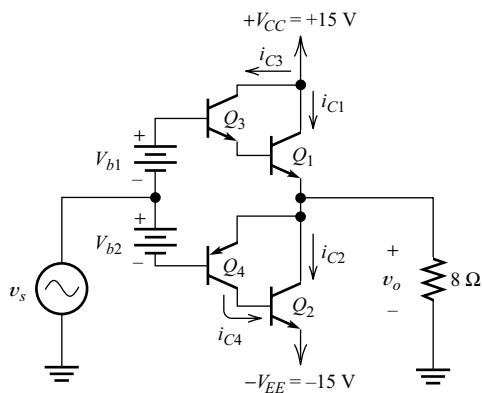


Figura P10.40

- (b) Suponga que el circuito está polarizado para tener una corriente cero en todos los transistores para $v_o = 0$, y que la tensión de salida es una onda senoidal de 12 V de pico sin distorsión de cruce. Trace la gráfica de la corriente de colector de los cuatro transistores en función del tiempo.
- (c) Confeccione una tabla que proporcione los valores nominales máximos de la corriente de colector de la tensión colector-emisor y la disipación de potencia que utilizaríamos en el diseño térmico de cada uno de los cuatro transistores. Suponga una salida senoidal a la hora de calcular la disipación de potencia en el peor caso para los transistores.

Sección 10.5: Reguladores lineales de tensión

10.41. Dibujar el diagrama funcional de un regulador lineal de tensión serie. Comentar brevemente la función de cada parte del diagrama.

10.42. Dibujar el diagrama de circuito de un regulador paralelo simple.

10.43. ¿Qué es un transistor de paso en serie?

10.44. Definir el término «máxima caída de tensión» y su relación con los reguladores de tensión.

10.45. Consideremos el regulador de tensión de la Figura 10.30. Se desea que la tensión de salida v_L sea de 15 V, la tensión de referencia $V_{ref} = 5$ V, y $R_2 = 10$ k Ω . ¿Qué valor se debería usar para R_1 ? Suponga que la ganancia del amplificador es muy alta y que la entrada del amplificador diferencial no carga la red de muestreo de tensión.

10.46. Para el regulador del Problema 10.45, suponga que la fuente de tensión no es constante. Suponga también que está compuesta por la suma de 5 V de continua y un rizado de alterna de 5 mV de pico a pico. ¿Cuál es la tensión de rizado de pico a pico resultante en la carga? Suponga que, a medida que aumenta la temperatura, la componente continua de la tensión de referencia se incrementa en 8 mV/ $^{\circ}$ C. ¿Cuál es la velocidad de variación con la temperatura de la tensión continua en la carga?

10.47. Para el regulador del Problema 10.45, suponga que la tensión de entrada v_c tiene un valor medio de 20 V y un rizado pico a pico de 2 V. La tensión de salida v_L ha de presentar un rizado de pico a pico de no más de 1 mV. Hallar la ganancia A mínima que se requiere para el amplificador. Suponga que la tensión de referencia es completamente constante.

10.48. El regulador en serie de la Figura 10.30 tiene una tensión de entrada media v_c de 20 V. La tensión de salida

v_L es de 15 V. La corriente de la carga es de 1 A. Hallar la potencia de carga, la potencia de entrada que se toma de v_C y el rendimiento de potencia en el regulador. Desprecie cualquier corriente que el amplificador extrae de la red de muestreo. Repetir el problema para una tensión en la carga de 5 V.

10.49. Considere los circuitos de tensión de referencia mostrados en la Figura P10.49. Los diodos zéner tienen tensiones de ruptura de 5 V y resistencias dinámicas de 50Ω (es decir, en la región de ruptura inversa, cada diodo se puede modelar como una fuente de 5 V en serie con una resistencia de 50Ω). La tensión de entrada se modela como una fuente de 20 V de continua en serie con una fuente de rizado de 2 V de alterna de pico a pico.

1. Hallar la corriente media (corriente en el punto Q) que atraviesa cada uno de los diodos.
2. Dibujar los circuitos equivalentes en pequeña señal en alterna. Utilice los parámetros r_π y β para modelar el transistor.
3. Usar los circuitos equivalentes en pequeña señal para hallar la componente de rizado de pico a pico de V_{ref} para cada circuito.
4. Comparar las componentes de rizado de V_{ref} para los dos circuitos. ¿Cuándo proporciona el circuito la tensión de referencia más perfecta?

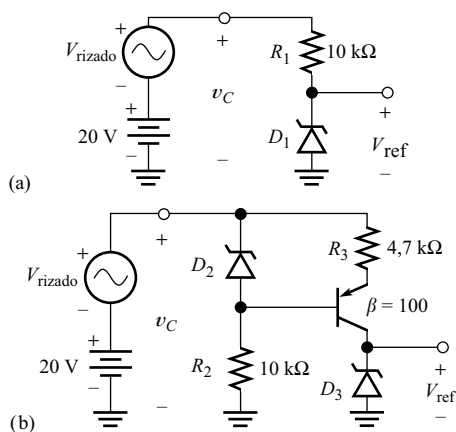


Figura P10.49

D10.50. Diseño de una fuente de alimentación. Suponga que necesitamos suministrar 15 V a una carga de $3 \text{ k}\Omega$. Rediseñe el circuito de la Figura 10.32 para esta aplicación, quitando el transistor de paso en serie y haciendo las modificaciones que sean necesarias (el transistor de paso en serie no es necesario, porque el $\mu\text{A}741$ es capaz de suministrar la corriente de carga requerida). Compruebe el diseño con SPICE. *Observe que cuando el transistor de paso (que es un amplificador inversor) se quita, las conexiones de las entradas del amplificador operacional deben invertirse para mantener la realimentación negativa.*

Sección 10.6: Diseño de fuentes de alimentación lineales

10.51. ¿Cuáles son las dos funciones más importantes del transformador en un circuito rectificador?

10.52. ¿Qué especificaciones son importantes al seleccionar un transformador para su uso en una fuente de alimentación?

10.53. Definir el factor de regulación y su relación con los transformadores.

10.54. ¿Cuáles son las especificaciones importantes al seleccionar diodos para su uso en circuitos rectificadores?

10.55. ¿Cuáles son las especificaciones importantes al seleccionar un condensador de filtro para su uso en un circuito rectificador?

10.56. Dibujar el diagrama de circuito del rectificador de media onda y dos tipos de rectificadores de onda completa.

10.57. Un determinado transformador tiene un valor nominal para la tensión de secundario de 24 V rms con una corriente de secundario (a plena carga) de 2 A rms. El factor de regulación es del 15%. Hallar el equivalente de Thévenin del secundario del transformador.

D10.58. Diseño de un rectificador en puente. Se desea diseñar una fuente de alimentación de 15 V utilizando un determinado regulador integrado. La tensión de salida puede variar de 14 a 16 V. La máxima caída tensión es de 2 V. La máxima corriente continua de carga es de 0,3 A. Suponga un rectificador en puente de onda completa y una caída de tensión directa de pico en el diodo de 1,5 V (en cada diodo). Realice el diseño para una tensión de línea que varíe entre 105 y 130 V. Al diseñar el circuito rectificador, ¿cuál debería ser la mínima tensión que se suministre a la entrada del regulador? Calcule el valor nominal de la tensión eficaz en el secundario que se requiere para el transformador (a la tensión nominal de línea de 120 V rms). Calcule también las especificaciones de corriente para el transformador. *El diseño del rectificador puede verse en el Ejemplo 10.8.*

D10.59. Diseño de un rectificador de onda completa. Repetir el Problema D10.58, utilizando un circuito rectificador de onda completa con toma central.

10.60. Considere el rectificador de media onda que se muestra en la Figura P10.60. La tensión continua en la carga es de aproximadamente 10 V, y la corriente de carga resultante es de aproximadamente 200 mA. Utilizando la estimación que se da en la Figura 10.37(a) para la corriente eficaz en el diodo, tenemos $I_{L,rms} \cong 3,0I_{L,avg} = 600 \text{ mA}$.

- (a) Suponga que $R_f = 2 \Omega$ y $C = 2000 \mu\text{F}$ (éstos son valores típicos que se encuentran normalmente en circuitos de este tipo). Suponga que la tensión del condensador es cero para $t = 0$. Utilizar SPICE para

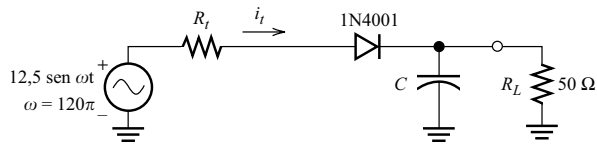


Figura P10.60

hallar el pico de sobrecorriente en el diodo. Hallar también el valor rms de la corriente de diodo en régimen permanente. Compare el resultado con la estimación.

- (b) Repita el problema para $R_i = 0,02 \Omega$ y $C = 200.000 \mu\text{F}$ (estos valores no son habituales para una fuente de alimentación de 10 V y 200 mA). Compare con los resultados del punto (a).

D10.61. Diseño de un rectificador. Diseñar un rectificador que genere una tensión de salida con un valor mínimo de 18 V. Este rectificador se quiere utilizar con un regulador para generar una tensión nominal de salida de 15 V. El regulador tiene una tolerancia de la tensión de salida de ± 1 V, y una especificación de máxima caída de tensión de 2 V. Por tanto, la mínima salida permitida del rectificador es de $15 + 1 + 2 = 18$ V. La corriente continua en la carga es de 0,5 A. La alimentación debería funcionar correctamente para tensiones de línea que varíen entre 105 V rms y 130 V rms. Seleccione componentes a partir del listado de la Tabla P10.61. Halle un modelo adecuado para cada componente del diseño y realice una simulación con SPICE. Utilice el programa para verificar que no se sobrepasan las especificaciones nominales del diodo y del transformador. ¿Qué especificaciones de corriente y tensión se requieren para el condensador seleccionado? *Se pueden utilizar varias combinaciones de circuito y muchas combinaciones de valores de componentes que cumplan con los objetivos de diseño. Normalmente, la mejor elección es un rectificador de onda completa (ya sea con un transformador con toma central o con un puente).*

Tabla P10.61. Componentes para utilizar en los Problemas 10.61, 10.62, y 10.63.

- Diodos del 1N4001 al 1N4007.
- Transformadores con un 10% de regulación, $I_H = 0,1$ A, 0,2 A, 0,5 A, 1 A, 2 A, 5 A ó 10 A, y $V_H = 5$ V, 10 V, 15 V, etcétera. Las especificaciones de tensión se aplican a una tensión de línea de 120 V rms.
- Condensadores electrolíticos de 100 μF , 200 μF , 500 μF , 1000 μF , 2000 μF , etc. Las especificaciones de corriente y tensión deben calcularse durante el diseño.

D10.62. Diseño de un rectificador de 300 V. Diseñar una fuente de alimentación no regulada que proporcione una tensión nominal de salida de 300 V de continua. La corriente en la carga varía entre 0 y 100 mA. La tensión de rizado de pico a pico debe ser menor de 10 V. Seleccione los componentes utilizando la Tabla P10.61. La tensión nominal de línea es de 120 V rms, pero todos los

componentes deberían funcionar dentro de sus valores nominales para tensiones de línea que varíen entre 105 y 130 V. Halle un modelo adecuado para cada componente del diseño y realizar una simulación con SPICE. Utilice el programa para verificar que las especificaciones del diodo y del transformador no se sobrepasan con ninguna combinación de corriente de carga y tensión de línea dentro de los márgenes indicados. ¿Qué especificaciones de tensión y corriente se requieren para el condensador elegido? Aplique unos márgenes de diseño razonables, pero evitando imponer valores nominales extremos. *Hay que asegurarse de que el diodo que elegimos tiene suficiente tensión inversa máxima nominal.*

D10.63. Diseño de una fuente de alimentación regulada. Diseñar una fuente de alimentación regulada que genere una tensión nominal de salida de -12 V. Se puede representar la carga mediante una resistencia de 120 Ω . La alimentación debería funcionar correctamente para tensiones de línea que varíen entre 105 y 130 V rms. Seleccione los componentes a partir de la Tabla P10.61 y de la siguiente lista: diodos zéner 1N750, amplificadores operacionales $\mu\text{A}741$, transistores *nnp* 2N2222A y transistores *pnp* 2N2907. Utilice SPICE para verificar que el diseño funciona correctamente y que todos los componentes trabajan dentro de sus especificaciones. *Calcule en primer lugar la tensión mínima de entrada en el peor caso que necesita el regulador. Luego diseñe el regulador. A continuación modifique la Figura 10.32 para el diseño del regulador.*

10.64. En la Figura P10.64 se muestra la curva de degradación de un determinado regulador de tensión integrado.

- (a) Hallar la resistencia térmica unión-encapsulado.
(b) ¿Cuál es la máxima temperatura de unión permitida?

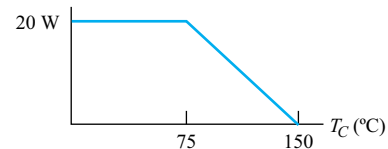


Figura P10.64

10.65. En un circuito se utiliza un regulador lineal en serie de 5 V, con una tensión de entrada media de 12 V y una corriente continua en la carga de 0,5 A. La temperatura máxima de unión permitida es de 175°C, y la temperatura ambiente es de 50°C.

- (a) Hallar la potencia disipada en el regulador.
(b) Hallar la máxima resistencia térmica unión-ambiente permitida.
(c) Suponer que la resistencia térmica unión-encapsulado es de 2,5°C/W y la resistencia térmica encapsulado-disipador de 0,5°C/W. Hallar la máxima resistencia térmica disipador-ambiente permitida.

Filtros activos y circuitos sintonizados

Todas las señales (voz, música, transmisiones de radio, etc.) están formadas por componentes senoidales de distinta frecuencia, amplitud y fase. A menudo, es necesario un **filtro** que permita el paso de las componentes de unas frecuencias e impida el paso de las componentes de otras hasta la salida.

Por ejemplo, suponga que tiene un amigo que investiga el impacto de las actividades mineras en las aves y necesita registrar sus cantos. Junto al centro de investigación existe una mina de hierro a cielo abierto en la que los pesados camiones producen intensos ruidos graves. El micrófono de su amigo capta el canto de las aves, cuyas componentes se encuentran principalmente por encima de 2 kHz, y los ruidos de los camiones, con componentes por debajo de 2 kHz. Cuando aprenda sobre filtros activos paso alto, será capaz de diseñar uno para su amigo que permita el paso del canto de las aves y rechace los ruidos de baja frecuencia.

Otras aplicaciones de los filtros se encuentran en los transmisores de radio. Cuando se genera la señal que se va a transmitir, suelen aparecer componentes de señal no deseadas fuera de la estrecha banda de frecuencias asignada a un determinado transmisor. En este caso, puede usarse un filtro de paso de banda para permitir el paso hacia la antena de las frecuencias pertenecientes a la banda asignada y rechazar las componentes de fuera de ella. Normalmente, en los transmisores se usan filtros basados en circuitos resonantes *RLC*.

Después de que se haya familiarizado con los circuitos resonantes, veremos un tema íntimamente relacionado: los osciladores *LC* y de cristal.

11

11.1.	Filtros paso bajo activos	748
11.2.	Filtros paso alto activos	755
11.3.	Filtros de paso de banda activos	757
11.4.	Circuito resonante serie	763
11.5.	Circuito resonante paralelo	771
11.6.	Transformaciones serie-paralelo	773
11.7.	Redes de adaptación de impedancias: ejemplo de diseño	785
11.8.	Amplificadores sintonizados	791
11.9.	Osciladores <i>LC</i>	797
11.10.	Osciladores a cristal	805
	Resumen	810
	Problemas	812

11.1. FILTROS PASO BAJO ACTIVOS

Un filtro paso bajo permite el paso de las componentes cuya frecuencia va desde cero hasta su frecuencia de corte, y rechaza las componentes superiores a la de corte.

Características deseables de los filtros activos.

Los filtros activos contienen resistencias, condensadores y amplificadores operacionales. Existen filtros paso bajo, paso alto y paso de banda.

A veces, los filtros se diseñan de forma que tengan una función de transferencia de Butterworth.

Los filtros activos paso bajo de Butterworth pueden implementarse conectando en cascada **circuítos Sallen-Key** modificados, uno de los cuales se muestra en la Figura 11.2.

Un filtro paso bajo permite el paso de componentes cuyas frecuencias son inferiores a la frecuencia de corte, y rechaza las componentes que están por encima de dicha frecuencia. En esta sección, mostraremos cómo diseñar filtros paso bajo a partir de resistencias, condensadores y amplificadores operacionales. Debido a la presencia de amplificadores operacionales, estos circuitos se designan como **filtros activos**.

Los filtros activos se han estudiado en profundidad, y se han generado muchos circuitos útiles. Idealmente, un filtro activo debe

1. Contener pocos componentes.
2. Tener una función de transferencia que sea insensible a la tolerancia de los componentes.
3. Imponer unos requisitos modestos al producto ganancia-ancho de banda, impedancia de salida, tiempo de subida y otras especificaciones del amplificador operacional.
4. Ser fácilmente ajustable.
5. Requerir un pequeño abanico de valores de componentes.
6. Permitir la implementación de muchas funciones de transferencia útiles.

Se han escrito muchos libros que tratan exclusivamente de filtros activos. En esta sección centraremos nuestra atención en un modo particular (pero práctico) de implementar filtros paso bajo. En las próximas secciones veremos varios ejemplos de filtros paso alto y paso banda. Por motivos de espacio, no podemos hacer un estudio exhaustivo; nuestro objetivo es simplemente proporcionar algunos ejemplos útiles de las posibilidades existentes.

Función de transferencia de Butterworth

La **función de transferencia de Butterworth** es útil en muchas aplicaciones con filtros de paso bajo. Su magnitud es

$$|H(f)| = \frac{H_0}{\sqrt{1 + (f/f_b)^{2n}}} \quad (11.1)$$

donde el entero n es el *orden* del filtro, y f_b es la frecuencia de corte a 3 dB. Sustituyendo $f = 0$ obtenemos $|H(0)| = H_0$; de donde H_0 es la magnitud de la ganancia de continua. La gráfica de esta función de transferencia se muestra en la Figura 11.1. Observe que, a medida que aumenta el orden del filtro, la función de transferencia se aproxima más a la de un filtro paso bajo ideal (que posee ganancia constante no nula por debajo de f_b y ganancia nula por encima de f_b).

Circuitos Sallen-Key

Los filtros activos paso bajo de Butterworth pueden implementarse conectando en cascada **circuítos Sallen-Key** modificados, como el que se muestra en la Figura 11.2. En esta versión del circuito Sallen-Key, las resistencias R tienen valores iguales. De igual forma, los condensadores C también tienen los mismos valores. Son posibles algunos circuitos prácticos con valores distintos para los componentes, pero resulta conveniente utilizar valores iguales.

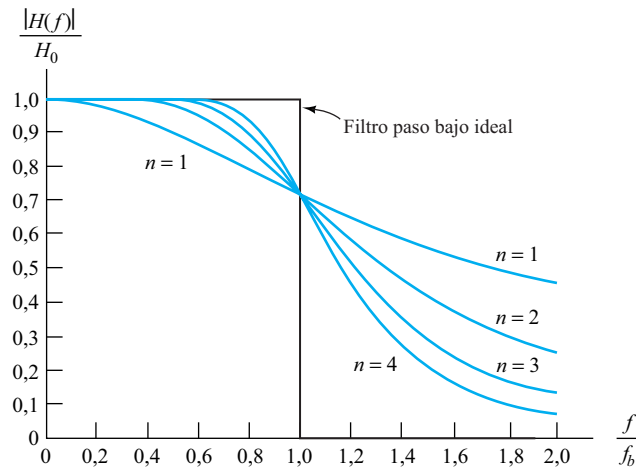


Figura 11.1. Magnitud de la función de transferencia en función de la frecuencia para un filtro paso bajo de Butterworth.

El circuito Sallen-Key mostrado en la Figura 11.2 es un filtro paso bajo de segundo orden. Para obtener un filtro de orden *enésimo*, deben conectarse en cascada $n/2$ circuitos. Supondremos que n es par. Podrían usarse circuitos similares para filtros de orden impar, pero estos filtros necesitan tantos amplificadores operacionales como el siguiente filtro de orden par. En la mayoría de las aplicaciones, se obtiene un mejor resultado cuanto mayor es el orden del filtro, así que conviene seleccionar un filtro de orden par para aprovechar al máximo el número de amplificadores operacionales usados (existen otros métodos que permiten usar un número menor de amplificadores operacionales; sin embargo, estos circuitos caen fuera del ámbito de nuestro estudio). La frecuencia de corte del filtro global se relaciona con R y C mediante

$$f_b = \frac{1}{2\pi RC} \tag{11.2}$$

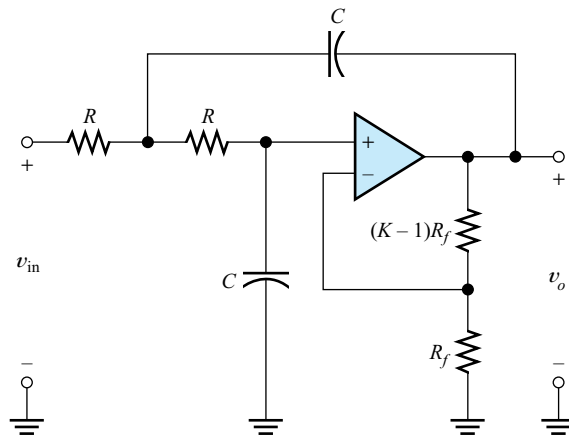


Figura 11.2. Sección de un filtro activo paso bajo Sallen-Key con componentes equilibrados.

Intentaremos seleccionar valores de capacidad pequeños, puesto que esto deriva en un menor coste y un menor tamaño físico.

Generalmente, estaremos interesados en diseñar un filtro para una frecuencia de corte dada. Intentaremos seleccionar valores pequeños para los condensadores, ya que esto deriva en un menor tamaño físico y en un coste menor. Sin embargo, la Ecuación (11.2) evidencia que, a medida que la capacidad disminuye, la resistencia aumenta (para una frecuencia de corte determinada). Si la capacidad seleccionada es demasiado pequeña, la resistencia alcanza valores exageradamente altos. Además, la capacidad parásita del cableado puede afectar a los circuitos de alta impedancia. Por tanto, elegiremos valores pequeños de capacidad, pero no demasiado pequeños. En circuitos discretos, valores inferiores a varios cientos de picofaradios serán, seguramente, demasiado pequeños; aunque es difícil ser más específico a menos que se tome en consideración un diseño concreto.

Al seleccionar un valor de capacidad, deberíamos elegir uno que exista para la tolerancia requerida. A continuación, usaríamos la Ecuación (11.2) para calcular la resistencia. En circuitos discretos, es útil calcular la capacidad en primer lugar y luego la resistencia, puesto que existen resistencias discretas en un abanico con intervalos entre valores más pequeños que los condensadores. Posiblemente no encontremos valores nominales de R y C apropiados para una frecuencia de corte exacta; de todas formas, son raras las situaciones en las que la frecuencia de corte deba controlarse con exactitud. Así pues, con resistencias cuya tolerancia sea de un 1% obtendremos una frecuencia de corte muy cercana a la deseada.

Observe en el circuito de la Figura 11.2 que el amplificador operacional y las resistencias de realimentación R_f y $(K - 1)R_f$ conforman un amplificador no inversor de ganancia K . En continua, los condensadores actúan como circuitos abiertos. En este caso, las resistencias R están en serie con los terminales de entrada del amplificador no inversor, no influyendo, por tanto, en la ganancia. Con esto, la ganancia del circuito es K . Conforme K aumenta desde 0 hasta 3, la función de transferencia muestra un **pico** mayor (es decir, la magnitud de ganancia aumenta con la frecuencia, alcanzando un valor de pico máximo antes de caer). Para $K = 3$, la ganancia de pico tiende a infinito. Esto evidencia que, para valores de K mayores que 3, el circuito es inestable (es decir, oscila).

La cuestión más importante a la hora de elegir las resistencias de realimentación R_f y $(K - 1)R_f$ es la relación entre ellas. Si así se quiere, puede conseguirse una relación precisa añadiendo un potenciómetro ajustable que proporcione la ganancia de continua adecuada para cada sección. Para minimizar los efectos de la corriente de polarización, deberemos seleccionar valores para los cuales la asociación en paralelo de R_f y $(K - 1)R_f$ sea igual a $2R$. De todas formas, la corriente de polarización es a menudo lo suficientemente pequeña como para obviar esto, sobre todo en amplificadores operacionales con entrada FET.

Un filtro paso bajo de Butterworth de orden n se obtiene por asociación en cascada de $n/2$ etapas con valores adecuados de K . La Tabla 11.1 muestra los valores de K necesarios para filtros de diferente orden. La ganancia de continua H_0 del filtro completo es el producto de los valores K de cada etapa.

Un filtro paso bajo de Butterworth de orden n se obtiene colocando en cascada $n/2$ etapas con valores apropiados de K .

Ejemplo 11.1. Diseño de un filtro de Butterworth paso bajo de cuarto orden

Diseñar un filtro de Butterworth paso bajo de cuarto orden cuya frecuencia de corte sea de 100 Hz. Usar el amplificador operacional LF411. Utilizar SPICE para obtener el diagrama de Bode del mismo. Obtener también un diagrama normalizado de la ganancia para cada sección.

Tabla 11.1. Valores de K para filtros paso bajo o paso alto de Butterworth de distintos órdenes.

Orden	K
2	1,586
4	1,152
	2,235
6	1,068
	1,586
	2,483
8	1,038
	1,337
	1,889
	2,610

Solución: Elegiremos un valor arbitrario para los condensadores de $C = 0,1 \mu\text{F}$. Este valor está normalizado y no es excesivamente grande. Puede que obtuviésemos un diseño igualmente bueno usando condensadores menores, por ejemplo de $0,01 \mu\text{F}$. De todos modos, como mencionamos anteriormente, existen limitaciones prácticas en cuanto al valor mínimo de los condensadores.

A continuación, resolvemos la Ecuación (11.2) para R . Sustituyendo $f_b = 100 \text{ Hz}$ y $C = 0,1 \mu\text{F}$, obtenemos que $R = 15,92 \text{ k}\Omega$. En la práctica, deberemos seleccionar una resistencia de $15,8 \text{ k}\Omega$ con una tolerancia del 1%. Esto conduce a una frecuencia de corte nominal ligeramente superior a la planteada como objetivo.

Consultando la Tabla 11.1, encontramos que un filtro de cuarto orden necesita dos secciones cuyas ganancias sean $K = 1,152$ y $2,235$. Esto proporciona una ganancia global en corriente continua de $H_0 = 1,152 \times 2,235 \cong 2,575$. Elegiremos de forma arbitraria un valor de $R_f = 10 \text{ k}\Omega$ para ambas secciones. El diagrama del circuito completo se muestra en la Figura 11.3.

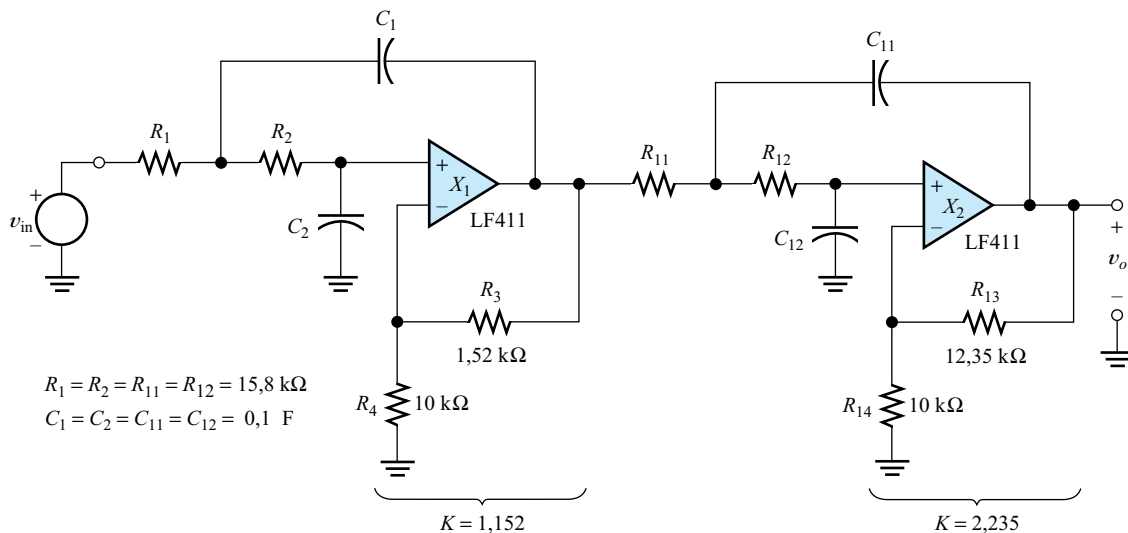


Figura 11.3. Filtro de Butterworth paso bajo de cuarto orden.

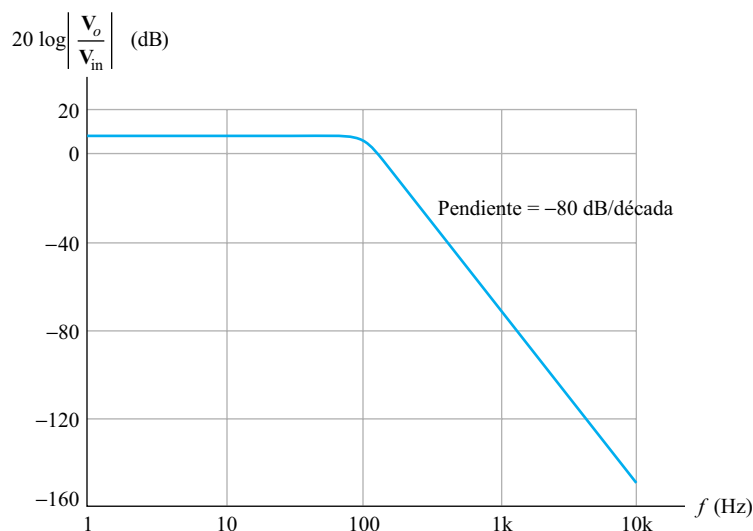


Figura 11.4. Diagrama de Bode de magnitud para la ganancia del filtro de Butterworth paso bajo de cuarto orden del Ejemplo 11.1.

La simulación del circuito de la Figura 11.3 está almacenada en el archivo Fig11_3, que se puede descargar desde la página web.

Hemos simulado el circuito anterior usando PSpice y hemos obtenido un diagrama de Bode de magnitud de la ganancia del circuito completo. El resultado se muestra en la Figura 11.4. Puede comprobarse que la ganancia de continua en decibelios es $20 \log H_0 \cong 8,2 \text{ dB}$. Como deseábamos, la frecuencia para 3 dB está muy próxima a los 100 Hz.

La pendiente tiene una caída de $4 \times 20 = 80 \text{ dB/década}$. Por tanto, la ganancia para 10 kHz se encuentra, teóricamente, 160 dB por debajo de la ganancia de continua. Sin embargo, en los circuitos reales, las señales encuentran rutas entre la entrada y la salida por muchos medios que no están modelados en nuestro programa SPICE. Por ejemplo, una pequeña parte de la señal de entrada puede acoplarse con la fuente de alimentación debido a las corrientes que fluyen en la primera etapa y a la impedancia de entrada no nula de la fuente. Posteriormente, la señal puede acoplarse a la salida a través del segundo amplificador operacional. Ciertamente, con amplificadores operacionales y fuentes de alimentación bien diseñadas, la señal se atenuaría fuertemente por estos caminos, pero podría ser mayor que la señal teórica. Otro medio por el que las señales se acoplan directamente desde la entrada a la salida es a través de las impedancias de masa comunes.

En general, debemos ser cautelosos al aceptar los resultados de la simulación de SPICE, a menos que estemos seguros de haber considerado todas las características en el modelo.

La Figura 11.5 muestra la ganancia de cada sección, normalizada según su ganancia de continua. La figura también muestra la ganancia total normalizada. Por supuesto, esta ganancia es el producto de las ganancias normalizadas de cada una de las etapas. En este caso, las ganancias se han dibujado como relaciones en lugar de en decibelios. La función de transferencia de la primera etapa, que es la etapa de menor ganancia, no da lugar a un pico en el codo de la gráfica. Sin embargo, en la segunda etapa sí se produce un pico, que es el que hace que la característica de transferencia global tenga un cambio más brusco en el codo. □

En general, debemos ser cautelosos al aceptar los resultados de la simulación de SPICE, a menos que estemos seguros de haber considerado todas las características en el modelo.

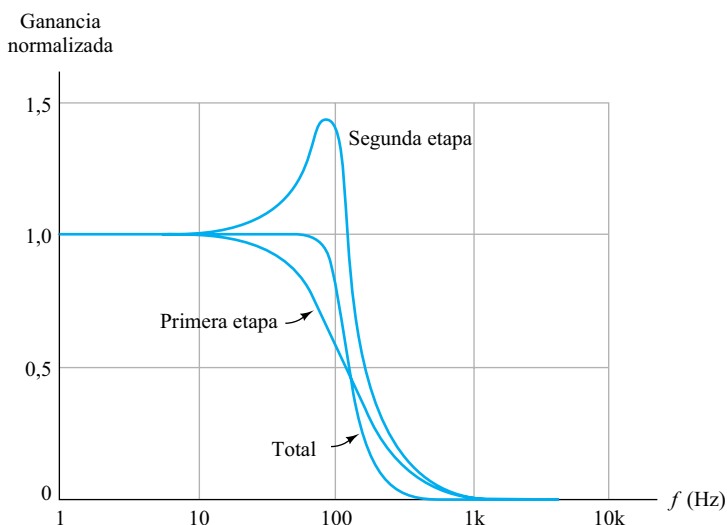


Figura 11.5. Ganancia en función de la frecuencia para las etapas del filtro de Butterworth paso bajo de cuarto orden.

Sensibilidad de los componentes

Los circuitos electrónicos se suelen fabricar en grandes volúmenes. Una importante consideración en el diseño de estos circuitos es su sensibilidad a las variaciones del valor de los componentes. Los filtros activos, especialmente los filtros de orden alto o los filtros de banda estrecha, pueden ser particularmente sensibles (por supuesto, intentaremos elegir configuraciones de circuito y valores de componentes que minimicen esta sensibilidad).

Pueden usarse distintos métodos para evaluar la sensibilidad de un circuito determinado a la variación del valor de sus componentes. Uno de los más fáciles de emplear es el análisis Monte Carlo, incorporado en PSpice. Podemos especificar las tolerancias de cada uno de los componentes y, posteriormente, realizar un análisis del circuito para un número determinado de valores aleatorios de los componentes.

Por ejemplo, hemos realizado un análisis Monte Carlo con PSpice de la respuesta en frecuencia del filtro paso bajo del Ejemplo 11.1, en el que las resistencias tienen tolerancias del $\pm 1\%$ y los condensadores del $\pm 5\%$. Hemos supuesto que las resistencias de realimentación R_f y $(K - 1)R_f$ tienen exactamente la relación correcta (esto se puede conseguir haciendo que una de estas resistencias sea un potenciómetro y ajustándolo hasta obtener la ganancia K de continua adecuada para cada sección). El circuito es prácticamente independiente de los valores de las resistencias de realimentación, siempre que su relación sea la correcta, por lo que a estas resistencias pueden asignárseles valores exactos en la simulación. Solicitamos 20 simulaciones del circuito con distintas combinaciones de valores para los componentes (el nombre del archivo que contiene el esquema es Fig11_6). Durante la primera simulación, se usaron los valores nominales de los componentes. En las siguientes simulaciones, los valores se variaron de forma aleatoria dentro del margen de tolerancia.

Después de la simulación y tras ejecutar Probe, solicitamos un diagrama de la magnitud de la ganancia normalizada $V_o/2,575$. Seleccionamos $V_{in} = 1$ V, de forma que la ganancia sea numéricamente igual a V_o . El factor 2,575 es la ganancia de continua del filtro. La Figura 11.6 muestra las gráficas obtenidas. Los cambios en la fun-

La simulación de Monte Carlo está almacenada en el archivo Fig11_6, que puede descargarse desde la página web.

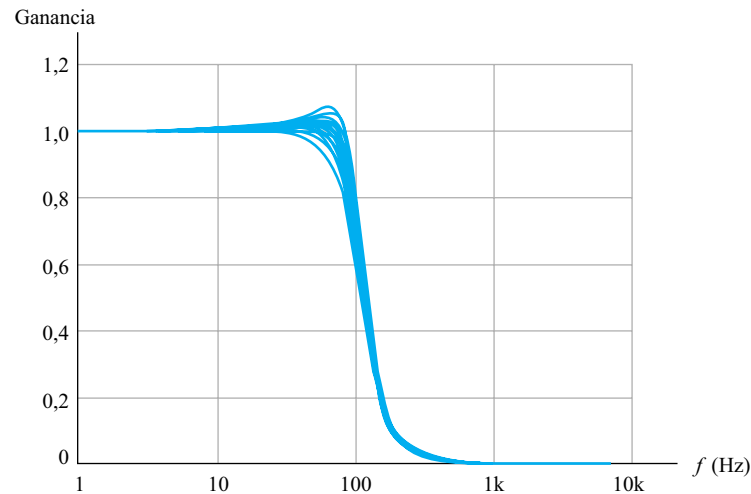


Figura 11.6. Ganancia normalizada en función de la frecuencia para 20 simulaciones del filtro paso bajo del Ejemplo 11.1.

ción de transferencia debidos a las variaciones en el valor de los componentes son evidentes. En algunas aplicaciones, este grado de desviación sería aceptable, pero en otros casos no. En este último caso, podemos tomar varias medidas. Se podrían especificar componentes con una tolerancia menor (principalmente para los condensadores). También se podrían ajustar las resistencias para acomodarse a la dispersión del valor real de los condensadores. Otra posibilidad consiste en buscar una configuración de circuito que proporcione menores variaciones en la función de transferencia para las tolerancias de componentes dadas.

EJERCICIO

- 11.1.** Demostrar que, para frecuencias mucho mayores que f_b , la magnitud de la función de transferencia del filtro de Butterworth paso bajo dada por la Ecuación (11.1) cae con una pendiente de $20 \times n$ dB/década.

EJERCICIO

- 11.2.** Diseñar un filtro de Butterworth paso bajo de sexto orden que tenga una frecuencia de corte de 5KHz. El amplificador operacional de que se dispone es el LF411. Suponga que están disponibles resistencias y condensadores de cualquier valor deseado. Utilice SPICE para verificar su diseño. Obtenga las gráficas de la ganancia normalizada para cada una de las tres etapas y la ganancia global.

Respuesta Son posibles muchas soluciones. Las tres etapas deben conectarse en cascada. Una buena elección sería emplear condensadores de entre 1000 pF y 0,01 μ F. Con $C = 0,01 \mu$ F necesitamos $R = 3,183 \text{ k}\Omega$. $R_f = 10 \text{ k}\Omega$ es una buena elección. En la Tabla 11.1 encontramos que los valores de ganancia deben ser 1,068, 1,586 y 2,483.

11.2. FILTROS PASO ALTO ACTIVOS

Una función de transferencia paso bajo puede transformarse en una función paso alto sustituyendo f por $(f_b)2/f$, donde f_b es la frecuencia de corte. Haciendo esta sustitución en la función de transferencia paso bajo de Butterworth dada en la Ecuación (11.1), tenemos

$$|H_{hp}(f)| = \frac{H_0}{\sqrt{1 + (f_b/f)^{2n}}} \tag{11.3}$$

Esto es, claramente, una función de transferencia paso alto. Observe que cuando f se aproxima a infinito, $|H_{hp}(f)|$ se aproxima a H_0 . Por el contrario, cuando f tiende a cero, $|H_{hp}(f)|$ se aproxima también a cero. Para $f = f_b$, $|H_{hp}(f)| = H_0/\sqrt{2}$. Por tanto, f_b es la frecuencia de corte a 3 dB. Esta función de transferencia cae (de forma asintótica) con una pendiente de $n \times 20$ dB/década para frecuencias inferiores a f_b . Los diagramas normalizados de $|H_{hp}(f)|$ se muestran en la Figura 11.7 para $n = 1, 2, 3, 4$.

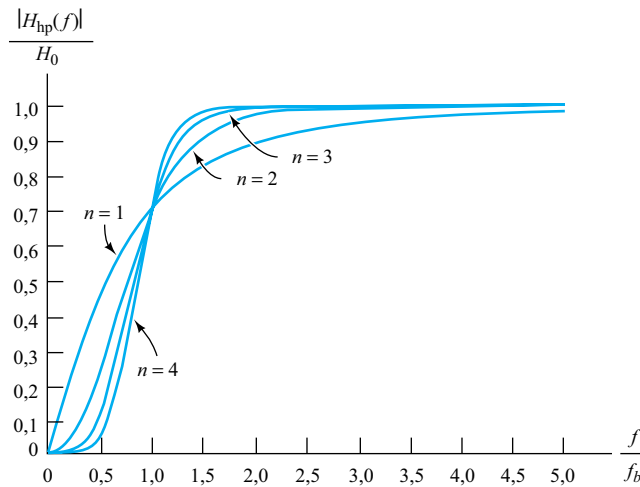


Figura 11.7. Funciones de transferencia de Butterworth paso alto normalizadas.

La función del filtro de Butterworth paso alto dada en la Ecuación (11.3) puede implementarse colocando en cascada $n/2$ circuitos modificados Sallen-Key paso alto, uno de los cuales se muestra en la Figura 11.8. Esta sección paso alto es idéntica a la sección paso bajo de la Figura 11.2, con la diferencia de que las resistencias R y los condensadores C han intercambiado sus posiciones. Los valores de K dados en la Tabla 11.1 se pueden aplicar tanto a filtros de Butterworth paso alto como a los filtros de Butterworth paso bajo.

Con amplificadores operacionales reales, el filtro no sería verdaderamente un filtro paso alto, puesto que la ganancia del amplificador operacional decrece para altas frecuencias, y la ganancia del filtro también. Sin embargo, para frecuencias en las que el amplificador operacional tenga una ganancia alta, el circuito se comportará como un filtro paso alto.

Como ejemplo, intercambiemos las resistencias y condensadores en el circuito de la Figura 11.3 (es decir, R_1 se cambia por C_1 , R_2 por C_2 , R_{11} por C_{11} , y R_{12} por C_{12}). A continuación, usemos SPICE para obtener el diagrama de la ganancia del circuito en

La simulación está almacenada en el archivo Fig11-9.

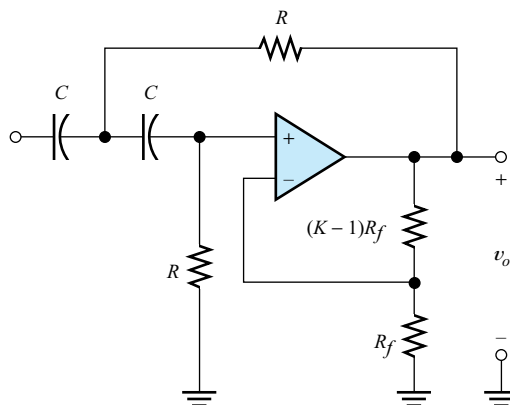


Figura 11.8. Filtro activo paso alto Sallen-Key.

función de la frecuencia. La respuesta en frecuencia obtenida se muestra en la Figura 11.9. Observe que el circuito se comporta como un filtro paso alto con una frecuencia de corte de $f_b \cong 100$ Hz. La pendiente de caída para bajas frecuencias es igual a 80 dB/década. El efecto del producto de ganancia-ancho de banda finito del amplificador operacional es evidente para frecuencias superiores a 1 MHz. Por tanto, en este circuito, el modelo del LF411 se comporta básicamente como un amplificador operacional ideal hasta, aproximadamente, 100 kHz. Aunque el diagrama de magnitud no muestra el efecto del producto ganancia-ancho de banda finito hasta 1 MHz, si examinásemos la respuesta en fase veríamos que los cambios con respecto a la salida ideal se empiezan a producir a partir de 100 kHz.

EJERCICIO

- 11.3. Diseñar un filtro de Butterworth paso alto de sexto orden que tenga una frecuencia de corte de 1 kHz. El amplificador operacional de que se dispone es el

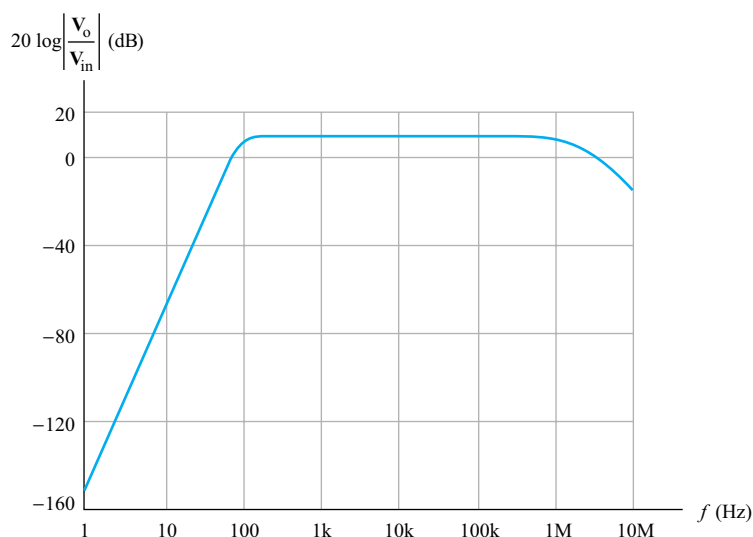


Figura 11.9. Diagrama de magnitud de Bode para el filtro paso alto.

LF411. Emplee condensadores de $0,01 \mu\text{F}$, y suponga que puede disponer de cualquier valor para las resistencias que necesite. Utilice SPICE para verificar su diseño. Obtenga los diagramas de ganancia normalizada para cada una de las tres secciones y para la ganancia global.

Respuesta $R = 15,92 \text{ k}\Omega$ y $R_f = 10 \text{ k}\Omega$. En la Tabla 11.1 encontramos que los valores de ganancia deben ser 1,068, 1,586 y 2,483. El resultado de la simulación se encuentra en el archivo Exer11_3.

11.3. FILTROS DE PASO DE BANDA ACTIVOS

Conexión en cascada de filtros paso alto y paso bajo

Si necesita un filtro de paso de banda (o pasabanda) con una frecuencia de corte superior que sea, al menos, varias veces mayor que la frecuencia de corte inferior, puede conectar en cascada un filtro activo paso bajo como el de la Sección 11.1 con un filtro paso alto como el de la Sección 11.2.

Para diseñar un filtro de paso de banda en el que la frecuencia de corte inferior sea mucho menor que la superior, podemos asociar en cascada un filtro paso bajo y otro paso alto.

Ejemplo 11.2. Diseño de un filtro

Diseñar un filtro que permita el paso de las componentes de frecuencia comprendidas entre 100 Hz y 10 kHz y que rechace las componentes de frecuencia superiores o inferiores a esta banda. La atenuación de un filtro se define como la relación entre la tensión en la carga y la tensión en circuito abierto de la fuente. La atenuación para 1 kHz debe estar entre -1 y $+1$ dB. De 100 Hz a 10 kHz, la atenuación deberá estar dentro de ± 3 dB del valor correspondiente a 1 kHz. Para 10 Hz, la atenuación debe ser al menos de 26 dB, y para 100 kHz el mínimo deberá ser de 16 dB.

Solución: Este problema se resuelve usando un filtro pasabanda cuyas frecuencias de corte sean, aproximadamente, de 100 Hz y 10 kHz. Haremos el diseño para tener ganancia unidad (0 dB) en la banda pasante. La atenuación de 26 dB a 10 Hz indica que es necesaria una pendiente de caída de segundo orden (40 dB/década), en el extremo inferior de la banda. Puesto que la atenuación a 100 kHz es de sólo 16 dB, bastaría con una pendiente de caída de primer orden en la zona superior de la banda. Sin embargo, podemos implementar fácilmente una pendiente de segundo orden con un solo amplificador operacional. Por tanto, nuestro método consistirá en conectar en cascada un filtro paso bajo cuya frecuencia de corte sea aproximadamente igual a 10 kHz con un filtro paso alto que tenga una frecuencia de corte en, aproximadamente, 100 Hz.

En la Tabla 11.1 vemos que los filtros de Butterworth de segundo orden necesitan tener $K = 1,586$. Por tanto, esperamos una ganancia a frecuencias medias de $K^2 = 2,515$ al conectar los dos filtros en cascada. Puesto que queremos tener ganancia unidad en la banda pasante, modificaremos la sección paso bajo para incluir un divisor de tensión resistivo.

Esperamos que la función de transferencia muestre algunas variaciones debido a las tolerancias de los componentes. Seleccionaremos resistencias con tolerancia del 1% y condensadores con tolerancia del 5%. Puesto que cada circuito incorpora varias resistencias y dos condensadores, sabemos por anticipado que las frecuencias de corte tendrán una tolerancia mayor (probablemente de $\pm 10\%$).

Para asegurarnos de que la atenuación no sea mayor de 3 dB a 100 Hz y 10 kHz, realizaremos el diseño para las frecuencias de corte nominales de 90 Hz y 11 kHz.

Los valores de resistencias cercanos a 10 kΩ pueden ser los más prácticos en circuitos con amplificadores operacionales. Por tanto [después de un cálculo preliminar usando la Ecuación (11.2)], seleccionaremos valores para los condensadores de 1000 pF para la etapa paso bajo y de 0,1 μF para la etapa paso alto. A continuación, podremos calcular el valor exacto de las resistencias para cada sección usando la Ecuación (11.2), que es

$$f_b = \frac{1}{2\pi RC}$$

Para la etapa paso bajo ($C = 1000$ pF y $f_b = 11$ kHz), obtenemos $R = 14,47$ kΩ. Elegimos el valor estándar $R = 14,0$ kΩ. De igual forma, para la etapa paso alto, elegimos $R = 17,4$ kΩ. Elegimos un valor arbitrario de $R_f = 10$ kΩ y, por tanto, $(K - 1)R_f$ será igual a 5,86 kΩ. Con esto, seleccionamos el valor estándar de 5,90 kΩ con una tolerancia del 1% para las resistencias etiquetadas como $(K - 1)R_f$.

El diagrama completo del circuito se muestra en la Figura 11.10. Las resistencias R_1 y R_2 forman el divisor de tensión, de forma que la ganancia en el centro de la banda pueda ajustarse a la unidad (0 dB). La impedancia de Thévenin de la sección del circuito formada por la fuente de entrada v_{in} , R_1 y R_2 , es el paralelo de R_1 y R_2 . Sin embargo, esta resistencia de Thévenin juega el papel de una de las resistencias de 14 kΩ de la sección paso bajo. Por tanto, necesitamos que se cumpla que

$$\frac{R_1 R_2}{R_1 + R_2} \cong R_3 = 14 \text{ k}\Omega \tag{11.4}$$

La ganancia a frecuencias medias es el producto de la relación del divisor de tensión por las ganancias de las etapas del filtro. Queremos que este valor sea igual a la unidad, por lo que tenemos que

$$\frac{R_2}{R_1 + R_2} K^2 = \frac{R_2}{R_1 + R_2} = 2,515 = 1 \tag{11.5}$$

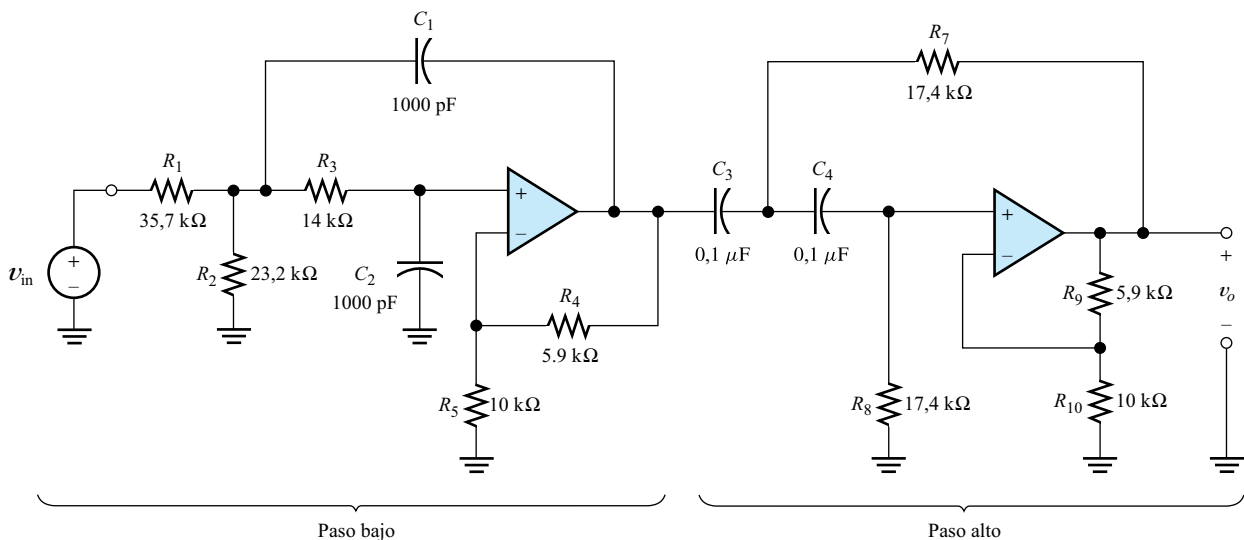


Figura 11.10. Diagrama del filtro pasabanda del Ejemplo 11.2.

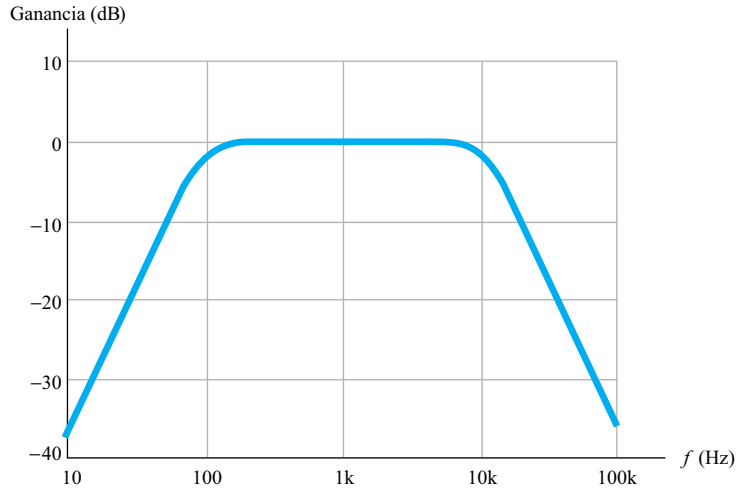


Figura 11.11. Diagramas de Bode de magnitud de la ganancia del filtro activo del Ejemplo 11.2.

Resolviendo las Ecuaciones (11.4) y (11.5) y seleccionando los valores nominales más próximos con una tolerancia del 1 %, obtenemos que $R_1 = 35,7 \text{ k}\Omega$, y $R_2 = 23,2 \text{ k}\Omega$.

Para asegurarnos de que el circuito cumple las especificaciones, ejecutamos una simulación de Monte Carlo de PSpice para 20 conjuntos de valores aleatorios. A continuación, solicitamos el diagrama de Bode de magnitud de la ganancia. Las gráficas resultantes se muestran en la Figura 11.11. Puede comprobarse que cada una de las 20 simulaciones cumple con las especificaciones del filtro.

□

Circuitos pasabanda de Delyiannis-Friend

Para los filtros pasabanda de banda relativamente ancha, es apropiada la técnica de conectar en cascada etapas paso bajo y paso alto. Si el ancho de banda es pequeño comparado con la frecuencia central, existen otros métodos que son mejores. Una posibilidad es el **circuito de Delyiannis-Friend**, que se muestra en la Figura 11.12(a). Se trata de un circuito pasabanda de segundo orden cuya función de transferencia se muestra en la Figura 11.12(b). La frecuencia central f_0 , la magnitud de la ganancia para la frecuencia central H_0 y el ancho de banda B , son, respectivamente,

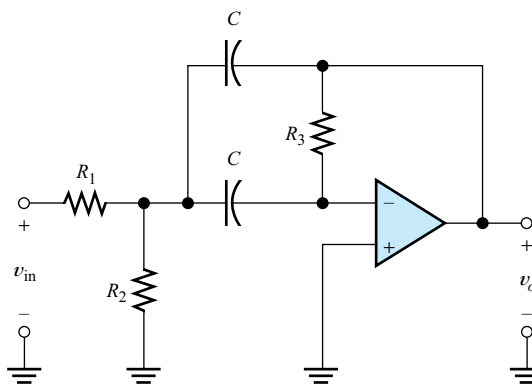
En un filtro pasabanda en el que f_0/B es grande comparado con la unidad, podemos usar el circuito de Delyiannis-Friend mostrado en la Figura 11.12.

$$f_0 = \frac{1}{2\pi C \sqrt{(R_1 \parallel R_2) R_3}} \tag{11.6}$$

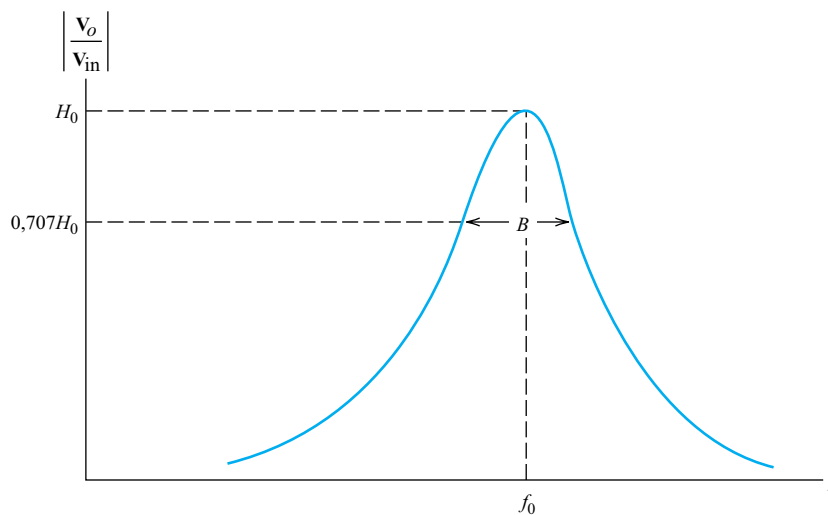
$$H_0 = \frac{R_3}{2R_1} \tag{11.7}$$

y

$$B = \frac{1}{\pi R_3 C} \tag{11.8}$$



(a) Diagrama del circuito



(b) Función de transferencia

Figura 11.12. Filtro pasabanda de segundo orden.

donde $R_1 \parallel R_2$ es la combinación en paralelo de R_1 y R_2 . La relación entre la frecuencia central y el ancho de banda se denomina **factor de calidad** del circuito, y viene determinada por la expresión

$$Q = \frac{f_0}{B} = \frac{1}{2} \left(\frac{R_3}{R_1 \parallel R_2} \right)^{1/2} \tag{11.9}$$

Desde el punto de vista del diseñador, es conveniente disponer de fórmulas para las resistencias en función de los parámetros de la característica de transferencia. Estas fórmulas son

$$R_3 = \frac{Q}{\pi f_0 C} \tag{11.10}$$

$$R_1 = \frac{R_3}{2H_0} \tag{11.11}$$

Ecuaciones de diseño para el circuito de Delyiannis-Friend.

y

$$R_2 = \frac{R_3}{4Q^2 - 2H_0} \tag{11.12}$$

Ejemplo 11.3. Diseño de un filtro pasabanda

Diseñar un filtro pasabanda con $f_0 = 1$ kHz, $B = 200$ Hz, y $H_0 = 10$. Utilizar PSpice para verificar el diseño.

Solución: En primer lugar, usaremos la Ecuación (11.9) para calcular Q :

$$Q = f_0/B = 5$$

A continuación, sustituimos los valores conocidos en las Ecuaciones (11.10), (11.11) y (11.12):

$$R_3 = \frac{Q}{\pi f_0 C} = \frac{1,592 \times 10^{-3}}{C} \tag{11.13}$$

$$R_1 = \frac{R_3}{2H_0} = \frac{R_3}{20} \tag{11.14}$$

$$R_2 = \frac{R_3}{4Q^2 - 2H_0} = \frac{R_3}{80} \tag{11.15}$$

Con objeto de minimizar los requisitos de corriente de excitación para la fuente de señal, queremos diseñar de forma que la impedancia de entrada sea lo mayor posible, siendo coherentes con las restantes especificaciones del circuito. Por tanto, queremos que R_1 sea tan grande como sea posible. Sin embargo, la Ecuación (11.14) nos dice que $R_3 = 20R_1$, y no debemos fijar un valor excesivamente alto para R_3 . Como primer intento, seleccionamos $R_1 = 10$ k Ω y $R_3 = 200$ k Ω . Con esto, de la Ecuación (11.13) obtenemos que $C = 7,96$ nF. Éste no es un valor estándar, por lo que seleccionamos el valor estándar de $C = 8,2$ nF. Ahora podemos calcular el valor de las resistencias; los resultados son $R_3 = 194,1$ k Ω , $R_1 = 9,707$ k Ω y $R_2 = 2,427$ k Ω . Finalmente, seleccionamos los valores estándar con una tolerancia del 1%, que son: $R_3 = 196$ k Ω , $R_1 = 9,76$ k Ω , y $R_2 = 2,43$ k Ω . El diagrama del circuito y los valores seleccionados se muestran en la Figura 11.13.

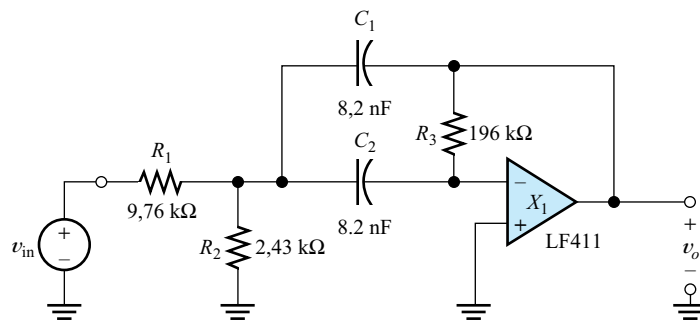


Figura 11.13. Filtro pasabanda diseñado en el Ejemplo 11.3.

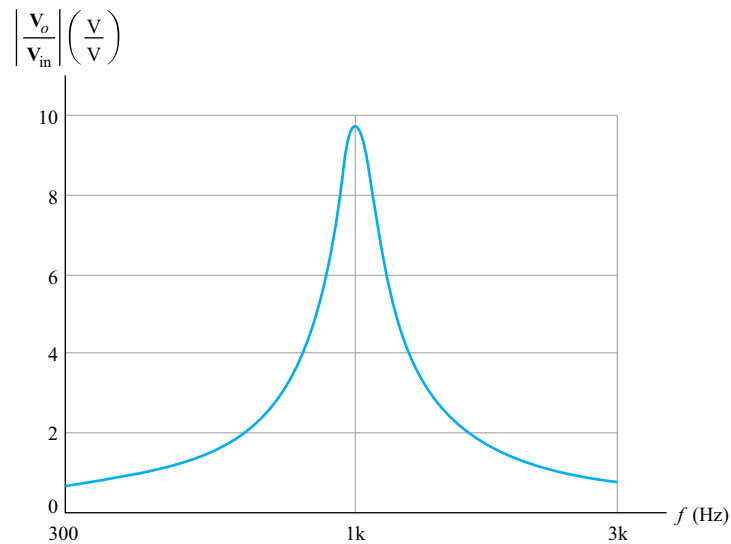


Figura 11.14. Detalle de la característica de transferencia del Ejemplo 11.3 en las proximidades de la banda pasante.

Del análisis con SPICE del circuito con sus valores nominales, resultan las características de transferencia que se muestran en las Figuras 11.14 y 11.15. Observe que la magnitud de la ganancia del filtro cae con una pendiente de 20 dB/década para frecuencias suficientemente lejanas a la frecuencia central. Un análisis de Monte Carlo que se ejecute 20 veces, con resistencias con una tolerancia del 1% y condensadores con tolerancias del 5%, genera las curvas de ganancia mostradas en la Figura 11.16. Probablemente, la mayoría de las aplicaciones demandarían un control más preciso de las características de transferencia, y las resistencias tendrían que ser ajustables (por ejemplo, podríamos sintonizar cada circuito para obtener una frecuencia central de 1 kHz ajustando R_2).

□

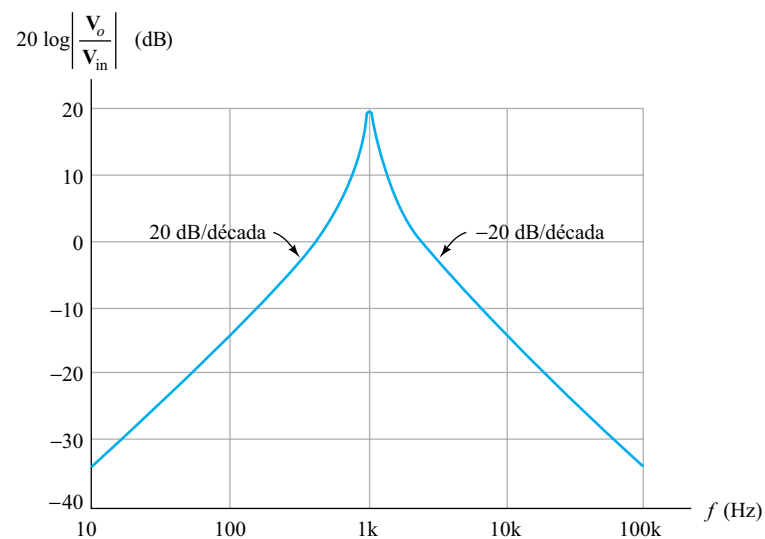
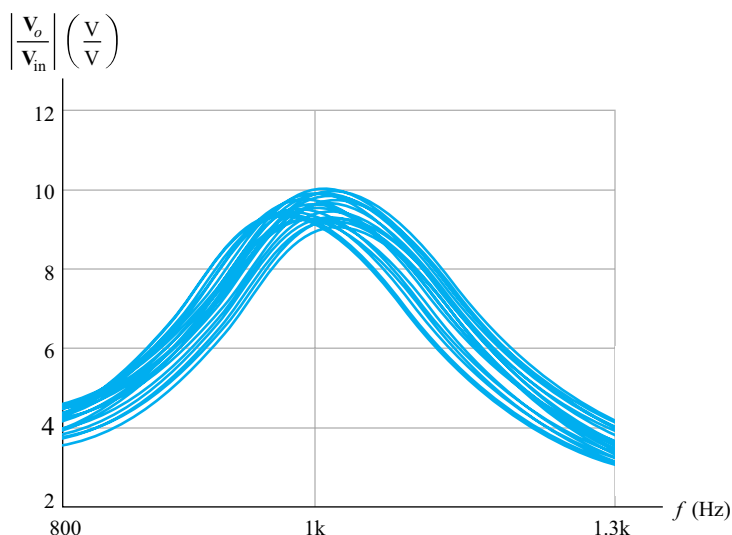


Figura 11.15. Característica de transferencia del Ejemplo 11.3, que muestra la caída para frecuencias distantes de la frecuencia central.



El análisis de Monte Carlo de SPICE muestra las variaciones en el funcionamiento del circuito debidas a las tolerancias de los componentes.

Figura 11.16. Análisis de Monte Carlo con 20 ejecuciones para el Ejemplo 11.3.

EJERCICIO

11.4. Diseñar un filtro pasabanda cuyas frecuencias nominales de corte sean de 200 Hz y 2 kHz. La ganancia nominal de la banda pasante debe ser la unidad, la atenuación para 20 Hz deberá ser al menos de 30 dB, y para 20 kHz de, al menos, 70 dB. Utilizar valores estándar con una tolerancia del 5% para los condensadores y del 1% para las resistencias y amplificadores operacionales LF411.

Respuesta Conecte en cascada un filtro paso alto de 200 Hz de segundo orden con otro paso bajo de 2 kHz y cuarto orden. Utilice SPICE para verificar que su diseño cumple las especificaciones deseadas.

EJERCICIO

11.5. Diseñe un filtro pasabanda de segundo orden cuya frecuencia central sea de 200 Hz y el ancho de banda de 20 Hz. Realice el diseño de forma que la ganancia para la frecuencia central sea igual a 10. Suponga que puede disponer de cualquier valor exacto para los componentes.

Respuesta Utilice SPICE para verificar su diseño.

11.4. CIRCUITO RESONANTE SERIE

Los filtros activos se usan para frecuencias relativamente bajas. Pueden usarse circuitos resonantes *RLC* para obtener filtros pasabanda útiles a frecuencias más altas. En las próximas secciones, vamos a analizar estos circuitos.

Considere el circuito resonante mostrado en la Figura 11.17. La corriente que fluye en el circuito es

$$I = \frac{V_i}{j\omega L + 1/(j\omega C) + R} \tag{11.16}$$

Los filtros activos son útiles para frecuencias relativamente bajas. Los circuitos resonantes *RLC* pueden usarse para implementar filtros pasabanda útiles a frecuencias más altas.

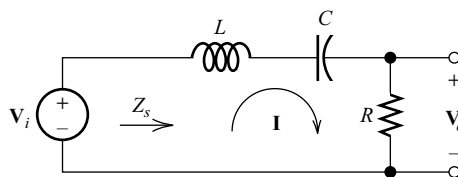


Figura 11.17. Circuito serie resonante.

La tensión de salida es

$$\mathbf{V}_o = R\mathbf{I} \quad (11.17)$$

Sustituyendo \mathbf{I} en la Ecuación (11.17) por su valor dado en la Ecuación (11.16) y reordenando, tenemos

$$\mathbf{V}_o = \frac{j\omega R \mathbf{V}_i}{-\omega^2 L + j\omega R + 1/C} \quad (11.18)$$

Dividiendo ambos términos de la expresión anterior entre \mathbf{V}_i , obtenemos la relación de transferencia de tensión:

$$A_v(j\omega) = \frac{\mathbf{V}_o}{\mathbf{V}_i} = \frac{j\omega R}{-\omega^2 L + j\omega R + 1/C} \quad (11.19)$$

Frecuencia de resonancia y factor de calidad

Definimos la **frecuencia de resonancia** (angular) como

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (11.20)$$

Si queremos conocer la frecuencia en hertzios, tenemos

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (11.21)$$

También definimos el **factor de calidad** Q para el circuito serie resonante como la relación entre la inductancia para la frecuencia de resonancia y la resistencia:

$$Q = \frac{\omega_0 L}{R} \quad (11.22)$$

En resonancia, la magnitud de la reactancia del condensador es igual a la de la bobina:

$$\omega_0 L = \frac{1}{\omega_0 C} \quad (11.23)$$

Por tanto, el factor de calidad también es igual a la reactancia del condensador dividida entre la resistencia:

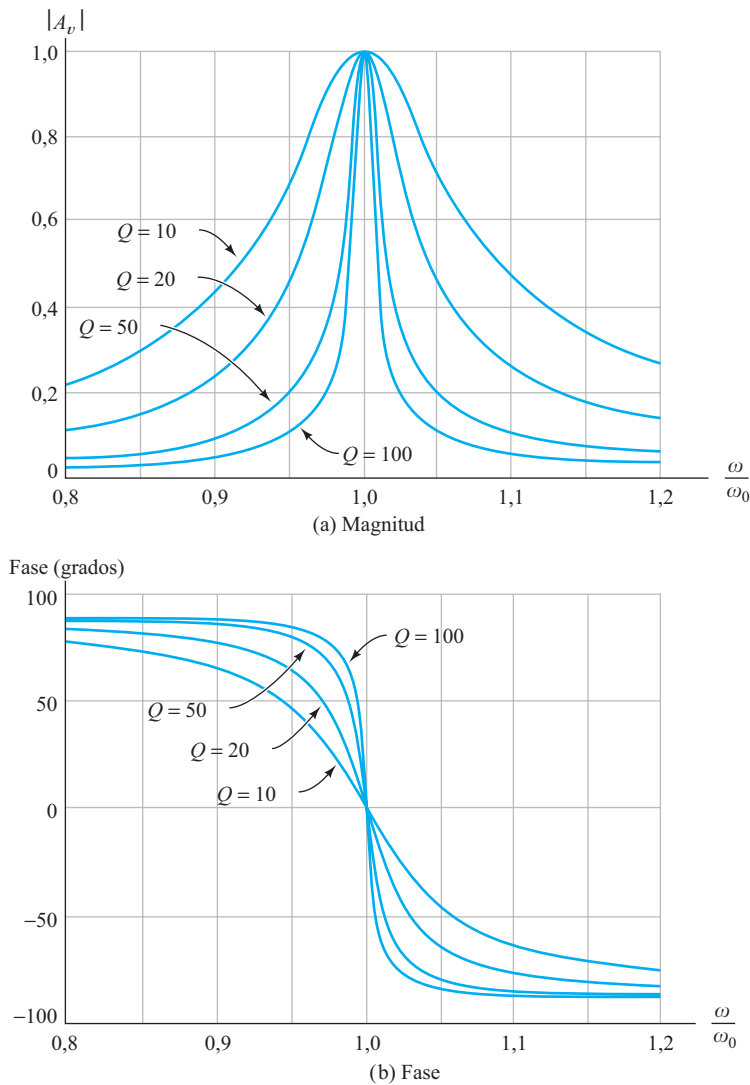
$$Q = \frac{1}{\omega_0 CR} \quad (11.24)$$

Usando las Ecuaciones (11.20) y (11.22), podemos expresar la Ecuación (11.19) de la siguiente forma:

$$A_v(j\omega) = \frac{j(\omega/\omega_0)}{Q[1 - (\omega/\omega_0)^2 + j(\omega/\omega_0)]} \quad (11.25)$$

Los diagramas de magnitud y de fase de $A_v(j\omega)$ en función de la frecuencia normalizada se muestran en la Figura 11.18. El circuito se comporta como un filtro pasabanda que permite el paso de las componentes de señal cercanas a la frecuencia de resonancia, mientras que rechaza (parcialmente) las componentes de frecuencia superiores e inferiores.

El desplazamiento de fase [Figura 11.18(b)] varía entre $+90^\circ$ a bajas frecuencias, pasando por cero en la resonancia, hasta -90° para altas frecuencias. A medida que aumenta Q , la variación de fase se vuelve mas rápida en las proximidades de la resonancia.



Los circuitos resonantes con un factor de calidad Q alto pueden ser muy efectivos como filtros pasabanda.

Figura 11.18. Función de transferencia de tensión para el circuito resonante serie.

Si nos fijamos en el circuito de la Figura 11.17, podemos explicar su comportamiento en la banda pasante. A frecuencias muy bajas, el condensador posee una impedancia muy alta, provocando una corriente (y una tensión de salida) muy baja. Por el contrario, para frecuencias muy altas, la bobina posee una impedancia muy alta, lo que da lugar a que la corriente sea muy baja. En resonancia, las impedancias del condensador y de la bobina son iguales en magnitud y opuestas en signo, por lo que su suma es cero. Por tanto, en resonancia, la combinación serie de la inductancia y el condensador se comporta como un cortocircuito, y la tensión de salida es igual a la tensión de entrada. La impedancia del circuito serie resonante es

$$Z_s(j\omega) = R + j\omega L + 1/(j\omega C) \tag{11.26}$$

Resolviendo las Ecuaciones (11.20) y (11.22) para obtener L y C , y sustituyendo en la Ecuación (11.26), obtenemos

$$\frac{|Z_s(j\omega)|}{R} = Q[1 - (\omega/\omega_0)^2] + j(\omega/\omega_0) \tag{11.27}$$

Las gráficas de la magnitud de la impedancia normalizada en función de la frecuencia se muestran en la Figura 11.19. Observe que la impedancia correspondiente a un circuito serie resonante con un alto factor Q , alcanza un mínimo abrupto en la frecuencia de resonancia.

La impedancia de un circuito resonante con un alto factor Q alcanza un mínimo abrupto en la frecuencia de resonancia.

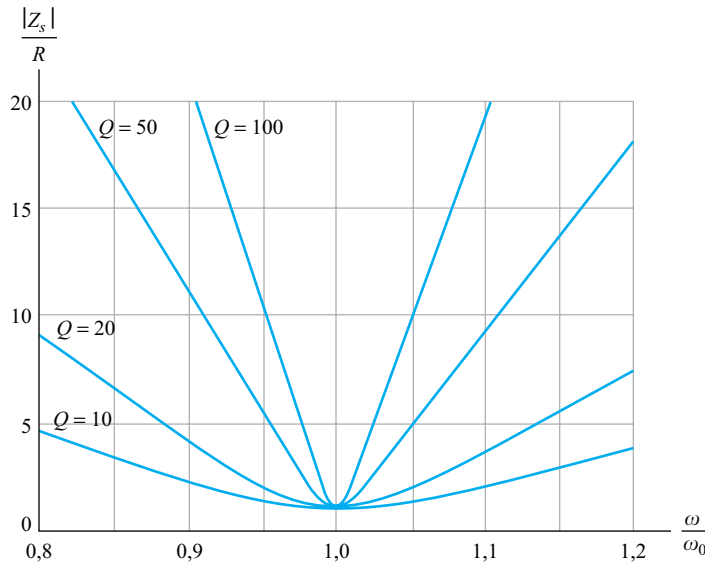


Figura 11.19. Impedancia normalizada del circuito resonante serie.

Ancho de banda del circuito

El ancho de banda a 3 dB es una importante especificación en los filtros. La frecuencia de corte superior f_H , la frecuencia de corte inferior f_L y el ancho de banda para la respuesta del circuito serie resonante, se muestran en la Figura 11.20. Comenzando por la Ecuación (11.25), puede verse que

$$B = f_H - f_L = \frac{f_0}{Q} \tag{11.28}$$

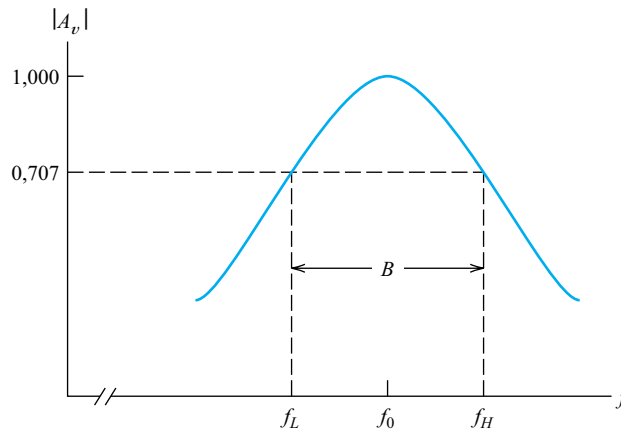


Figura 11.20. Ancho de banda y frecuencias de corte para el circuito serie resonante.

y que

$$f_H f_L = f_0^2 \tag{11.29}$$

Estamos interesados principalmente en circuitos con un valor alto de Q (es decir, con $Q > 10$). Para estos circuitos, las fórmulas aproximadas para las frecuencias de corte son

$$f_L \cong f_0 - B/2 \tag{11.30}$$

y

$$f_H \cong f_0 + B/2 \tag{11.31}$$

Amplificación de tensión en el circuito serie resonante

En resonancia, las tensiones en la bobina y el condensador de un circuito serie son Q veces mayores en magnitud que la tensión de entrada. Q puede tener valores de hasta varias centenas en circuitos RLC reales, y las tensiones en la bobina y el condensador puede ser muy grandes comparadas con la tensión de entrada. Más adelante, veremos que esta elevación de la tensión puede aprovecharse para el diseño de circuitos resonantes que actúen como transformadores (por supuesto, en resonancia, las tensiones de la inductancia y el condensador son iguales en magnitud y opuestas en fase, por lo que la suma instantánea de tensiones en la inductancia y el condensador es igual a cero). En el siguiente ejemplo, vamos a ver cómo puede usarse un circuito serie resonante como filtro pasabanda para convertir una onda cuadrada en una onda senoidal.

En resonancia, las tensiones en la bobina y el condensador de un circuito serie son Q veces más grandes en magnitud que la tensión de entrada.

Ejemplo 11.4. Diseño de un convertidor de ondas cuadradas en senoidales

Considere la forma de onda cuadrada de tensión ± 1 V y 1 MHz que se muestra en la Figura 11.21. Como vimos brevemente en la Sección 1.10, una onda cuadrada consiste en la composición de una señal fundamental, un tercer armónico y

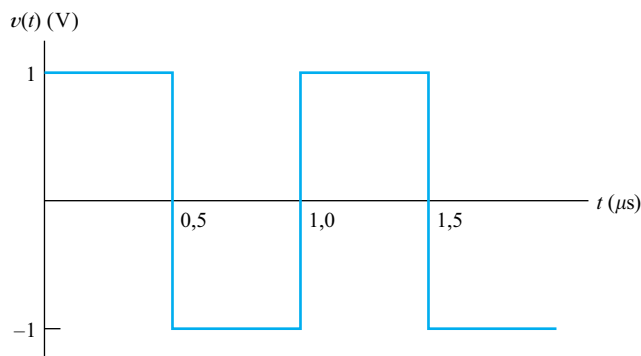


Figura 11.21. Onda cuadrada simétrica.

armónicos superiores. En este caso, la frecuencia fundamental es de 1 MHz, el tercer armónico es 3 MHz, y así sucesivamente. Una expresión para la serie de Fourier de la onda cuadrada se da en la Ecuación (1.17), que repetimos aquí por comodidad:

$$v(t) = \frac{4A}{\pi} \left(\sin \omega_0 t + \frac{1}{3} \sin 3\omega_0 t + \frac{1}{5} \sin 5\omega_0 t + \dots \right)$$

En nuestro caso, $A = 1 \text{ V}$ y $f_0 = 1 \text{ MHz}$.

Diseñe un circuito resonante serie con una resistencia de carga de 50Ω tal que la componente fundamental de la señal cuadrada aparezca en los terminales de la carga y que la amplitud del tercer armónico en la carga sea menor que un 1 % de la amplitud fundamental. Suponga que dispone de inductancias y condensadores ideales.

Solución: Diseñaremos un circuito resonante serie con una frecuencia de resonancia de $f_0 = 1 \text{ MHz}$. Por tanto, la componente fundamental de la señal cuadrada de entrada aparecerá en la carga sin atenuación alguna.

En primer lugar, calculamos el valor necesario de Q para el circuito, de forma que el tercer armónico se atenúe como deseamos. El tercer armónico de la señal cuadrada de entrada tiene una amplitud que es un tercio de la amplitud de la señal fundamental (esto es evidente si inspeccionamos la serie de Fourier dada para la señal cuadrada). Por tanto, la magnitud de la ganancia del circuito resonante debe ser 0,03 ó inferior para el tercer armónico, de forma que la amplitud se reduzca por debajo de un 1 % de la amplitud fundamental. La ganancia del circuito viene dada por la Ecuación (11.25):

$$A_v(j\omega) = \frac{j(\omega/\omega_0)}{Q[1 - (\omega/\omega_0)^2] + j(\omega/\omega_0)}$$

Elevando ambos miembros de la expresión al cuadrado, tenemos

$$|A_v(j\omega)|^2 = \frac{(\omega/\omega_0)^2}{Q^2[1 - (\omega/\omega_0)^2]^2 + (\omega/\omega_0)^2}$$

Sustituyendo $|A_v(j\omega)| = 0,03$ y $\omega/\omega_0 = 3$ (puesto que $\omega = 3\omega_0$ para el tercer armónico), obtenemos

$$0,03^2 = \frac{3^2}{Q^2(1 - 3^2)^2 + 3^2}$$

Podemos convertir una onda cuadrada en una onda senoidal usando un circuito resonante serie.

Resolviendo esta ecuación, encontramos que $Q = 12,49$. Realmente, éste es el factor de calidad mínimo que satisface los requisitos. Para un diseño práctico, deberíamos seleccionar cualquier valor más alto para Q , con el fin de que se cumplan las especificaciones con margen. Sin embargo, para mostrar la precisión de nuestro análisis, proseguiremos usando el valor mínimo.

A continuación, resolvemos la Ecuación (11.22) para conocer la inductancia L . Esto resulta en

$$L = \frac{QR}{\omega_0}$$

Sustituyendo los valores, tenemos que

$$L = \frac{12,49 \times 50}{2 \times \pi \times 10^6} = 99,43 \mu\text{H}$$

Ahora, resolvemos la Ecuación (11.23) para la obtener la capacitancia:

$$C = \frac{1}{\omega_0^2 L}$$

Sustituyendo los valores, obtenemos

$$C = \frac{1}{(2 \times \pi \times 10^6)^2 \times 99,43 \times 10^{-6}} = 254,8 \text{ pF}$$

En una implementación típica, o el condensador o la bobina deben ser ajustables, de forma que la frecuencia de resonancia pueda *sintonizarse* al valor deseado. En circuitos resonantes con un alto factor Q no suele ser práctico especificar componentes con la precisión suficiente como para que la frecuencia de resonancia sea lo suficientemente exacta para que se cumplan los objetivos de diseño deseados. En lugar de esto, debemos utilizar componentes ajustables. El circuito completo se muestra en la Figura 11.22.

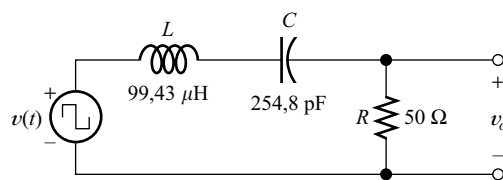


Figura 11.22. Circuito diseñado en el Ejemplo 11.4.

Hemos usado SPICE para realizar una simulación de la respuesta transitoria del circuito. La gráfica de la tensión en la resistencia se muestra en la Figura 11.23. En la practica, la tensión de salida se convierte en una onda senoidal casi perfecta de 1 MHz, tal y como deseábamos.

También hemos usado SPICE para realizar el análisis de Fourier de la forma de onda de salida. Los datos generados en el archivo de salida del análisis de Fourier muestran que la amplitud del tercer armónico contenido en la onda de salida tiene una amplitud de prácticamente el 1% de la amplitud fundamental, tal y como se pedía.

La simulación está almacenada en el archivo Fig11_22.



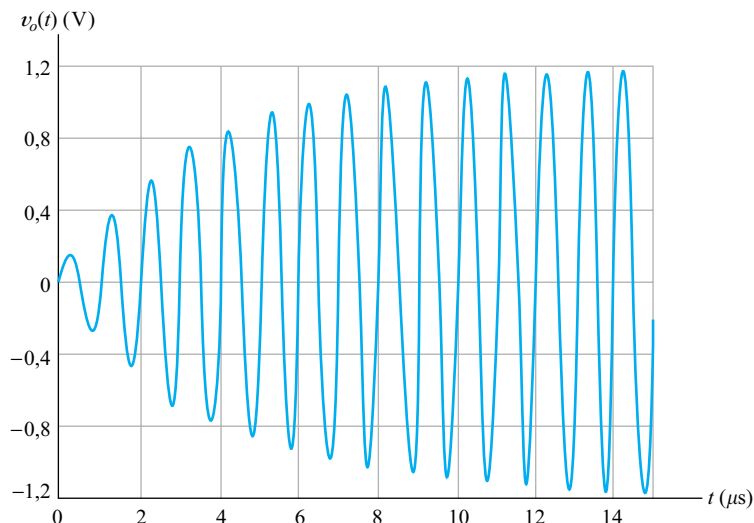


Figura 11.23. Tensión de salida del circuito del Ejemplo 11.4.

EJERCICIO

- 11.6.** Hallar los valores de L y C para un circuito resonante serie en el que $f_0 = 10$ MHz, $Q = 0$, y $R = 100 \Omega$. Si la señal de entrada es una onda senoidal de 10 MHz, 1 V de pico y ángulo de fase nulo, hallar los fasores para la tensión en la bobina, en el condensador y en la resistencia. Dibujar el diagrama de fasores para las tensiones y demostrar que las tensiones en la resistencia, el condensador y la bobina se suman hasta igualar al fasor de entrada.

Respuesta $L = 15,92 \mu\text{H}$, y $C = 15,92 \text{ pF}$. Véase en la Figura 11.24 el diagrama de fasores.

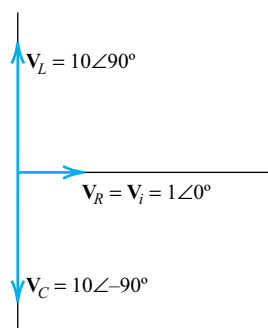


Figura 11.24. Diagrama de fasores para el Ejercicio 11.6 (no está a escala).

EJERCICIO

- 11.7.** Calcular la frecuencia de resonancia Q , el ancho de banda y las frecuencias de corte para un circuito resonante serie con $L = 5 \mu\text{H}$, $C = 100 \text{ pF}$, y $R = 10 \Omega$.

Respuesta $f_0 = 7,12 \text{ MHz}$, $Q = 22,4$, $B = 318 \text{ kHz}$, $f_L \cong 6,80 \text{ MHz}$, y $f_H \cong 7,28 \text{ MHz}$.

11.5. CIRCUITO RESONANTE PARALELO

Considere el circuito resonante paralelo de la Figura 11.25. La impedancia del circuito es

$$Z(j\omega) = \frac{1}{1/R + 1/(j\omega L) + j\omega C} \tag{11.32}$$

Definimos la frecuencia de resonancia como

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \tag{11.33}$$

y el factor de calidad como

$$Q = \frac{R}{\omega_0 L} \tag{11.34}$$

En el circuito paralelo, el factor de calidad se define como la resistencia dividida entre la reactancia de la bobina a la frecuencia de resonancia. Por el contrario, para el circuito serie resonante, Q se definía como la reactancia dividida entre la resistencia.

La expresión de Q para un circuito paralelo es la recíproca de la del circuito serie.

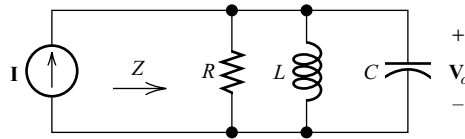


Figura 11.25. Circuito resonante paralelo.

Las reactancias del condensador y de la bobina son iguales en resonancia:

$$\omega_0 L = \frac{1}{\omega_0 C}$$

Por tanto, el factor de calidad también es

$$Q = \omega_0 RC \tag{11.35}$$

Resolviendo las Ecuaciones (11.34) y (11.35) para L y C , y sustituyendo el resultado en la Ecuación (11.32), podemos obtener la siguiente expresión para la impedancia compleja del circuito resonante paralelo:

$$Z(j\omega) = R \frac{j(\omega/\omega_0)}{Q[1 - (\omega/\omega_0)^2] + j(\omega/\omega_0)} \tag{11.36}$$

Observe que esta expresión tiene la misma forma funcional que la relación de transferencia de tensión del circuito serie dada por la Ecuación (11.25). Por tanto, las Ecuaciones (11.28) a (11.31) para el ancho de banda y las frecuencias de corte también se aplican a la impedancia del circuito resonante paralelo. Repetimos a continuación dichas ecuaciones:

$$B = f_H - f_L = \frac{f_0}{Q}$$

$$f_H f_L = f_0^2$$

$$f_L \cong f_0 - B/2$$

$$f_H \cong f_0 + B/2$$

La Figura 11.26 muestra la magnitud de la impedancia del circuito resonante paralelo en función de la frecuencia normalizada para diversos valores de Q . Observe que la impedancia del circuito paralelo alcanza su *máxima* magnitud en resonancia. Como contraste, la impedancia de un circuito serie alcanza su *mínimo* valor en resonancia. Compare la Figura 11.26 con la Figura 11.19.

En el circuito paralelo, para la frecuencia de resonancia, la magnitud de la corriente en la inductancia (o en el condensador) es Q veces la magnitud de la corriente de entrada. Por tanto, las magnitudes de corriente se amplifican en los circuitos resonantes paralelo con un alto factor Q .

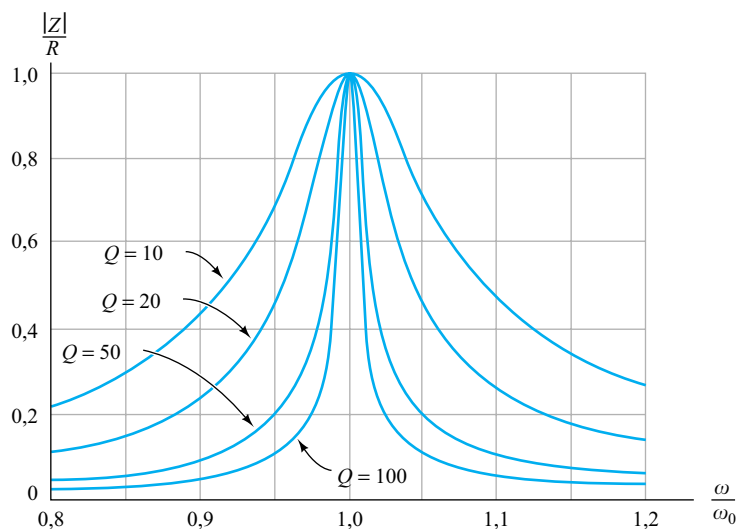


Figura 11.26. Impedancia normalizada del circuito resonante paralelo.

EJERCICIO

11.8. Un circuito paralelo RLC tiene una inductancia de 100 nH, una frecuencia de resonancia de 100 MHz, y un factor Q de 100. Hallar R , C y el ancho de banda B , así como las frecuencias de corte aproximadas.

Respuesta $R = 6,28 \text{ k}\Omega$, $C = 25,3 \text{ pF}$, $B = 1 \text{ MHz}$, $f_L \cong 99,5 \text{ MHz}$, y $f_H \cong 100,5 \text{ MHz}$.

EJERCICIO

11.9. Un circuito paralelo resonante tiene $R = 30 \text{ k}\Omega$, $L = 100 \text{ }\mu\text{H}$, y $C = 330 \text{ pF}$. Calcule la frecuencia de resonancia, el ancho de banda y las frecuencias de corte. Suponga que la bobina es ideal.

Respuesta $f_0 = 876 \text{ kHz}$, $Q = 54,5$, $B = 16,1 \text{ kHz}$, $f_L \cong 868 \text{ kHz}$, y $f_H \cong 884 \text{ kHz}$.

11.6. TRANSFORMACIONES SERIE-PARALELO

Hasta ahora hemos explicado las propiedades de circuitos *RLC* serie y paralelo simples. En aplicaciones prácticas, encontraremos configuraciones de circuitos *RLC* en las que los elementos no forman ni un circuito serie ni uno paralelo. A veces, es útil convertir estos circuitos complejos *RLC* en sus equivalentes simples de circuito resonante serie o paralelo. La Figura 11.27 muestra algunos ejemplos.

Estas transformaciones son muy útiles en el diseño de circuitos resonantes complejos.

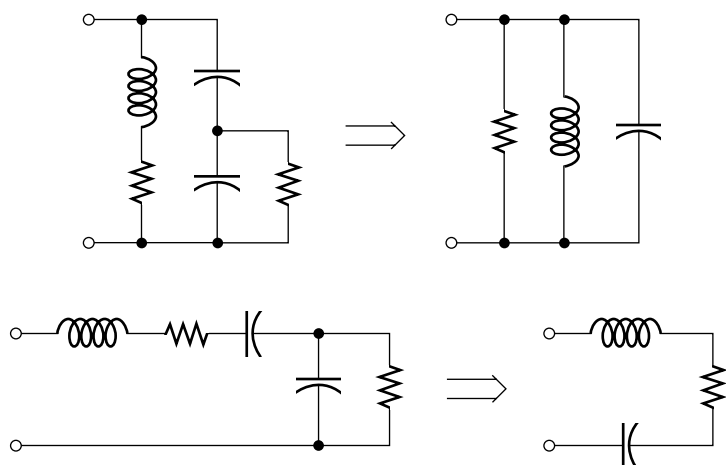


Figura 11.27. Un circuito *RLC* complejo puede sustituirse a menudo por un circuito serie o paralelo equivalente aproximado.

En primer lugar, consideraremos la conversión de una combinación en paralelo de una resistencia con una reactancia en una asociación serie y viceversa. Esto puede verse en la Figura 11.28. La impedancia del circuito paralelo es

$$Z_p = \frac{R_p(jX_p)}{R_p + jX_p} \tag{11.37}$$

Si el numerador y el denominador de la expresión de la parte derecha de la Ecuación (11.37) se multiplican por $R_p - jX_p$, la ecuación puede escribirse de la forma

$$Z_p = \frac{R_p X_p^2}{R_p^2 + X_p^2} + j \frac{R_p^2 X_p}{R_p^2 + X_p^2} \tag{11.38}$$

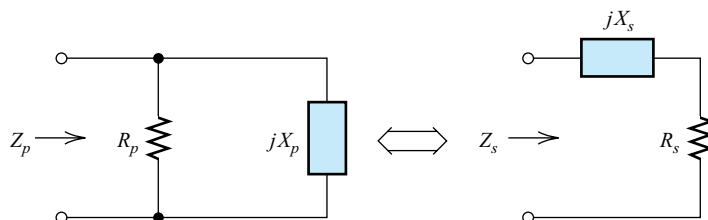


Figura 11.28. Un circuito serie puede convertirse en un circuito paralelo, o viceversa.

La impedancia del circuito serie es

$$Z_s = R_s + jX_s \quad (11.39)$$

Para que los dos circuitos tengan la misma impedancia, la parte imaginaria de Z_s debe ser igual a la parte imaginaria de Z_p . Por tanto, tenemos

$$X_s = \frac{R_p^2 X_p}{R_p^2 + X_p^2} \quad (11.40)$$

De forma similar, las partes reales de Z_s y Z_p deben ser iguales:

$$R_s = \frac{R_p X_p^2}{R_p^2 + X_p^2} \quad (11.41)$$

En general, X_p es función de la frecuencia. Como consecuencia, la resistencia serie equivalente R_s es una función de la frecuencia. Sin embargo, a veces estaremos interesados sólo en un pequeño margen de frecuencias. En ese caso, calcularemos los valores de los componentes del circuito equivalente para la frecuencia central, y podemos considerarlas constantes sin perder mucha precisión.

Aproximaciones para un alto factor Q

En los circuitos paralelo, hemos definido el factor de calidad como la resistencia dividida entre la reactancia. Matemáticamente,

$$Q_p = \frac{R_p}{X_p} \quad (11.42)$$

Estamos interesados fundamentalmente en circuitos en los que $Q_p > 10$. Por tanto, para los circuitos de interés, $R_p > 10X_p$. Para estos circuitos con un alto factor Q , la Ecuación (11.40) se convierte en

$$X_s \cong X_p \quad (11.43)$$

Por tanto, cuando trabajemos con circuitos con un alto factor Q , optaremos por eliminar los subíndices, e identificaremos la reactancia simplemente como X .

Puesto que $R_p > 10X_p$, podemos ignorar el término X_p en el denominador de la Ecuación (11.41). Con esto, obtenemos

$$R_s \cong \frac{X_p^2}{R_p} \quad (11.44)$$

Eliminando los subíndices de la reactancia y reordenando términos, tenemos

$$\frac{X}{R_s} = \frac{R_p}{X} \quad (11.45)$$

La parte izquierda de la última expresión corresponde al factor de calidad Q_s de un circuito serie. Por otro lado, la parte izquierda es el factor de calidad Q_p de un circuito paralelo. Por tanto, para circuitos con un alto factor de calidad Q , tenemos

$$Q_p = Q_s = Q \quad (11.46)$$

y

$$R_p = Q^2 R_s \tag{11.47}$$

En resumen, al convertir un circuito serie con un alto factor Q en un circuito paralelo con un alto factor Q y viceversa, la reactancia X y el factor Q no varían, y la resistencia se convierte mediante la Ecuación (11.47). Recuerde que los dos circuitos son equivalentes sólo para un estrecho margen de frecuencias centrado en f_0 .

Ejemplo 11.5. Conversión de un circuito serie RL en un circuito paralelo

Una bobina de $100 \mu\text{H}$ está en serie con una resistencia de 10Ω , como ilustra la Figura 11.29a. Hallar la combinación paralelo equivalente de la bobina y la resistencia para una frecuencia de 1 MHz. Repetir el ejemplo para una frecuencia de 2 MHz.

Solución: A 1 MHz, la reactancia de la bobina es

$$X_s = 2\pi 10^6 \times 100 \times 10^{-6} = 628,3 \Omega$$

El factor de calidad es

$$Q_s = \frac{X_s}{R_s} = \frac{628,3}{10} = 62,83$$

Por tanto, éste es un circuito con un alto factor Q , y podemos utilizar las fórmulas aproximadas. Tenemos

$$X_s = X_p = X$$

y

$$Q_s = Q = Q_p = \frac{R_p}{X}$$

Resolviendo la última expresión para R_p y sustituyendo los valores, obtenemos

$$R_p = XQ = 628,3 \times 62,83 = 39,48 \text{ k}\Omega$$

En consecuencia, para un pequeño margen de frecuencias centrado en 1 MHz, la bobina de $100 \mu\text{H}$ en serie con la resistencia de 10Ω es aproximadamente equivalente a $100 \mu\text{H}$ en paralelo con $39,48 \text{ k}\Omega$. Esta combinación se muestra en la Figura 11.29(b).

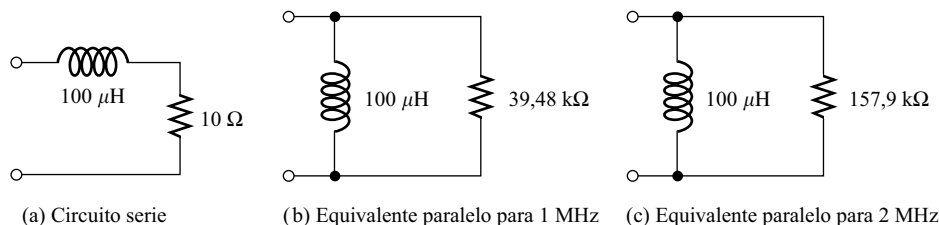


Figura 11.29. Circuitos del Ejemplo 11.5.

Repetiendo los cálculos para 2 MHz, tenemos

$$X_s = 2\pi \times 2 \times 10^6 \times 100 \times 10^{-6} = 1257 \Omega$$

$$Q_s = \frac{X_s}{R_s} = \frac{1257}{10} = 125,7$$

$$R_p = XQ = 1257 \times 125,7 = 157,9 \text{ k}\Omega$$

El circuito equivalente para 2 MHz se muestra en la Figura 11.29(c). □

Inductancias reales

Visite www.mmgna.com para obtener más información sobre núcleos y ferritas.

Hasta ahora, hemos supuesto que las bobinas son ideales. Una bobina real consta de un arrollamiento de conductor alrededor de un núcleo. A menudo, el núcleo es una ferrita (óxido de hierro) o hierro enriquecido, compactado con algún aglutinante. Estos materiales mejoran el campo magnético creado por la corriente de la bobina, propor-

El uso de bobinas se suele evitar debido a su relativo gran tamaño, pero existen algunas aplicaciones importantes en las que ningún otro elemento funciona igual de bien.

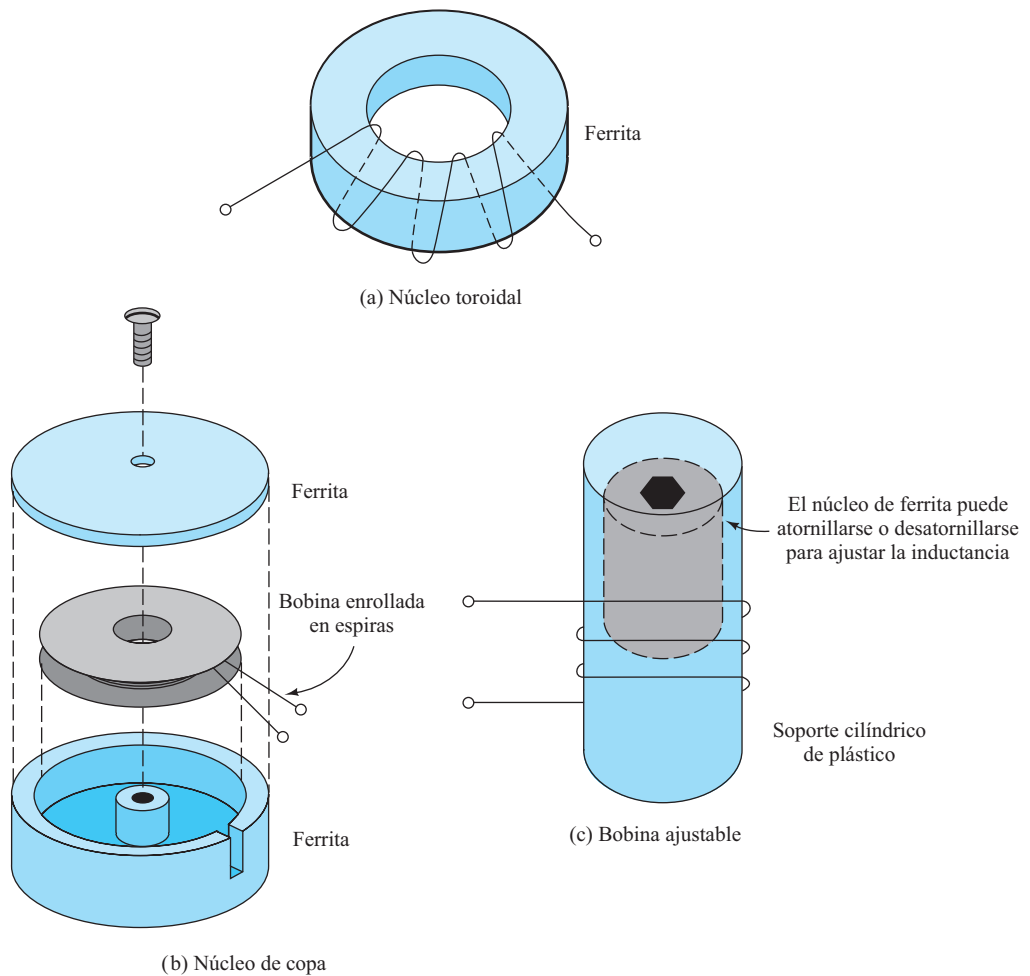


Figura 11.30. Bobinas típicas usadas en circuitos electrónicos.

cionando una mayor inductancia que una bobina idéntica arrollada a un núcleo no magnético.

La Figura 11.30 muestra diversos tipos de bobinas. El núcleo **toroidal** tiene la ventaja de confinar casi por completo el campo magnético al núcleo. Esto reduce el riesgo no intencionado de acoplamiento magnético con otras partes del circuito. El **núcleo de copa** es útil (comparado con el toroidal) porque permite enrollar fácilmente la bobina antes de montar el núcleo. El tipo de construcción que se muestra en la Figura 11.30(c) es útil si se necesita una bobina ajustable.

Una bobina real sufre diversos **efectos parásitos**. El cable tiene resistencia serie, el campo magnético alterno produce disipación de potencia en el núcleo, y aparecen capacidades parásitas entre las vueltas del bobinado. El circuito equivalente aproximado para una bobina real es el que se muestra en la Figura 11.31. La resistencia R_s refleja la resistencia del hilo, la resistencia R_p tiene en cuenta las pérdidas en el núcleo (además de otros factores de pérdidas, como las corrientes inducidas en las proximidades de los conductores), y la capacidad C tiene en cuenta las capacidades parásitas entre vueltas de hilo. En la bobina real, estos efectos están distribuidos, por lo que el circuito equivalente discreto de la Figura 11.31 es sólo una aproximación.

La reputación que pesa sobre la electrónica analógica de ser cosa de «duendes» se debe en gran medida a que los efectos parásitos no siempre se tienen en cuenta.

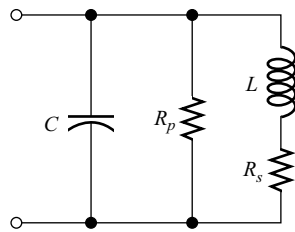


Figura 11.31. Modelo de circuito aproximado de una bobina real.

Una bobina L y una resistencia R asociadas en serie tienen un factor de calidad igual a

$$Q_s = \frac{\omega L}{R_s} \tag{11.48}$$

Por otro lado, para un circuito paralelo, tenemos

$$Q_p = \frac{R_p}{\omega L} \tag{11.49}$$

Observe que el factor de calidad Q de un circuito serie es proporcional a la frecuencia, mientras que en el caso de un circuito paralelo es inversamente proporcional a la frecuencia. Las bobinas reales sufren pérdidas que pueden modelarse, en parte como resistencia serie y en parte como resistencia paralelo. Por tanto, una bobina real posee un factor Q que alcanza un máximo para una determinada frecuencia. Esta propiedad se ilustra en la Figura 11.32. Como se indica en la figura, para la frecuencia en la que el factor de calidad Q es máximo, se tiene que el factor Q calculado aisladamente para la resistencia serie y el calculado aisladamente para la resistencia paralelo son iguales a dos veces a Q_{\max} .

Los fabricantes de bobinas suelen proporcionar las curvas de Q en función de la frecuencia para varias combinaciones de núcleos, secciones de hilo y número de vueltas. Estas curvas pueden usarse para obtener los circuitos equivalentes aproximados de las bobinas.

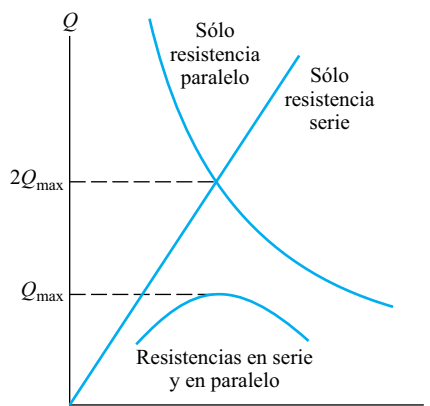


Figura 11.32. Factor de calidad de una bobina en función de la frecuencia.

Ejemplo 11.6. Modelo de circuito de una bobina real

Una determinada bobina de $1 \mu\text{H}$ tiene un factor Q máximo de 200 para una frecuencia de 10 MHz. Obtener el modelo de circuito aproximado para la bobina, y usar SPICE para obtener una gráfica de Q en función de la frecuencia para dicho modelo.

Solución: La resistencia serie puede calcularse usando $Q_s = 2Q_{\text{max}} = 400$. Resolviendo la Ecuación (11.48) para R_s y sustituyendo los valores, obtenemos

$$R_s = \frac{\omega L}{Q_s} = \frac{2\pi 10^7 \times 10^{-6}}{400} = 0,1571 \Omega$$

Del mismo modo, $Q_p = 2Q_{\text{max}} = 400$, y la Ecuación (11.49) resulta

$$R_p = Q_p \omega L = 400(2\pi 10^7)10^{-6} = 25,13 \text{ k}\Omega$$

El circuito equivalente para la bobina se muestra en la Figura 11.33.

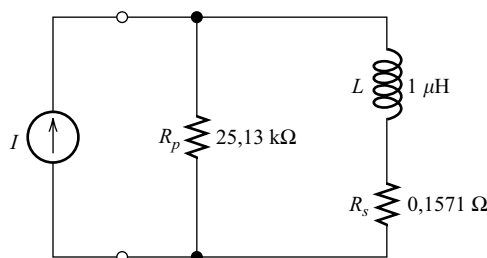


Figura 11.33. Circuito equivalente para la bobina del Ejemplo 11.6.

Hemos simulado el circuito, excitando el núcleo con una fuente de corriente de 1 A (en un caso real, este valor no sería práctico). Por tanto, la tensión entre los terminales de la bobina es igual a la impedancia de ésta. La resistencia serie equivalente es la parte real de esta tensión, y la reactancia serie equivalente es la parte imaginaria de la tensión. Con esto, Q es la parte imaginaria de la tensión dividida entre la parte real. La gráfica resultante se muestra en la Figura 11.34. □

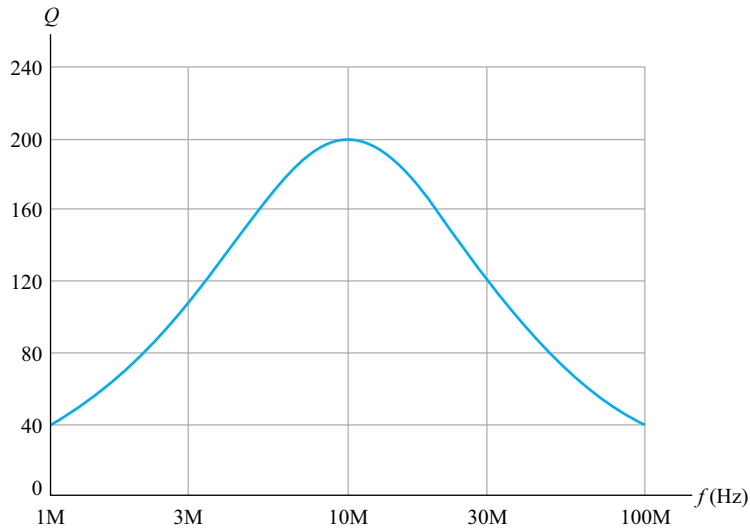


Figura 11.34. Q de la inductancia del Ejemplo 11.6 en función de la frecuencia.

Valores prácticos de inductancia en función de la frecuencia

Los valores de inductancia prácticos para circuitos con un alto factor Q dependen de la frecuencia de trabajo. El factor Q de bobinas muy pequeñas tiende a ser menor para bajas frecuencias, debido a la resistencia serie. Por el contrario, las bobinas grandes suelen tener un factor de calidad Q bajo para frecuencias altas, debido a las pérdidas en el núcleo. Además, una bobina grande implica el uso de muchas espiras, lo que hace aumentar la capacidad parásita entre ellas. Por ello, las bobinas con inductancia grande suelen ser autoresonantes para frecuencias relativamente bajas. Las bobinas no son útiles como inductancias por encima de la frecuencia de autoresonancia, puesto que se comportan como una capacidad con pérdidas. Los valores reales de inductancias con un alto factor Q se indican en la parte sombreada de la Figura 11.35. Por ejemplo, para 1 MHz, son valores reales entre 5 y 500 μ H para alto valor de Q .

Simplificación de circuitos resonantes

Como hemos mencionado, un circuito resonante complejo puede, a veces, reducirse a un sencillo circuito serie o paralelo. En este caso, pueden emplearse las ecuaciones dadas en las dos secciones anteriores para calcular la frecuencia de resonancia, las frecuencias de corte y el ancho de banda.

Ejemplo 11.7. Reducción de un circuito resonante complejo

La bobina del Ejemplo 11.6 se usa en el circuito de la Figura 11.36(a). Reduzca el circuito a un circuito resonante paralelo aproximado. Determine el ancho de banda, la impedancia vista por la fuente de corriente en resonancia, y las frecuencias de corte del circuito.

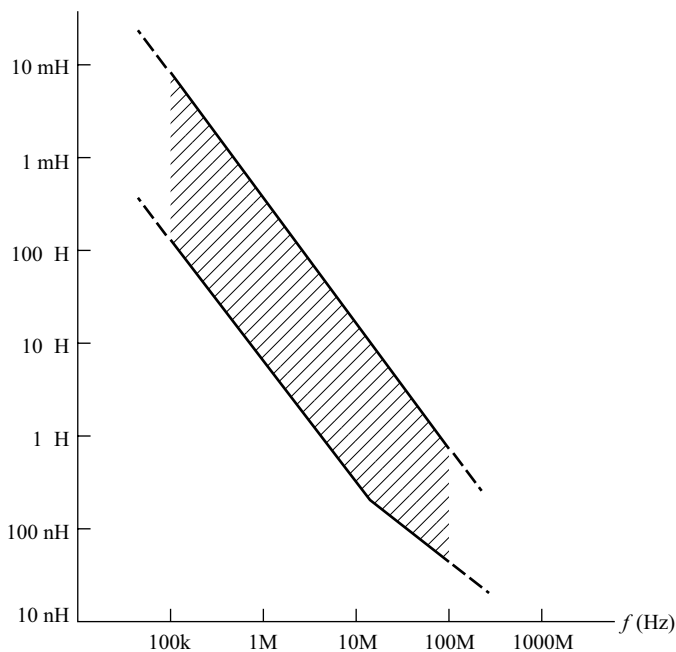


Figura 11.35. Valores prácticos de inductancias con alto factor Q en función de la frecuencia.

Solución: El circuito se reduce a un circuito RLC paralelo a través de una secuencia de transformaciones serie-paralelo y combinando los elementos en serie o paralelo. La secuencia de resultados intermedios se muestra en la Figura 11.36. Hemos utilizado las aproximaciones para un alto factor Q . En este caso, la inductancia del circuito simplificado que se muestra en la Figura 11.36(e) es igual a $1 \mu\text{H}$, y la capacidad equivalente es la combinación serie de C_1 y C_2 :

$$C_{\text{eq}} = \frac{1}{1/C_1 + 1/C_2} = 240,5 \text{ pF}$$

La frecuencia de resonancia es

$$f_0 = \frac{1}{2\pi\sqrt{LC_{\text{eq}}}} = 10,26 \text{ MHz}$$

Ahora que ya tenemos la frecuencia de resonancia, convertimos las resistencias asociadas con la bobina en una única resistencia equivalente paralelo. En primer lugar, debe calcularse el factor Q de la inductancia L y la resistencia R_s [véase la Figura 11.36(a)]. A partir del Ejemplo 11.6, tenemos que $R_s = 0,1571 \Omega$:

$$Q_s = \frac{\omega_0 L}{R_s} = \frac{2\pi \times 10,26 \times 10^6 \times 10^{-6}}{0,1571} = 410,3$$

Ya podemos calcular la resistencia equivalente paralelo correspondiente a R_s :

$$R'_s = Q_s^2 R_s = 26,45 \text{ k}\Omega$$

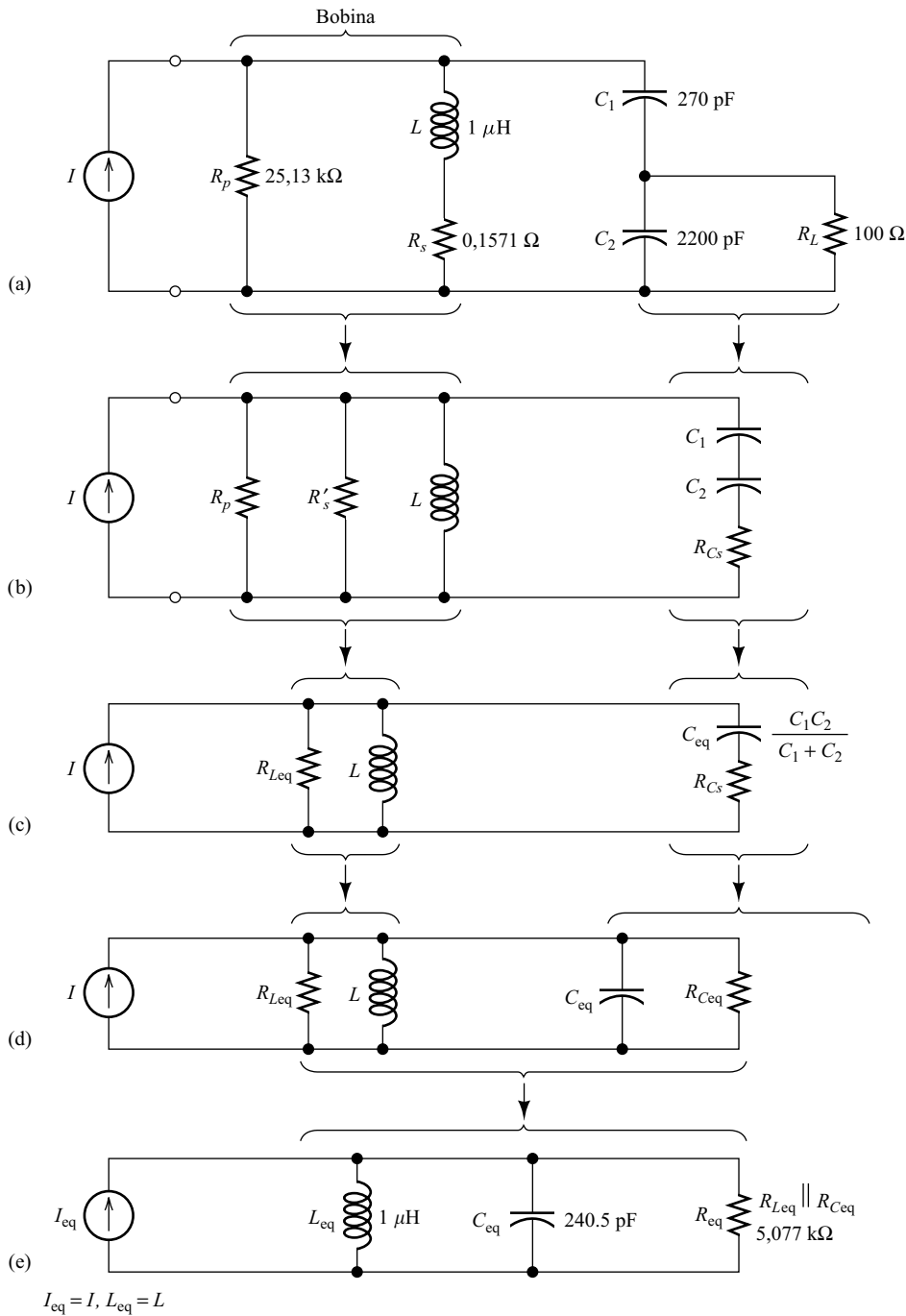


Figura 11.36. Véase el Ejemplo 11.7.

Por tanto, la resistencia serie R_s de la bobina ha sido convertida en una resistencia paralelo R'_s . Esto puede verse en la Figura 11.36(b). A continuación, combinamos R'_s en paralelo con R_p . A partir del Ejemplo 11.6, tenemos que $R_p = 25,13 \text{ k}\Omega$. Por tanto,

$$R_{Leq} = R'_s \parallel R_p = (26,45 \text{ k}\Omega) \parallel (25,13 \text{ k}\Omega) = 12,89 \text{ k}\Omega$$

Ahora, realizaremos una serie de transformaciones para convertir los condensadores (C_1 y C_2) y la resistencia R_L en una capacidad y una resistencia en paralelo equivalente [véase la Figura 11.36(a)]. Primero convertimos C_2 y R_L en su equivalente serie. El factor Q asociado con C_2 y R_L es

$$\begin{aligned} Q_{C_2} &= \frac{R_L}{X_{C_2}} = R_L \omega_0 C_2 \\ &= 100 \times 2\pi \times 10,26 \times 10^6 \times 2200 \times 10^{-12} \\ &= 14,18 \end{aligned}$$

A continuación, tenemos que el equivalente serie para la resistencia de carga es

$$\begin{aligned} R_{C_s} &= \frac{X_{C_2}}{Q_{C_2}} \\ &= \frac{1}{2\pi(10,26)10^6(2200)10^{-12}(14,18)} \\ &= 0,4973 \Omega \end{aligned}$$

Por tanto, hemos convertido R_L en una resistencia R_{C_s} en serie con los condensadores [véase la Figura 11.36(b)]. Llegados a este punto, los condensadores C_1 y C_2 están conectados en serie, y a dicha combinación la identificamos como C_{eq} .

A continuación, calculamos el factor de calidad asociado con C_{eq} y R_{C_s} :

$$\begin{aligned} Q_{C_{eq}} &= \frac{X_{C_{eq}}}{R_{C_s}} \\ &= \frac{1}{\omega_0 C_{eq} R_{C_s}} \\ &= \frac{1}{2\pi(10,26)10^6(240,5)10^{-12}(0,4973)} \\ &= 129,7 \end{aligned}$$

Ahora podemos convertir R_{C_s} en su equivalente paralelo:

$$\begin{aligned} R_{C_{eq}} &= Q_{C_{eq}} X_{C_{eq}} \\ &= 8,375 \text{ k}\Omega \end{aligned}$$

Por último, asociamos las resistencias R_{Leq} y $R_{C_{eq}}$ en paralelo:

$$\begin{aligned} R_{eq} &= R_{Leq} \parallel R_{C_{eq}} \\ &= (12,89 \text{ k}\Omega) \parallel (8,375 \text{ k}\Omega) \\ &= 5,077 \text{ k}\Omega \end{aligned}$$

El sencillo circuito resonante paralelo que se muestra en la Figura 11.36(e) presenta, aproximadamente, la misma impedancia para la fuente de corriente que el circuito original. Por tanto, la impedancia vista en resonancia por la fuente de corriente es, aproximadamente, R_{eq} .

Ahora podemos calcular el factor Q asociado al circuito equivalente:

$$\begin{aligned}
 Q_{\text{eq}} &= \frac{R_{\text{eq}}}{\omega_0 L} \\
 &= \frac{5077}{2\pi(10,26)10^6 \times 10^{-6}} \\
 &= 78,76
 \end{aligned}$$

Por lo que el ancho de banda del circuito es

$$\begin{aligned}
 B &= \frac{f_0}{Q_{\text{eq}}} \\
 &= \frac{10,26 \text{ MHz}}{78,76} \\
 &= 130,3 \text{ kHz}
 \end{aligned}$$

Las frecuencias aproximadas de corte se calculan usando las Ecuaciones (11.30) y (11.31). Con esto, tenemos

$$f_L \cong f_0 - B/2 = 10,195 \text{ MHz}$$

y

$$f_H \cong f_0 + B/2 = 10,325 \text{ MHz}$$

Con objeto de comprobar los resultados, se ha usado SPICE para analizar tanto el circuito original como su equivalente simplificado. Tras ejecutar la simulación, dibujamos la magnitud de la impedancia de entrada en función de la frecuencia, para el circuito original. Esto se muestra en la Figura 11.37. La impe-

La combinación serie de un conjunto de resistencias y reactancias puede convertirse en una combinación paralelo, y viceversa. Suponiendo que $Q \gg 1$, tenemos que $Q_p = Q_s = Q$, y $R_p = Q^2 R_s$. Los circuitos serie y paralelo son equivalentes en un estrecho margen de frecuencias. Las conversiones sucesivas son útiles para reducir circuitos resonantes complejos a circuitos equivalentes serie o paralelo simples.

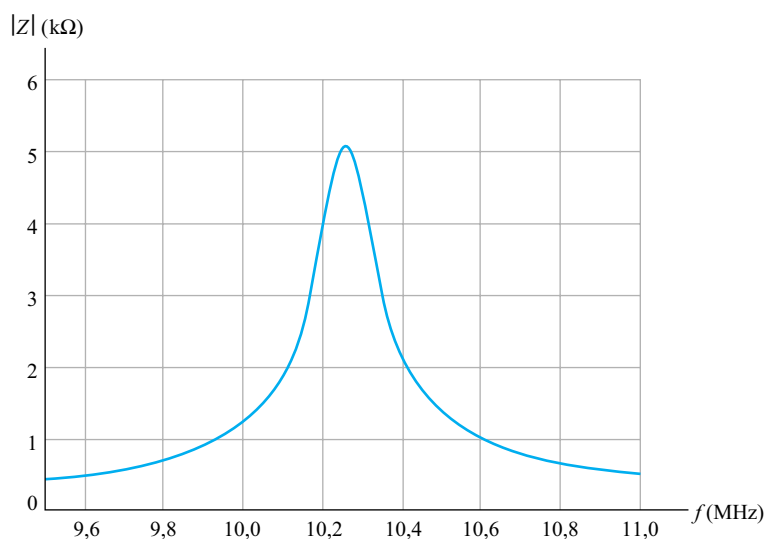


Figura 11.37. Magnitud de la impedancia en función de la frecuencia para el circuito del Ejemplo 11.7.

dancia del circuito simplificado es virtualmente idéntica a la del circuito original. Los resultados generados por SPICE para la frecuencia de resonancia, para las frecuencias de corte y para el ancho de banda, están de acuerdo con los valores obtenidos en el anterior ejemplo. □

EJERCICIO

11.10. Una inductancia de $1 \mu\text{H}$ está en serie con una resistencia de 1Ω . (a) Hallar la combinación equivalente en paralelo de la inductancia y la resistencia para una frecuencia de 30 MHz. (b) Repetir el ejercicio para una frecuencia de 20 MHz.

Respuesta (a) $L = 1 \mu\text{H}$ y $R_p = 35,5 \text{ k}\Omega$; (b) $L = \mu\text{H}$, y $R_p = 15,8 \text{ k}\Omega$.

EJERCICIO

11.11. Un condensador de 100 pF está en paralelo con una resistencia de 10 k Ω . Calcule la combinación serie equivalente para una frecuencia de 10 MHz.

Respuesta 100 pF en serie con 2,53 Ω .

EJERCICIO

11.12. Una determinada bobina de 1 mH tiene un factor de calidad Q máximo de 75 para una frecuencia de 200 kHz. Hallar un modelo de circuito aproximado para dicha bobina. Suponga que la capacidad parásita es despreciable.

Respuesta $L = 1 \text{ mH}$, $R_s = 8,38 \Omega$, y $R_p = 188,5 \text{ k}\Omega$ (véase la Figura 11.38).

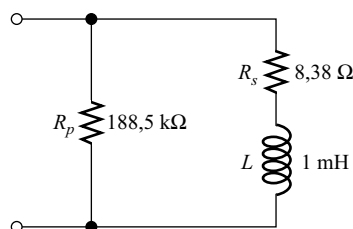


Figura 11.38. Respuesta para el Ejercicio 11.12.

EJERCICIO

11.13. Emplee técnicas manuales de transformación de circuitos para convertir el circuito mostrado en la Figura 11.39 en un circuito resonante serie simple. Hallar la frecuencia de resonancia y el ancho de banda. ¿Cuál es la impedancia vista en resonancia por la fuente de corriente? Utilice SPICE para comparar los resultados obtenidos con el circuito simple y los obtenidos con el circuito original.

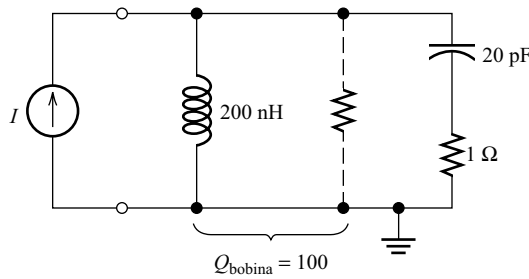


Figura 11.39. Circuito para el Ejercicio 11.13.

Respuesta El circuito equivalente paralelo tiene $L = 200 \text{ nH}$, $C = 20 \text{ pF}$, $R_{\text{eq}} = 5 \text{ k}\Omega$, $f_0 = 79,577 \text{ MHz}$, y $B = 1,592 \text{ MHz}$. En resonancia, la fuente de corriente ve una resistencia de $5 \text{ k}\Omega$.

11.7. REDES DE ADAPTACIÓN DE IMPEDANCIAS: EJEMPLO DE DISEÑO

Los circuitos resonantes suelen usarse a menudo para acoplar la salida de los amplificadores de potencia a las antenas en los transmisores de radio. Otra aplicación es la de acoplar la antena receptora al amplificador de RF en un receptor de radio. No veremos estas aplicaciones en detalle. Sin embargo, como ejemplo de este tipo de aplicación de los circuitos resonantes, estudiaremos el diseño de un circuito de acoplamiento para un amplificador de potencia de clase D.

La misión de los amplificadores de potencia en los transmisores de radio es la de suministrar toda la potencia posible a la antena de transmisión. A menudo, la señal que va a amplificarse es una senoide de alta frecuencia que ha sido **modulada en fase** o **modulada en frecuencia** por una señal de información analógica o digital. Por ejemplo, en la **modulación por inversión de fase**, la señal tiene un ángulo de fase de 0° cuando la información digital es un 1 lógico, y de 180° para un 0 lógico. Un estudio detallado sobre modulación va más allá del alcance de este libro. Para simplificar, trataremos las señales que van a amplificarse como simples senoides.

La Figura 11.40 muestra el diagrama simplificado de un amplificador de potencia de clase D. El interruptor es controlado por la señal de entrada $v_s(t)$. Cuando $v_s(t)$ es positiva, el interruptor está conectado a la fuente de alimentación. Por el contrario, cuando $v_s(t)$ es negativa, el interruptor se conecta a masa. Por tanto, la tensión $v_i(t)$ en la entrada de la red de acoplo es una señal cuadrada de la misma frecuencia y fase que la señal de entrada del amplificador. El interruptor se suele implementar con transistores bipolares o FET, que conducen o no dependiendo de la señal de entrada del amplificador. De todos modos, no vamos a estudiar los detalles del circuito interruptor por ahora.

Como se ha mencionado anteriormente, suponemos, para simplificar, que la señal de entrada no está modulada. En este caso, la serie de Fourier para la onda cuadrada sería

$$v_i(t) = \frac{V_{CC}}{2} + \frac{2V_{CC}}{\pi} (\sin \omega_0 t + \frac{1}{3} \sin 3\omega_0 t + \frac{1}{5} \sin 5\omega_0 t + \dots) \quad (11.50)$$

Ésta es sólo una de las muchas aplicaciones prácticas de los circuitos resonantes.

En teoría, los amplificadores de clase D pueden tener eficiencias de potencia del 100% (si el interruptor es perfecto y las inductancias tienen un factor Q sin carga infinito).

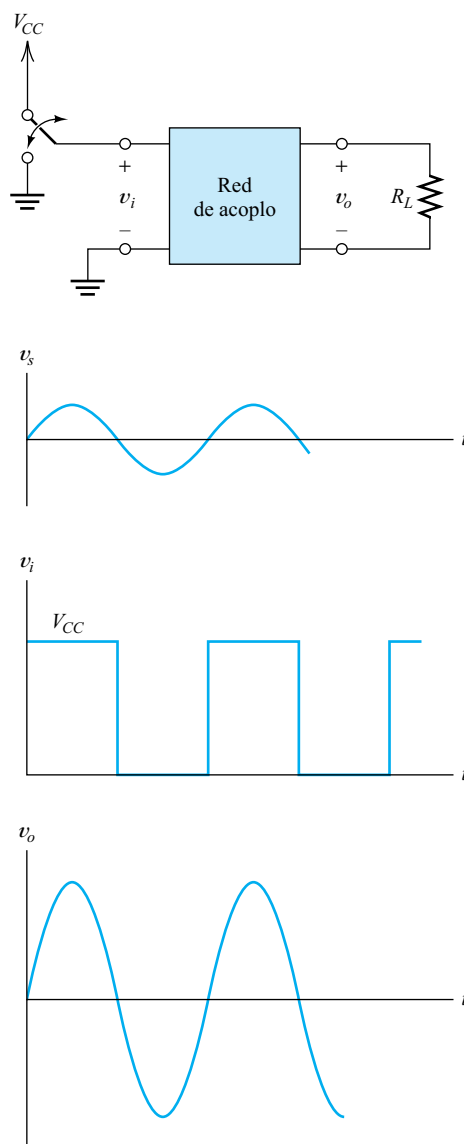


Figura 11.40. Diagrama conceptual de un amplificador de potencia de clase D.

Las funciones de la red de acoplo consisten en filtrar la componente continua y los armónicos de la señal cuadrada de entrada, así como en suministrar la componente fundamental a la carga. Además, para obtener la potencia de salida deseada, a menudo es necesario aumentar la amplitud de la componente fundamental a través de la red de acoplo. Para conseguir estos objetivos, puede usarse la red resonante serie que se muestra en la Figura 11.41(a).

La resistencia R_{L_s} representa las pérdidas de la inductancia. Idealmente, R_{L_s} debe ser cero para evitar pérdidas de potencia en la red de acoplo. Sin embargo, las bobinas reales tienen factores Q de varias centenas en el mejor de los casos, y, por tanto, las pérdidas de potencia de la bobina son considerables. Por supuesto, uno de los objetivos que se plantea es el de diseñar la red de acoplo de modo que las pérdidas en la bobina se mantengan dentro de un límite aceptable. Si convertimos la resistencia de

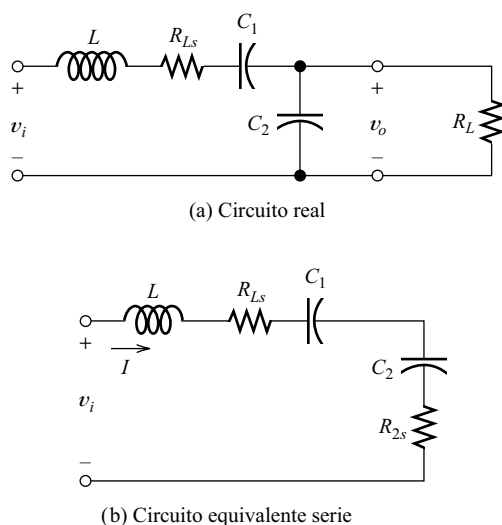


Figura 11.41. Red de acoplo resonante típica usada en amplificadores de potencia de clase D.

carga y C_2 en una red equivalente serie, obtendremos el circuito mostrado en la Figura 11.41(b), (hemos considerado que se pueden aplicar las aproximaciones para un alto factor Q , por lo que el circuito serie tiene la misma capacidad que el circuito paralelo).

El rendimiento η de la red de acoplo es la relación entre la potencia de salida y la potencia de entrada (expresada como porcentaje):

$$\eta = \frac{P_{\text{out}}}{P_{\text{in}}} \times 100 \% \tag{11.51}$$

La potencia de salida es la potencia suministrada a R_{2s} . La potencia de entrada es la potencia suministrada a R_{Ls} más la suministrada a R_{2s} . Por tanto, podemos escribir

$$\eta = \frac{I_{\text{rms}}^2 R_{2s}}{I_{\text{rms}}^2 R_{Ls} + I_{\text{rms}}^2 R_{2s}} \times 100 \% \tag{11.52}$$

donde I_{rms} es el valor rms de la corriente. La Ecuación (11.52) se reduce a

$$\eta = \frac{R_{2s}}{R_{Ls} + R_{2s}} \times 100 \% \tag{11.53}$$

Según esto, para conseguir un alto rendimiento, debemos diseñar de modo que $R_{2s} \gg R_{Ls}$. Nos referimos al factor Q de la propia inductancia como factor Q del circuito sin carga, el cual viene dado por

$$Q_{\text{sin carga}} = \frac{\omega_0 L}{R_{Ls}} \tag{11.54}$$

El factor de calidad Q del circuito completo, incluyendo la carga, se conoce con el nombre de Q con carga:

$$Q_{\text{con carga}} = \frac{\omega_0 L}{R_{Ls} + R_{2s}} \tag{11.55}$$

Usando las Ecuaciones (11.53), (11.54) y (11.55), obtenemos

$$\eta = \left(1 - \frac{Q_{\text{con carga}}}{Q_{\text{sin carga}}} \right) \times 100 \% \quad (11.56)$$

Por tanto, para lograr un alto rendimiento, debe cumplirse que $Q_{\text{sin carga}} \gg Q_{\text{con carga}}$. Sin embargo, las limitaciones prácticas de la bobina no permiten obtener un factor Q sin carga mayor de varias centenas. Por tanto, Q con carga debe ser del orden de 10 para llegar o sobrepasar el 90% de rendimiento.

Para lograr que las amplitudes de los armónicos se mantengan pequeñas en la carga, el factor Q con carga debe ser grande. Por tanto, debemos llegar a un equilibrio entre rendimiento y filtrado de los armónicos. En los transmisores de radio, es importante minimizar la potencia de salida de los armónicos de la frecuencia en cuestión y, a veces, es necesario añadir componentes a la red de acoplo para mejorar el filtrado de los armónicos.

Ejemplo 11.8. Diseño de una red de acoplo con amplificador de clase D

Un amplificador de potencia de clase D trabaja a 10 MHz con $V_{CC} = 12$ V. La resistencia de carga es $R_L = 50 \Omega$. Diseñar una red de acoplo basada en el circuito de la Figura 11.41(a) para que se entreguen 25 W de potencia a la carga. El rendimiento de la red de acoplo debe ser igual o superior a un 90%. Realice el diseño para una atenuación máxima de los armónicos, respetando el resto de especificaciones. Suponga que la bobina tiene un factor Q sin carga igual a 200.

Solución: Resolviendo la Ecuación (11.56) para el factor Q con carga, tenemos que

$$Q_{\text{con carga}} = \left(1 - \frac{\eta}{100 \%} \right) Q_{\text{sin carga}}$$

Sustituyendo los valores, obtenemos

$$\begin{aligned} Q_{\text{con carga}} &= \left(1 - \frac{90 \%}{100 \%} \right) 200 \\ &= 20 \end{aligned}$$

Para atenuar los armónicos tanto como sea posible, debemos diseñar para obtener el máximo factor de calidad Q con carga permitido. Para alcanzar el rendimiento deseado, debemos tener un factor Q con carga de 20 ó menor. Por tanto, realizaremos el diseño a partir de un factor Q con carga de 20. Otra consideración es que el circuito debe tener el ancho de banda necesario para permitir el paso de la señal modulada. Un análisis del ancho de banda de las señales moduladas iría más allá del objetivo del presente libro, así que dejaremos este tema para los libros de sistemas de comunicaciones. Normalmente, tener como objetivo un alto rendimiento da como resultado un ancho de banda suficiente para permitir el paso de la señal modulada.

Para una potencia de salida de 25 W y un rendimiento del 90%, la Ecuación (11.51) quedaría

$$P_{\text{in}} = \frac{25}{0,90} = 27,78 \text{ W}$$

El circuito se diseña de forma que sea un circuito resonante serie para la frecuencia de trabajo, y para que la componente fundamental de la señal cuadrada aparezca en bornes de la combinación serie de R_{Ls} y R_{2s} . Por tanto, la potencia de entrada para la red adaptada es el cuadrado del valor rms de la componente fundamental dividido entre la resistencia total. A partir de la expresión de la serie de Fourier dada en la Ecuación (11.50) para la señal cuadrada de entrada, obtenemos que la amplitud de pico de la componente fundamental es $2V_{CC}/\pi$. Por tanto, podemos escribir

$$P_{in} = \left(\frac{2V_{CC}}{\pi\sqrt{2}} \right)^2 \frac{1}{R_{Ls} + R_{2s}}$$

Despejando la resistencia total y sustituyendo los valores, tenemos

$$\begin{aligned} R_{Ls} + R_{2s} &= \left(\frac{2V_{CC}}{\pi\sqrt{2}} \right)^2 \frac{1}{P_{in}} \\ &= \left(\frac{2 \times 12}{\pi\sqrt{2}} \right)^2 \frac{1}{27,78} \\ &= 1,05 \, \Omega \end{aligned}$$

Despejando el valor de la bobina de la Ecuación (11.55), obtenemos

$$L = \frac{Q_{con\ carga}(R_{Ls} + R_{2s})}{\omega_0}$$

Sustituyendo los valores, se obtiene

$$L = \frac{20 \times 1,05}{2\pi 10^7} = 334,4 \, \text{nH}$$

Éste es un valor de bobina para el que es posible un alto factor Q a una frecuencia de 10 MHz (véase la Figura 11.35). Por tanto, el valor supuesto de $Q_{sin\ carga} = 200$ es realista.

Ahora, podemos resolver la Ecuación (11.54) para obtener la resistencia serie de la bobina:

$$\begin{aligned} R_{Ls} &= \frac{\omega_0 L}{Q_{sin\ carga}} \\ &= \frac{2\pi 10^7 \times 334,4 \times 10^{-9}}{200} \\ &= 0,1050 \, \Omega \end{aligned}$$

Anteriormente, vimos que $R_{Ls} + R_{2s} = 1,050 \, \Omega$. Por tanto, la resistencia serie debida a la carga es

$$R_{2s} = 0,9453 \, \Omega$$

Esta resistencia debe ser el resultado de la resistencia de carga en paralelo con C_2 . Usando la Ecuación (11.47) con un cambio de notación para este caso concreto, tenemos

$$R_L = Q_{C_2}^2 R_{2s}$$

donde Q_{C_2} es el factor de calidad para C_2 y R_L . Despejando Q_{C_2} y sustituyendo valores, obtenemos

$$Q_{C_2} = 7,273$$

Ahora podemos calcular la reactancia de C_2 :

$$X_{C_2} = Q_{C_2} R_{2s} = 6,875 \Omega$$

Por supuesto que, en resonancia, la reactancia de la bobina debe ser igual a la reactancia de la combinación serie de C_1 y C_2 :

$$X_L = \omega_0 L = X_{C_1} + X_{C_2}$$

Despejando X_{C_1} tenemos que

$$\begin{aligned} X_{C_1} &= \omega_0 L - X_{C_2} \\ &= 2\pi 10^7 (334,4) 10^{-9} - 6,875 \\ &= 14,14 \Omega \end{aligned}$$

Ahora podemos calcular los valores de las capacitancias. Tenemos

$$X_{C_1} = \frac{1}{\omega_0 C_1}$$

Despejando C_1 y sustituyendo los valores, tenemos que

$$C_1 = 1126 \text{ pF}$$

De forma similar, se obtiene

$$C_2 = 2315 \text{ pF}$$

En la practica, usaríamos valores estándar para los condensadores y una bobina ajustable, de forma que el circuito pueda sintonizarse a la frecuencia de resonancia deseada.

□

EJERCICIO

11.14. Repetir el Ejemplo 11.8 para una frecuencia fundamental de 5 MHz y una potencia de salida de 10 W.

Respuesta $L = 1,672 \mu\text{H}$, $C_2 = 2928 \text{ pF}$, y $C_1 = 764,1 \text{ pF}$.

EJERCICIO

11.15. Un generador de tensión de 1 MHz tiene una impedancia interna de 5 k Ω . Se desea maximizar la potencia entregada a una carga de 500 Ω usando una red

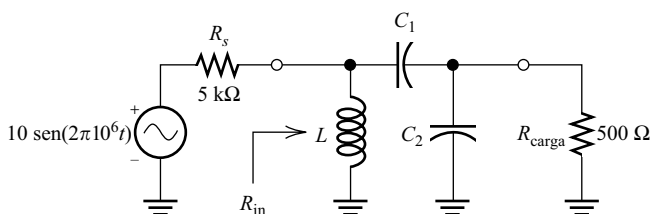


Figura 11.42. Red de adaptación del Ejercicio 11.15.

de adaptación resonante como la mostrada en la Figura 11.42. El ancho de banda del circuito debe ser de 50 kHz. Calcule los valores de L , C_1 , y C_2 . Suponga que la inductancia es ideal. (Pista: Para una máxima transferencia de potencia, la impedancia R_{in} vista por el generador debe ser igual a la resistencia interna del generador. Al calcular el factor de calidad Q total del circuito, convierta el generador de tensión y R_s en su equivalente de Norton, e incluya R_s en la resistencia paralela total.)

Respuesta $L = 19,89 \mu\text{H}$, $C_1 = \text{pF}$, y $C_2 = 4026 \text{ pF}$.

11.8. AMPLIFICADORES SINTONIZADOS

Los amplificadores sintonizados contienen circuitos resonantes en el circuito de entrada, en el circuito de salida, o en ambos. Se usan para amplificar señales de banda estrecha (es decir, señales cuyas componentes pertenecen a una estrecha banda de frecuencias), mientras que rechazan las señales de las bandas de frecuencia adyacentes. Por ejemplo, los receptores de radio y televisión utilizan amplificadores sintonizados para seleccionar una señal de entre las varias que llegan al receptor a través de la antena.

La Figura 11.43(a) muestra un amplificador sintonizado. El circuito equivalente en pequeña señal se muestra en la Figura 11.43(b). Suponemos que el condensador de acoplo de salida C_c es un cortocircuito para la frecuencia de la señal. Obviamente, la función de C_c es evitar que la tensión continua de polarización en el drenador de J_1 llegue a la carga R_L . La resistencia R_p mostrada en el circuito equivalente representa las pérdidas en la bobina L , el condensador C y la asociación en paralelo de R_L , R_p y r_d forman un circuito resonante paralelo. Para simplificar, comenzaremos nuestro análisis despreciando las capacidades del dispositivo.

La tensión de salida del amplificador es

$$\mathbf{V}_o = -g_m \mathbf{V}_{gs} Z(j\omega) \tag{11.57}$$

donde Z es la impedancia del circuito resonante paralelo, dada por la Ecuación (11.36). Sustituyendo $\mathbf{V}_{gs} = \mathbf{V}_{in}$, tenemos que la ganancia de tensión es

$$A_v = \frac{\mathbf{V}_o}{\mathbf{V}_{in}} = -g_m Z(j\omega) \tag{11.58}$$

Los amplificadores sintonizados contienen circuitos resonantes en el circuito de entrada, en el de salida, o en ambos. Son útiles en aplicaciones en las que se desea amplificar señales contenidas en una estrecha banda de frecuencias.

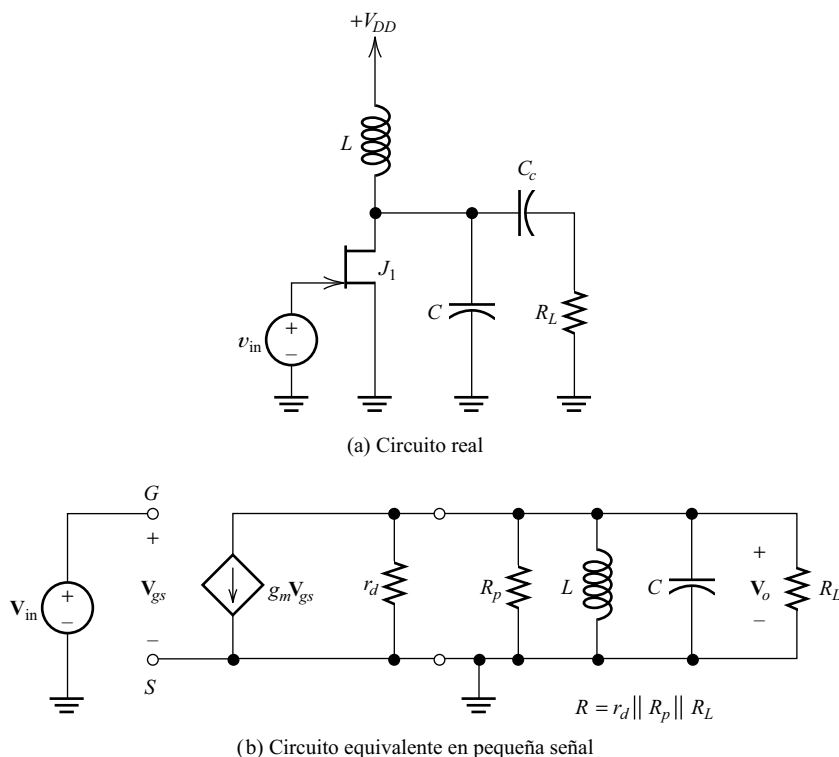


Figura 11.43. Amplificador sintonizado.

Ejemplo 11.9. Diseño de un amplificador sintonizado

Diseñar un amplificador sintonizado basado en el de la Figura 11.43 con el JFET 2N5485. La frecuencia central deberá ser de 10 MHz, y el ancho de banda de 200 kHz. La tensión de la fuente de alimentación es $V_{DD} = +15$ V. Suponga que $g_m = 6,03 \times 10^{-3}$ S y $r_d = 20,70$ k Ω (éstos son los parámetros del modelo PSpice del 2N5485 contenido en el archivo DEVICE.LIB, en el punto de trabajo de este circuito). Desprecie las capacidades parásitas del dispositivo en el diseño. Calcule la ganancia para la frecuencia central del amplificador. Utilice PSpice para simular el circuito y verificar el diseño.

Solución: En primer lugar, usaremos la Ecuación (11.28) para calcular el factor de calidad total del circuito:

$$Q = \frac{f_0}{B} = \frac{10 \text{ MHz}}{200 \text{ kHz}} = 50$$

A continuación, seleccionamos la bobina. Volviendo a la Figura 11.35, vemos que los valores prácticos de inductancia se encuentran entre 0,5 μ H y 20 μ H para una frecuencia de 10 MHz. Suponga que seleccionamos una bobina de 1 μ H, y que el factor de calidad de la bobina es $Q_{\text{bobina}} = 200$ (éste es un valor típico para una bobina de alta calidad).

Ahora despejamos la capacidad de la Ecuación (11.33) y sustituimos los valores:

$$C = \frac{1}{L\omega_0^2} = \frac{1}{10^{-6}(2\pi 10^7)^2} = 253,3 \text{ pF}$$

La resistencia paralelo que representa las pérdidas de la bobina es

$$R_p = Q_{\text{bobina}} \omega_0 L = 12,57 \text{ k}\Omega$$

De igual forma, la resistencia efectiva en paralelo del circuito sintonizado es

$$R = Q \omega_0 L = 3,142 \text{ k}\Omega$$

Observando la Figura 11.43(b), vemos que la resistencia efectiva en paralelo es

$$R = R_L \parallel R_p \parallel r_d$$

Despejando R_L y sustituyendo valores, tenemos

$$\begin{aligned} R_L &= \frac{1}{1/R - 1/R_p - 1/r_d} \\ &= 5,251 \text{ k}\Omega \end{aligned}$$

Para la frecuencia de resonancia, la impedancia del circuito es $Z = R = 3,142 \text{ k}\Omega$. Usando la Ecuación (11.58) para calcular la ganancia en resonancia, tenemos que

$$\begin{aligned} A_v(\omega_0) &= -g_m Z \\ &= -6,03 \times 10^{-3} \times 3,142 \times 10^3 \\ &= -18,95 \end{aligned}$$

El circuito completo se muestra en la Figura 11.44. Hemos seleccionado $C_c \gg C$. Esto garantiza que la impedancia del condensador de acoplo sea despreciable para la banda de frecuencias de interés.

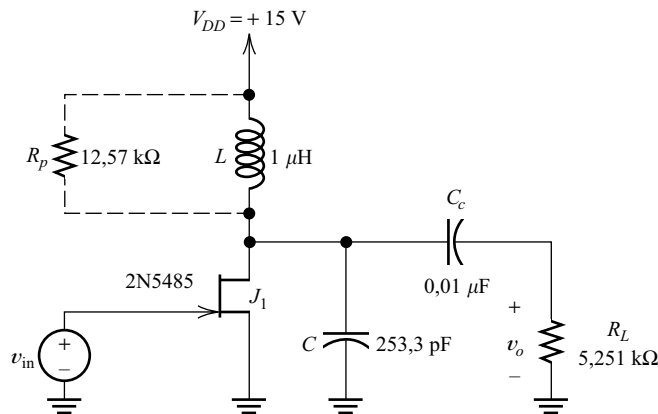


Figura 11.44. Amplificador sintonizado del Ejemplo 11.9.

Hemos simulado este circuito usando PSpice. Después de ejecutar la simulación, hemos trazado la magnitud de la ganancia mostrada en la Figura 11.45. El ancho de banda y la ganancia para la frecuencia central cumplen las especificaciones del diseño. Sin embargo, la frecuencia central es ligeramente más baja.

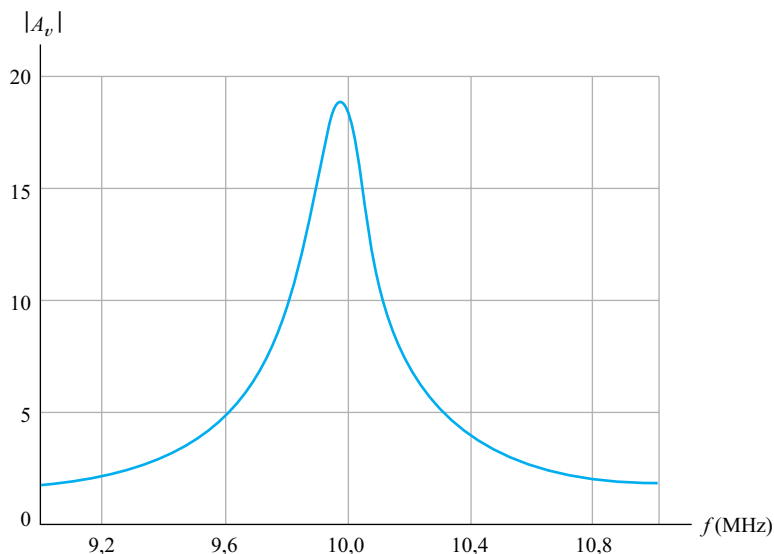


Figura 11.45. Ganancia en función de la frecuencia para el amplificador sintonizado de la Figura 11.44.

Esto se debe a las capacidades parásitas del dispositivo, que se han despreciado en los cálculos del diseño. Los resultados del análisis del punto de trabajo dan como resultado los siguientes valores para las capacidades parásitas del dispositivo:

$$C_{gs} = 4 \text{ pF}$$

$$C_{gd} = 0,992 \text{ pF}$$

Puesto que la tensión de entrada es pequeña comparada con la de salida, el nodo de la puerta puede considerarse que está puesto a masa (aproximadamente). Por tanto, C_{gd} está (aproximadamente) en paralelo con el condensador del circuito sintonizado. Debemos reducir C para compensar el efecto de la capacidad parásita del dispositivo. Si reducimos C en 0,992 pF hasta un nuevo valor de 252,3 pF y ejecutamos la simulación de nuevo, comprobamos que la frecuencia de resonancia se acerca mucho más al valor deseado. En la práctica, posiblemente podríamos usar una bobina o un condensador ajustable, de forma que el circuito pudiera sintonizarse de forma precisa a la frecuencia de resonancia deseada. □

Impedancia de entrada

Un hecho interesante y potencialmente problemático que afecta a los amplificadores con circuitos de salida sintonizados es que la impedancia de entrada puede contener una *resistencia negativa*. Para ilustrar esto, consideremos el circuito del Ejemplo 11.9.

La impedancia de entrada Z_{in} del dispositivo activo (o de cualquier otro circuito lineal) puede representarse mediante una asociación en paralelo de la resistencia R_{ip} y de la reactancia X_{ip} , como se muestra en la Figura 11.46. Para obtener una gráfica de la resistencia R_{ip} en función de la frecuencia para el circuito del Ejemplo 11.9, usamos Probe para dibujar $-1/IR(VIN)$, que es simplemente la tensión de entrada dividida

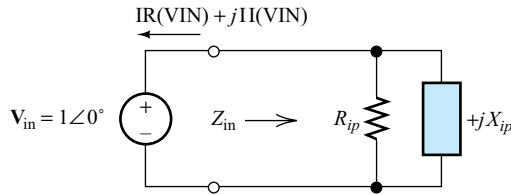


Figura 11.46. La impedancia de entrada puede representarse mediante una resistencia en paralelo con una reactancia.

entre la parte real de la corriente (el signo menos es necesario debido al sentido de referencia de la corriente). La parte real de la corriente fluye a través de R_{ip} , y la parte imaginaria a través de X_{ip} . De igual forma, la reactancia se obtiene dibujando $1/II(VIN)$. Las gráficas resultantes pueden verse en la Figura 11.47.

Observe que R_{ip} es negativa para frecuencias inferiores a la de resonancia. Esta resistencia de entrada negativa es consecuencia de la capacidad de realimentación C_{gd} del dispositivo activo. Debido al desplazamiento de fase del circuito resonante, el efecto Miller convierte la impedancia puramente reactiva de C_{gd} en una impedancia compleja que presenta una resistencia negativa.

Uno de los problemas asociados con esta resistencia negativa es que puede dar lugar a la oscilación (muy poco deseable) de un circuito que debiera ser un amplificador. Por ejemplo, si el circuito de entrada es también un circuito resonante, es posible que la resistencia paralelo neta del circuito de entrada sea negativa (las resistencias negativas pueden asociarse en serie o paralelo de la forma usual, con otras resistencias). Si la entrada del circuito resulta tener una resistencia equivalente negativa, los transitorios del circuito contendrán términos senoidales con crecimiento exponencial para la frecuencia de resonancia. Esto haría que los circuitos se convirtieran en osciladores y dejaran de ser útiles como amplificadores.

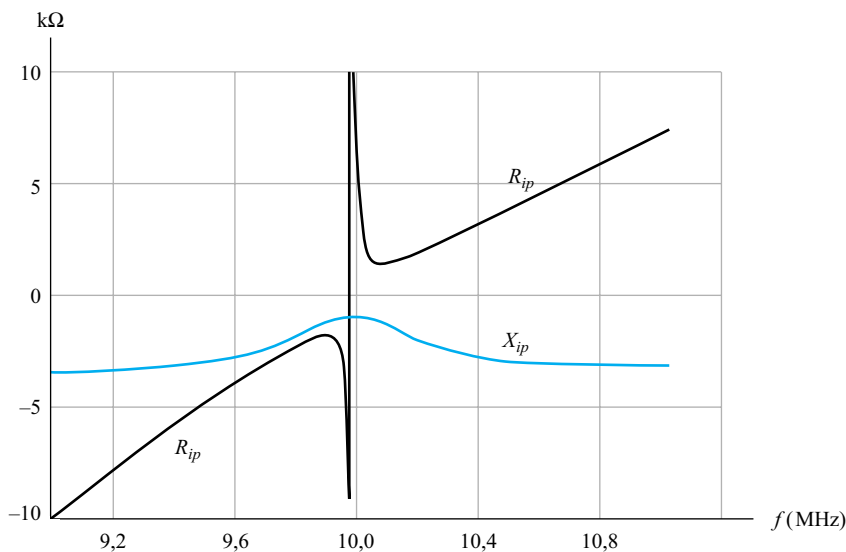


Figura 11.47. Reactancia y resistencia paralelo de entrada para el amplificador sintonizado de la Figura 11.44.

Observe también que, según la Figura 11.47, la reactancia X_{ip} cambia rápidamente en la proximidad de la frecuencia de resonancia. Esto puede afectar al circuito de entrada, haciendo que la curva de respuesta se desplace. Además, la sintonización del circuito de entrada depende de la sintonización del circuito de salida. Esta interacción de los puntos de sintonización hace que el circuito sea difícil de ajustar.

Neutralización

Un método para evitar la realimentación a través de C_{gd} es usar un circuito de **neutralización** para cancelar la realimentación. Un ejemplo de dicho circuito puede verse en la Figura 11.48. En este circuito, se acopla una segunda bobina con la inductancia del circuito resonante. Suponiendo un acoplamiento igual a la unidad y una relación de vueltas también igual a la unidad, la tensión en la segunda bobina es la inversa de la componente alterna de la tensión drenador-fuente. Por tanto, si se conecta un condensador $C_{neut} = C_{gd}$ entre el secundario y la puerta, una corriente igual en magnitud (pero opuesta en fase) a la corriente que fluye a través de C_{gd} fluirá a través de C_{neut} hasta la puerta. De este modo, se cancela (o neutraliza) la realimentación a través de C_{gd} .

A veces no es conveniente usar una relación de vueltas unitaria. A pesar de ello, para otras relaciones de vueltas puede también encontrarse un valor para C_{neut} de forma que se cancele la realimentación a través de C_{gd} . Por ejemplo, si la relación de vueltas es de dos a uno, de modo que la tensión en la bobina de neutralización es $v_{ds}/2$, debe cumplirse que $C_{neut} = 2C_{gd}$ para conseguir la cancelación.

Consulte el Problema 11.60 al final del presente capítulo para ver otra aplicación de esta técnica.

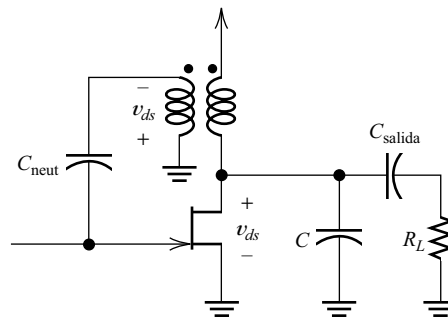


Figura 11.48. C_{neut} se usa para cancelar la realimentación a través de C_{gd} .

Configuraciones alternativas de amplificadores sintonizados

Hemos visto que la capacitancia de realimentación puede neutralizarse para evitar oscilaciones en los amplificadores sintonizados. Sin embargo, los circuitos de neutralización son engorrosos, y tienen que ser ajustados para acomodarse a las diferencias entre dispositivos. Un método alternativo es usar una configuración de circuito que posea una capacidad de realimentación prácticamente nula. Algunos circuitos útiles son el amplificador en puerta común (o en base común), el circuito cascodo y el amplificador diferencial. Los amplificadores sintonizados que se basan en estos circuitos se tratan en la sección de problemas.

Es posible que aparezcan resistencias de valor negativo en la entrada de un amplificador con salida sintonizada si hay capacidades de realimentación. La resistencia negativa puede provocar que el circuito oscile. Esto puede evitarse usando técnicas de neutralización o eligiendo un circuito que no tenga capacidad de realimentación.

EJERCICIO

11.16. Intente repetir el Ejemplo 11.9, pero seleccionando $L = 5 \mu\text{H}$. Suponga que la bobina tiene $Q_{bobina} = 200$. ¿Con qué problema se encuentra?

Respuesta Siguiendo el Ejemplo 11.9, tenemos que $C = 50,7 \text{ pF}$, $R_p = 62,8 \text{ k}\Omega$, $R = 15,7 \text{ k}\Omega$, y $R_L = -1,49 \text{ M}\Omega$. Excepto en circunstancias muy especiales, R_L debe ser una resistencia positiva. Por tanto, si hubiésemos elegido $L = 5 \text{ }\mu\text{H}$, tendríamos que comenzar de nuevo el diseño y volver a intentarlo.

EJERCICIO

11.17. Considere el circuito mostrado en la Figura 11.49. Suponga que la tensión inicial en el condensador no es nula. ¿Para qué valores de R_{ip} desaparece la respuesta transitoria del circuito? ¿Para qué valores crece?

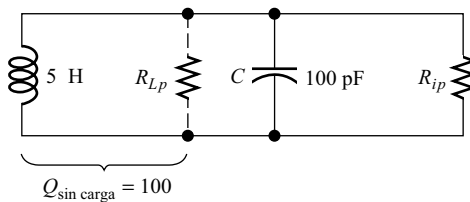


Figura 11.49. Circuito para el Ejercicio 11.17.

Respuesta Las oscilaciones crecen si R_{ip} es una resistencia negativa menor de $22,36 \text{ k}\Omega$ en magnitud. Si R_{ip} es positiva, o si es negativa pero mayor de $22,36 \text{ k}\Omega$ en magnitud, las oscilaciones desaparecen.

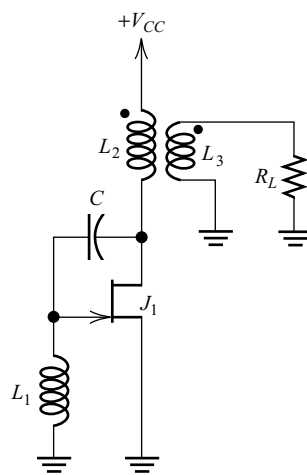
11.9. OSCILADORES LC

Hemos estudiado los osciladores RC en las Secciones 9.11 y 9.12. En estos circuitos, hemos empleado una red de realimentación RC con un amplificador operacional. Hemos analizado los circuitos usando el criterio de Barkhausen (es decir, para la frecuencia de oscilación se cumple que $A\beta = 1$, donde A es la ganancia del amplificador y β es el factor de realimentación de la red RC). En esta sección, vamos a ver varios circuitos osciladores que emplean circuitos resonantes LC y dispositivos discretos. En lugar de aplicar el criterio de Barkhausen, mostraremos una técnica alternativa para analizar los osciladores.

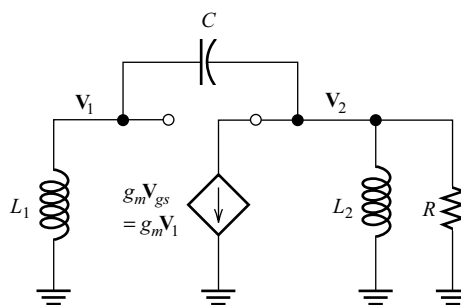
El oscilador Hartley

El circuito mostrado en la Figura 11.50(a) se conoce como **oscilador Hartley**. El FET proporciona la ganancia necesaria para mantener las oscilaciones. Veremos que L_1 , L_2 y C son los elementos del circuito que determinan la frecuencia. Supondremos que L_3 está fuertemente acoplada con L_2 , y que no existe acoplamiento entre L_1 y las demás bobinas. La resistencia R_L representa la carga. Existen muchas variantes de este circuito. Por ejemplo, se puede usar un bipolar en lugar de un FET. En algunas variantes, L_1 y L_2 están mutuamente acopladas.

El circuito equivalente en pequeña señal se muestra en la Figura 11.50(b). La resistencia R representa la carga reflejada en el lado de L_2 de las bobinas acopladas.



(a) Circuito real



(b) Circuito equivalente en pequeña señal

Figura 11.50. Oscilador Hartley.

Puesto que suponemos un coeficiente de acoplamiento unitario para L_2 y L_3 , las resistencias se relacionan por

$$R = R_L \left(\frac{n_2}{n_3} \right)^2 \quad (11.59)$$

donde n_2 y n_3 son los números de espiras de L_2 y L_3 , respectivamente. Para simplificar el análisis, despreciamos las resistencias de pérdidas de las inductancias y las capacidades parásitas del FET.

Frecuencia de oscilación y requisito de transconductancia mínima

Aquí vemos una importante técnica para el análisis de circuitos osciladores.

A continuación, analizaremos el circuito equivalente para hallar las expresiones para la frecuencia de oscilación y para el valor de g_m mínimo necesario para mantener la oscilación. En primer lugar, usamos el análisis de tensión en los nodos para escribir las ecuaciones del circuito. Por ejemplo, sumando las corrientes en el nodo 1, obtenemos

$$\frac{V_1}{j\omega L_1} + j\omega C(V_1 - V_2) = 0 \quad (11.60)$$

De igual forma, en el nodo 2 tenemos

$$g_m \mathbf{V}_1 + j\omega C(\mathbf{V}_2 - \mathbf{V}_1) + \frac{\mathbf{V}_2}{j\omega L_2} + \frac{\mathbf{V}_2}{R} = 0 \quad (11.61)$$

Agrupando términos, resulta

$$\left(j\omega C - j\frac{1}{\omega L_1}\right) \mathbf{V}_1 - j\omega C \mathbf{V}_2 = 0 \quad (11.62)$$

$$(g_m - j\omega C) \mathbf{V}_1 + \left(j\omega C - j\frac{1}{\omega L_2} + \frac{1}{R}\right) \mathbf{V}_2 = 0 \quad (11.63)$$

Las partes derechas de estas ecuaciones son cero. Por tanto, una solución es $\mathbf{V}_1 = \mathbf{V}_2 = 0$. Por supuesto, esto es lo que esperábamos que sucediese en un circuito que no tiene fuentes independientes. Sin embargo, en un circuito oscilador deseamos obtener valores no nulos para \mathbf{V}_1 y \mathbf{V}_2 . Si fuésemos a escribir una solución (por ejemplo, para \mathbf{V}_1) del conjunto de ecuaciones de circuito [(11.62) y (11.63)] usando determinantes, nos encontraríamos con que el determinante del numerador contiene una columna de ceros (los valores de la parte derecha de las ecuaciones). Por tanto, el valor del determinante numerador es cero. Como consecuencia, *las soluciones son cero, a menos que el determinante del denominador sea cero*. El determinante del denominador está formado por los coeficientes de \mathbf{V}_1 y \mathbf{V}_2 , y se conoce con el nombre de **determinante del sistema**. Por tanto, igualamos el determinante del sistema a cero:

$$\begin{vmatrix} (j\omega C - j/\omega L_1) & (-j\omega C) \\ (g_m - j\omega C) & (j\omega C - j/\omega L_2 + 1/R) \end{vmatrix} = 0 \quad (11.64)$$

Desarrollando este determinante, obtenemos

$$\left(j\omega C - j\frac{1}{\omega L_1}\right) \left(j\omega C - j\frac{1}{\omega L_2} + \frac{1}{R}\right) - (-j\omega C)(g_m - j\omega C) = 0 \quad (11.65)$$

Recuerde que para desarrollar un determinante de dos por dos, tomamos el producto de los términos en la diagonal principal y le restamos el producto de los términos de la diagonal opuesta.

A continuación, desarrollamos los términos de la parte izquierda de la Ecuación (11.65). Después, separando las partes reales e imaginarias, obtenemos

$$\left(\frac{C}{L_1} + \frac{C}{L_2} - \frac{1}{\omega^2 L_1 L_2}\right) + j\left(\frac{\omega C}{R} - \frac{1}{\omega R L_1} + \omega C g_m\right) = 0 \quad (11.66)$$

Para que una expresión compleja sea igual a cero, la parte real debe ser cero. Por tanto, haciendo igual a cero la parte izquierda de la Ecuación (11.66), tenemos

$$\left(\frac{C}{L_1} + \frac{C}{L_2} - \frac{1}{\omega^2 L_1 L_2}\right) = 0 \quad (11.67)$$

Despejando ω , obtenemos una expresión para la frecuencia de oscilación:

$$\omega = \frac{1}{\sqrt{C(L_1 + L_2)}} \quad (11.68)$$

A continuación, igualamos la parte imaginaria de la Ecuación (11.66) a cero:

$$\frac{\omega C}{R} - \frac{1}{\omega RL_1} + \omega Cg_m = 0 \quad (11.69)$$

Despejando la transconductancia, tenemos

$$g_m = \frac{1}{\omega^2 L_1 RC} - \frac{1}{R} \quad (11.70)$$

Usando la Ecuación (11.68) para sustituir ω en la Ecuación (11.70), tenemos

$$g_m = \frac{L_2}{RL_1} \quad (11.71)$$

La Ecuación (11.71) proporciona el valor mínimo de g_m necesario para mantener las oscilaciones con una amplitud constante. Si g_m es menor que este valor, la oscilación se extinguirá de forma exponencial. Por el contrario, si g_m es mayor que el valor obtenido con la Ecuación (11.71), la oscilación crecerá exponencialmente hasta que la amplitud quede limitada por la no linealidad del FET. Para garantizar la oscilación, seleccionaremos valores para los componentes de forma que el valor de g_m supere el mínimo necesario.

Análisis de osciladores usando el determinante del sistema

Antes de ver un ejemplo de diseño de un oscilador Hartley, revisaremos el método de análisis necesario. Los pasos del análisis son los siguientes:

Análisis de osciladores paso a paso usando el determinante del sistema.

1. Dibujar el diagrama equivalente en pequeña señal
2. Escribir el conjunto de ecuaciones que resuelven el circuito, representando las variables del circuito como fasores y los componentes del mismo mediante sus impedancias complejas. En el caso de un oscilador Hartley, hemos usado la técnica de las tensiones en los nodos. Sin embargo, pueden emplearse las corrientes de malla u otras variables del circuito (como las corrientes de ramas). Después de escribir las ecuaciones y de agrupar en la parte izquierda de la ecuación los términos asociados a las variables del circuito, tendremos que la parte derecha será igual a cero. Esto siempre se cumple, ya que no tenemos fuentes independientes de alterna en los circuitos osciladores.
3. Escribir y desarrollar el determinante del sistema, agrupando las partes reales e imaginarias.
4. Hacer igual a cero tanto la parte real como la parte imaginaria del determinante. Estas dos ecuaciones pueden resolverse para obtener la frecuencia de oscilación y una ganancia determinada. En el caso de un oscilador Hartley implementado con un FET, hallaremos el valor necesario de g_m . En un circuito con un bipolar, podemos obtener el valor mínimo de β necesario para la oscilación.

El método de análisis basado en el criterio de Barkhausen puede usarse también para osciladores LC como el oscilador Hartley. Sin embargo, para usar el criterio de Barkhausen es necesario dividir el circuito en un bloque de amplificación y un circuito de realimentación, y, a veces, no es sencillo realizar esta separación. Usando el método del determinante del sistema, no es necesario dividir el circuito. Por tanto, a veces resulta más conveniente el uso del método del determinante del sistema que el criterio de Barkhausen.

Efectos de segundo orden

En el análisis del oscilador Hartley, hemos usado un circuito equivalente relativamente simple para el elemento activo, y hemos despreciado las resistencias de pérdidas de las bobinas. Como resultado, hemos obtenido expresiones relativamente simples para la frecuencia y la g_m mínima. Si se usa un circuito equivalente más complejo, el análisis y las expresiones que resultan no serán tan simples. Sin embargo, el método básico es el mismo.

En nuestro análisis simplificado del oscilador Hartley, la frecuencia de oscilación dependía exclusivamente de L_1 , L_2 y C . Si usamos un circuito equivalente más realista, que incluya las capacidades parásitas del dispositivo y las resistencias de pérdidas, comprobaremos que la frecuencia está influida (puede que sólo ligeramente) por muchos de estos parámetros del circuito. Normalmente, haremos que uno de los condensadores o bobinas del circuito sea ajustable, de forma que la frecuencia del circuito pueda ser ajustada inicialmente al valor deseado. Sin embargo, es importante comprender que un pequeño cambio en los parámetros del circuito (como las variaciones en las capacidades parásitas del dispositivo debidas a una variación de la temperatura o de la tensión de alimentación) casi siempre producen un ligero desplazamiento de la frecuencia.

Ejemplo 11.10. Diseño de un oscilador Hartley

Diseñar un oscilador Hartley de 10 MHz con el JFET 2N5485 de canal n . La resistencia de carga es $R_L = 50 \Omega$, y la tensión de alimentación es $V_{DD} = 15 \text{ V}$. Suponga que $L_1 = L_2$. Simule el circuito para demostrar que oscila.

Solución: En primer lugar, seleccionamos valores para $L_1 = L_2$. Los valores prácticos para bobinas de alto Q se muestran en la Figura 11.35. Suponga que seleccionamos $L_1 = L_2 = 1 \mu\text{H}$.

El condensador puede obtenerse de la Ecuación (11.68):

$$\begin{aligned} C &= \frac{1}{\omega^2(L_1 + L_2)} \\ &= \frac{1}{(2\pi 10^7)^2(10^{-6} + 10^{-6})} \\ &= 126,7 \text{ pF} \end{aligned}$$

El punto Q de este circuito es $V_{DSQ} = V_{CC} = 15 \text{ V}$ y $V_{GSQ} = 0$. La hoja de especificaciones del JFET 2N5485 indica que g_m varía entre $3500 \mu\text{S}$ y $7000 \mu\text{S}$ en este punto Q . Por tanto, diseñaremos el circuito para garantizar su oscilación con $g_m = 3500 \mu\text{S}$. Despejando R de la Ecuación (11.71) y sustituyendo los valores, tenemos

$$\begin{aligned} R &= \frac{L_2}{g_m L_1} \\ &= \frac{10^{-6}}{(3500 \times 10^{-6})(10^{-6})} \\ &= 285,7 \Omega \end{aligned}$$

En realidad, éste es el valor mínimo de R para el que pueden mantenerse las oscilaciones con $g_m = 3500 \mu\text{S}$. Por tanto, debemos seleccionar un valor más alto; por ejemplo, $R = 300 \Omega$.

Ahora podemos calcular la relación de espiras:

$$\begin{aligned} \frac{n_2}{n_3} &= \sqrt{\frac{R}{R_L}} \\ &= \sqrt{\frac{300}{50}} \\ &= 2,450 \end{aligned}$$

Por último, las bobinas L_1 y L_2 son proporcionales al cuadrado del número de espiras. De ahí, tenemos que

$$\begin{aligned} L_3 &= L_2 \left(\frac{n_3}{n_2}\right)^2 \\ &= 0,1667 \mu\text{H} \end{aligned}$$

El diagrama del circuito, incluyendo los valores de los componentes, se muestra en la Figura 11.51. Hemos usado SPICE para simular el circuito. La gráfica de la tensión de salida se muestra en la Figura 11.52. Los primeros ciclos tienen una amplitud mayor, debido a que el circuito es excitado por el transitorio inicial de encendido de la fuente de alimentación (hemos usado un generador de pulsos para simular el transitorio de encendido de la fuente de alimentación). Tras varios ciclos, las oscilaciones se estabilizan en una forma de onda de amplitud constante con una frecuencia de aproximadamente 10 MHz (el periodo es aproximadamente igual a $0,1 \mu\text{s}$).

□

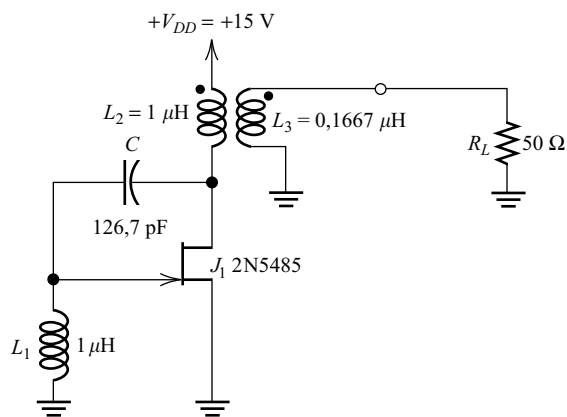


Figura 11.51. Oscilador Hartley diseñado en el Ejemplo 11.10.

Análisis de osciladores con SPICE

En el ejemplo anterior, hemos usado un generador de pulsos para la fuente de alimentación. Por tanto, la fuente de tensión cambia de 0 a 15 V rápidamente tras comenzar

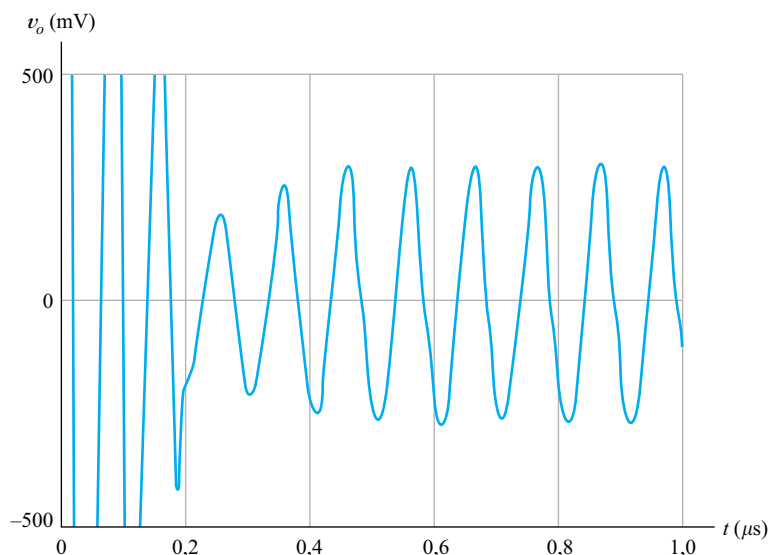


Figura 11.52. Tensión de salida para el oscilador Hartley de la Figura 11.51.

la simulación. El transitorio asociado con el encendido de la fuente de alimentación es responsable de los varios ciclos de gran amplitud que se producen antes de que la respuesta se estabilice a una amplitud constante.

Por el contrario, si se usa una fuente de continua como fuente de alimentación, SPICE calcula primero las tensiones y corrientes de polarización iniciales, tratando a los condensadores como circuitos abiertos y a las bobinas como cortocircuitos, y después lleva a cabo el análisis transitorio. El resultado sería una tensión de salida prácticamente nula durante un largo periodo de tiempo. En un análisis con SPICE, las únicas excitaciones son aquellas que se especifican en el programa (excepto los pequeños ruidos debidos a la imprecisión de los cálculos). Por tanto, en un análisis con SPICE de un circuito oscilador, a menudo tendremos que proporcionar un «empujón» inicial para arrancar las oscilaciones.

En situaciones reales, siempre existen señales que provocan el inicio de las oscilaciones. Ejemplos de estas señales son los transitorios asociados al encendido de la fuente, el rizado de la fuente o los ruidos asociados con los dispositivos activos. Por tanto, no tendremos que proporcionar ninguna señal para iniciar la oscilación en un circuito real.

EJERCICIO

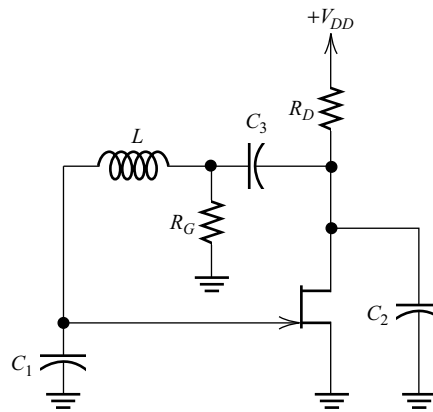
11.18. La Figura 11.53(a) muestra un circuito conocido como oscilador Colpitts. El condensador de acoplo C_3 se comporta como un cortocircuito para la frecuencia de oscilación. Desprecie las capacidades parásitas del dispositivo y la resistencia de drenador r_d del FET.

- ¿Cuál es el propósito de R_G ?
- Dibuje el circuito equivalente en pequeña señal. Observe que R_G y R_D están en paralelo. Denomine R a la combinación paralelo de estas resistencias.
- Obtenga las expresiones de la frecuencia de oscilación y de g_m mínima.

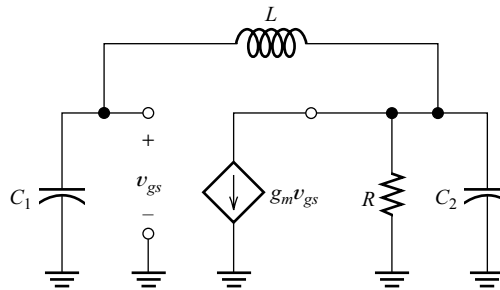
Respuesta

- (a) R_G proporciona un camino para la corriente de fugas de puerta.
 (b) Véase la Figura 11.53(b).
 (c)

$$\omega = \sqrt{\frac{C_1 + C_2}{L(C_1 C_2)}} \quad g_m = \frac{C_1}{C_2 R}$$



(a) Diagrama del circuito



(b) Circuito equivalente en pequeña señal

Figura 11.53. Oscilador Colpitts.**EJERCICIO**

- 11.19.** Repetir el Ejemplo 11.10 usando $L_2 = 5 \mu\text{H}$ y $L_1 = 5 \mu\text{H}$. ¿Cuál es el valor de condensador necesario? Considerando que las capacidades parásitas del dispositivo varían con la temperatura y la tensión de alimentación, ¿sería mejor elegir $L_1 = L_2 = 1 \mu\text{H}$ o $L_1 = L_2 = 5 \mu\text{H}$, desde el punto de vista de la estabilidad de frecuencia?

Respuesta $C = 25,3 \text{ pF}$. Probablemente, la opción $L_1 = L_2 = 1 \mu\text{H}$, que lleva a un mayor condensador, tenga la mejor estabilidad de frecuencia, ya que las capacidades parásitas del dispositivo suponen un porcentaje menor de la capacidad total.

11.10. OSCILADORES A CRISTAL

Muchas aplicaciones, como los transmisores de radio o los relojes electrónicos, demandan osciladores cuya frecuencia varíe a largo plazo en el orden de una parte por millón (ppm) o menos, mientras que incluso los osciladores *RC* o *LC* mejor diseñados suelen tener variaciones a largo plazo de 100 a 1000 ppm. Para obtener una mejor estabilidad de frecuencia, se usa un dispositivo comúnmente conocido como **crystal**.

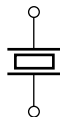
Muchas aplicaciones, como los transmisores de radio o los relojes electrónicos, demandan osciladores cuya frecuencia varíe a largo plazo en el orden de una parte por millón (ppm) o menos.

El efecto piezoeléctrico

Ciertos materiales (como el cuarzo) poseen el denominado efecto **piezoeléctrico**. Si aplicamos un campo eléctrico a estos materiales, las fuerzas sobre los iones de la red cristalina deforman el material. Por ejemplo, considere una barra de cuarzo firmemente sujeta por su extremo izquierdo, pero con libertad para flexionarse hacia arriba o abajo por el extremo derecho, como se ilustra en la Figura 11.54(a). Los electrones conductores recubren la capa superior e inferior de la barra. Bajo condiciones adecuadas, una tensión aplicada a los electrodos hace que el extremo derecho de la barra se desplace hacia arriba. Por el contrario, una tensión de polaridad opuesta flexionaría la barra hacia abajo.



(a) Estructura física



(b) Símbolo eléctrico

Figura 11.54. Cristal.

El efecto piezoeléctrico es reversible. En otras palabras, si los terminales se dejan en circuito abierto y se ejerce una fuerza que flexione la barra, aparecerá una tensión entre los electrodos.

Cuando se usa como elemento fijador de frecuencia, el cristal se construye de forma que pueda vibrar libremente a la frecuencia deseada. Las vibraciones mecánicas provocan una corriente alterna en el circuito externo. En un circuito oscilador, hay un amplificador que mantiene las oscilaciones. Debido a que el cuarzo es un material extraordinariamente estable, las variaciones de frecuencia debidas a las variaciones de la tensión de alimentación o de la temperatura son muy pequeñas, comparadas con las de los osciladores *LC* o *RC*.

Modos de vibración y armónicos

Normalmente, un cristal de cuarzo puede vibrar de muchas formas diferentes, llamadas **modos**. Por ejemplo, la barra de cuarzo sujeta por un extremo puede flexionarse

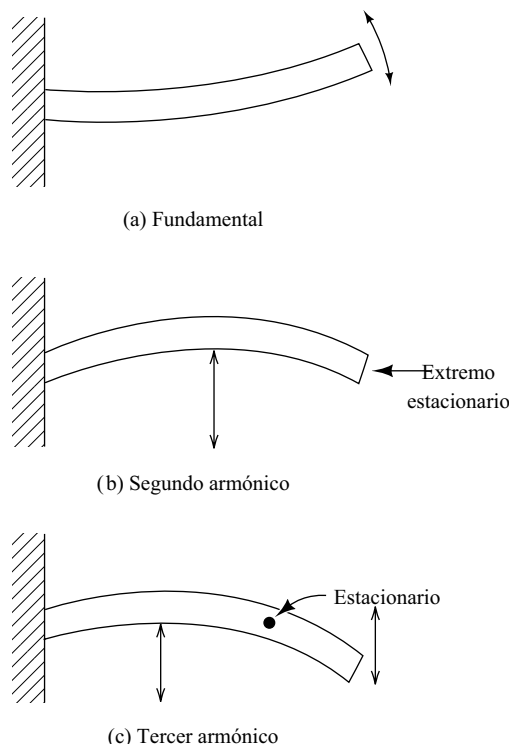


Figura 11.55. Armónicos de vibración.

arriba y abajo. Por otro lado, puede flexionarse hacia los lados. Si la anchura y el largo de la barra son diferentes, la frecuencia del movimiento lateral será diferente a la de la flexión vertical. Otra posibilidad es que la barra sufra una torsión alrededor de su eje.

Normalmente, se producen vibraciones **armónicas** para cada modo. Por ejemplo, en la Figura 11.55 se muestran varios armónicos para la flexión vertical de una barra. La frecuencia más baja es la fundamental. La frecuencia del armónico de orden n es aproximadamente (no exactamente) n veces la frecuencia de la vibración fundamental.

Los modos de vibración pueden explicarse fácilmente con el símil de una guitarra. Cuando se puntea una cuerda de la guitarra, se producen varios modos de vibración. Si alguien toca suavemente la cuerda vibrante exactamente en el centro, el modo fundamental podría amortiguarse. Sin embargo, el centro de la cuerda es un punto estacionario para el segundo armónico. Por tanto, la vibración del segundo armónico continúa cuando se toca la cuerda, y podríamos ver que el sonido aumenta su tono en una octava (o sea, dobla su frecuencia) cuando la vibración fundamental se para. Realizar esta demostración requiere algo de práctica. Es necesario un toque momentáneo muy suave en el punto adecuado de la cuerda para parar la componente fundamental, permitiendo que continúe el segundo armónico.

Los modos de flexión que se indican en la Figura 11.55 no suelen usarse en los cristales (una excepción son los cristales de 32,768 Hz usados en los relojes electrónicos). Hemos explicado este modo, principalmente porque es fácil de ilustrar. Los cristales típicos de alta frecuencia emplean modos cortantes.

Los cristales son útiles como elementos fijadores de frecuencia para frecuencias que van aproximadamente, desde 10 kHz a 200 MHz. Por debajo de unos 30 MHz se usa el modo fundamental, mientras que para frecuencias superiores se usan los armónicos.

El circuito equivalente del cristal

El circuito equivalente de un cristal se muestra en la Figura 11.56. Los elementos serie L_s , C_s y R_s están relacionados con la masa, la constante de elasticidad y el amortiguamiento mecánico del cristal de cuarzo, respectivamente. La capacidad paralelo C_p se debe al campo eléctrico entre los electrodos, como en un condensador convencional.

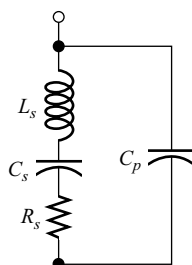


Figura 11.56. Circuito equivalente de un cristal.

La resistencia R_s es pequeña comparada con las reactancias de L_s y C_s , así que la despreciaremos en nuestro análisis de la impedancia del cristal. La Figura 11.57(a) muestra las reactancias de L_s , C_s y C_p en función de la frecuencia.

La reactancia de la rama serie X_{serie} es la suma de las reactancias de L_s y C_s . Esto también puede verse en la Figura 11.57(a). Para la **frecuencia resonante serie** f_s , la reactancia de la rama serie tiende a cero. Por debajo de la resonancia serie, dicha rama tiene una reactancia capacitiva (negativa), y por encima de la resonancia serie, la rama tiene una reactancia inductiva (positiva).

Ligeramente por encima de la frecuencia resonante serie, la reactancia inductiva de la rama serie se hace resonante con la capacidad paralelo C_p . Para esta **frecuencia resonante paralelo** f_p , la reactancia del cristal se aproxima a infinito. La Figura 11.57(b) muestra la reactancia global del cristal.

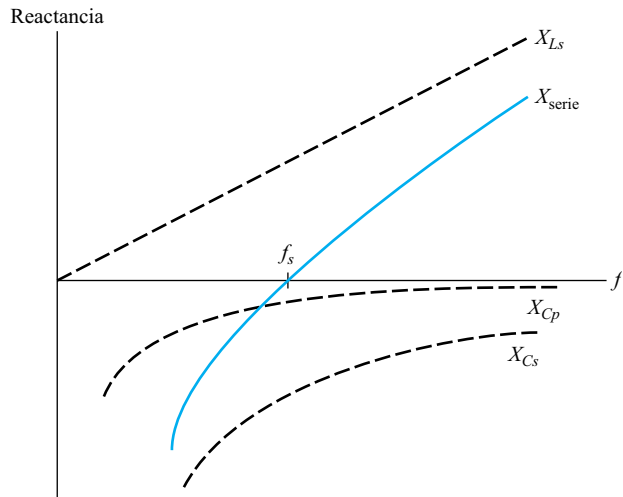
Los parámetros típicos para un cristal de 10 MHz se proporcionan en la Tabla 11.2. La frecuencia resonante paralelo es ligeramente superior a la frecuencia resonante serie. Además, el factor de calidad del circuito resonante serie es mucho mayor si se compara con el de los circuitos LC convencionales.

Circuitos osciladores de cristal

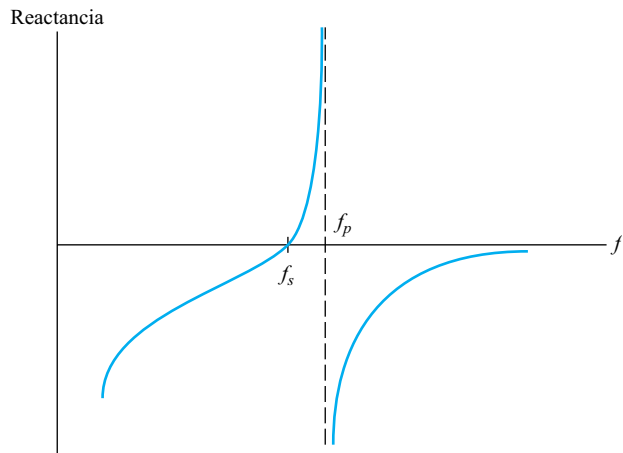
El cristal suele utilizarse para reemplazar una bobina en un oscilador LC convencional. Debido a que el cristal presenta una reactancia inductiva para un margen muy estrecho de frecuencias, la frecuencia de oscilación queda reducida a dicho margen (o sea, entre f_s y f_p). Incluso cuando las variaciones en el punto de polarización o en la temperatura provocan variaciones en las capacidades parásitas del elemento activo, las variaciones en la frecuencia son relativamente insignificantes.

Un ejemplo de circuito oscilador de cristal es el **oscilador Pierce**, mostrado en la Figura 11.58, que es similar al circuito oscilador Colpitts LC , mostrado anteriormente en la Figura 11.53(a), pero con la bobina sustituida por un cristal. Normalmente, la resistencia R es mucho mayor que la reactancia del condensador C_2 . La resistencia R_G es muy grande, y proporciona un camino para la corriente de fugas de puerta. Despreciado R , R_G y las capacidades parásitas del dispositivo, el cristal «ve» a C_1 y C_2 combinadas en serie. El circuito oscila a (prácticamente) la frecuencia para la cual la reactancia del cristal es igual en magnitud a la de la combinación serie de C_1 y C_2 .

El cristal suele utilizarse para reemplazar una inductancia en un oscilador LC convencional. Debido a que el cristal presenta una reactancia inductiva para un margen muy estrecho de frecuencias, la frecuencia de oscilación queda reducida a dicho margen (o sea, entre f_s y f_p).



(a) Reactancias de los componentes



(b) Reactancia global

Figura 11.57. Reactancia del cristal en función de la frecuencia.

Tabla 11.2. Parámetros típicos de un cristal de 10 MHz.

R_s	15 Ω
C_s	25×10^{-15} F
L_s	10,132118 mH
C_p	6×10^{-12} F
f_s	10,00000 MHz
f_p	10,02100 MHz
Q	42440

Llamamos **capacidad de carga** del cristal a la capacidad para la cual el cristal es resonante. En el caso del oscilador Pierce, la capacidad de carga es la combinación serie de C_1 y C_2 . Los fabricantes de cristales suelen especificar la frecuencia de trabajo para una capacidad de carga dada.

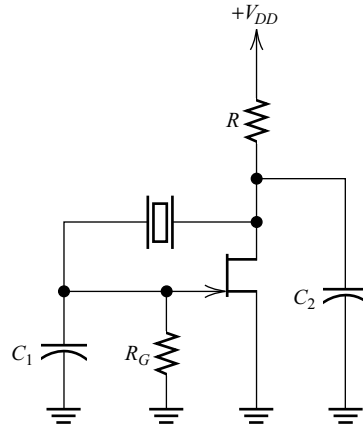


Figura 11.58. El oscilador Pierce se obtiene a partir del oscilador Colpitts (Figura 11.53) sustituyendo la bobina por un cristal. El condensador de bloqueo de continua C_3 mostrado en la Figura 11.53 puede omitirse, puesto que en continua el cristal se comporta como un circuito abierto.

EJERCICIO

11.20. Utilice SPICE para obtener la gráfica de la reactancia global del cristal de la Tabla 11.2 en función de la frecuencia, para valores entre 9,99 MHz y 10,04 MHz.

Respuesta El nombre del archivo del circuito es Exer11_20. Ejecute el programa, arranque Probe y solicite el trazado de $1/\Pi(Vs)$. Después, ajuste las escalas de los ejes para visualizar el resultado. La gráfica se muestra en la Figura 11.59.

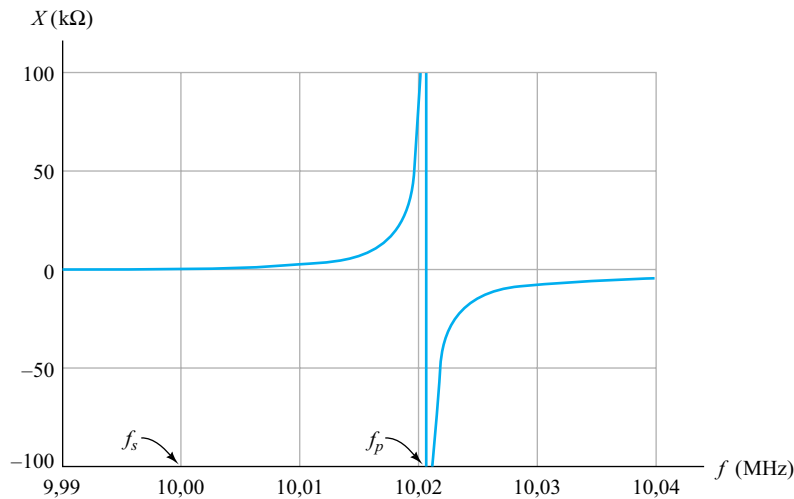


Figura 11.59. Reactancia del cristal de la Tabla 11.2 en función de la frecuencia. Véase el Ejercicio 11.20.

RESUMEN

- Los filtros activos están compuestos por resistencias, condensadores y amplificadores operacionales. Pueden diseñarse filtros paso bajo, paso alto y pasabanda.
- Las características deseables de los filtros activos se indican en Sección 11.1.
- A menudo, los filtros activos se diseñan para tener una función de transferencia de Butterworth, dada por la Ecuación (11.1).
- Un filtro activo paso bajo de Butterworth de orden *enésimo* puede construirse colocando en cascada $n/2$ circuitos Salen-Key (véase la Figura 11.2). Suponemos que n es par. La ganancia K que se requiere para cada etapa se indica en la Tabla 11.1.
- Un filtro activo paso alto de Butterworth de orden *enésimo* puede construirse colocando en cascada $n/2$ circuitos de Salen-Key (véase la Figura 11.8). La ganancia K que se requiere para cada etapa se indica en la Tabla 11.1.
- En realidad, la ganancia de un filtro activo paso alto decrece para frecuencias muy altas, debido a las limitaciones de los amplificadores operacionales.
- Para diseñar un filtro pasabanda en el que la frecuencia de corte inferior sea mucho menor que la frecuencia de corte superior, podemos colocar en cascada un filtro paso bajo y otro paso alto.
- Para un filtro pasabanda en el que el valor de f_0/B sea grande comparado con la unidad, podemos usar el circuito mostrado en la Figura 11.12.
- Los circuitos resonantes serie y paralelo pueden usarse como filtros pasabanda, así como para convertir niveles de tensión e impedancia (de forma similar a los transformadores).
- Algunas de las fórmulas clave para los circuitos resonantes serie son las siguientes:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad f_0 = \frac{1}{2\pi\sqrt{LC}} \quad Q = \frac{\omega_0 L}{R} = \frac{1}{\omega_0 CR}$$

$$B = f_H - f_L = \frac{f_0}{Q} \quad f_H f_L = f_0^2$$

$$f_L \cong f_0 - B/2 \quad f_H \cong f_0 + B/2$$

- Algunas de las fórmulas clave para los circuitos resonantes paralelo son las siguientes:

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad f_0 = \frac{1}{2\pi\sqrt{LC}} \quad Q = \frac{R}{\omega_0 L} = \omega_0 CR$$

$$B = f_H - f_L = \frac{f_0}{Q} \quad f_H f_L = f_0^2$$

$$f_L \cong f_0 - B/2 \quad f_H \cong f_0 + B/2$$

- Las combinaciones en serie de resistencias y reactancias pueden convertirse en combinaciones paralelo, y viceversa. Suponiendo que $Q \gg 1$, tenemos que $Q_p = Q_s = Q$ y $R_p = Q^2 R_s$. Los circuitos serie y paralelo son equivalentes en un estrecho margen de frecuencias. Las conversiones citadas son útiles para reducir circuitos resonantes complejos a sus equivalentes serie o paralelo simples.
- Los amplificadores sintonizados contienen circuitos resonantes en la entrada, en la salida, o en ambos sitios. Son útiles en aplicaciones en las que queremos amplificar señales de una estrecha banda de frecuencias.
- Es posible que aparezcan resistencias de valor negativo en la entrada de un amplificador con circuito de salida sintonizado si hay presente una capacitancia de realimentación. La resistencia negativa puede hacer que el circuito oscile. Las oscilaciones pueden evitarse por neutralización, o seleccionando un circuito que no tenga capacitancia de realimentación.
- Pueden diseñarse circuitos osciladores usando circuitos resonantes LC . Algunos ejemplos son los osciladores Hartley y Colpitts.
- Un procedimiento paso a paso para el análisis de circuitos osciladores se presenta en la sección «Análisis de osciladores usando el determinante del sistema».
- Cuando se necesita un grado muy alto de estabilidad en frecuencia, suele usarse un cristal de cuarzo como elemento fijador de frecuencia del oscilador.
- El circuito equivalente de un cristal se muestra en la Figura 11.56.

Problemas

Sección 11.1: Filtros activos paso bajo

11.1. ¿Qué es un filtro activo? Enumere las características deseables de un filtro activo.

11.2. Escriba la función de transferencia de un filtro de Butterworth paso bajo de orden n .

D11.3. Diseño de un filtro activo paso bajo. Usando los componentes que se indican en la Tabla P11.1, diseñe un filtro activo paso bajo que posea las siguientes características: ganancia en continua de $10 \pm 5\%$; la impedancia de entrada más alta posible para todas las frecuencias; un ancho de banda de, al menos, 3,5 kHz; ganancia para 35 kHz menor de 0,5. Utilice un programa PSpice, incluyendo un análisis de Monte Carlo, para verificar que su diseño cumple todas las especificaciones para las tolerancias establecidas de los componentes. *En primer lugar, determine cuál es el orden necesario para que el filtro cumpla con la especificación de la magnitud de la ganancia. A continuación, diseñe el filtro usando el Ejemplo 11.1 como guía.*

Tabla P11.1. Componentes disponibles para los problemas de diseño.

Resistencias normalizadas de un 5% de tolerancia.

Resistencias normalizadas de un 1% de tolerancia (no las use si puede usar resistencias del 5%).

Condensadores normalizados de un 5% de tolerancia.

Amplificadores operacionales $\mu A741$ o LF411.

Diodos 1N914 ó 1N4148.

Potenciómetros con valores nominales de 100 Ω a 1 M Ω , en secuencias de 1-2-5 (es decir, 100 Ω , 200 Ω , 500 Ω , 1 k Ω , etc.). La tolerancia de la resistencia de los potenciómetros es de $\pm 10\%$. No emplee potenciómetros si puede usar resistencias fijas.

D11.4. Diseño de un filtro activo paso bajo. Repetir el Problema 11.3 si la ganancia para 35 kHz debe ser menor de 0,01.

11.5. Deducir una expresión para la relación de transferencia de tensión V_o/V_{in} de cada uno de los circuitos mostrados en la Figura P11.5 como una función de ω . Además, dibujar a escala el diagrama de Bode de magnitud. Suponer que los amplificadores operacionales son ideales.

11.6. Modifique el diseño de la Figura 11.2 para usar condensadores de 0,01 μF de un 5% de tolerancia y resistencias normalizadas con una tolerancia del 1%. Suponga

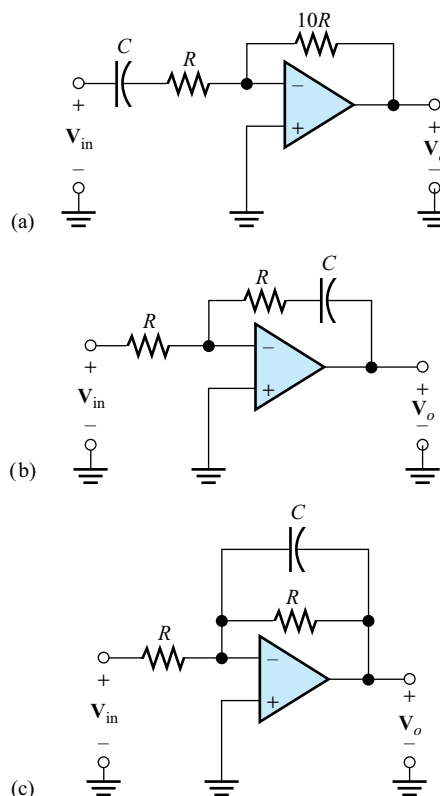


Figura P11.5

que las resistencias de realimentación R_f y $(K - 1)R_f$ tienen la relación correcta. Use el análisis de Monte Carlo para obtener la gráfica de la magnitud de ganancia durante tantas simulaciones como su computador pueda ejecutar en una cantidad de tiempo razonable (10 ciclos son suficientes).

D11.7. Diseño de un filtro activo paso bajo según unos determinados requisitos de tiempo de subida y sobreoscilación. Diseñar un filtro activo paso bajo con las siguientes especificaciones: la magnitud de la ganancia de continua debe ser de $10 \pm 5\%$. Para 1000 Hz, la magnitud de la ganancia debe ser menor de 0,1. Para una entrada en escalón, el tiempo de subida deberá ser menor de 0,01 s, y de la sobreoscilación menor de un 1%. Use los componentes indicados en la Tabla P11.1. *Use la Ecuación (1.19) para estimar el ancho de banda a 3 dB necesario. A continuación, determine el orden del filtro que se necesita para cumplir con el requisito de magnitud de la ganancia. Luego diseñe el filtro ayudándose del Ejemplo 11.1 como guía. Por último,*

ajuste la(s) ganancia(s) (K) de la(s) etapa(s) por el método de prueba y error usando SPICE para conseguir las especificaciones deseadas de tiempo de subida y sobreoscilación.

Sección 11.2: Filtros activos paso alto

11.8. Modifique el diseño del Ejercicio 11.3 para usar condensadores de $0,01 \mu\text{F}$ y un 5 % de tolerancia, y resistencias normalizadas con tolerancia del 1 %. Use un análisis de Monte Carlo para obtener las gráficas de la magnitud de la ganancia global durante tantas simulaciones como su computador pueda ejecutar en una cantidad de tiempo razonable (10 ciclos son suficientes).

D11.9. Diseño de un filtro activo paso alto. Usando los componentes que se indican en la Tabla P11.1, diseñe un filtro activo paso alto con las siguientes especificaciones: frecuencia de corte inferior nominal de 300 Hz; frecuencia de corte superior nominal de, al menos, 50 kHz; magnitud de ganancia de $10 \pm 5\%$ para la banda pasante; ganancia no superior a 0,1 para 60 Hz. Utilice SPICE para verificar su diseño. *Primero, determine el orden del filtro necesario. A continuación, diseñe el filtro.*

Sección 11.3: Filtros activos pasabanda

11.10. ¿Qué método debe usarse para diseñar un filtro pasabanda con $f_0/B \cong 1$? ¿Y con $f_0/B \gg 1$?

D11.11. Diseño de un filtro activo pasabanda. Diseñar un filtro activo pasabanda de segundo orden cuya frecuencia central sea de 100 Hz, el ancho de banda de 20 Hz, y la ganancia para la frecuencia central de 5. Use condensadores de un 5 % de tolerancia, resistencias de un 1 % de tolerancia, y un amplificador operacional LF411. Emplee una simulación de Monte Carlo en SPICE para estimar la tolerancia porcentual de la frecuencia central y de la ganancia. *Utilice el Ejemplo 11.3 como guía en este diseño.*

Sección 11.4: Circuito resonante serie

11.12. Dibujar el diagrama de un circuito resonante serie. Escribir las fórmulas de la frecuencia de resonancia y de Q en función de los valores de los componentes. Dibujar la curva de magnitud de impedancia en función de la frecuencia.

11.13. Dibujar la característica de respuesta de un circuito resonante pasabanda en función de la frecuencia, indicando las frecuencias de corte y el ancho de banda. Escribir la fórmula de Q en función de la frecuencia de resonancia y el ancho de banda.

11.14. Hallar los valores de R y C para un circuito resonante serie cuya frecuencia de resonancia sea de 10 MHz, con un ancho de banda de 100 kHz y una bobina de $5 \mu\text{H}$.

11.15. Hallar la frecuencia de resonancia Q , el ancho de banda y las frecuencias de corte de un circuito resonante serie para el cual $L = 50 \mu\text{H}$, $C = 200 \text{ pF}$, y $R = 10 \Omega$.

11.16. Determinar los valores de R y C para un circuito resonante serie con una frecuencia de resonancia de 100 MHz, un ancho de banda de 5 MHz, y una bobina de $0,3 \mu\text{H}$.

11.17. Determinar los valores de L y C para un circuito resonante serie en el que $R = 100 \Omega$, $f_0 = 3 \text{ MHz}$, y $Q = 10$. Suponga que la bobina es ideal y que la tensión de entrada es de 1 V. Utilice SPICE para obtener las gráficas de amplitud de la tensión en la resistencia, en la bobina y en el condensador, en función de la frecuencia. Además, obtenga la curva de la tensión a través de la combinación serie de la bobina y el condensador. Utilice una frecuencia variable entre 1 MHz y 10 MHz. Para la frecuencia de resonancia, ¿cuál es la magnitud de la tensión en cada elemento? ¿Para qué frecuencia alcanza su valor máximo la tensión en la bobina? ¿Qué relación guarda esta frecuencia con la de resonancia? Repita el proceso para la tensión en el condensador.

11.18. Deducir una expresión para el ancho de banda de un circuito resonante serie en función de los valores de los componentes R , L y C . A veces, encontraremos aplicaciones en las que estaremos interesados en ajustar la frecuencia central del circuito (esto se conoce como «sintonizar» el circuito). La sintonización puede llevarse a cabo cambiando el valor de L o de C . Suponga que se desea mantener constante el ancho de banda del circuito durante la sintonización. ¿Deberíamos cambiar el valor del condensador o el de la bobina?

11.19. Suponga que deseamos diseñar un circuito resonante serie que pueda sintonizarse para frecuencias entre f_{\min} y f_{\max} . La sintonización se llevará a cabo cambiando el valor de la inductancia. Calcule la relación de los valores extremos de inductancia L_{\max}/L_{\min} necesarios en función de la relación de frecuencia f_{\max}/f_{\min} . ¿Qué relación de bobinas se necesita si $f_{\min} = 10 \text{ MHz}$ y $f_{\max} = 20 \text{ MHz}$?

11.20. La tensión de entrada de un circuito resonante serie viene dada por

$$v_i(t) = \cos(2\pi f_1 t) + \cos(2\pi f_2 t)$$

Se desea que la tensión de salida en estado estacionario (en la resistencia) venga dada por

$$v_o(t) = \cos(2\pi f_1 t) + 0,01 \cos(2\pi f_2 t)$$

Si $f_1 = 10 \text{ MHz}$, $f_2 = 15 \text{ MHz}$, y $R = 50 \Omega$, calcule los valores necesarios de L y C . ¿Cuál es el valor Q del circuito? ¿Cuál es el ancho de banda? A su juicio, ¿son prácticos los valores de Q , L y C ?

D11.21. Diseño de un triplicador de frecuencia. Repetir el Ejemplo 11.4 si se desea que el tercer armónico aparezca en la carga de 50Ω . La amplitud de la componente de salida de 1 MHz debe ser menor de un 1 % de la

amplitud del tercer armónico. Utilice SPICE para comprobar que su diseño cumple con las especificaciones deseadas. *Un posible factor de confusión es que hemos usado ω_0 tanto para la frecuencia de resonancia del circuito como para la frecuencia fundamental de la onda cuadrada. En el ejemplo, esto no generaba conflictos, puesto que las dos frecuencias eran iguales. En este problema, sin embargo, la frecuencia de resonancia debe ser de 3 MHz, pero la frecuencia fundamental de la onda cuadrada sigue siendo de 1 MHz. Este circuito se denomina triplicador de frecuencia, y suele usarse en los transmisores de radio.*

Sección 11.5: Circuito resonante paralelo

11.22. Dibujar el diagrama de un circuito resonante paralelo. Escribir las fórmulas de la frecuencia resonante y de Q en función de los valores de los componentes. Dibujar la curva de la magnitud de la impedancia en función de la frecuencia.

11.23. Un circuito RLC paralelo tiene una bobina de 500 nH, una frecuencia de resonancia de 100 MHz, y un factor Q de 50. Calcular R , C , el ancho de banda B , y las frecuencias de corte aproximadas.

11.24. Un circuito resonante paralelo tiene $R = 10 \text{ k}\Omega$, $L = 100 \text{ }\mu\text{H}$, y $C = 200 \text{ pF}$. Calcular la frecuencia de resonancia, el ancho de banda y las frecuencias de corte. Suponga que la bobina es ideal.

11.25. Considere el circuito de la Figura P11.25. La fuente de tensión y la resistencia serie pueden convertirse en una fuente de corriente con una resistencia en paralelo. Por tanto, podemos imaginar el circuito como una fuente de corriente que alimenta un circuito resonante paralelo.

- (a) Calcular la frecuencia de resonancia Q , y las frecuencias de corte aproximadas del circuito.
- (b) Dibujar la magnitud de la relación de transferencia de tensión V_o/V_{in} en función de la frecuencia.
- (c) Utilizar SPICE para obtener una gráfica de la magnitud de la función de transferencia de tensión y compararla con la gráfica obtenida en el punto (b). Resolver cualquier discrepancia significativa.

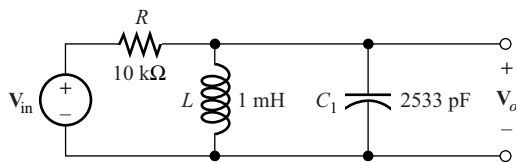


Figura P11.25

11.26. Disponemos de una fuente de corriente de onda cuadrada de $\pm 1 \text{ mA}$ y 1 MHz. Esta fuente de corriente se muestra en la Figura P11.26. Calcule los valores de R , L y

C del circuito resonante paralelo, de forma que aparezca una tensión senoidal de 10 V de pico y 1 MHz en el circuito, y que la amplitud del tercer armónico en el circuito sea menor de 0,2 V. Suponga que dispone de bobinas y condensadores ideales. Utilice SPICE para verificar que su circuito se comporta como se desea (véase el Ejemplo 11.4).

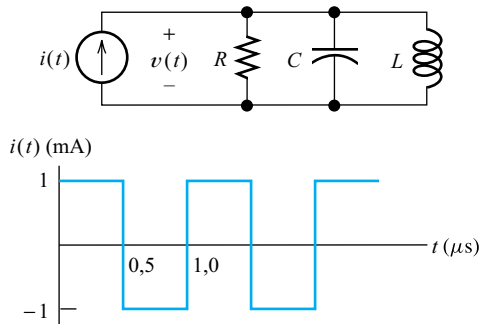


Figura P11.26

11.27. Repetir el Problema 11.26 si se desea que una onda senoidal de tensión de 10 V de pico y 3 MHz aparezca en el circuito. La amplitud de la componente de 1 MHz deberá ser menor de 0,2 V.

11.28. Obtenga una expresión para el ancho de banda de un circuito resonante paralelo en función de los valores de los componentes R , L y C . A veces, encontraremos aplicaciones en las que estaremos interesados en ajustar la frecuencia central del circuito. La sintonización puede llevarse a cabo cambiando el valor de L o de C . Suponga que se desea mantener constante el ancho de banda del circuito durante la sintonización. ¿Deberíamos cambiar el valor del condensador o el de la bobina?

Sección 11.6: Transformaciones serie-paralelo

11.29. Escribir las fórmulas aproximadas para la transformación de una combinación serie de una resistencia y una reactancia de alto Q en un circuito equivalente paralelo.

11.30. Una bobina de 1 mH está en serie con una resistencia de 50 Ω . Hallar la combinación paralelo equivalente de la bobina y la resistencia para una frecuencia de 100 kHz. Repetir los cálculos para una frecuencia de 200 kHz.

11.31. Una capacidad de 10 pF está en paralelo con una resistencia de 1 k Ω . Hallar la combinación serie equivalente para una frecuencia de 200 MHz.

11.32. Una determinada bobina de 100 nH tiene un factor Q máximo de 75 a una frecuencia de 200 MHz. Obtener su modelo de circuito aproximado.

11.33. Use técnicas manuales de transformación para reducir el circuito que se muestra en la Figura P11.33 a un circuito resonante paralelo simple. Calcule la frecuencia de resonancia y el ancho de banda. ¿Qué impedancia «ve» la fuente de corriente en resonancia? Dibujar la magnitud de la tensión en la fuente de corriente en función de la frecuencia. Utilice SPICE para dibujar la magnitud de la tensión en la fuente de corriente en función de la frecuencia para el circuito simplificado. Además, use SPICE para dibujar la magnitud de la tensión en el circuito original. Compare las gráficas.

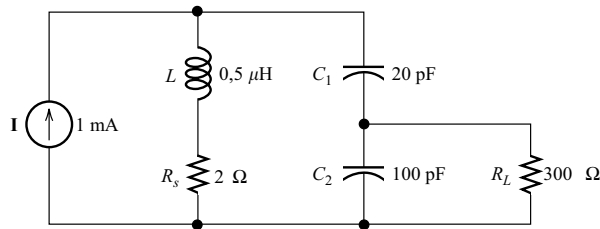


Figura P11.33

11.34. Use técnicas manuales de transformación para reducir el circuito que se muestra en la Figura P11.34 a un circuito resonante serie simple. Calcule la frecuencia de resonancia y el ancho de banda. ¿Qué impedancia «ve» la fuente de tensión en resonancia? Dibuje la magnitud de la impedancia en función de la frecuencia. Utilice SPICE para comparar la magnitud de la impedancia del circuito simplificado con la del circuito original.

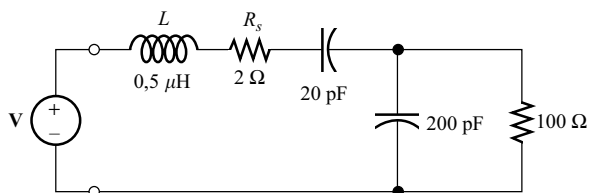


Figura P11.34

Sección 11.7: Redes de adaptación de impedancias: ejemplo de diseño

11.35. ¿Cuáles son las dos funciones principales de una red de adaptación usada para acoplar un amplificador clase D a la carga?

11.36. Repetir el Ejemplo 11.8 si la frecuencia fundamental es de 145 MHz y se desea una potencia de salida de 25 W.

11.37. Una fuente de tensión de 10 MHz tiene una impedancia interna de 500 Ω. Se desea maximizar la potencia entregada a una carga de 50 Ω usando una red de adaptación resonante como se indica en la Figura P11.37.

El ancho de banda del circuito debe ser de 100 kHz. Calcular los valores de L , C_1 y C_2 . Suponer que la bobina es ideal. (Pista: Para una máxima transferencia de potencia, la impedancia R_{in} vista por la fuente debe ser igual a la resistencia interna de la fuente.)

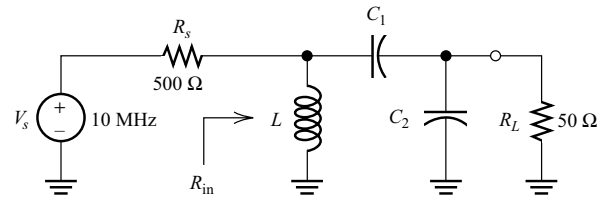


Figura P11.37

11.38. Repetir el Problema 11.37 suponiendo que se requiere un ancho de banda de 2 MHz.

11.39. Repetir el Problema 11.37 si se desea una frecuencia de resonancia de 1 MHz y un ancho de banda de 20 kHz.

11.40. Una fuente de tensión a 50 MHz tiene una impedancia interna de 50 Ω. Se desea maximizar la potencia entregada a una carga de 500 Ω usando una red de adaptación resonante. El ancho de banda del circuito deberá ser de 5 MHz. Diseñar el circuito apropiado.

11.41. Una característica desafortunada de los amplificadores es que añaden ruido a la señal. La optimización del nivel de ruido de un amplificador (es decir, la maximización de la relación señal-ruido a la salida del amplificador) es otra aplicación de las redes de adaptación sintonizadas. Para una frecuencia y punto de trabajo dados, cada elemento activo tiene una impedancia de fuente determinada para la que el nivel de ruido es el mejor. Considere el circuito mostrado en la Figura P11.41, que es el circuito de entrada de un receptor de radio. Suponga que Q_1 tiene su mejor comportamiento de ruido cuando la impedancia vista al mirar hacia atrás desde su base es $(300 + j0) \Omega$. Calcule los valores de C_1 y C_2 que optimizan el nivel de ruido. La frecuencia de resonancia debe ser de 10 MHz. Suponga que las bobinas están fuertemente acopladas y que no tienen pérdidas. Si la impedancia

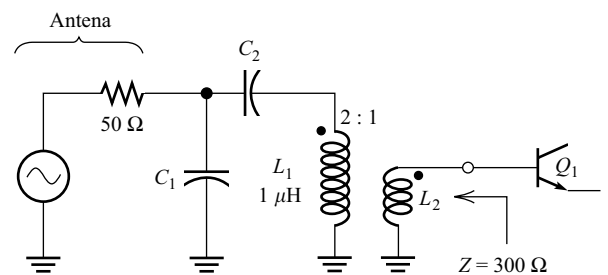


Figura P11.41

cia que se ve al mirar hacia atrás desde la base de Q_1 es puramente resistiva e igual a 500Ω , ¿cuál será el ancho de banda del circuito?

Sección 11.8: Amplificadores sintonizados

11.42. Considere el amplificador sintonizado que se muestra en la Figura P11.42. La resistencia R_p representa las pérdidas de la bobina, y la bobina tiene $Q_{\text{bobina}} = 150$ para la frecuencia de resonancia. Calcule la frecuencia de resonancia, el ancho de banda, y la ganancia para la frecuencia de resonancia. Dibuje la magnitud de la ganancia en función de la frecuencia.

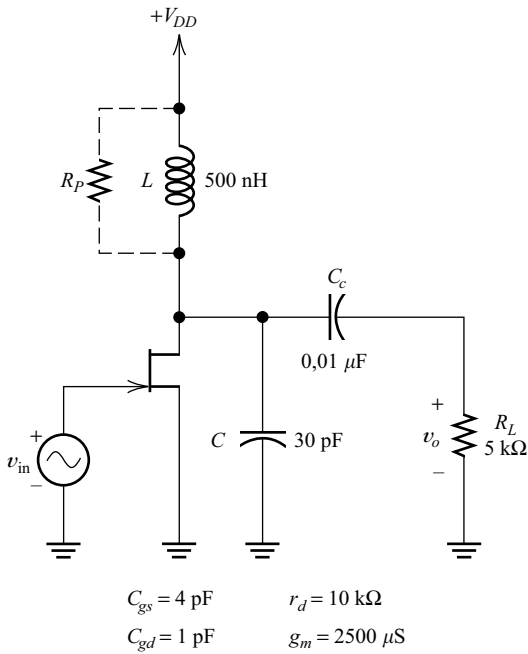


Figura P11.42

D11.43. Diseño de un circuito de neutralización de fuente común. Diseñar un circuito de neutralización para el amplificador de la Figura P11.42. *La configuración del circuito debe ser similar a la de la Figura 11.48.*

11.44. Repetir el Ejemplo 11.9 para una frecuencia de resonancia de 1 MHz y un ancho de banda de 20 kHz. Use la Figura 11.35 para seleccionar un valor de inductancia práctico, y suponga un factor de calidad de $Q_{\text{bobina}} = 200$ para las bobinas.

11.45. La Figura P11.45 muestra un amplificador sintonizado basado en el par diferencial acoplado por fuente. Una ventaja importante de este circuito es que no es nece-

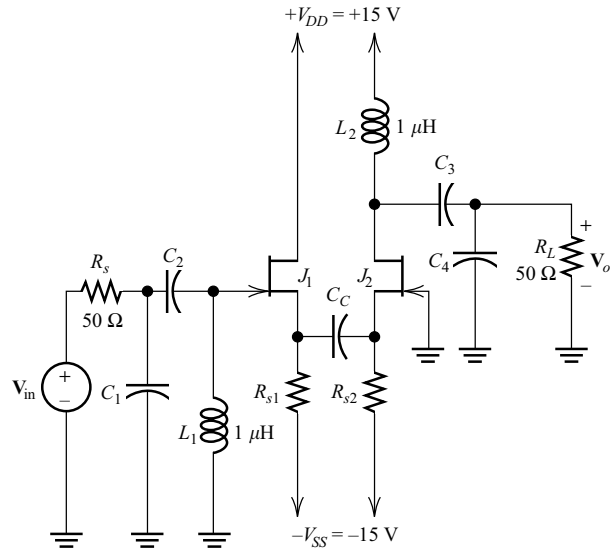


Figura P11.45

saria la neutralización. Para simplificar, suponga que las capacidades parásitas del dispositivo son $C_{gs} = C_{gd} = 0$, y que r_d es un circuito abierto. Suponga también que las bobinas no tienen pérdidas. Los transistores JFET tienen $I_{DSS} = 4 \text{ mA}$ y $V_{to} = -2 \text{ V}$.

- (a) Hallar valores de resistencia normalizados de un 5% de tolerancia para R_{s1} y R_{s2} , de forma que las corrientes de reposo sean de 2 mA, aproximadamente, para ambos dispositivos.
- (b) Calcular los valores de C_1 y C_2 de forma que la frecuencia de resonancia del circuito de entrada sea de 10 MHz y el ancho de banda de 500 kHz.
- (c) Calcular los valores de C_3 y C_4 de forma que la frecuencia de resonancia del circuito de salida sea de 10 MHz y el ancho de banda de 500 kHz.
- (d) Para los valores de circuito calculados anteriormente, obtener la ganancia de tensión V_o/V_{in} para la frecuencia de resonancia.
- (e) Escribir un programa en PSpice que simule el circuito y proporcione un diagrama de magnitud de la ganancia de tensión en función de la frecuencia.

11.46. La **sintonización intercalada** es una técnica usada para obtener una ganancia más constante en la banda pasante en un amplificador sintonizado multietapa. Las frecuencias de resonancia y los anchos de banda de cada etapa en un amplificador en cascada sintonizado son diferentes. Por ejemplo, para dos circuitos sintonizados, las frecuencias centrales son $f_c \pm B/2$, donde B es el ancho de banda de cada etapa. El ancho de banda del amplificador en su conjunto es $B\sqrt{2}$.

Repetir el Problema 11.45, pero utilizando la sintonización intercalada. Es decir, el circuito de entrada debe tener una frecuencia de resonancia de $f_c - B/2 = 9,75 \text{ MHz}$,

y el circuito de salida debe tener una frecuencia de resonancia de $f_c + B/2 = 10,25$ MHz. Si ha hecho los dos problemas, compare las gráficas de ganancia y los anchos de banda globales.

Sección 11.9: Osciladores LC

11.47. Enumerar los pasos para el análisis de un circuito oscilador usando el determinante del sistema.

11.48. La Figura P11.48 muestra una versión en base común del oscilador Colpitts.

- Dibuje el circuito equivalente en pequeña señal, usando r_π y β para modelar el transistor. Suponga que la bobina no tiene pérdidas.
- Obtenga las expresiones de la frecuencia de oscilación y de la β mínima necesarias para la oscilación.
- Seleccione los valores de los componentes para un oscilador de 1 MHz. Use el transistor 2N2222A, polarizado a 1 mA aproximadamente.
- Utilice un programa PSpice para comprobar que el circuito diseñado en el punto (c) se comporta como se espera.

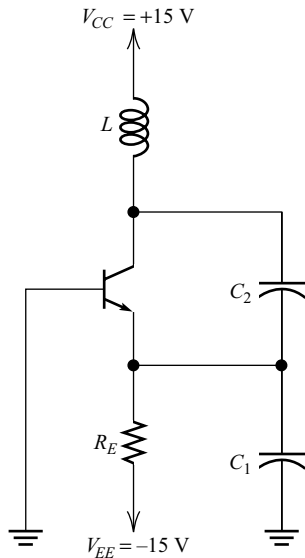


Figura P11.48. Oscilador Colpitts en base común con un BJT.

11.49. La Figura P11.49 muestra una versión en base común de un oscilador Hartley.

- Dibuje el circuito equivalente en pequeña señal, usando r_π y β para modelar el transistor. Suponga que las bobinas no tienen pérdidas, y que el condensador de acoplo C_c es un cortocircuito para la frecuencia de trabajo del oscilador. Las bobinas no están acopladas.

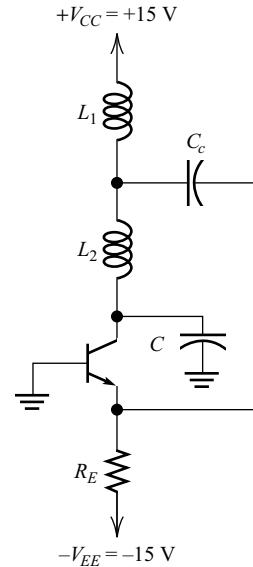


Figura P11.49. Oscilador Hartley en base común.

- Obtenga las expresiones de la frecuencia de oscilación y de la β mínima necesarias para la oscilación.
- Seleccione los valores de los componentes para un oscilador de 1 MHz. Use el transistor 2N2222A, polarizado a 1 mA aproximadamente.
- Utilice PSpice para comprobar que el circuito diseñado en el punto (c) se comporta como se espera.

11.50. La Figura P11.50 muestra un oscilador JFET con salida sintonizada.

- Dibuje el circuito equivalente de pequeña señal, usando g_m y r_d para modelar el JFET. Suponga que las bobinas no tienen pérdidas y que están fuertemente acopladas (es decir, que su coeficiente de acoplamiento prácticamente unitario).
- Obtenga las expresiones de la frecuencia de oscilación y de la g_m mínima necesarias para la oscilación.

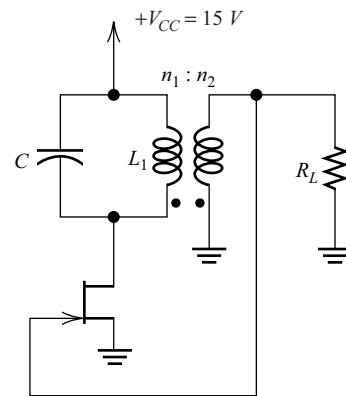


Figura P11.50. Oscilador con salida sintonizada.

- (c) Seleccione los valores de los componentes para un oscilador de 1 MHz. Suponga que $R_L = 50 \Omega$. Use el JFET 2N5485.

Sección 11.10: Osciladores a cristal

- 11.51.** Describir brevemente el efecto piezoeléctrico.
- 11.52.** ¿Qué es un cristal? Defina el término tal y como se usa en relación con los circuitos osciladores.
- 11.53.** Dibujar el circuito equivalente de un cristal y dibujar la reactancia en función de la frecuencia. Identificar las frecuencias de resonancia serie y paralelo.
- 11.54.** Un cristal tiene un modo fundamental a 10 MHz. ¿Cuál es la frecuencia aproximada del segundo armónico? ¿Y del tercero?

11.55. Un reloj electrónico consiste en un oscilador y un contador digital que cuenta el número de ciclos de oscilación. Otros circuitos convierten la cuenta a unidades de tiempo y la presentan. En un reloj típico se usa un oscilador de cristal de 32,768 Hz. Suponga que se necesita un reloj de precisión que no gane ni pierda más de 1 ms/día. ¿Qué estabilidad de frecuencia, en partes por millón, debe tener el oscilador?

11.56. Un determinado oscilador usa el modo resonante serie del cristal. Suponga que se añade una pequeña bobina en serie con el cristal. ¿Aumentará o decrecerá la frecuencia de oscilación? Razónelo. (Nota: Algunas veces, es deseable poder realizar ligeros ajustes de la frecuencia de oscilación. Añadir una pequeña bobina o condensador ajustable al cristal (proporciona una solución para esto. Véase también el siguiente problema).

11.57. Cierta oscilador usa un cristal en modo antiresonante. Suponga que se añade un pequeño condensador ajustable en paralelo con el cristal para «desplazar» la frecuencia de oscilación. ¿Aumentará o decrecerá la frecuencia de oscilación? Razónelo. Si tiene un reloj controlado por un cristal (de cuarzo), al quitarle la tapa y abrirlo encontrará un condensador ajustable para ajustar la frecuencia.

11.58. Cierta cristal tiene una capacidad paralelo de 12 pF, una frecuencia de resonancia de (exactamente) 5,000 MHz, una resistencia serie de 50Ω , y un factor Q de 20.000 (para la rama serie del circuito equivalente). Calcule la inductancia serie, la capacidad serie y la frecuencia de resonancia paralelo. Realice sus cálculos usando de seis a ocho dígitos significativos, puesto que la frecuencia de resonancia paralelo es sólo ligeramente mayor que la frecuencia de resonancia serie.

11.59. Suponga que tiene un cristal del que sabe que su frecuencia de resonancia serie es igual a 1 MHz aproximadamente. Desea encontrar los valores exactos del circuito equivalente del cristal.

- (a) Ingenie y describa un método (o métodos) de laboratorio para determinar la frecuencia resonante serie, la frecuencia resonante paralelo y el factor Q de la rama serie del circuito equivalente. Dibuje los diagramas de los circuitos que debería implementar. Explique en detalle las medidas necesarias, así como cualquier cálculo necesario.
- (b) Suponga que los resultados de las medidas de laboratorio son

$$f_s = 1,000000 \text{ MHz}$$

$$f_p = 1,000500 \text{ MHz}$$

$$R_s = 300 \Omega$$

$$Q = 10.000$$

Calcule los valores de C_s , L_s y C_p .

11.60. A veces, los cristales se usan para crear filtros pasabanda de alto Q . Una forma sencilla de hacerlo es la que se muestra en la Figura P11.60(a). Para la frecuencia resonante serie, la impedancia del cristal es muy baja, y la tensión de salida es prácticamente igual a la tensión de entrada. Sin embargo, la capacidad paralelo del cristal reduce la atenuación fuera de la banda pasante.

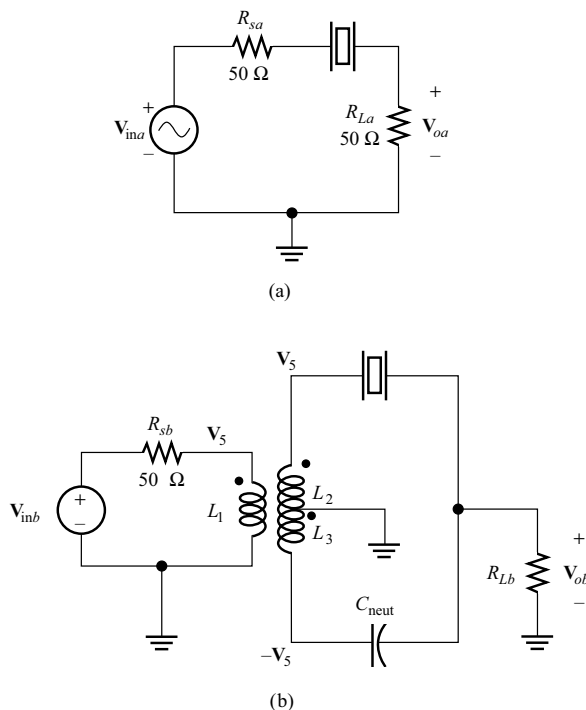


Figura P11.60. Filtros de cristal.

La Figura P11.60(b) indica una forma de cancelar el efecto de la capacidad paralelo del cristal. Se usa un transformador de toma central para obtener tensiones de $+V_5$ y $-V_5$. Una capacidad C_{neut} se conecta entre $-V_5$ y

la salida. En condiciones apropiadas, la corriente que atraviesa C_{neut} cancela la corriente que atraviesa la capacidad paralelo del cristal (esto es parecido a la neutralización de la capacidad de realimentación de un amplificador sintonizado). Suponga que se usa el cristal de la Tabla 11.2 en los circuitos de la Figura P11.60. Se desea que la frecuencia central del filtro pasabanda sea de 10 MHz exactamente.

- (a) ¿Qué valor debe usarse para C_{neut} ?
- (b) Calcule los anchos de banda de potencia mitad para los circuitos de la Figura P11.60. Intente obtener esta respuesta sin usar SPICE.
- (c) Utilice SPICE para obtener el diagrama de Bode de magnitud de V_o/V_{in} para los circuitos de la Figura P11.60, suponiendo que $L_1 = L_2 = L_3 = 10 \mu\text{H}$ y que existe acoplamiento unitario entre bobinas. ¿Qué circuito tiene mayor atenuación para frecuencias alejadas de la banda pasante (por ejemplo, 9 MHz u 11 MHz)?

Circuitos conformadores de onda y convertidores de datos

En este capítulo, estudiaremos dos importantes tipos de circuitos integrados: los comparadores y los temporizadores. Los comparadores se usan para comparar tensiones de entrada. Entre sus aplicaciones se encuentran los osciladores conmutados, los convertidores analógico-digitales, los conformadores de onda y los generadores de pulsos. Los temporizadores se usan en los osciladores y los generadores de pulsos.

12

12.1. Circuitos comparadores y Schmitt trigger	822
12.2. Multivibradores astables	832
12.3. El temporizador 555	839
12.4. Rectificadores de precisión	844
12.5. Detectores de pico de precisión	849
12.6. Circuitos de muestreo y retención	851
12.7. Circuitos fijadores de precisión	852
12.8. Conversión de datos	854
12.9. Convertidores digital-analógicos	859
12.10. Convertidores analógico-digitales	864
Resumen	870
Problemas	872

12.1. CIRCUITOS COMPARADORES Y SCHMITT TRIGGER

Comparadores

Un **comparador** ideal compara dos tensiones de entrada y genera una señal de salida lógica cuyo valor (alto o bajo) depende de cuál de las dos señales sea la mayor.

Un **comparador** ideal compara dos tensiones de entrada y genera una señal de salida lógica cuyo valor (alto o bajo) depende de cuál de las dos señales sea la mayor. El símbolo de circuito, mostrado en la Figura 12.1, es idéntico al símbolo del amplificador operacional. Al igual que el amplificador operacional, el comparador tiene una entrada inversora y una entrada no inversora. Si la tensión v_1 aplicada a la entrada no inversora es mayor que la tensión v_2 aplicada a la entrada inversora, la salida estará a nivel alto, y viceversa. Por tanto, v_1 es comparada con v_2 . En otras palabras, si $v_i = v_1 - v_2$ es positiva, la salida estará a nivel alto. Si v_i es negativa, la salida estará a nivel bajo.

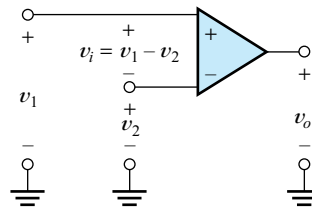


Figura 12.1. Símbolo de circuito del comparador. Si $v_1 > v_2$, entonces v_o está a nivel alto; si $v_1 < v_2$, entonces v_o está a nivel bajo.

La característica de transferencia de un comparador ideal se muestra en la Figura 12.2. Los niveles lógicos de salida pueden ser simétricos, como en la Figura 12.2(a), o asimétricos, como en la Figura 12.2(b).

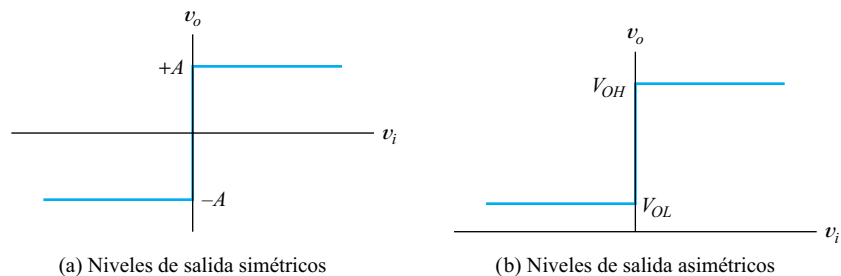


Figura 12.2. Características de transferencia de los comparadores ideales.

No idealidades de los comparadores reales

Los comparadores reales no muestran una transición abrupta en su salida. Por el contrario, presentan un cambio gradual entre los niveles de salida. Normalmente, la ganancia de tensión es extremadamente alta en la región de transición, y sólo se necesita una pequeña tensión de entrada para llevar la salida a saturación. Por ejemplo, el popular comparador LM111 tiene una ganancia típica de 200.000 en la región de transición, y necesita una variación en la entrada de tan sólo una fracción de milivoltio para llevar a cabo la transición de nivel bajo a nivel alto. La característica de transferencia de un comparador real se muestra en la Figura 12.3.

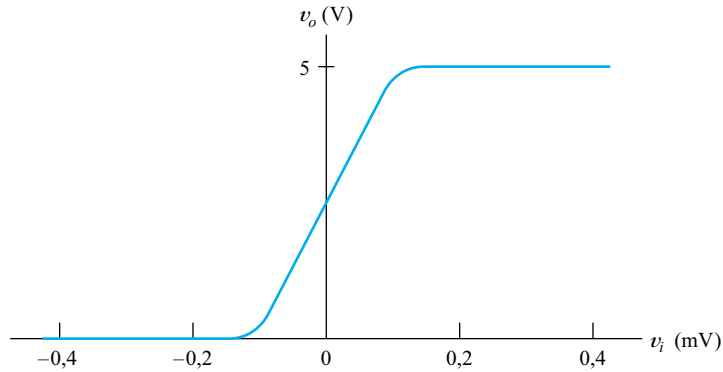


Figura 12.3. Característica de transferencia de un comparador real.

La circuitería interna de un comparador integrado es similar a la de un amplificador operacional. Una diferencia importante es que la compensación en frecuencia no es necesaria en los comparadores, puesto que, a diferencia de los amplificadores operacionales, los comparadores no se utilizan en circuitos con realimentación negativa. Los comparadores se diseñan de forma que se minimice el retardo de propagación, más que para ser estables con realimentación negativa. Por conveniencia, a veces usaremos amplificadores operacionales integrados como comparadores, incluso aunque no estén optimizados para dicho propósito. Por el contrario, debido a los problemas de estabilidad, los comparadores integrados normalmente no podrán usarse como amplificadores operacionales en circuitos con realimentación negativa.

Al igual que los amplificadores operacionales, los comparadores sufren los efectos de la tensión de offset, la corriente de polarización y la corriente de offset. Por ejemplo, el comparador LM111 tiene una tensión máxima de offset de 4 mV, una corriente máxima de polarización de 150 nA, y una corriente máxima de offset de 20 nA. Estos problemas se pueden modelar añadiendo fuentes de corriente y un generador de tensión a los terminales de entrada, exactamente como se muestra en el amplificador operacional de la Figura 2.33.

Internamente, los comparadores son similares a los amplificadores operacionales, con la diferencia de que los comparadores no necesitan compensación en frecuencia.

Al igual que los amplificadores operacionales, los comparadores sufren los efectos de la tensión de offset, la corriente de polarización y la corriente de offset.

Salidas en colector abierto

A menudo, los comparadores se usan como interfaz entre bloques analógicos y digitales de un sistema electrónico. En la parte analógica, suelen usarse tensiones de alimentación de +15 V y -15 V. Las señales analógicas varían entre, aproximadamente, -10 V y +10 V. En el bloque digital, la fuente de alimentación típica suele ser de 5 V, y los niveles lógicos (nominales) 0 V y 5 V. Por tanto, un comparador puede tener entradas analógicas de -10 V a +10 V y tener que generar a la salida señales digitales de 0 V y 5 V. Los comparadores que tienen **etapa salida en colector abierto** son muy útiles en esta situación. El comparador LM111, un ejemplo de ello, se muestra en la Figura 12.4. Los circuitos de entrada son alimentados por la fuente de alimentación del bloque analógico del sistema.

Los terminales de salida del LM111 son el emisor y el colector de un transistor *npn*. Normalmente, el emisor está a masa, y el colector se conecta a la fuente de alimentación de +5 V del bloque digital a través de una **resistencia de pull-up**. Cuando la salida deba estar a nivel bajo, el transistor de salida es llevado a saturación, de forma que la tensión de salida sea de aproximadamente de 0,2 V (la tensión de saturación de un transistor bipolar). Por el contrario, si la salida debe estar a nivel alto, el transistor

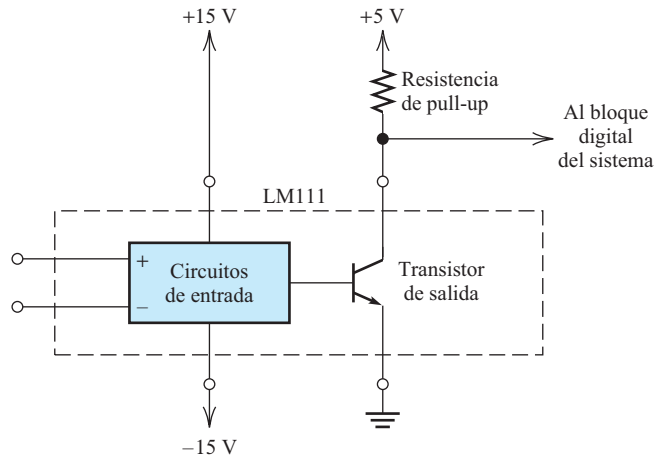


Figura 12.4. El LM111 tiene una salida en colector abierto.

de salida se lleva al corte, y la corriente fluye a través de la resistencia de pull-up hacia la carga digital. Si la resistencia de pull-up tiene un valor suficientemente pequeño, la tensión de salida alcanzará prácticamente los +5 V para el estado alto de salida.

Circuitos Schmitt trigger

Hemos usado un circuito Schmitt trigger en la sección «Proceso de diseño de un circuito» incluida después del Capítulo 3.

Una aplicación de los comparadores es la de comparar una señal de entrada v_{in} con una tensión de referencia V_r , como se ilustra en la Figura 12.5. Cuando un comparador se usa de esta forma, pueden surgir varios problemas. Si la señal de entrada tiene ruido, pueden provocarse muchas transiciones indeseables en la salida cada vez que la señal cruce el nivel de referencia. Esto se muestra en las formas de onda de la Figura 12.6

Incluso aunque la señal de entrada no contenga ruido, la salida puede oscilar conforme la señal de entrada se mueve en los alrededores del nivel de referencia. La razón de esto es que el comparador tiene una ganancia muy alta en la región activa y, por tanto, una pequeña cantidad de realimentación *no intencionada* puede provocar una oscilación. La realimentación no intencionada puede darse a través de la fuente de alimentación, debido a las capacidades parásitas entre la entrada y la salida, o debido a la resistencia del conductor de masa del circuito impreso compartido entre los circuitos de entrada y de salida. Por último, incluso aunque los problemas de ruido y de oscilación se eviten, la salida cambia gradualmente de un nivel lógico al otro confor-

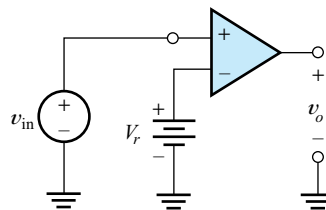


Figura 12.5. La tensión de entrada v_{in} se compara con la tensión de referencia V_r .

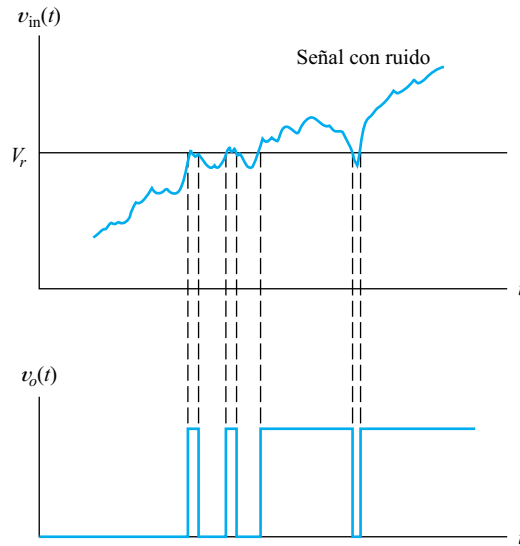


Figura 12.6. El ruido añadido a la señal de entrada puede provocar transiciones no deseadas en la señal de salida.

me la entrada se mueve por la región activa. Sin embargo, a veces son necesarios cambios *abruptos* en los niveles lógicos.

Debido a estos problemas, los comparadores suelen usarse con realimentación *positiva*. En la Figura 12.7(a) se muestra un circuito de ejemplo. Este tipo de circuito se denomina **Schmitt trigger**. Observe que las resistencias R_1 y R_2 forman un camino de realimentación positiva que devuelve parte de la tensión de salida a la entrada no inversora.

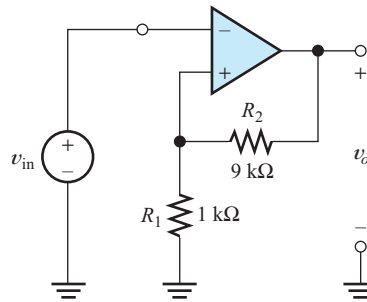
A continuación, vamos a ver la característica de transferencia del circuito Schmitt trigger. Suponga que los niveles de salida del comparador son $+10\text{ V}$ y -10 V . Por tanto, si la tensión de entrada es negativa y de magnitud suficiente, la salida del comparador estará a un nivel alto. Debido al lazo de realimentación, la entrada no inversora tiene una tensión de $+1\text{ V}$ [observe que la relación del divisor de tensión del lazo de realimentación es de 0,1 para los valores de resistencias que se indican en la Figura 12.7(a)]. Por tanto, la tensión de entrada debe incrementarse hasta $+1\text{ V}$ antes de que la salida conmute.

Por el contrario, si la salida está a nivel bajo (-10 V), la entrada no inversora está a -1 V . De ahí que, cuando la salida está a nivel bajo, la entrada debe ser menor que -1 V antes de que la salida pase a nivel alto.

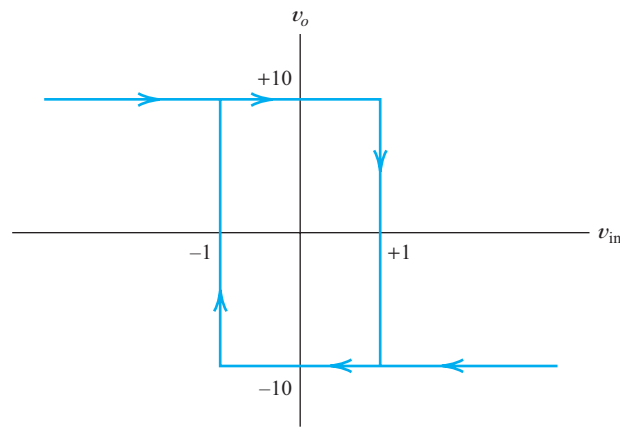
Para v_{in} comprendida entre -1 V y $+1\text{ V}$, la salida puede estar a nivel alto o bajo, dependiendo del historial anterior de la tensión de entrada. Una gráfica de la tensión de salida en función de la tensión de entrada se muestra en la Figura 12.7(b).

Puesto que el umbral de conmutación es diferente para una entrada creciente que para una decreciente, decimos que el circuito presenta **histéresis**. Debido a la histéresis, el ruido de la señal de entrada no provoca múltiples transiciones no deseadas en la salida (siempre que el nivel pico a pico del ruido sea menor que el ancho de la zona de histéresis).

Las tensiones de entrada para las cuales cambia la tensión de salida se llaman **tensiones de umbral**. Observe que las tensiones de umbral del circuito de la Figura 12.7 son los valores de tensión que aparecen en el terminal de la entrada no inversora del



(a) Diagrama del circuito Schmitt trigger inversor



(b) Característica de transferencia donde se muestra la histéresis

Figura 12.7. Un circuito Schmitt trigger se construye usando realimentación positiva con un comparador.

Para evitar excesivas transiciones lógicas debidas al ruido o a las oscilaciones, los comparadores se usan con diversos circuitos de realimentación positiva, conocidos colectivamente como circuitos Schmitt trigger.

comparador. Con la salida a nivel alto, estos valores son de $+1$ V. Por el contrario, con la salida a nivel bajo, la tensión en la entrada no inversora es -1 V.

La realimentación positiva conduce a transiciones rápidas en la salida. Tan pronto como la salida comienza a cambiar, la realimentación positiva cambia la tensión en los terminales de entrada del comparador, haciendo más intenso el cambio a la salida. Por tanto, una vez que la señal de entrada hace que comience la transición, ésta se completa rápidamente. La realimentación positiva fuerza al comparador a trabajar en la región de saturación. De esta forma, se evitan las oscilaciones que podrían darse debido a la alta ganancia en la región activa.

Variaciones del circuito Schmitt trigger

Decimos que el circuito de la Figura 12.7(a) es un circuito Schmitt trigger *inversor*, porque la salida está a nivel bajo cuando la entrada es positiva, y viceversa. La Figura 12.8 muestra un Schmitt trigger *no inversor*. Las tensiones de umbral de entrada de los circuitos mostrados en las Figuras 12.7 y 12.8 son simétricas respecto de cero (suponiendo niveles de salida simétricos en el comparador). La Figura 12.9 muestra circuitos que se pueden diseñar para tener tensiones de umbral específicas.

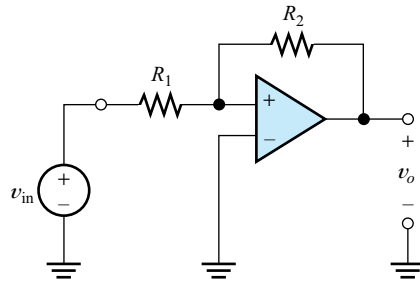


Figura 12.8. Circuito Schmitt trigger no inversor.

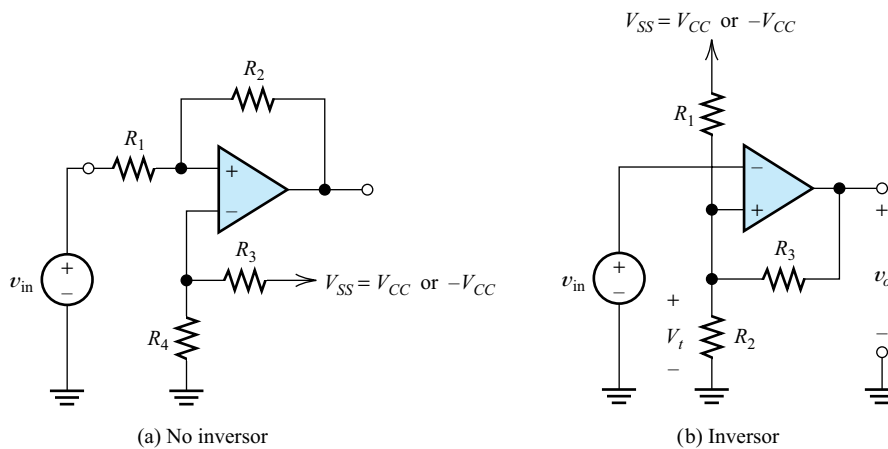


Figura 12.9. Circuitos Schmitt trigger en los que pueden fijarse umbrales específicos.

Ejemplo 12.1. Diseño de un circuito Schmitt trigger

Diseñar un circuito Schmitt trigger inversor cuyas tensiones de umbral sean de 4,9 V y 5,1 V. Use un amplificador operacional $\mu A741$ y resistencias estándar con tolerancia del 1%. Las tensiones de alimentación son de +15 V, y las tensiones de salida del $\mu A741$ son de +14,6 V (éstos son los niveles de salida obtenidos con el modelo no lineal de *PSpice* para el $\mu A741$).

Solución: Vamos a emplear la configuración de circuito mostrada en la Figura 12.9(b). Las tensiones de umbral aparecen en la entrada no inversora del comparador. Debido a que las tensiones umbral especificadas son positivas, elegimos $V_{SS} = V_{CC} = +15$ V. Escribiendo la ecuación para las corrientes del nodo correspondiente a la entrada no inversora, tenemos

$$\frac{V_t}{R_2} + \frac{V_t - V_{SS}}{R_1} + \frac{V_t - v_o}{R_3} = 0 \tag{12.1}$$

Hemos despreciado la corriente de polarización del comparador. La tensión de alimentación disponible es $V_{SS} = 15$ V. Para una tensión de salida de

$v_o = +14,6$, la tensión de umbral necesaria es $V_t = 5,1$. Sustituyendo estos valores en la Ecuación (12.1), tenemos

$$\frac{5,1}{R_2} - \frac{9,9}{R_1} - \frac{9,5}{R_3} = 0 \quad (12.2)$$

Por otro lado, si la tensión de salida es de $-14,6$ V, la tensión umbral V_t debe ser de $4,9$ V. Sustituyendo estos valores en la Ecuación (12.1), tenemos

$$\frac{4,9}{R_2} - \frac{10,1}{R_1} + \frac{19,5}{R_3} = 0 \quad (12.3)$$

Las Ecuaciones (12.2) y (12.3) relacionan los tres valores de resistencia. Una de las resistencias puede elegirse de forma arbitraria, y luego pueden usarse las ecuaciones para hallar el valor de las otras dos.

Por ejemplo, si seleccionamos $R_3 = 10$ k Ω , obtenemos que $R_1 = 205,5$ Ω y $R_2 = 103,8$ Ω . Sin embargo, estas resistencias tan pequeñas darían lugar a que fluyera una corriente de alimentación excesiva a través de R_1 y R_2 . La corriente a través de estas resistencias es, aproximadamente, $V_{SS}/(R_1 + R_2) = 48,5$ mA, mientras que la corriente necesaria para hacer funcionar el amplificador operacional es de tan sólo unos pocos miliamperios. Por tanto, debemos revisar nuestra elección de R_3 .

Si elegimos $R_3 = 1$ M Ω , las Ecuaciones (12.2) y (12.3) nos dan $R_1 = 20,55$ k Ω y $R_2 = 10,38$ k Ω . Por último, seleccionamos los valores de resistencias más cercanos con una tolerancia del 1 %, que son

$$R_1 = 20,5 \text{ k}\Omega \quad R_2 = 10,5 \text{ k}\Omega \quad \text{y} \quad R_3 = 1 \text{ M}\Omega$$

Sin duda, podrían encontrarse muchas otras combinaciones de resistencias que satisficieran las Ecuaciones (12.2) y (12.3). Debemos evitar las resistencias pequeñas que extraen corrientes muy grandes de la fuente de alimentación. Para los valores que finalmente hemos elegido, la corriente a través de R_1 es de $0,5$ mA aproximadamente (que no es muy grande). Por otro lado, no debemos seleccionar valores de resistencia tan altos que se capten señales parásitas.

Otra razón por la que debemos evitar los valores altos para las resistencias es la corriente de polarización, que puede afectar a las tensiones umbral. Para las resistencias que hemos elegido, la corriente a través de R_1 y R_2 (que es de unos $0,5$ mA) es mucho mayor que la corriente de polarización (que es como máximo de 500 nA para el $\mu\text{A}741$). Por tanto, no esperamos que la corriente de polarización tenga un gran efecto en los valores de las tensiones umbral.

Incluso con resistencias del 1 % de tolerancia, el error en las tensiones umbral es apreciable si se compara con la anchura de la zona de histéresis (que es de $0,2$ V). Si se necesita mayor precisión, R_2 deberá implementarse como una resistencia fija de 10 k Ω en serie con una resistencia ajustable de 1 k Ω . Con esto, las tensiones umbral podrán ajustarse hasta alcanzar un valor muy cercano al de diseño.

A continuación, utilizamos PSpice para verificar que el circuito cumple con las especificaciones deseadas. El circuito se muestra en la Figura 12.10. Empleamos un análisis transitorio con una señal de entrada que varía lentamente para

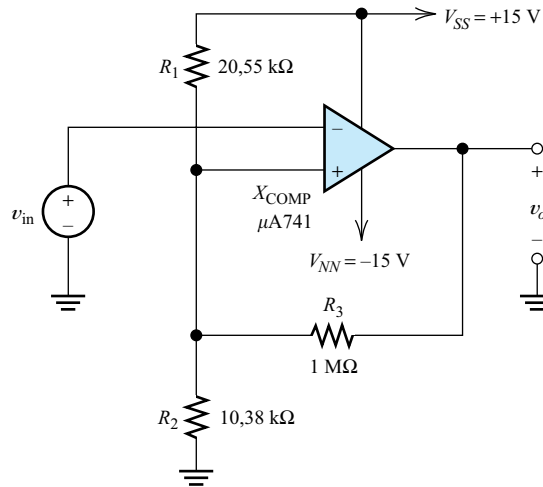


Figura 12.10. Circuito Schmitt trigger diseñado en el Ejemplo 12.1.

verificar que la conmutación se produce en los niveles deseados de tensión. Puesto que la conmutación se produce a partir de 4,9 V y 5,1 V, hemos seleccionado una señal de entrada senoidal que varía entre 4 V y 6 V. Para verificar los cálculos del diseño, hemos especificado valores exactos para R_1 y R_2 , en lugar de usar los valores nominales más cercanos. Las gráficas de la tensión de entrada y de la tensión de salida en función del tiempo se muestran en la Figura 12.11. También hemos obtenido la gráfica de v_o en función de v_{in} . Usando el menú de Probe, cambiamos la variable del eje x para que sea la tensión de entrada, y luego trazamos la tensión de salida, generándose la característica de transferencia que se muestra en la Figura 12.12 (las flechas en las transiciones se han añadido a mano). Esta gráfica nos permite validar el diseño.

La simulación está almacenada en el archivo Fig12_10.

□

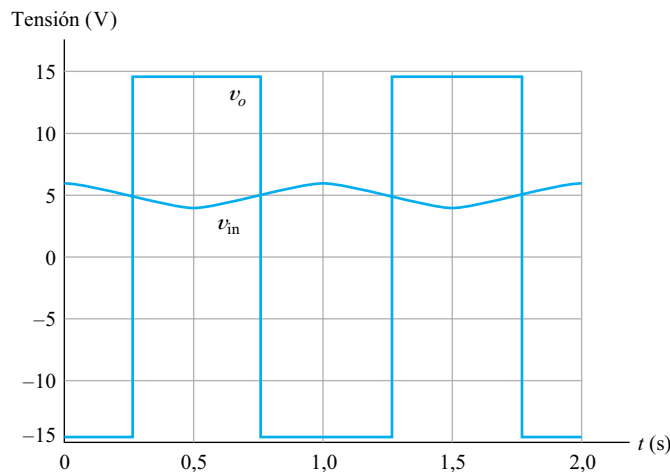


Figura 12.11. Tensión de entrada y tensión de salida en función del tiempo para el circuito de la Figura 12.10.

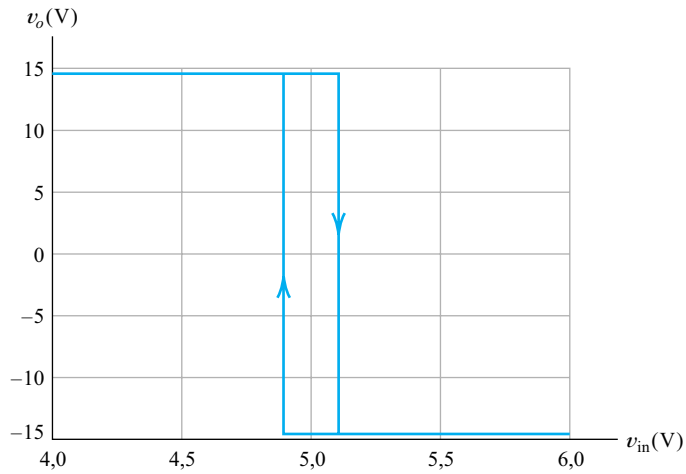


Figura 12.12. Característica de transferencia para el circuito Schmitt trigger del Ejemplo 12.1.

EJERCICIO

12.1. Dibujar a escala la característica de transferencia del circuito de la Figura 12.7(a), para unos niveles de salida del comparador de 0 V y 5 V.

Respuesta Véase la Figura 12.13.

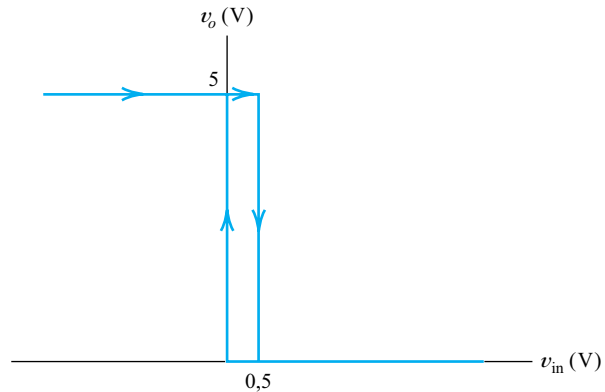


Figura 12.13. Respuesta para el Ejercicio 12.1.

EJERCICIO

12.2. Si los niveles de salida del comparador son de ± 10 V, $R_2 = 2$ k Ω , y $R_1 = 1$ k Ω , dibujar a escala la característica de transferencia para el circuito de la Figura 12.8.

Respuesta Véase la Figura 12.14.

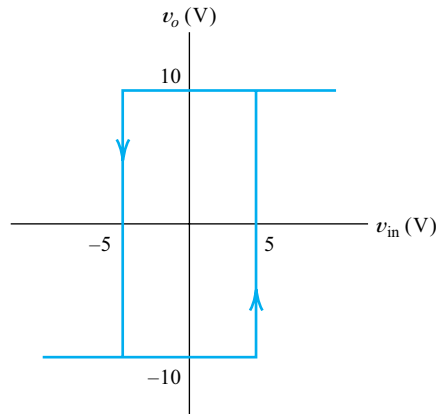


Figura 12.14. Respuesta para el Ejercicio 12.2.

EJERCICIO

- 12.3. Repetir el Ejercicio 12.2 por unos niveles de salida del comparador de 0 y 5 V.

Respuesta Véase la Figura 12.15.

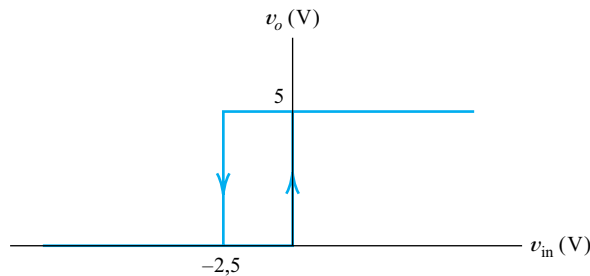


Figura 12.15. Respuesta para el Ejercicio 12.3.

EJERCICIO

- 12.4. Repetir el Ejemplo 12.1 para un circuito Schmitt trigger no inversor. (*Pista:* Use la configuración de circuito de la Figura 12.9(a)).

Respuesta Debemos seleccionar resistencias tales que $R_3 = 1,98R_4$ y $R_2 = 146R_1$ (dentro de las limitaciones de los valores de resistencias normalizadas con una tolerancia del 1%). Los valores de resistencia no deben ser ni muy altos ni muy bajos. Una buena elección sería $R_3 = 20 \text{ k}\Omega$, $R_4 = 10 \text{ k}\Omega$, $R_1 = 6,65 \text{ k}\Omega$, y $R_2 = 976 \text{ k}\Omega$.

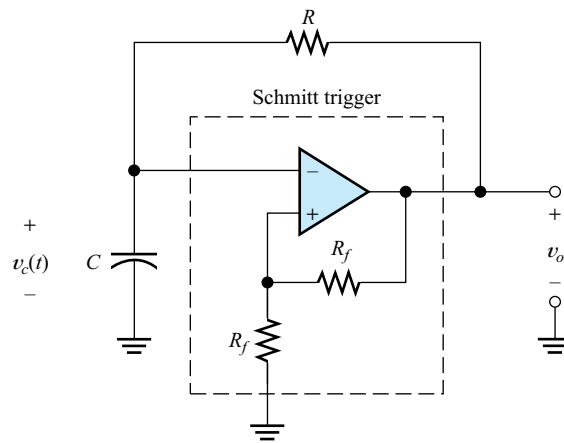
Estos circuitos son útiles para generar ondas cuadradas de frecuencia relativamente baja. Sin embargo, si se necesita una estabilidad en frecuencia muy precisa, sería una mejor elección un oscilador de cristal.

12.2. MULTIVIBRADORES ASTABLES

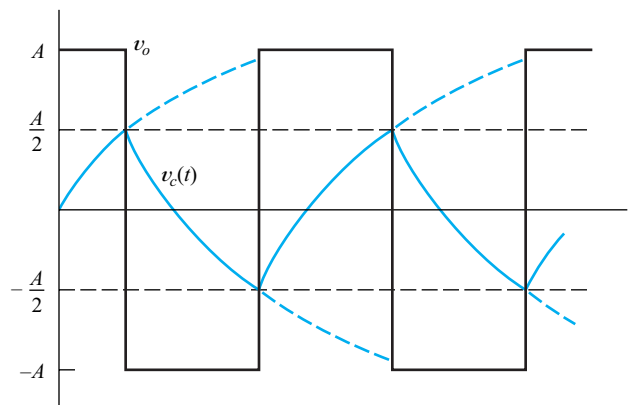
El oscilador conmutado conocido como multivibrador a estable puede construirse añadiendo una red de realimentación RC a un Schmitt trigger, como se muestra en la Figura 12.16(a). Supondremos que el comparador tiene niveles de salida simétricos de $+A$ y $-A$ voltios. El comparador y las resistencias de realimentación marcadas como R_f , forman un Schmitt trigger inversor cuyo umbral es de $-A/2$ y $+A/2$.

A continuación, describiremos el funcionamiento de este circuito suponiendo que la tensión del condensador es cero cuando se le aplica la alimentación al circuito en $t = 0$. La salida del Schmitt trigger puede inicialmente tomar el valor $+A$ o el valor $-A$. Esto dependerá del circuito concreto; algunos circuitos pueden decidirse por un estado u otro por causa de los desequilibrios en la circuitería interna del comparador. Otros circuitos pueden tener un estado inicial impredecible. En cualquier caso, la realimentación positiva garantiza que la salida sea llevada a un estado o al otro. Para el propósito de esta exposición, vamos a suponer que la salida conmuta a $+A$ cuando se aplica la alimentación en $t = 0$.

Las formas de onda de la tensión resultante se muestran en la Figura 12.16(b). Inicialmente, el condensador C se carga a través de la resistencia R hacia el valor $+A$.



(a) Diagrama del circuito



(b) Formas de onda de tensión

Figura 12.16. Multivibrador a estable.

Sin embargo, cuando la tensión del condensador, $v_c(t)$, alcanza el valor $A/2$, la tensión de salida conmuta a $-A$. Entonces, la tensión del condensador comienza a decrecer hacia el valor $-A$, pero de nuevo cambia de dirección al llegar a $-A/2$. Por tanto, la tensión en el condensador oscila entre los extremos $+A/2$ y $-A/2$. La tensión en el condensador, $v_c(t)$, se compone de trozos del transitorio de carga exponencial, y es similar a una onda triangular. La forma de onda de salida $v_o(t)$ es una onda cuadrada simétrica.

La frecuencia de un oscilador conmutado puede determinarse aplicando la teoría básica de circuitos para hallar la respuesta transitoria del circuito de temporización.

Ejemplo 12.2. Análisis de un multivibrador astable

Hallar una expresión para la frecuencia del oscilador conmutado de la Figura 12.16(a). Despreciar la corriente de entrada del comparador.

Solución: En primer lugar, analizaremos el transitorio de carga del condensador. Dado que el condensador parte de un estado de descarga, la parte positiva inicial de la forma de onda mostrada en la Figura 12.16(b) es un caso especial. Por tanto, para el propósito de este análisis, definiremos $t = 0$ como el instante de comienzo de un semiciclo positivo de la forma de onda de salida, tal y como se ilustra en la Figura 12.17.

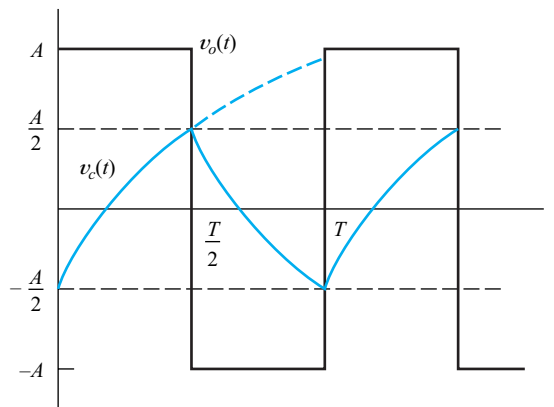


Figura 12.17. Formas de onda de la Figura 12.16(b) tomando $t = 0$ como el punto de inicio de un semiciclo positivo de $v_o(t)$.

Recuerde de sus cursos de análisis de circuitos, que la forma de la tensión en un condensador C que se carga a través de una resistencia R a partir de un generador de tensión constante es

$$v_c(t) = K_1 + K_2 e^{-t/RC} \tag{12.4}$$

Considere el intervalo entre 0 y $T/2$. Basándose en la tensión del condensador $v_c(t)$ que se muestra en la Figura 12.17, observe que para $t = 0$, tenemos

$$v_c(0) = -A/2$$

Evaluando la Ecuación (12.4) para $t = 0$, tenemos

$$v_c(0) = K_1 + K_2$$

El análisis transitorio, que se estudia normalmente en cursos de circuitos, es una herramienta importante en el diseño de multivibradores astables y monoestables.

Igualando la parte derecha de las dos últimas expresiones, obtenemos

$$K_1 + K_2 = -A/2 \quad (12.5)$$

De igual forma, cuando t tiende a infinito, la traza discontinua del transitorio tiende a $+A$:

$$v_c(\infty) = +A$$

Aquí, estamos ignorando la conmutación. A partir de la Ecuación (12.4), tenemos que

$$v_c(\infty) = K_1$$

Igualando la parte derecha de las dos últimas expresiones, obtenemos

$$K_1 = A$$

Sustituyendo este valor en la Ecuación (12.5), tenemos

$$K_2 = -3A/2$$

A continuación, sustituyendo los valores de K_1 y K_2 en la Ecuación (12.4), obtenemos

$$v_c(t) = A - (3A/2)e^{-t/RC} \quad (12.6)$$

Hasta el momento, simplemente hemos obtenido la tensión transitoria en un condensador C que se carga a través de una resistencia R a partir de un generador de tensión constante A , suponiendo que la tensión inicial del condensador es $-A/2$.

Ahora estamos en situación de poder hallar el periodo de oscilación. A partir de la gráfica de $v_c(t)$ que se muestra en la Figura 12.17, vemos que para $t = T/2$, la tensión en el condensador es $A/2$. Sustituyendo estos valores en la Ecuación (12.6), tenemos que

$$v_c(T/2) = A/2 = A - (3A/2)e^{-T/2RC}$$

Tras algunas operaciones algebraicas, resulta

$$e^{-T/2RC} = 1/3$$

Tomando el logaritmo natural en ambos lados de la ecuación, se tiene que

$$-T/2RC = -\ln 3$$

de donde obtenemos

$$T = 2RC \ln(3)$$

La frecuencia de oscilación, f , es el recíproco del periodo:

$$f = \frac{1}{2RC \ln(3)} \quad (12.7)$$

Con esto finaliza el análisis. □

Por supuesto, la Ecuación (12.7) sólo es aplicable a un comparador ideal, ya que existen diversas propiedades no ideales del comparador que pueden afectar a la frecuencia. Por ejemplo, si el retardo de propagación es significativo comparado con el periodo, la frecuencia observada será menor que la obtenida con la Ecuación (12.7). Otra fuente de discrepancia es la corriente de polarización, que puede afectar a la velocidad de carga del condensador.

Un multivibrador estable está formado por un comparador y una red de realimentación RC. La salida del comparador conmuta entre los niveles de salida, generando una onda cuadrada. El periodo y la frecuencia de la onda pueden determinarse analizando la respuesta transitoria de la red de realimentación RC.

Ejemplo 12.3. Diseño de un multivibrador estable

Diseñar un oscilador de onda cuadrada de 1 kHz usando un amplificador operacional $\mu A741$ como comparador. Utilizar resistencias y condensadores estándar con una tolerancia del 5%. Las tensiones de alimentación son de ± 15 V. Utilice SPICE para verificar el diseño del circuito.

Solución: Para minimizar el tamaño físico y el coste, debemos minimizar el valor del condensador. A partir de Ecuación (12.7), se deduce que un condensador pequeño exige una resistencia R grande. Sin embargo, si R es demasiado grande, la corriente de carga será baja, y puede verse significativamente afectada por la corriente de polarización del comparador. Puesto que la corriente de polarización es impredecible en un dispositivo concreto, normalmente no es deseable que el funcionamiento del circuito dependa grandemente de dicha corriente. La corriente de polarización máxima de un $\mu A741$ es de 500 nA según la especificación. Por tanto, realizamos el diseño para obtener una magnitud mínima de la corriente de carga de $100 \times 500 \text{ nA} = 50 \mu\text{A}$.

La tensión en R varía en cada ciclo, alcanzando un mínimo de $A/2$ justo antes de la conmutación. Con tensiones de alimentación de ± 15 V, el nivel de salida del $\mu A741$ es aproximadamente $A = 14$ V. Por tanto, deseamos que

$$50 \mu\text{A} \cong (A/2)/R = 7/R$$

Resolviendo esta ecuación, obtenemos $R \cong 140 \text{ k}\Omega$. Por tanto, seleccionamos un valor estándar con una tolerancia del 5% de

$$R = 150 \text{ k}\Omega$$

Despejando el condensador en la Ecuación (12.7), obtenemos

$$C = \frac{1}{2Rf \ln(3)}$$

Sustituyendo $R = 150 \text{ k}\Omega$ y $f = 1000$, tenemos que $C = 3034 \text{ pF}$. Por tanto, seleccionamos el valor estándar

$$C = 3000 \text{ pF}$$

Como suele ser normal en diseño, la selección de valores es arbitraria. Muchas otras combinaciones de R y C funcionarían igual de bien. Al seleccionar un valor para R_f , debemos evitar valores muy pequeños que den lugar a una corriente excesiva, y valores muy altos que hagan que la corriente de polarización afecte al circuito. Cualquier valor comprendido entre $10 \text{ k}\Omega$ y $100 \text{ k}\Omega$ es aceptable. Por tanto, seleccionamos

$$R_f = 100 \text{ k}\Omega$$

El diagrama de circuito para el diseño final se muestra en la Figura 12.18.

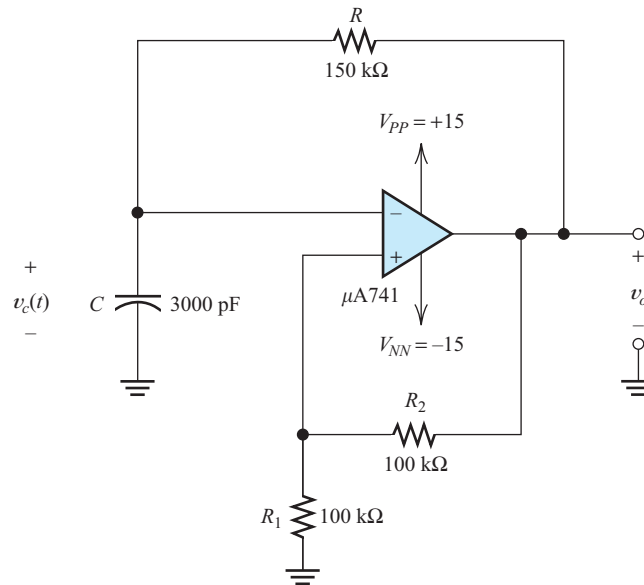


Figura 12.18. Multivibrador astable diseñado en el Ejemplo 12.3.

Hemos simulado este circuito usando PSpice. Especificamos una pequeña tensión inicial en el condensador. Esto garantiza que el circuito comience con un semiciclo positivo. Si no se especifican condiciones iniciales, SPICE puede tener problemas para establecer el funcionamiento inicial del circuito. En teoría, si no se especifican condiciones iniciales y el comparador es ideal, las tensiones de salida y del condensador podrían permanecer en cero indefinidamente. Los circuitos reales tienen imperfecciones, tales como la corriente de polarización del comparador, que generan oscilaciones tan pronto como se aplica la alimentación.

La Figura 12.19 muestra la gráfica de las tensiones simuladas. Las formas de onda son muy parecidas a las ideales mostradas en la Figura 12.16(b). La excepción más notable es que las transiciones de la tensión de salida no se producen de

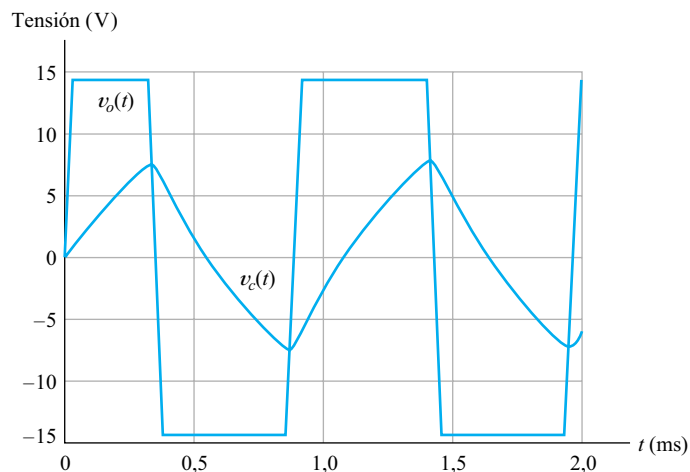


Figura 12.19. Tensiones simuladas para el circuito de la Figura 12.18.

forma instantánea. Esto se debe a la limitación de la velocidad de subida del amplificador operacional. Si se necesitan transiciones más rápidas, deberemos usar un circuito integrado fabricado explícitamente para funcionar como comparador en lugar del $\mu A741$, que está pensado para ser usado como amplificador operacional.

□

EJERCICIO

12.5. Considere el multivibrador estable modificado que se muestra en la Figura 12.20. Suponga que los niveles de salida del comparador son $\pm A$ voltios y que los diodos D_1 y D_2 son ideales.

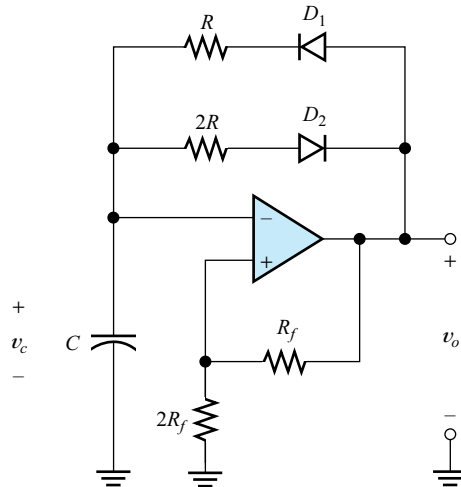


Figura 12.20. Circuito para el Ejercicio 12.5.

- (a) ¿Para qué umbrales de v_c cambia de estado el circuito Schmitt trigger?
- (b) Dibujar a escala $v_c(t)$ y $v_o(t)$ en función del tiempo.
- (c) Suponga que denominamos T_H al intervalo de cada ciclo durante el cual la salida está a nivel alto. El intervalo cuando la salida está a nivel bajo se denomina T_L . ¿Qué valor tiene la relación T_L/T_H ?
- (d) Deducir una expresión para la frecuencia de oscilación.

Respuesta

- (a) Para $v_c = +2A/3$ y para $v_c = -2A/3$.
- (b) Véase la Figura 12.21.
- (c) $T_L/T_H = 2$.
- (d) $f = \frac{1}{3RC \ln(5)}$

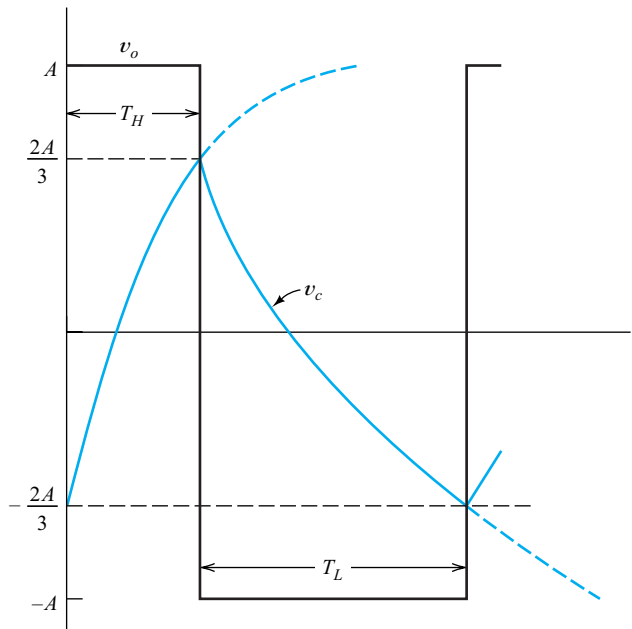


Figura 12.21. Respuesta para el Ejercicio 12.5(b).

EJERCICIO

12.6. Considere el multivibrador astable mostrado en la Figura 12.22. Suponga que los niveles de salida del comparador son 0 y A .

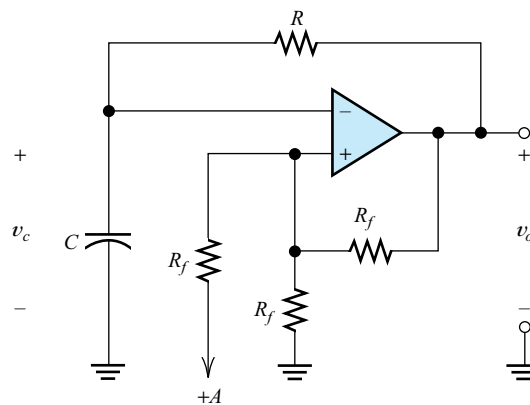


Figura 12.22. Circuito para el Ejercicio 12.6.

- (a) ¿Para qué umbrales de v_c cambia de estado el circuito Schmitt trigger?
- (b) Dibujar a escala $v_c(t)$ y $v_o(t)$ en función del tiempo.
- (c) Deducir una expresión para la frecuencia de oscilación.

Respuesta

- (a) Para $A/3$ y para $2A/3$.

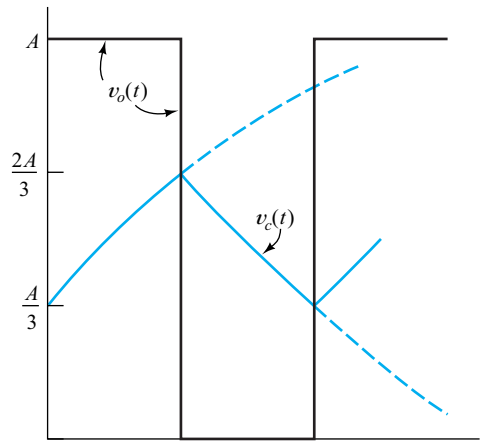


Figura 12.23. Respuesta para el Ejercicio 12.6(b).

(b) Véase la Figura 12.23.

(c)
$$f = \frac{1}{2RC \ln(2)}$$

12.3. EL TEMPORIZADOR 555

El temporizador integrado 555, que fue presentado por Signetics en 1972, es económico y muy adecuado para su uso en circuitos multivibradores, debido a que necesita pocos componentes externos. Por ello, este dispositivo ha encontrado un hueco en multitud de aplicaciones. De hecho, encontrar nuevas aplicaciones para el 555 se ha convertido en un juego entre los ingenieros de diseño electrónico. Debido a su popularidad, existen distintas versiones del 555, suministradas por diferentes fabricantes.

El diagrama funcional del 555 se muestra en la Figura 12.24. El dispositivo contiene una cadena de divisores de tensión resistivos, dos comparadores, un biestable RS y un transistor. La tensión de alimentación, que puede estar comprendida entre 4,5 V y 16 V, se aplica a la cadena serie de tres resistencias iguales. El nodo de unión de las dos resistencias superiores es accesible externamente a través del terminal de control. Sin embargo, en las aplicaciones que vamos a considerar aquí, el terminal de control estará en circuito abierto (los fabricantes del 555 recomiendan que se conecte un condensador de paso de 0,01 μF entre el terminal de control y masa para evitar que el ruido de la fuente de alimentación afecte a los comparadores). Por tanto, el divisor de tensión fija una tensión de $2V_{CC}/3$ en la entrada inversora del comparador CP₁. De igual forma, la tensión en la entrada no inversora del comparador CP₂ es $V_{CC}/3$.

Las entradas de reinicio, umbral y disparo controlan el estado del biestable. Si la entrada de reinicio está a nivel bajo, la salida Q del biestable estará a nivel bajo, y la salida \bar{Q} a nivel alto. Con Q a nivel alto, la corriente fluye hacia la base del transistor de descarga Q₁. Por tanto, el transistor se satura.

La entrada de reinicio tiene la máxima prioridad en el establecimiento del estado del biestable. Por tanto, Q está a nivel bajo si la entrada de reinicio está a nivel bajo, independientemente de las entradas del comparador. Cuando la entrada de reinicio no se usa, se conecta a V_{CC} y, en este caso, no afecta al estado biestable. Observe que

El temporizador integrado 555 es económico y muy adecuado para su uso en circuitos multivibradores, debido a que necesita pocos componentes externos.

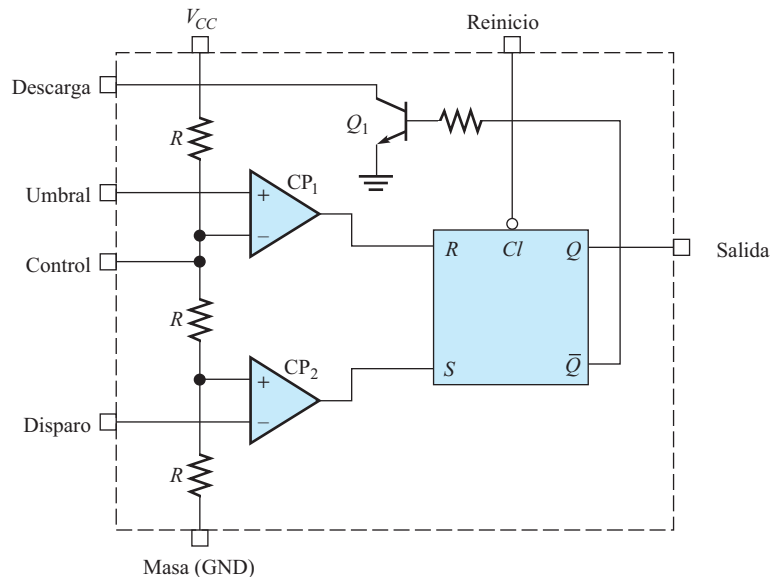


Figura 12.24. Diagrama de bloques funcional simplificado del temporizador integrado 555.

la entrada de reinicio es activa a nivel bajo. Por ello, algunos autores la etiquetan como entrada de reinicio o reset.

Si la tensión en la entrada de disparo se hace menor que la tensión en la entrada no inversora de CP_2 (normalmente $V_{CC}/3$), la salida de CP_2 pasa a nivel alto, poniendo a «/» el biestable. Entonces, la salida Q está a nivel alto y la salida \bar{Q} a nivel bajo, y el transistor de descarga Q_1 no conduce. De nuevo, dado que la entrada de disparo es activa a nivel bajo, algunos autores la denominan disparo o trigger.

Si la tensión en la entrada de umbral se hace mayor que la tensión en la entrada inversora de CP_1 (normalmente $2V_{CC}/3$), la salida de CP_1 pasa a nivel alto, poniendo a cero el biestable. Entonces, la salida Q está a nivel bajo y la salida \bar{Q} a nivel alto, y el transistor de descarga Q_1 se satura.

Multivibrador monoestable con un 555

Un monoestable es un circuito que genera un pulso de salida de duración fija cada vez que se activa la entrada del circuito.

Un multivibrador monoestable (o, simplemente, monoestable), es un circuito que genera un pulso de salida de duración fija cada vez que se activa la entrada del circuito. Los monoestables son útiles para generar señales de temporización. Por ejemplo, los dispositivos para la apertura automática de puertas de garaje a menudo disponen de una luz que se enciende cuando se abre la puerta. Esta luz permanece encendida durante unos pocos minutos y, luego se apaga automáticamente. Esta función puede ser proporcionada por un monoestable que se active al abrirse la puerta. La luz permanece encendida mientras dura el impulso de salida.

El $\mu A741$ y los temporizadores 555 son clásicos dentro de los circuitos integrados analógicos.

La Figura 12.25(a) muestra un circuito monoestable que utiliza un 555. Observe que sólo son necesarios dos componentes externos (R_A y C). En el estado estable, v_{in} está a nivel alto (mayor que $V_{CC}/3$), el biestable está a cero, la salida está a nivel bajo, y el transistor de descarga conduce. Por tanto, la tensión en el condensador es cero. Éste es el estado inicial mostrado por las formas de onda de la Figura 12.25(b).

Cuando la tensión de entrada es menor que $V_{CC}/3$, el biestable pasa a uno, la salida pasa a nivel alto, y el transistor de descarga se corta. Entonces, el condensador se

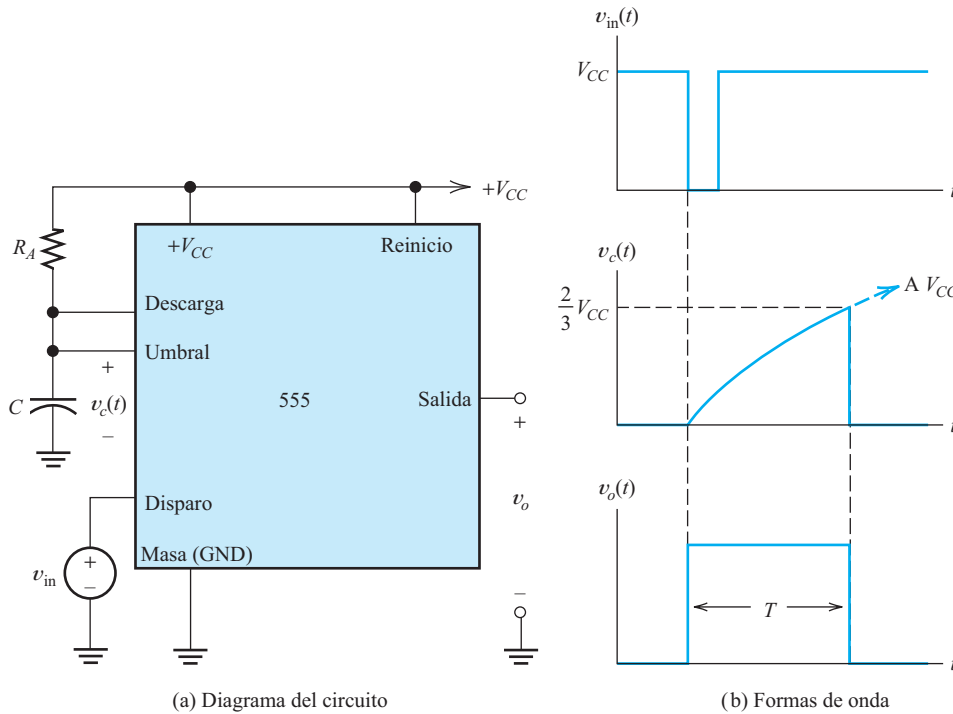


Figura 12.25. Multivibrador monoestable.

carga hasta V_{CC} a través de R_A . Suponemos que la entrada de disparo vuelve a nivel alto antes de que el condensador alcance $2V_{CC}/3$. Cuando la tensión del condensador alcanza $2V_{CC}/3$, la entrada de umbral hace que el biestable pase a cero. Después, el transistor de descarga vuelve a conducción y el condensador se descarga. Con esto finaliza la operación monoestable hasta que aparezca otro impulso en la entrada de disparo.

La duración del pulso de salida de un circuito monoestable es

$$T = R_A C \ln(3) \tag{12.8}$$

Cuando se diseña para conseguir un ancho de pulso determinado, se tiende a seleccionar una resistencia alta y un condensador pequeño. Sin embargo, la resistencia no debe ser demasiado grande, ya que la corriente de fugas asociada al transistor de descarga puede hacer que el condensador no se cargue adecuadamente. El límite superior razonable es de algunos megaohmios. Los condensadores inferiores a varias centenas de picofaradios serían demasiado pequeños, ya que las capacidades parásitas del cableado y las del propio temporizador (que son impredecibles) se harían significativas.

Multivibrador astable con un 555

Añadiendo dos resistencias y un condensador al 555 tal y como se indica en la Figura 12.26(a), se forma un multivibrador astable. Cuando se aplica la alimentación, la tensión del condensador $v_c(t)$ es cero. Por tanto, la entrada de disparo está a nivel bajo. Entonces, el biestable se pone a uno, la salida está a nivel alto y el transistor de descarga está al corte. A continuación, el condensador se carga hasta el valor V_{CC} a través de

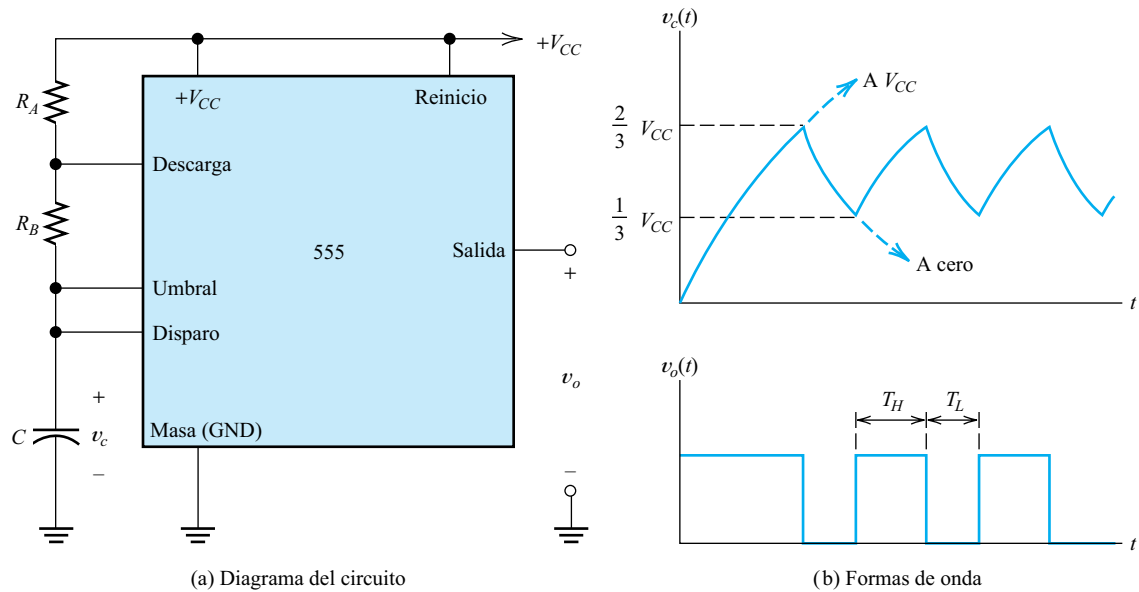


Figura 12.26. Oscilador astable.

la cadena serie formada por R_A y R_B . Esta secuencia de eventos se ilustra en las formas de onda de la Figura 12.26(b).

Cuando la tensión del condensador supera $2V_{CC}/3$, la entrada de umbral hace que el biestable pase a cero. Entonces la salida pasa a nivel bajo, y el transistor de descarga conduce. Como consecuencia, el condensador se descarga hasta el valor de tensión cero a través de R_B y del transistor de descarga. Cuando la tensión del condensador se hace inferior a $V_{CC}/3$, la entrada de disparo hace que el biestable pase al estado set. Luego, la salida pasa a nivel alto, y el transistor de descarga se pone al corte, comenzando un nuevo ciclo de carga. Por tanto, la tensión en el condensador oscila entre $2V_{CC}/3$ y $V_{CC}/3$.

El intervalo de carga es

$$T_H = (R_A + R_B)C \ln(2) \tag{12.9}$$

De igual forma, el intervalo de descarga es

$$T_L = R_B C \ln(2) \tag{12.10}$$

El periodo de oscilación es

$$T = T_H + T_L \tag{12.11}$$

Usando las Ecuaciones (12.9) y (12.10) para sustituir en la Ecuación (12.11), tenemos

$$T = (R_A + 2R_B)C \ln(2) \tag{12.12}$$

La frecuencia de oscilación es el recíproco del periodo:

$$f = \frac{1}{T} = \frac{1}{(R_A + 2R_B)C \ln(2)} \tag{12.13}$$

El **ciclo de trabajo** d se define como la relación entre el tiempo que la señal está a nivel alto y el periodo, expresada como un porcentaje:

$$d = (T_H/T) \times 100 \% \quad (12.14)$$

Usando las Ecuaciones (12.9) y (12.12) para sustituir T_H y T , tenemos

$$d = \frac{R_A + R_B}{R_A + 2R_B} \times 100 \% \quad (12.15)$$

El ciclo de trabajo en este circuito es siempre superior al 50 %.

EJERCICIO

12.7. El objetivo de este ejercicio es deducir la Ecuación (12.9).

- Escriba una expresión para la tensión en el condensador, $v_c(t)$, mostrado en la Figura 12.27, si $v_c(0) = V_{CC}/3$ y el interruptor está abierto.
- Usando la expresión obtenida en el punto (a), demuestre que en el instante T_H la tensión en el condensador alcanza $2V_{CC}/3$.

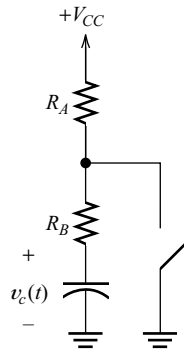


Figura 12.27. Circuito para los Ejercicios 12.7 y 12.8.

Respuesta

- $v_c(t) = V_{CC} - (2/3)V_{CC} \exp[-t/(R_A + R_B)C]$.
- $T_H = (R_A + R_B)C \ln(2)$.

EJERCICIO

12.8. El objetivo del presente ejercicio es deducir la Ecuación (12.10).

- Escriba una expresión para la tensión en el condensador, $v_c(t)$, mostrado en la Figura 12.27, si $v_c(0) = (2/3)V_{CC}$ y el interruptor está cerrado.
- Usando la expresión obtenida en el punto (a), demuestre que en el instante T_L la tensión en el condensador alcanza $V_{CC}/3$.

Respuesta

- $v_c(t) = (2/3)V_{CC} \exp(-t/R_B C)$.
- $T_L = R_B C \ln(2)$.

12.4. RECTIFICADORES DE PRECISIÓN

En esta sección, vamos a ver varios circuitos que pueden llevar a cabo rectificaciones de precisión de media onda u onda completa de una señal alterna. Estos circuitos son útiles en algunas aplicaciones de procesamiento de señal. Por ejemplo, los voltímetros analógicos de alterna pueden usar un rectificador de precisión para convertir la señal alterna en señal continua. Esta tensión continua se aplicaría a un medidor de continua, proporcionando una lectura.

En el Capítulo 3, se han presentado circuitos rectificadores, como, por ejemplo, el circuito simple de media onda que se ilustra en la Figura 12.28. Este circuito no produce una rectificación precisa de media onda de la señal de entrada debido a la caída de tensión en el diodo. Por ejemplo, si necesitáramos rectificar una señal alterna con una tensión de pico de 0,1 V, este circuito no sería adecuado, puesto que el diodo necesita 0,6 V para conducir (suponiendo un diodo de silicio a temperatura ambiente). Los circuitos con amplificadores operacionales que veremos en esta sección son capaces de rectificar con precisión las señales de pequeña amplitud. De todas formas, incluso aunque los circuitos rectificadores simples no ofrezcan la precisión de los circuitos con amplificadores operacionales que vamos a estudiar, a veces son útiles. Por ejemplo, los rectificadores normales son mejores que los de precisión para circuitos de alimentación y para circuitos de alta frecuencia.

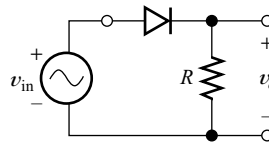
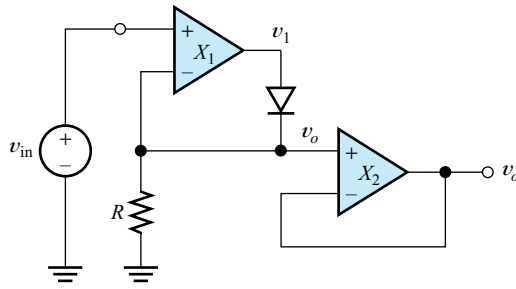


Figura 12.28. Los circuitos rectificadores simples como éste no son adecuados para llevar a cabo rectificaciones de precisión de señales alternas de pequeña amplitud.

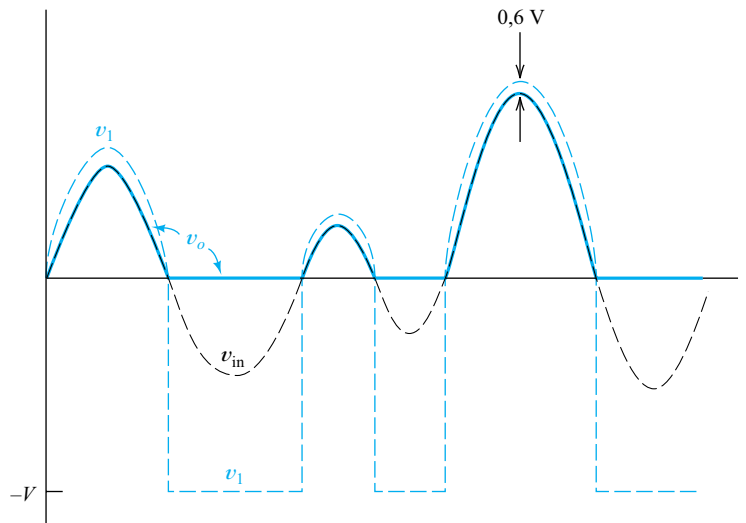
Rectificador de precisión de media onda

La Figura 12.29(a) muestra el diagrama de un circuito rectificador de precisión de media onda. En este circuito, el amplificador operacional X_2 constituye un buffer de ganancia unidad que proporciona una baja impedancia de salida. Para comprender el circuito, considere en primer lugar una tensión de entrada positiva v_{in} . Puesto que v_{in} está conectada al terminal de la entrada no inversora de X_1 , la tensión de salida de X_1 es positiva, y el diodo se polariza en directa. Debido a la conexión de realimentación negativa, la diferencia de tensión entre los terminales de entrada de X_1 es forzada a cero (aquí estamos aplicando la restricción del punto suma). En consecuencia, la tensión de salida v_o es igual a la tensión de entrada. El amplificador operacional X_1 genera una tensión de salida v_1 lo suficientemente alta como para suministrar la caída de tensión necesaria en el diodo más la tensión de salida. Por tanto, la caída en el diodo no afecta a la amplitud de la salida, como sucede en el rectificador simple de la Figura 12.28.

A continuación, considere una tensión de entrada negativa. En este caso, la tensión v_1 es negativa, y el diodo se polariza en inversa. Por tanto, si suponemos que la corriente inversa del diodo es nula, no aparece tensión en R . El lazo de realimentación ha sido eliminado por el diodo. En consecuencia, la tensión de entrada del amplificador operacional no es forzada a cero. En lugar de esto, v_{in} aparece en la entrada no inversora, la entrada inversora se encuentra a tensión cero, v_1 alcanza el valor más negativo posible de tensión para el amplificador operacional (que supondremos que es $-V$), y la tensión de salida v_o es cero. Las formas de onda típicas se muestran en la Figura 12.29(b).



(a) Diagrama del circuito



(b) Formas de onda típicas

Figura 12.29. Rectificador de precisión de media onda.

Por supuesto, la corriente inversa del diodo no es cero, sino que, normalmente, se encuentra entre 1 y 100 nA, dependiendo del dispositivo y su temperatura. Además, las corrientes de polarización de entrada de X_1 y X_2 pueden ser significativas. La suma de estas tres corrientes fluye a través de R cuando el diodo está polarizado en inversa. Los amplificadores operacionales que tienen dispositivos bipolares de entrada, normalmente tienen corrientes de polarización de aproximadamente 100 nA. Por tanto, se espera una corriente a través de R comprendida entre 1 y varios cientos de nA. Si elegimos un valor razonablemente pequeño para R (por ejemplo, 10 k Ω), la tensión de salida resultante será pequeña. Por ejemplo, suponiendo que $R = 10$ k Ω , y suponiendo una corriente de 100 nA, la tensión sería de 1 mV. Si el diodo se encuentra a temperatura ambiente y si se usa un amplificador operacional con entrada FET (como el LF411), el error debido a estas corrientes es mucho menor. Cuando v_{in} es positiva, de forma que el diodo conduce, las corrientes de polarización de entrada de los amplificadores operacionales son suministradas por la corriente directa del diodo y no afectan a la precisión del circuito.

Otras fuentes de error en este circuito son las tensiones de offset de los amplificadores operacionales. La tensión de offset de X_1 puede modelarse como una fuente de tensión continua en serie con el terminal de la entrada no inversora. Por tanto, la

tensión de offset de X_1 se suma o resta de la tensión de entrada (dependiendo de la polaridad). La tensión de offset de X_2 se suma o se resta de la tensión de salida. Normalmente, las tensiones de offset son del orden de algunos milivoltios. En resumen, podemos esperar que las tensiones de offset causen un error de varios milivoltios en la tensión en la salida. Por tanto, si usamos este rectificador de precisión con una señal de entrada de varias centenas de milivoltios de pico, los errores debidos a la tensión de offset y a las corrientes de polarización serán del orden de un 1% de la tensión de pico. Por el contrario, el rectificador simple de media onda de la Figura 12.28 ni siquiera respondería a una señal de unas pocas centenas de milivoltios.

La limitación de la velocidad de subida puede resultar problemática en el rectificador de precisión de media onda de la Figura 12.29. Recuerde que la tensión de salida de X_1 alcanza su valor extremo negativo ($-V$) para una señal de entrada negativa. Cuando la señal de entrada se hace positiva, la salida de X_1 debe cambiar muy rápidamente desde su valor extremo negativo a su valor extremo positivo. Esta transición se ilustra en la Figura 12.29(b). Por supuesto, la velocidad de la transición está limitada por la velocidad de subida del amplificador operacional. Por ejemplo, el amplificador operacional LF411 tiene una tensión extrema negativa de -12 V (aproximadamente), y una velocidad de subida de $8\text{ V}/\mu\text{s}$; por tanto, la transición requiere $1,5\ \mu\text{s}$. Para señales de baja frecuencia, este tiempo de transición no es significativo. Sin embargo, para frecuencias más altas, la transición ocupa una parte considerable de un ciclo, y da lugar a una onda de salida muy diferente de la señal de media onda rectificada que se espera. Un truco para reducir el problema de la velocidad de subida en este circuito es alimentar al amplificador operacional X_1 únicamente con una tensión positiva. Con esto, el extremo negativo de tensión sería prácticamente cero, y la salida de X_1 no tendría que experimentar una transición tan grande cuando la señal de entrada se hiciera positiva. Por supuesto, debemos seleccionar un amplificador operacional que pueda trabajar exclusivamente con alimentación positiva. Una opción es el LM324.

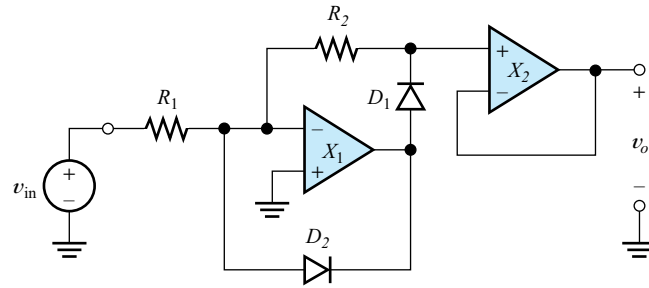
Rectificador de media onda mejorado

La Figura 12.30(a) muestra el diagrama de un rectificador de media onda mejorado. En este circuito se añade un segundo diodo D_2 para evitar que la tensión de salida de X_1 alcance su valor extremo negativo. El amplificador operacional X_2 se usa como un seguidor de tensión para proporcionar una baja impedancia de salida. La onda de salida de este circuito es una versión invertida de la señal de entrada, con rectificación de media onda. Además, el circuito amplifica la señal por un factor de ganancia de R_2/R_1 .

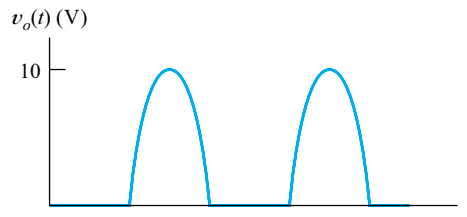
EJERCICIO

- 12.9.** (a) Analizar el circuito de la Figura 12.30(a) para hallar la tensión de salida si $v_{in} = +5\text{ V}$. Suponga que los amplificadores operacionales son ideales, que la caída de tensión directa en el diodo es de $0,6\text{ V}$, y que la corriente inversa en el diodo es cero. Los valores de las resistencias son $R_1 = 10\text{ k}\Omega$ y $R_2 = 20\text{ k}\Omega$. (b) Repita el ejercicio para $v_{in} = -5\text{ V}$. (c) Dibuje a escala la tensión de salida en función del tiempo si $v_{in}(t) = 5\text{ sen}(\omega t)$.

Respuesta (a) $v_o = 0$; (b) $v_o = +10$. (c) Véase la Figura 12.30(b).



(a) Diagrama del circuito



(b) Tensión de salida (véase el Ejercicio 12.9)

Figura 12.30. Rectificador de media onda mejorado.

Rectificador de precisión de onda completa

La Figura 12.31 muestra un rectificador de precisión de onda completa, donde puede apreciarse que este circuito puede dividirse en dos bloques funcionales. El amplificador operacional X_1 y los componentes asociados generan una señal con rectificación de media onda de la señal de entrada, que aparece en el punto A . El amplificador operacional X_2 y sus resistencias asociadas constituyen un circuito sumador cuya tensión de salida viene dada por

$$v_o = -\frac{R_2}{R_1} v_{in} - \frac{2R_2}{R_1} v_A \tag{12.16}$$

Esta suma ponderada de la tensión de entrada v_{in} y de la señal rectificada de media onda v_A , resulta ser una señal con rectificación de onda completa.

Pueden implementarse rectificadores de precisión con amplificadores operacionales, resistencias y diodos. Estos circuitos son muy útiles en las aplicaciones de procesamiento de señales.

EJERCICIO

12.10. Este ejercicio ilustra cómo se obtiene una rectificación de onda completa en el circuito de la Figura 12.31 a partir de la suma de la señal con rectificación de media onda y de la señal original.

- (a) Dibujar a escala la señal $v_{in}(t) = 5 \text{ sen}(\omega t)$ en función del tiempo.
- (b) Si $v_H(t)$ representa la señal con rectificación de media onda de $v_{in}(t)$, dibujar a escala $v_H(t)$ en función del tiempo.
- (c) Dibujar a escala $2v_H(t) - v_{in}(t)$ en función del tiempo.

Respuesta Véase la Figura 12.32. Nótese que el resultado es una versión rectificada de onda completa de $v_{in}(t)$.

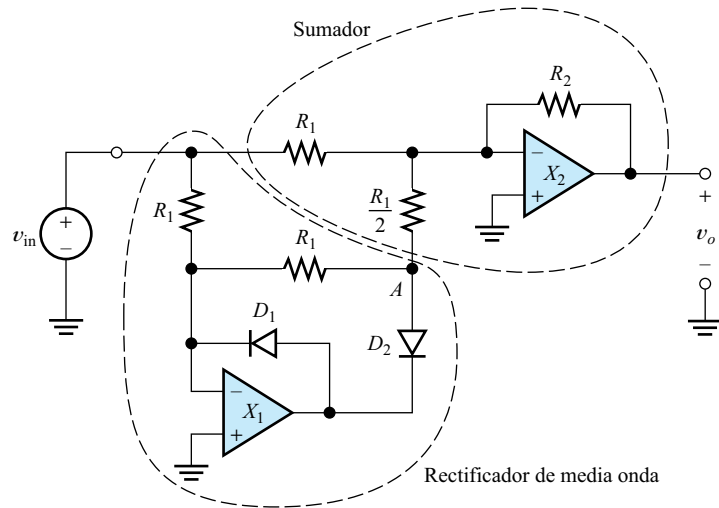


Figura 12.31. Rectificador de precisión de onda completa.

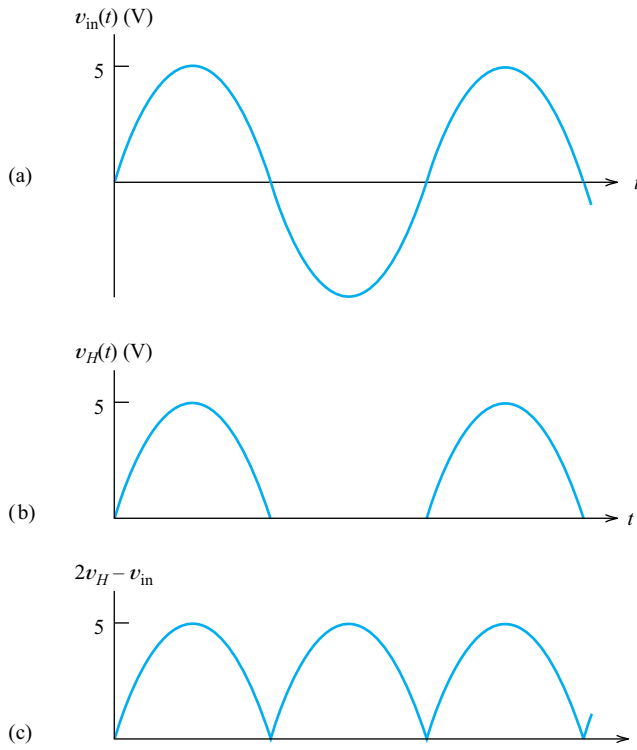


Figura 12.32. Véase el Ejercicio 12.10.

EJERCICIO

12.11. (a) Analizar el circuito de la Figura 12.31 para hallar la tensión de salida si $v_{in} = +5$ V. Suponga que los amplificadores operacionales son ideales,

que la caída de tensión directa en el diodo es de 0,6 V, y que la corriente inversa en el diodo es nula. Los valores de las resistencias son $R_1 = 10 \text{ k}\Omega$ y $R_2 = 20 \text{ k}\Omega$. (b) Repita el problema para $v_{in} = -5 \text{ V}$. (c) Describa la forma de onda de salida si $v_{in} = 5 \text{ sen}(\omega t)$.

Respuesta (a) $v_o = +10 \text{ V}$; (b) $v_o = +10 \text{ V}$. (c) La onda de salida es una señal senoidal rectificada en onda completa y con valor de pico de 10 V.

12.5. DETECTORES DE PICO DE PRECISIÓN

Un detector de pico ideal produce una señal de salida continua que es igual al máximo valor de la señal de entrada hasta ese momento. La Figura 12.33 muestra un circuito sencillo. Dicho circuito tiene varias características no ideales. En primer lugar, el condensador no se carga exactamente hasta el valor de pico de la señal de entrada, debido a la caída de la tensión directa en el diodo. En segundo lugar, la carga demanda una corriente que hace que el condensador se descargue entre picos. Pero, incluso así, el circuito simple es a menudo más útil para altas frecuencias que los circuitos de precisión con amplificadores operacionales que vamos a ver.

Un detector de pico ideal produce una señal de salida continua que es igual al valor máximo de la señal de entrada hasta ese momento.

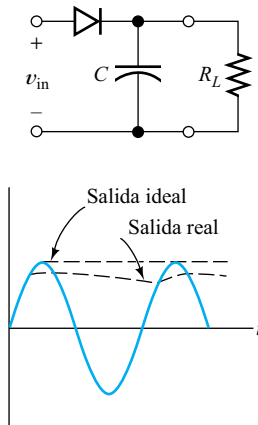


Figura 12.33. Detector de pico simple.

La Figura 12.34(a) muestra un detector de pico de precisión. El amplificador operacional X_2 constituye un seguidor de tensión, de forma que la corriente de salida puede suministrarse a la carga sin descargar el condensador. Puesto que la ganancia del seguidor es igual a la unidad, la tensión de salida es igual a la tensión en el condensador.

El MOSFET se usa para poner a cero la tensión del condensador. El MOSFET es normalmente un circuito abierto, pero puede aplicarse una tensión a la puerta para ponerlo en conducción cuando se desee descargar la tensión del condensador.

La tensión entre los terminales de entrada del amplificador operacional X_1 es la tensión de entrada v_{in} menos la tensión en el condensador. Si esta diferencia es positiva, la salida del amplificador operacional X_1 será positiva, polarizando en directa al diodo. El amplificador operacional es capaz de excitar con una gran tensión y corriente al diodo, de modo que el condensador se cargue rápidamente hasta el valor de la tensión de la entrada (observe que la tensión aplicada al terminal izquierdo del diodo puede ser superior a la tensión de entrada). Si la tensión de entrada es menor que la tensión del condensador, el amplificador X_1 tendrá una tensión de entrada negativa,

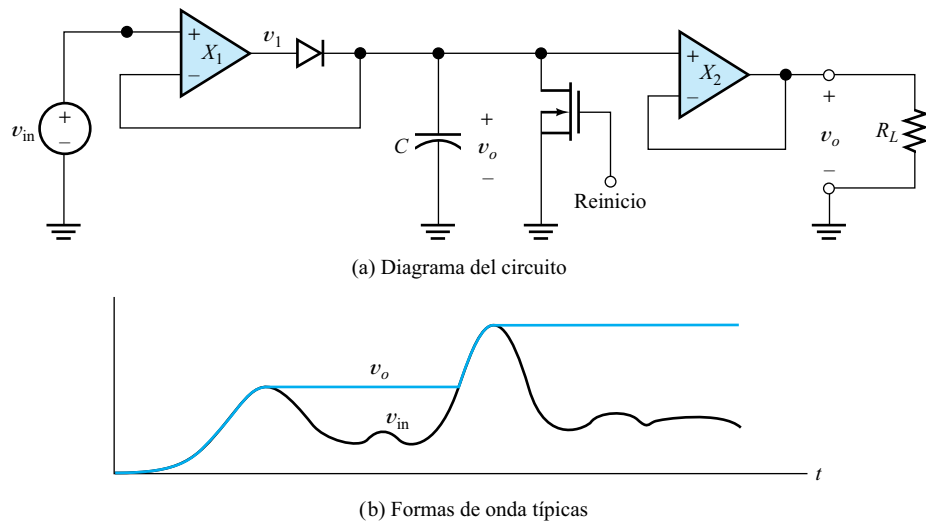


Figura 12.34. Detector de pico de precisión.

y la tensión de salida de X_1 será también negativa. De este modo, el diodo está polarizado en inversa. Puesto que el diodo está polarizado en inversa, se comporta como un circuito abierto, el lazo de realimentación queda roto, y la salida del amplificador operacional se satura en su valor extremo negativo. Entonces, la corriente que fluye por el condensador será la suma de la corriente inversa del diodo y de las corrientes de polarización de los amplificadores operacionales.

Para minimizar la variación en la tensión de salida entre picos, debemos seleccionar amplificadores operacionales que tengan una muy baja corriente de polarización (es decir, amplificadores con entradas FET) y un diodo que tenga una corriente inversa baja. Además, un condensador más grande se descargará más lentamente.

EJERCICIO

- 12.12.** Suponga que las corrientes de polarización de los amplificadores operacionales de la Figura 12.34(a) son de 100 nA. Desprecie la corriente de fugas del MOSFET y la corriente inversa del diodo. Suponga que se desea que la tensión de salida no varíe más de 1 mV durante los 10 ms siguientes al valor de pico de la señal de entrada. (a) ¿Qué valor de condensador se necesita? (b) Repita el ejercicio si se usan amplificadores operacionales con entrada FET que tengan corrientes de polarización de 1 nA.

Respuesta (a) $C = 2 \mu\text{F}$ o mayor; (b) $C = 0,02 \mu\text{F}$ o mayor.

EJERCICIO

- 12.13.** En el circuito de la Figura 12.34(a), suponga que la tensión en el condensador es cero para $t = 0$. La tensión de entrada viene dada por $v_{in}(t) = -5 \cos(2000\pi t)$. Los valores extremos de la tensión de salida de los amplificadores operacionales son de +12 V. Por lo demás, los amplificadores operacionales se consi-

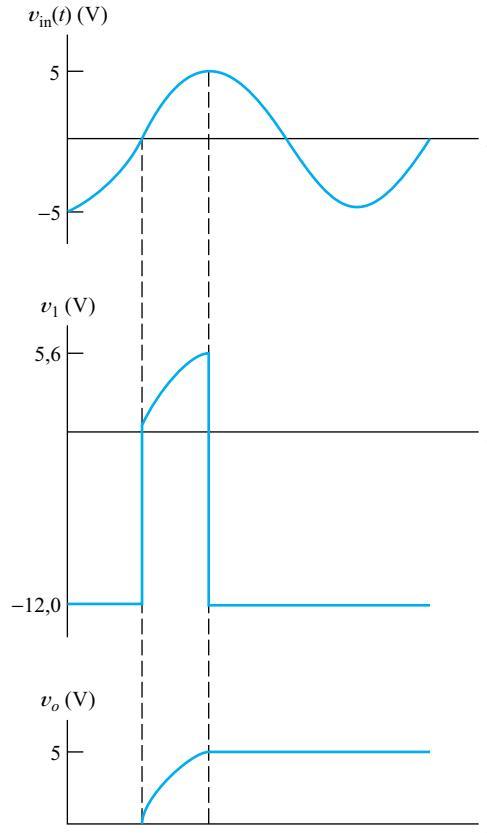


Figura 12.35. Respuestas para el Ejercicio 12.13.

deran ideales. Suponga una caída de tensión directa en el diodo de 0,6 V y desprecie la corriente inversa del mismo. Dibuje a escala las formas de onda de la tensión en los terminales de salida de los dos amplificadores operacionales en función del tiempo.

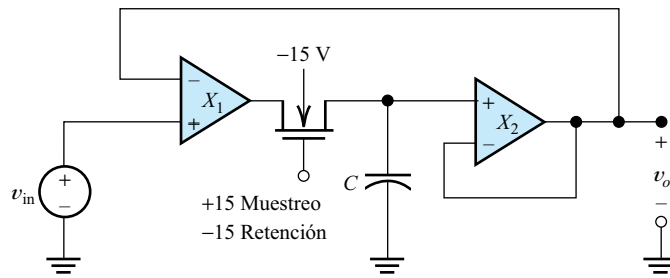
Respuesta Véase la Figura 12.35.

12.6. CIRCUITOS DE MUESTREO Y RETENCIÓN

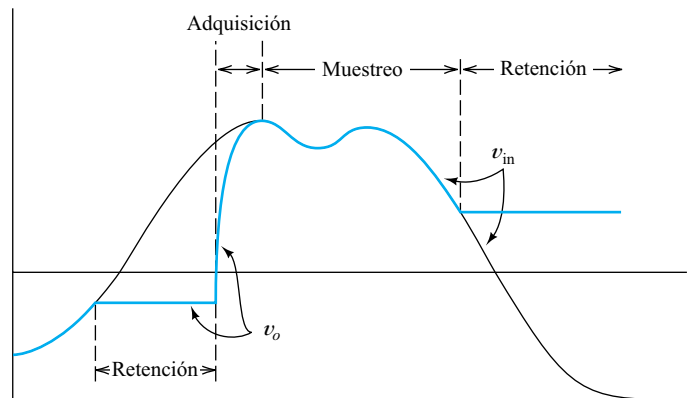
La Figura 12.36 muestra un circuito **de muestreo y retención**. Este circuito es muy parecido al detector de pico estudiado en la Sección 12.5. La señal digital de control digital que se aplica a la puerta del MOSFET de canal n determina si el circuito se encuentra en el estado de muestreo o en el de retención. El FET conmuta entre los estados de conducción y de corte. En el estado de retención, el FET está al corte, y el circuito genera una tensión de salida igual al valor que tenía la entrada en el instante inmediatamente anterior a entrar en el estado de retención. En el estado de muestreo, el FET está en conducción, y la tensión de salida es igual a la tensión de entrada. La Figura 12.36(b) muestra las formas de onda típicas.

Este circuito también se puede llamar **circuito de seguimiento/almacenamiento**, puesto que sigue el valor de la entrada o almacena el valor previo de ésta. Estos circuitos suelen usarse conjuntamente con los convertidores analógico-digitales. El

Un circuito de muestreo y retención tiene dos estados. En el estado de muestreo, la señal de salida es igual que la señal de entrada. En el estado de retención, la salida se mantiene constante en el valor que tenía la entrada en el instante en el que el circuito entró en el estado de retención.



(a) Diagrama del circuito



(b) Formas de onda típicas

Figura 12.36. Circuito de muestreo y retención.

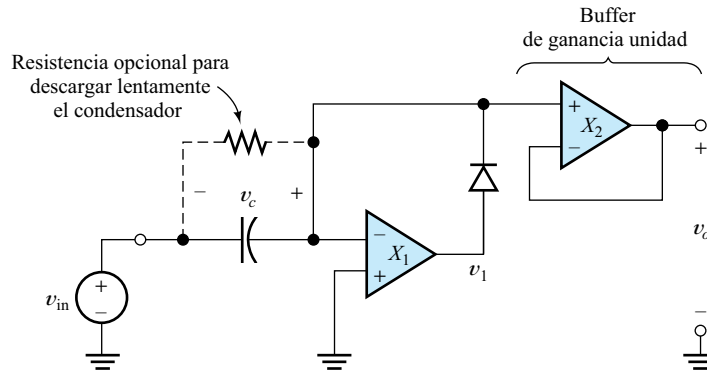
circuito de muestreo y retención mantiene un valor permanente mientras el convertidor analógico-digital realiza la conversión.

Como se ilustra en la Figura 12.36(b), lleva algún tiempo que la salida llegue a un nivel cercano al de la tensión de entrada cuando el circuito entra en el estado de muestreo. Esto es debido a las limitaciones de la velocidad de subida de los amplificadores y a la limitación de la corriente disponible para cargar (o descargar) el condensador. El tiempo necesario para que la salida se estabilice dentro de un intervalo establecido alrededor de la tensión de entrada es lo que se llama **tiempo de adquisición** del circuito. Es deseable obtener pequeños tiempos de adquisición. Si el tiempo de adquisición está limitado por la corriente disponible para la carga y descarga del condensador, el uso de un condensador más pequeño reduciría el tiempo de adquisición.

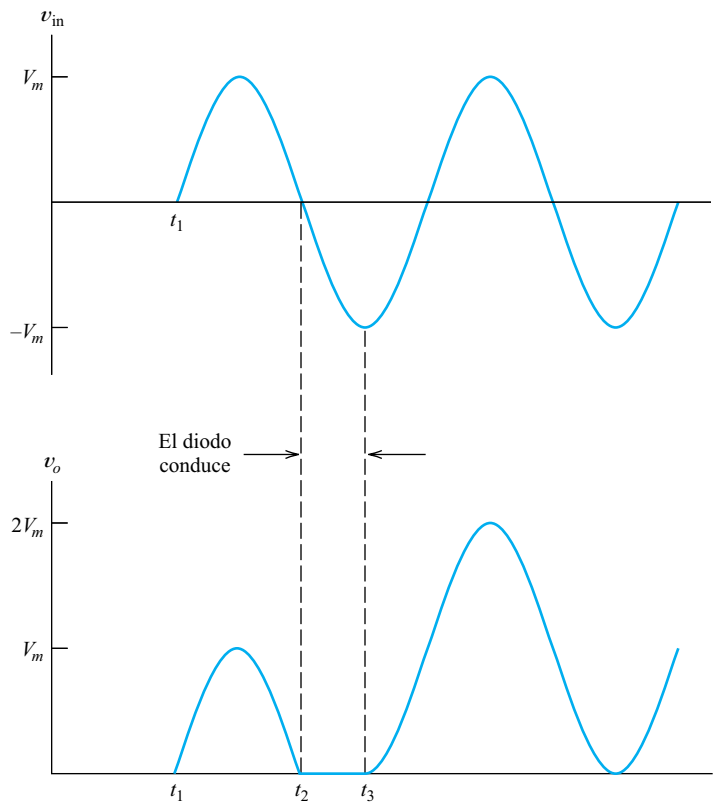
Por supuesto, las corrientes de polarización de los amplificadores operacionales hacen que la tensión del condensador caiga lentamente durante el estado de retención. Al igual que en el circuito rectificador de precisión, deberemos seleccionar amplificadores operacionales que tengan corrientes de polarización pequeñas y condensadores de gran capacidad para minimizar este problema. Por tanto, debe alcanzarse un equilibrio entre el tiempo de adquisición y la deriva al seleccionar el valor de la capacidad. Los circuitos de muestreo y retención están disponibles en forma de circuitos integrados (con excepción del condensador, que debe añadirse como componente discreto).

12.7. CIRCUITOS FIJADORES DE PRECISIÓN

Otro circuito que suele ser útil en las aplicaciones de procesamiento de señales analógicas es el **circuito fijador de precisión**, que se muestra en la Figura 12.37(a). La



(a) Diagrama del circuito



(b) Formas de onda típicas

Figura 12.37. Circuito fijador de precisión.

función de este circuito es de añadir un tensión continua suficiente a la onda de entrada para que la suma nunca sea negativa. Por tanto, los extremos negativos de tensión de la onda de salida son *fijados* a cero.

El amplificador operacional X_2 se conecta como un seguidor de tensión, de modo que pueda proporcionarse corriente a la carga sin afectar a la carga del condensador.

Observe que la tensión de salida es la suma de la tensión de entrada más la tensión en el condensador:

$$v_o(t) = v_{in}(t) + v_c$$

Mientras la tensión en la entrada inversora de X_1 sea positiva, la salida de X_1 estará en su extremo negativo, y el diodo estará polarizado en inversa. Por tanto, la tensión en el condensador permanece estable (despreciando, por ahora, las corrientes de polarización del amplificador operacional y la resistencia opcional). Sin embargo, si la tensión en la entrada inversora de X_1 está en el límite de hacerse negativa, la salida de X_1 se hace positiva, polarizando en directa al diodo. Esto hace que el condensador se cargue, incrementándose v_c , de forma que la suma de la tensión de entrada y v_c se mantiene muy próxima a cero. Tan pronto como la tensión de entrada cambie en la dirección positiva, el diodo dejará de conducir, quedando la carga atrapada en el condensador. Por tanto, la onda de salida será idéntica a la de entrada, con excepción del nivel de continua añadido.

Las formas de onda típicas se muestran en la Figura 12.37(b). La señal de entrada es una onda senoidal que comienza en $t = t_1$. Inicialmente, suponemos que la tensión en el condensador es cero. Dicha tensión seguirá siendo cero hasta t_2 . Después, la señal de entrada se hace negativa, haciendo que el diodo conduzca entre los instantes t_2 y t_3 . Durante este intervalo, existe realimentación negativa en X_1 , y la tensión en la entrada inversora de X_1 se mantiene próxima a cero. Entre t_2 y t_3 , la tensión en el condensador crece hasta V_m . Por último, en t_3 , la tensión de entrada se hace positiva y el diodo se pone al corte. Después del instante t_3 , la forma de onda de la tensión de salida es la misma que la de la onda de entrada, excepto por la adición del nivel de tensión continua fijado en el condensador.

La resistencia opcional mostrada en la Figura 12.37(a) proporciona un camino para las corrientes de polarización del amplificador operacional. Además, hace que el condensador se descargue lentamente, de forma que el circuito pueda ajustarse a una amplitud de entrada menor.

Idealmente, un circuito fijador añade un valor constante a la señal de entrada para producir la señal de salida. El valor constante se ajusta de forma que el pico negativo (o positivo) de la salida sea un valor predeterminado.

EJERCICIO

12.14. Considere el circuito de la Figura 12.37(a), con el diodo apuntando en la dirección opuesta y con una tensión inicial nula para el condensador. Para la onda de entrada mostrada en la Figura 12.37(b), dibuje la forma de onda de salida. Dibuje también la forma de onda de la tensión en el terminal de salida de X_1 , suponiendo una caída directa de tensión en el diodo de 0,6 V y tensiones de salida máximas de ± 12 V para el amplificador operacional.

Respuesta Véase la Figura 12.38.

12.8. CONVERSIÓN DE DATOS

Conversión analógico-digital

Muchos sistemas electrónicos son parcialmente digitales y parcialmente analógicos. Por ejemplo, cuando un usuario habla a través del micrófono de un teléfono móvil digital, se genera una señal analógica. Después, esta señal, amplificada y filtrada, se convierte a formato digital mediante un **convertidor analógico-digital (ADC o A/D)**.

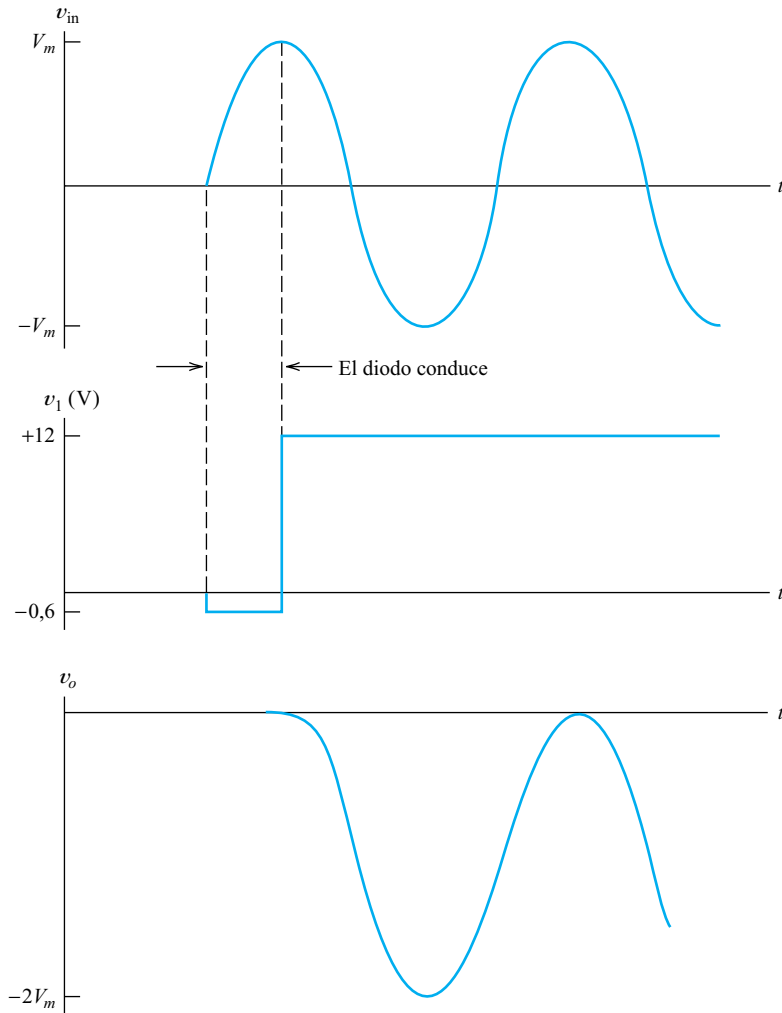


Figura 12.38. Respuestas para el Ejercicio 12.14.

Básicamente, la conversión analógico-digital se realiza en dos pasos:

1. La señal se **muestrea** (es decir, se mide periódicamente el valor instantáneo de la señal). Suponiendo que la frecuencia de muestreo sea mayor que el doble de la frecuencia más alta de la señal, ésta puede (en principio) reconstruirse exactamente a partir de sus muestras. Recuerde que las señales están formadas por componentes senoidales de varias frecuencias. Por ejemplo, las señales de voz de telefonía tienen componentes cuyas frecuencias van desde unos 100 Hz hasta 3 kHz. Normalmente, las señales de voz de telefonía se muestrean a 8 kHz, que es un valor adecuado teniendo en cuenta que la frecuencia más alta de la señal es de aproximadamente 3 kHz.
2. La máxima amplitud de la señal se divide en 2^n zonas, cada una de las cuales queda representada por un código compuesto por n dígitos binarios (bits). Así, cada muestra se convierte a un código de n bits. Habitualmente, para señales de voz de telefonía, cada código consta de $n = 8$ bits, existiendo $2^n = 2^8 = 256$ zonas de amplitud.

La frecuencia de muestreo mínima para la que teóricamente es posible reconstruir una señal a partir de sus muestras es el doble de la frecuencia más alta contenida en la señal.

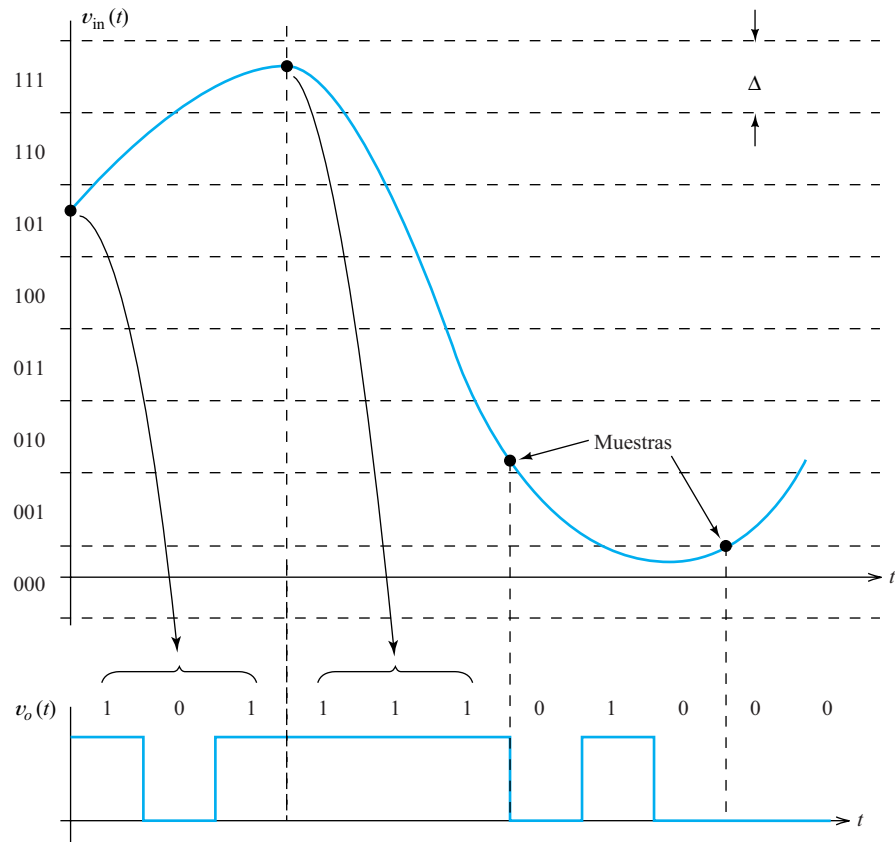


Figura 12.39. Conversión analógico-digital.

Un convertidor analógico-digital (ADC) muestra periódicamente la señal de entrada y produce un código de n bits para cada muestra.

La Figura 12.39 muestra una conversión analógico-digital con ocho zonas de amplitud y tres bits de código. Observe que los valores de muestra no están representados de forma exacta por los códigos. Por ejemplo, el código 101 nos indica que el valor de la muestra se encuentra en algún lugar de la correspondiente zona de amplitud, pero no proporciona el valor exacto.

Conversión digital-analógica

A menudo, es necesario reconstruir una señal analógica a partir de los códigos. Por ejemplo, en un teléfono móvil digital, la señal de voz se convierte a formato digital. El flujo de bits resultante se envía al teléfono receptor, donde un **convertidor digital-analógico (DAC o D/A)** convierte los códigos en una aproximación de la señal analógica original que a su vez se vuelve a convertir en sonido.

La señal en la salida del DAC no es exactamente la misma que la señal analógica original, por varios motivos:

1. Dado que los códigos no contienen información sobre el valor de la señal entre dos muestras, la salida del DAC es constante entre dos instantes de muestreo. Por tanto, la señal reconstruida es una aproximación escalonada de la señal original. Esto no es un problema importante, puesto que sabemos que podemos redondear las esquinas de los escalones mediante un filtro paso bajo apropiado, tal y como muestra la Figura 12.40.

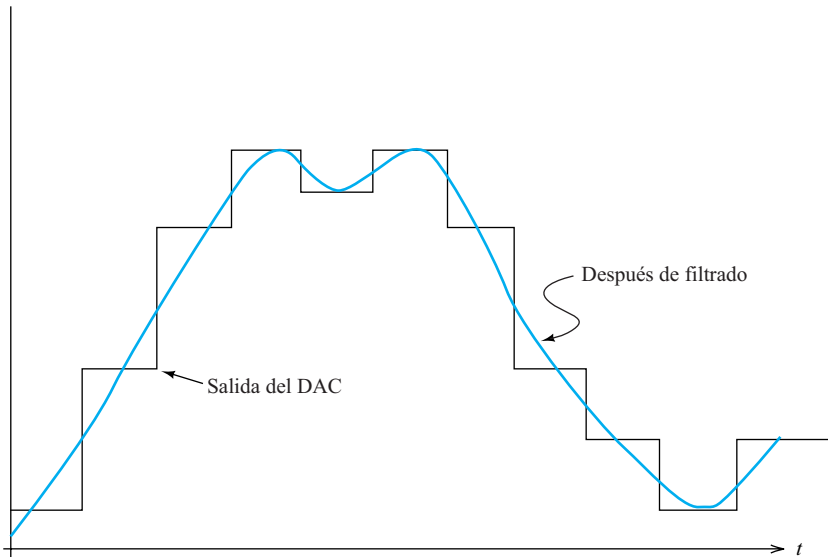


Figura 12.40. La salida del DAC es una aproximación escalonada de la señal original. Con un filtrado, se pueden redondear los escalones. *Nota:* además de suavizar la señal, el filtro también la retarda. Dicho retardo no se muestra en la figura.

2. La señal reconstruida está retrasada en el tiempo respecto a la señal original. Normalmente, esto no será un problema significativo.
3. La diferencia más importante entre la señal reconstruida y la señal original es la debida al hecho de que los códigos no representan las amplitudes exactas de las muestras. Por tanto, el DAC debe aproximar cada amplitud al valor central de la zona correspondiente. La diferencia entre los valores de muestreo y las amplitudes reconstruidas es lo que se denomina **error** o **ruido de cuantificación**, que tiene una amplitud de pico de $\Delta/2$, donde Δ es el ancho de la zona de cuantificación.

Relación señal-ruido

El valor rms del ruido de cuantificación es

$$V_{q, \text{rms}} = \sqrt{\frac{\Delta^2}{12}} \tag{12.17}$$

donde Δ es el ancho de la zona de cuantificación, como se ilustra en la Figura 12.39. Por tanto, suponiendo una carga resistiva R_L , la potencia del ruido de cuantificación es

$$P_{\text{ruido}} = \frac{V_{q, \text{rms}}^2}{R_L} = \frac{\Delta^2}{12R_L} \tag{12.18}$$

Consideremos ahora una señal senoidal de amplitud V_m que recorra el margen entero del ADC. En este caso, el ancho de cada zona será la amplitud pico a pico dividida entre el número de zonas:

$$\Delta = \frac{2V_m}{2^n} \tag{12.19}$$

Para una onda senoidal de amplitud V_m , la potencia es

$$P_{\text{señal}} = \frac{V_m^2}{2R_L} \quad (12.20)$$

A continuación, despejando V_m de la Ecuación (12.19) y sustituyendo en la Ecuación (12.20), obtenemos

$$P_{\text{señal}} = \frac{2^{(2n-3)\Delta^2}}{R_L} \quad (12.21)$$

La **relación señal-ruido (S/N)** es la relación entre la potencia de la señal y la potencia de ruido, y es una forma útil de especificar la calidad de una señal. Expresando la relación en decibelios, tenemos

$$S/N = 10 \log \frac{P_{\text{señal}}}{P_{\text{ruido}}} \quad (12.22)$$

Usando las Ecuaciones (12.18) y (12.21) para sustituir en la Ecuación (12.22), obtenemos la siguiente expresión para la relación S/N:

$$\begin{aligned} S/N &= 10 \log [12 \times 2^{(2n-3)}] \\ S/N &= 10(2n-1) \log(2) + 10 \log(3) \\ S/N &\cong 6n + 1,8 \text{ dB} \end{aligned} \quad (12.23)$$

Ecuación clave para la relación señal-ruido (S/N) en la salida del ADC con una señal senoidal de máxima amplitud.

Cuando se reconstruye una señal con un convertidor digital-analógico, la señal de salida es una aproximación escalonada de la original. Las esquinas abruptas de los escalones pueden eliminarse usando un filtro paso bajo apropiado. La señal resultante está retrasada con respecto a la original, y contiene ruido de cuantificación. El valor rms del ruido de cuantificación es $\sqrt{(\Delta^2/12)}$, y la relación señal-ruido (S/N) para una señal senoidal de amplitud máxima viene dada por la Ecuación (12.23).

Por ejemplo, en los sistemas de telefonía digital, normalmente $n = 8$, y la relación S/N para una onda senoidal de amplitud máxima es de 49,8 dB. En discos compactos de sonido, tenemos $n = 16$ y $S/N = 97,8$ dB (las señales de voz y de música reales tienen una potencia de señal menor que una onda senoidal de amplitud máxima, por lo que las relaciones S/N reales son menores que estos valores).

EJERCICIO

12.15. Una señal musical de alta fidelidad contiene componentes con frecuencias por encima de aproximadamente 18 kHz. ¿Cuál es la frecuencia mínima de muestreo para la señal?

Respuesta 36 kHz (la frecuencia de muestreo real para discos CD es de 44,1 kHz).

EJERCICIO

12.16. Un ADC de 12 bits acepta señales comprendidas entre 0 y 10 V. Determinar el ancho de cada zona de cuantificación.

Respuesta $\Delta = 2,44$ mV.

EJERCICIO

12.17. En sistemas de telefonía, se usa una frecuencia de muestreo de 8 kHz, y $n = 8$. Determinar la velocidad de datos a la salida del ADC en bits/s.
Respuesta 64 kbits/s.

12.9. CONVERTIDORES DIGITAL-ANALÓGICOS

La Figura 12.41 muestra el símbolo de circuito de un DAC de n bits. La entrada digital consta de una serie de bits d_1, d_2, \dots, d_n . Es conveniente considerar que esta palabra representa una fracción en la que d_1 es el bit más significativo (MSb) y d_n el bit menos significativo (LSb). Por tanto, la palabra de entrada representa un valor decimal dado por

$$D = d_1 2^{-1} + d_2 2^{-2} + d_3 2^{-3} + \dots + d_n 2^{-n} \tag{12.24}$$

Por ejemplo, la palabra digital de 8 bits 10100001 representa el valor decimal

$$D = 2^{-1} + 0 + 2^{-3} + 0 + 0 + 0 + 0 + 2^{-8} = 0,6289$$

Idealmente, la salida del DAC es

$$v_o = DV_{\text{ref}} \tag{12.25}$$

donde V_{ref} representa una tensión de referencia (en algunos DAC, el generador de referencia es interno al circuito integrado).

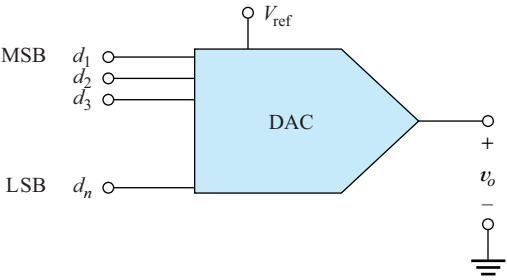


Figura 12.41. Símbolo de circuito para un convertidor digital-analógico.

DAC de resistencias ponderadas

La Figura 12.42 muestra un DAC de n bits implementado con una red de resistencias ponderadas. Las posiciones de los conmutadores se controlan mediante los bits correspondientes del código de entrada. Para $d_i = 1$, el conmutador correspondiente se conecta a la entrada del amplificador operacional. Por el contrario, para $d_i = 0$, el conmutador se conecta directamente a tierra.

Debido a la realimentación negativa proporcionada por R_f , la tensión en la entrada inversora del amplificador operacional es llevada a cero. Por tanto, la corriente que fluye a través de cada resistencia y del generador de referencia es la misma, indepen-

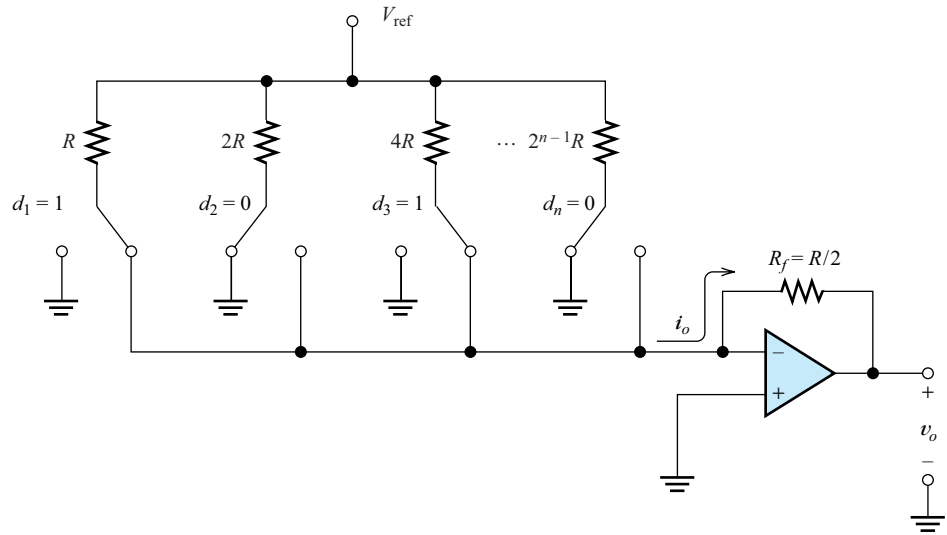


Figura 12.42. Los DAC pueden implementarse usando una red de resistencias ponderadas. (Nota: Si $d_i = 1$, el conmutador correspondiente se conecta al terminal de la derecha. Para $d_i = 0$, el conmutador i se conecta al terminal del lado izquierdo.)

dientemente de las posiciones de los conmutadores (es importante que la corriente a través del generador de referencia se mantenga constante, de forma que la resistencia interna de dicho generador no afecte a la tensión de referencia aplicada a la red). La corriente a través de la resistencia de la posición « i » es

$$i_i = \frac{V_{\text{ref}}}{R} 2^{-i+1}$$

Si $d_i = 0$, el conmutador « i » está conectado al lado izquierdo, y la corriente i_i fluye directamente hacia tierra. Por el contrario, si $d_i = 1$, el conmutador « i » está conectado al lado derecho y la corriente i_i fluye a través de R_f . Por tanto, la tensión de salida es

$$v_o = -R_f i_o = -DV_{\text{ref}}$$

Si se desean tensiones de salida positivas, podemos seleccionar un valor negativo para V_{ref} .

DAC de topología $R-2R$

Uno de los problemas que existen con la red de resistencias ponderadas es que se necesita muy diferentes valores de resistencias. Por ejemplo, en un DAC de 8 bits, las resistencias van de R a $256R$. En circuitos integrados, es difícil obtener un variaciones amplias en los valores de resistencias con una precisión aceptable en la relación de valores precisa.

La red $R-2R$ mostrada en la Figura 12.43 es una alternativa a la red de resistencias ponderadas y requiere, solamente, variaciones de dos a uno. Observe que la resistencia que se ve al mirar en cada sección de la red es igual a $2R$ y que la corriente se divide por igual en cada nodo. Por tanto, la corriente que fluye hacia tierra a través de la resistencia « i » es

$$i_i = I_{\text{ref}} 2^{-i}$$

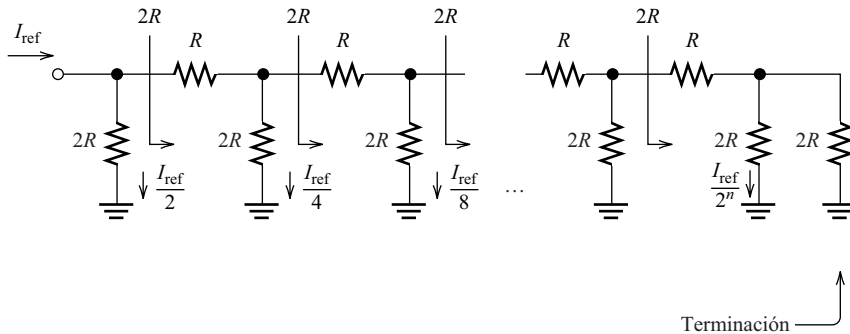


Figura 12.43. Red en escalera $R-2R$. La resistencia que se ve al mirar en cada sección es de $2R$. Por tanto, la corriente de referencia se divide por la mitad en cada nodo.

Después de la n ésima sección, la red se completa con una resistencia de valor $2R$.

La Figura 12.44 muestra un DAC basado en una red $R-2R$. Como se deseaba, la tensión de salida es

$$v_o = -V_{ref}D$$

Observe que la corriente que fluye a través de la referencia, y que las resistencias de la red $R-2R$ no dependen de la posición del conmutador. Esto sucede porque la realimentación negativa fuerza a que la tensión de entrada del amplificador operacional sea cero. De nuevo, es importante mantener constante la corriente que fluye a través de la fuente de referencia, de forma que la resistencia interna de dicha fuente no afecte a la tensión de referencia aplicada a la red.

Los DAC pueden diseñarse usando redes de resistencias ponderadas o redes $R-2R$. Puesto que la relación de resistencias que se necesita en una red $R-2R$ es mucho menor que las relaciones necesarias en una red de resistencias ponderadas, la red $R-2R$ consume menos área del chip.

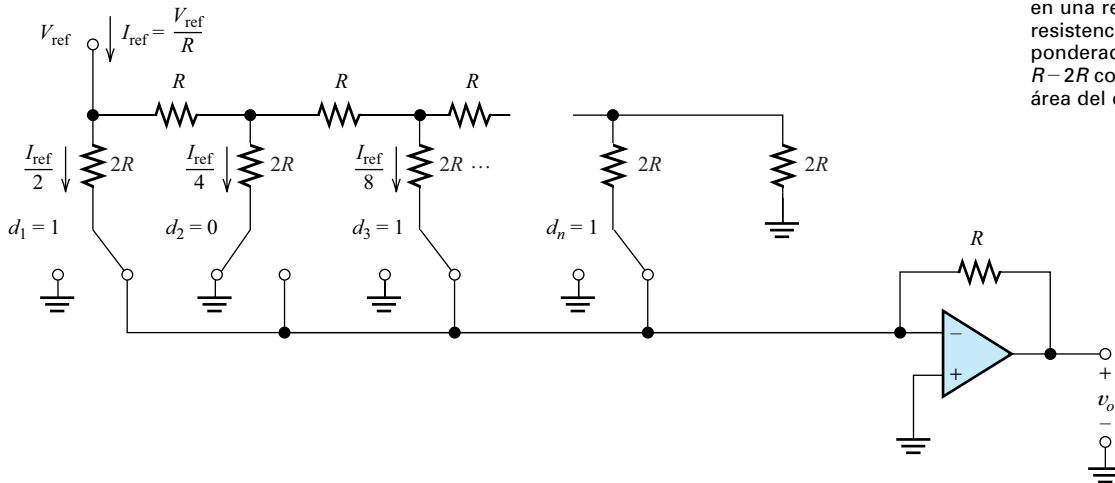


Figura 12.44. Un DAC de n bits basado en una red en escalera $R-2R$.

Un DAC práctico para implementar en un circuito integrado bipolar

La Figura 12.45 muestra una configuración de circuito bipolar práctica basada en la red $R-2R$. Las áreas de emisor de Q_1, Q_2, \dots, Q_n guardan unas proporciones relativas,

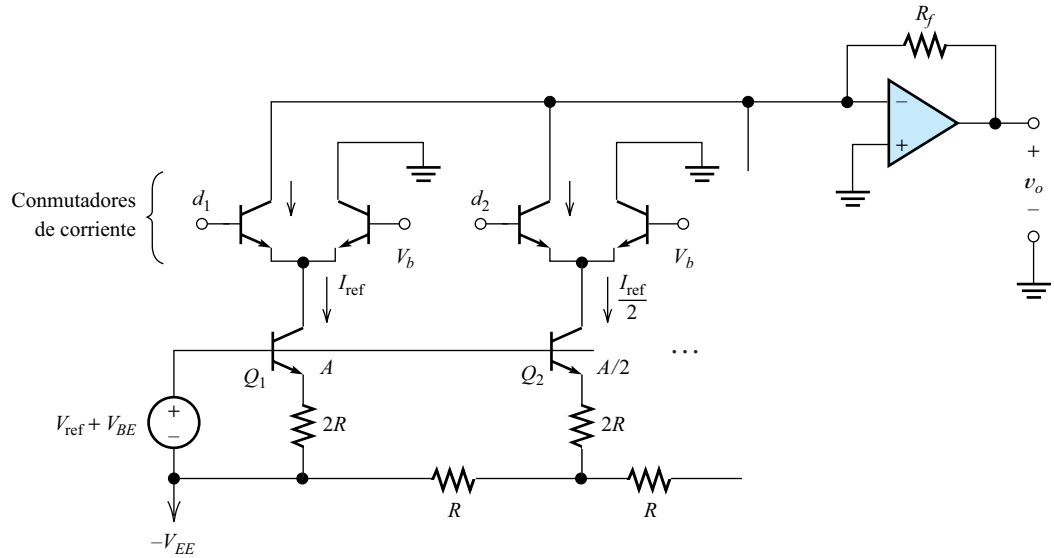


Figura 12.45. Un DAC práctico de n bits basado en tecnología bipolar que usa pares de emisor acoplado como conmutadores de corriente.

de forma que V_{BE} es la misma en cada transistor. Por ejemplo, el área de emisor de Q_2 es la mitad que la de Q_1 . Por tanto, al ser la corriente de emisor de Q_2 la mitad que la de Q_1 , los valores de V_{BE} son los mismos (despreciando los efectos de segundo orden).

La corriente de emisor del transistor « i » es

$$i_{Ei} = \frac{V_{ref}}{R} \times 2^{-i}$$

Por tanto, un conjunto de corrientes que guardan unas proporciones relativas apropiadas fluye de los terminales de emisor de los conmutadores de corriente.

Los conmutadores de corriente se implementan con pares de transistores acoplados por emisor. El nivel lógico alto (bajo) de las entradas digitales se elige de forma que sea varios cientos de milivoltios superior (inferior) a la tensión de polarización V_b aplicada al terminal de base de la parte derecha de cada par. Con esto, dependiendo de si la entrada lógica está a nivel alto o bajo, la corriente es dirigida hacia la entrada del amplificador operacional o directamente a masa. Suponiendo que todos los transistores tienen el mismo α , la tensión de salida es

$$v_o = V_{ref} \frac{R_f}{R} \alpha^2 D \tag{12.26}$$

DAC de capacidades conmutadas

La Figura 12.46 muestra dos tipos de DAC de capacidades conmutadas. Estos circuitos son parecidos a los DAC de conmutación de resistencias estudiados en la sección anterior.

En el DAC de capacidades ponderadas de la Figura 12.46(a), todos los conmutadores están inicialmente conectados a masa y todas las capacidades están descargadas.

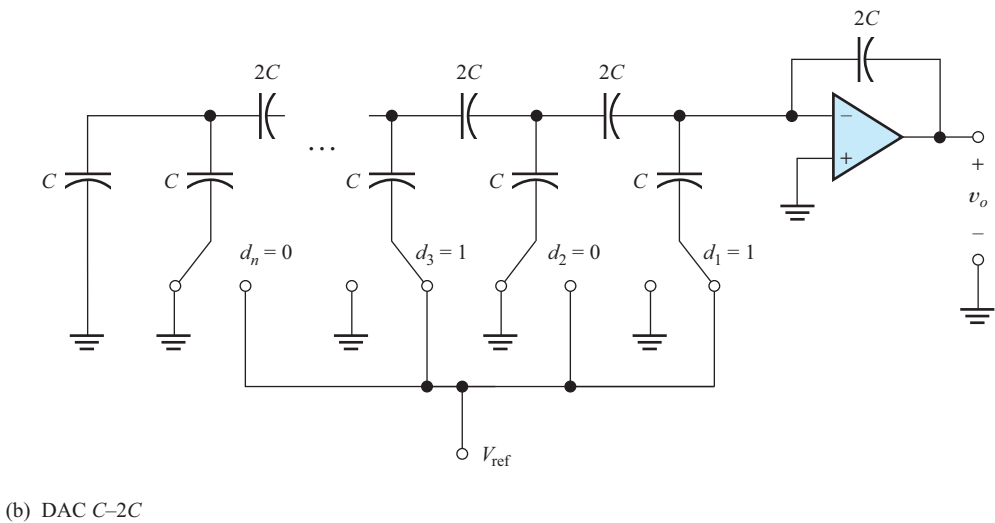
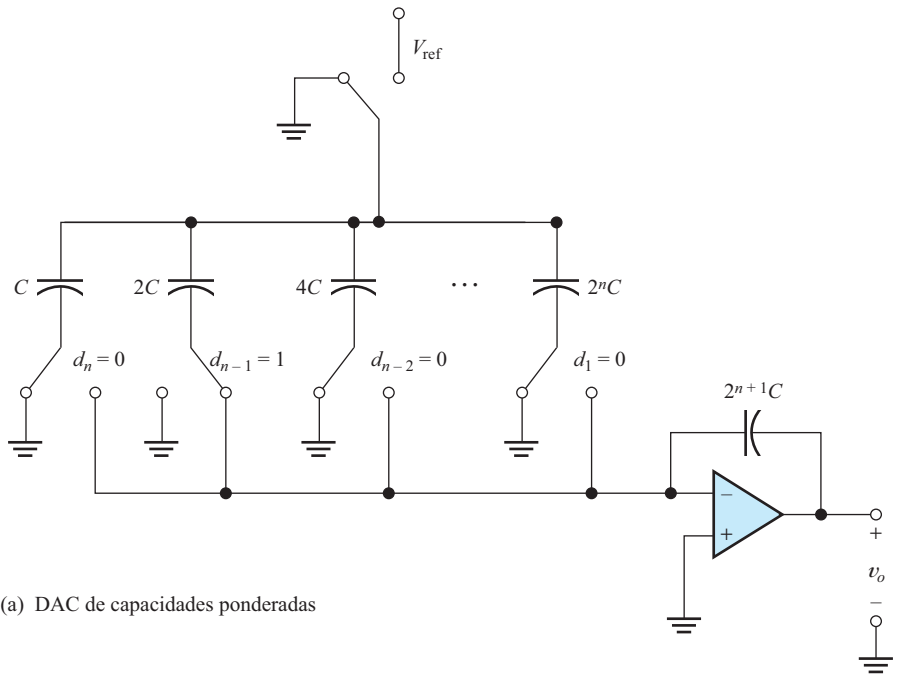


Figura 12.46. DAC de capacidades conmutadas.

Luego, los conmutadores para los que $d_i = 1$ se desplazan hacia el contacto de la derecha. Por último, el conmutador superior se desplaza a la posición V_{ref} , después de lo cual la tensión de salida es

$$v_o = -DV_{ref}$$

En el DAC C-2C de la Figura 12.46(b), suponemos que inicialmente todos los interruptores están en el estado de masa y todas las capacidades están descargadas.

Los DAC de capacidades conmutadas contienen capacidades, conmutadores y amplificadores operacionales. Pueden utilizar una red de capacidades ponderadas o una red C-2C. Este último método es ventajoso si el DAC va a implementarse con tecnología de circuitos integrados MOS.

A continuación, los conmutadores para los que $d_i = 1$ se desplazan hacia el contacto de la derecha. Por tanto, la tensión de salida es $v_o = -DV_{\text{ref}}$.

Los DAC de capacidades conmutadas son particularmente apropiados para ser implementados con tecnología de circuitos integrados MOS.

EJERCICIO

12.18. La entrada de un DAC ideal de 8 bits es 01101001, y la tensión de referencia es de 10 V. Determinar la tensión de salida.

Respuesta 4,1016 V.

EJERCICIO

12.19. Deducir la Ecuación (12.26).

12.10. CONVERTIDORES ANALÓGICO-DIGITALES

La Figura 12.47 muestra el diagrama de bloques de un sistema que muestrea una señal de entrada $v_{\text{in}}(t)$ analógica y convierte los valores de las muestras en código de n bits. Los circuitos de reloj y de lógica hacen que el circuito de muestreo y retención (S/H) conmute entre los modos de muestreo y de retención. Durante el intervalo de retención, el convertidor analógico-digital genera el código correspondiente al valor de la muestra. Después, el circuito S/H vuelve al modo de muestreo para adquirir la siguiente. El proceso de muestreo y retención suele ser necesario, porque las señales de entrada cambian rápidamente mientras el ADC intenta determinar el código. En ocasiones, el circuito S/H , el reloj, la lógica y el ADC, forman parte de un mismo circuito integrado. En esta sección, estudiaremos algunos de los muchos métodos de implementación de convertidores ADC.

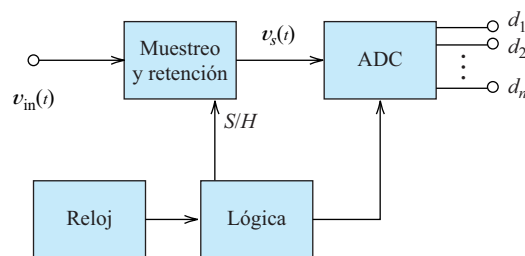


Figura 12.47. Diagrama de bloques básico de un convertidor analógico-digital.

Convertidores flash

La Figura 12.48 muestra el diagrama de un **ADC flash**, llamado así por ser el tipo más rápido de ADC. Contiene una cadena resistiva que divide la tensión de referencia V_{ref} , generando $2^n - 1$ niveles de tensión que son aplicados a las entradas no inversoras de $2^n - 1$ comparadores. El incremento entre estas tensiones es

$$\Delta = \frac{V_{\text{ref}}}{2^n - 1}$$

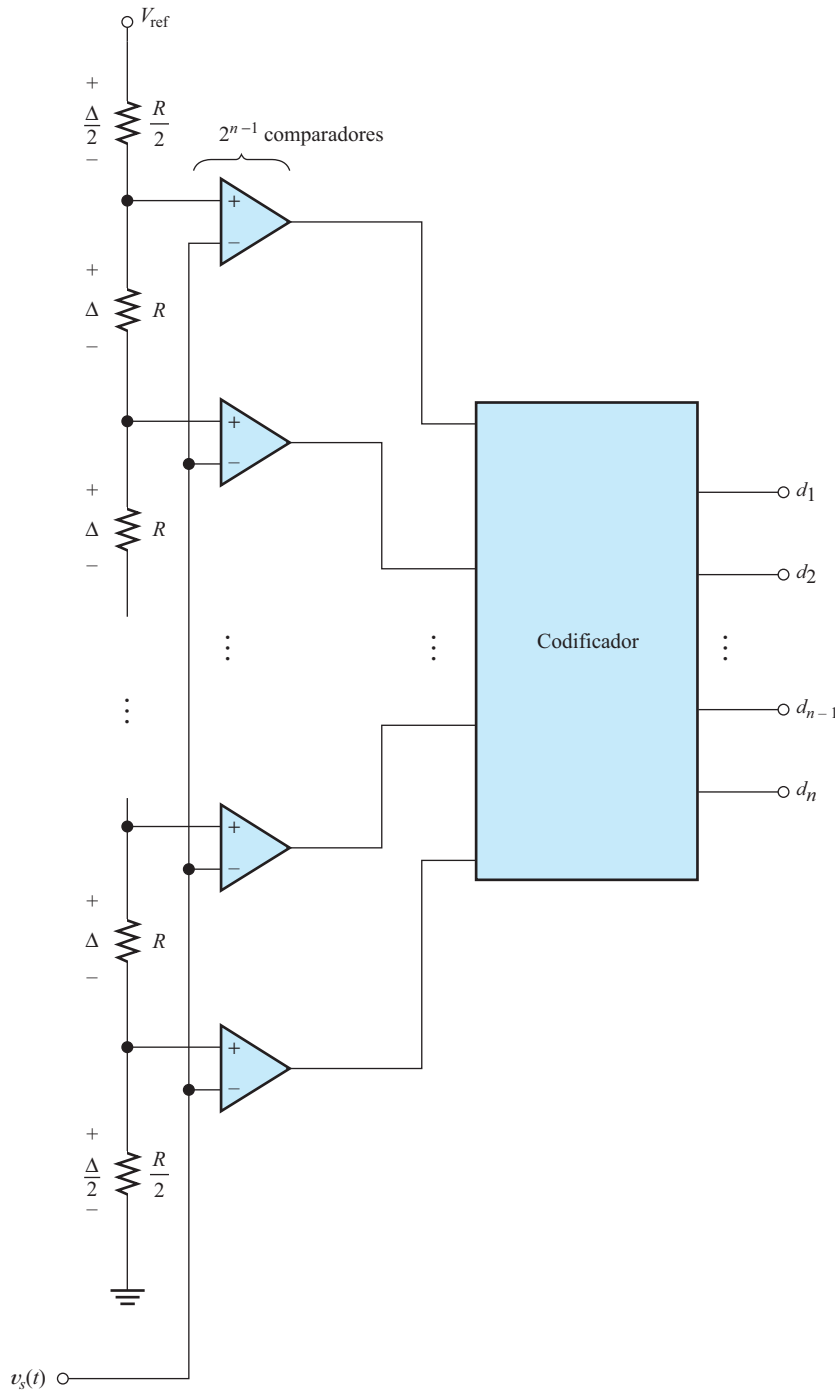


Figura 12.48. Convertidor flash.

Por tanto, las tensiones en las entradas no inversoras de los comparadores (comenzando desde el principio de la cadena) son $\Delta/2$, $3\Delta/2$, $5\Delta/2$, y así sucesivamente.

La tensión analógica de entrada v_s se aplica a las entradas inversoras de los comparadores. Un 1 lógico (0 lógico) aparece en la salida de cada comparador para el cual la

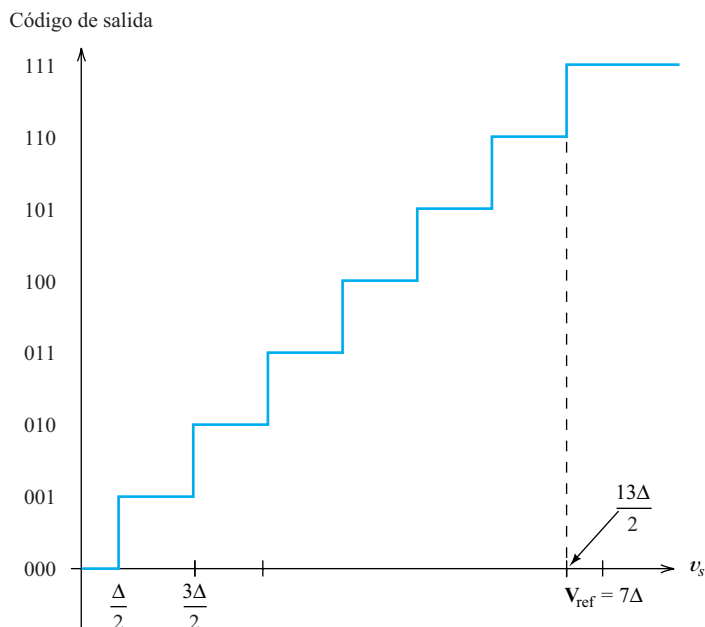


Figura 12.49. Salida en función de la entrada en un ADC de 3 bits.

tensión de entrada es menor (mayor) que la tensión de la entrada no inversora. Por tanto, para $v_s = V_{ref}/2$, la mitad inferior de los comparadores genera un 0 a su salida, y la mitad superior genera un 1. A medida que v_s aumenta (disminuye), la transición de 0 a 1 se desplaza hacia arriba (abajo) en la cadena. Por tanto, la entrada del codificador es una palabra de $2^n - 1$ bits con el siguiente formato (de arriba hacia abajo)

1111...1100 ... 0000

El codificador convierte la entrada de $2^n - 1$ bits en el código apropiado de n bits que represente el valor de v_s . La Figura 12.49 muestra el código de salida en función de v_s para un ADC de 3 bits.

Existen muchas variantes del convertidor flash. Por ejemplo, si la parte inferior de la cadena resistiva se conecta a $-V_{ref}$ en lugar de a masa, pueden aplicarse tensiones de entrada negativas. Además, el codificador puede diseñarse para generar salidas codificadas como enteros con signo, en las que el primer bit indica el signo y los restantes bits el codificador de la tensión que se ha convertido. Otra posibilidad es la codificación en complemento a dos, que es particularmente útil si los códigos van a ser entradas a un sistema informático.

El convertidor flash es relativamente rápido haciendo conversiones. Sin embargo, utiliza muchos componentes. Por tanto, esta topología se reserva para convertidores de 8 bits o menos.

El ADC de doble rampa

El diagrama de bloques del ADC de doble rampa se muestra en la Figura 12.50. Suponemos que v_s es una tensión positiva que ha pasado por un amplificador inversor, por lo que la entrada del ADC es $-v_s$. Antes de comenzar la conversión en $t = 0$, el conmutador S_2 se cierra; con esto, el condensador se descarga, y la salida v_s inicial del

Los ADC flash son más rápidos que otros tipos de ADC, pero el número de componentes que necesitan crece exponencialmente con n . Por tanto, los ADC flash se limitan a 8 bits o menos.

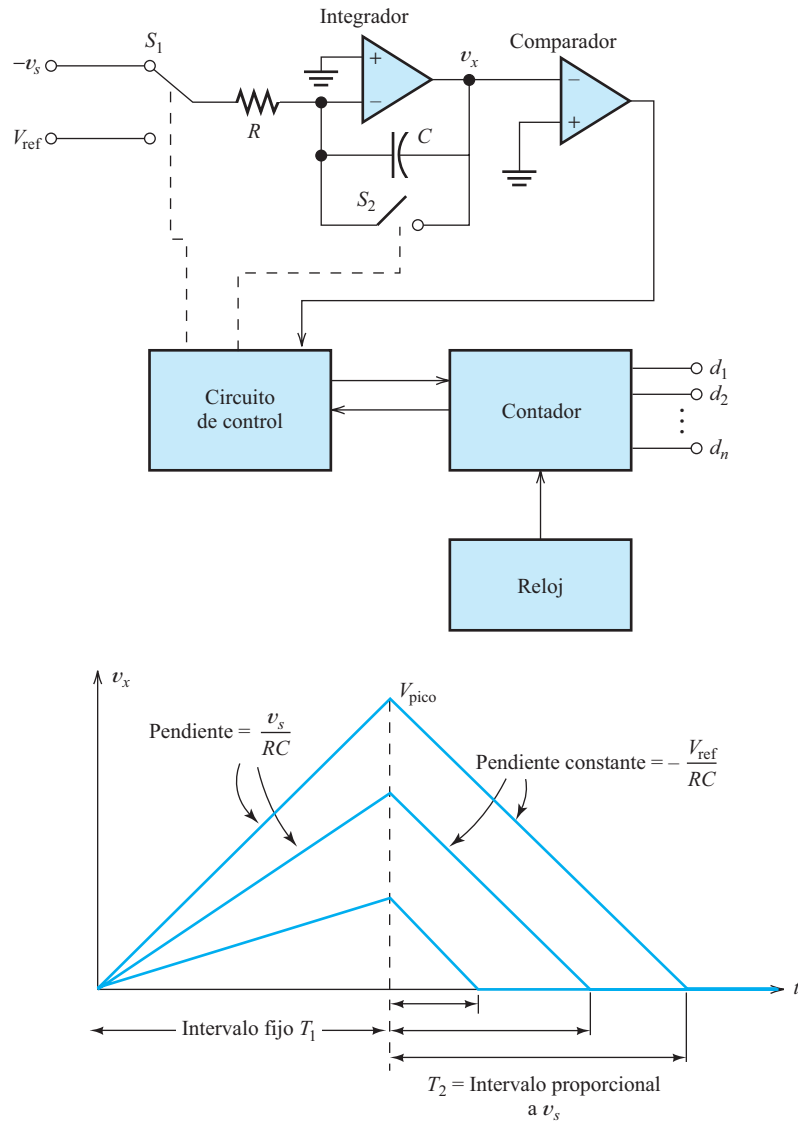


Figura 12.50. ADC de doble rampa.

integrador v_x es cero. En $t = 0$, el conmutador S_1 se conecta al terminal superior, por lo que la entrada al integrador es $-v_s$ y el conmutador S_2 se abre. En esta situación, la salida del integrador viene dada por

$$v_x(t) = \frac{1}{RC} \int_0^t v_s dt = \frac{v_s}{RC} t$$

en la que suponemos que v_s es constante durante el intervalo de integración. Por tanto, $v_x(t)$ es una rampa ascendente cuya pendiente es proporcional a v_s , como se muestra en la figura. Al final del intervalo fijo T_1 , v_x alcanza un valor de pico de

$$V_{\text{pico}} = \frac{v_s T_1}{RC}$$

A continuación, el circuito de control pone el contador a cero y desplaza el conmutador a la posición inferior, de modo que la entrada del integrador sea V_{ref} y el integrador genere una rampa descendente con una pendiente constante de $-V_{\text{ref}}/RC$. El intervalo T_2 es proporcional a V_{pico} y, por tanto, a v_s . Al final del intervalo T_2 , la salida del comparador pasa a nivel alto y el circuito de control detiene el contador. Entonces, el contenido del contador ($d_1 d_2 \dots d_n$) es proporcional a T_2 y v_s .

Tenemos, por tanto

$$T_2 = \frac{V_{\text{pico}}}{|\text{pendiente}|} = \frac{vb_s T_1 / RC}{V_{\text{ref}} / RC} = \frac{v_s T_1}{V_{\text{ref}}}$$

Los ADC de doble rampa son muy precisos, pero lentos. Pueden usarse para diseñar convertidores de más de 20 bits.

Observe que T_2 es independiente de R y C . Además, si se utiliza el mismo reloj para medir ambos intervalos, la cuenta final es independiente de la frecuencia de reloj. Por estos motivos, el convertidor de doble rampa es muy preciso. Además, requiere un menor número de componentes que otros tipos de convertidores. Pueden diseñarse convertidores de más de 20 bits usando este método. Una desventaja del método de doble rampa es su relativa lentitud, especialmente cuando se necesita una elevada precisión.

El ADC de aproximaciones sucesivas

La Figura 12.51 muestra el diagrama de bloques conceptual de una conversión analógico-digital que usa el método de aproximaciones sucesivas. En este caso, se realiza una conversión completa en n pasos, en los que los bits del código final se determinan por orden, desde el bit más significativo (MSb) al bit menos significativo (LSb).

Inicialmente, todos los bits de salida están a cero lógico. En el paso 1, el circuito de control pone a 1 el MSb, y, después de que se genere la salida en el comparador, se comprueba. Si la salida del comparador está a nivel alto, el MSb vuelve a ponerse a cero. Por el contrario, si la salida del comparador está a nivel bajo, el MSb permanece a nivel alto. A continuación, el proceso se repite para el siguiente bit. Después de n pasos el proceso termina, y la entrada del DAC es el código correspondiente a la tensión de entrada.

En la figura se muestra un diagrama de flujo para los códigos de un convertidor de 3 bits. Si la salida del comparador está a nivel bajo, se recorre la rama superior entre dos pasos sucesivos, mientras que si la salida del comparador está a nivel alto, se toma la rama inferior.

El ADC de aproximaciones sucesivas representa un buen equilibrio entre precisión, complejidad del circuito y velocidad. Normalmente se usa en convertidores de 8 a 16 bits.

Los ADC de aproximaciones sucesivas suponen un buen equilibrio entre precisión, velocidad y número de componentes. Se usan normalmente en convertidores de 8 a 16 bits.

EJERCICIO

12.20. ¿Cuántos comparadores son necesarios para un ADC flash de 8 bits? ¿Y para uno de 12 bits?

Respuesta 255; 4095.

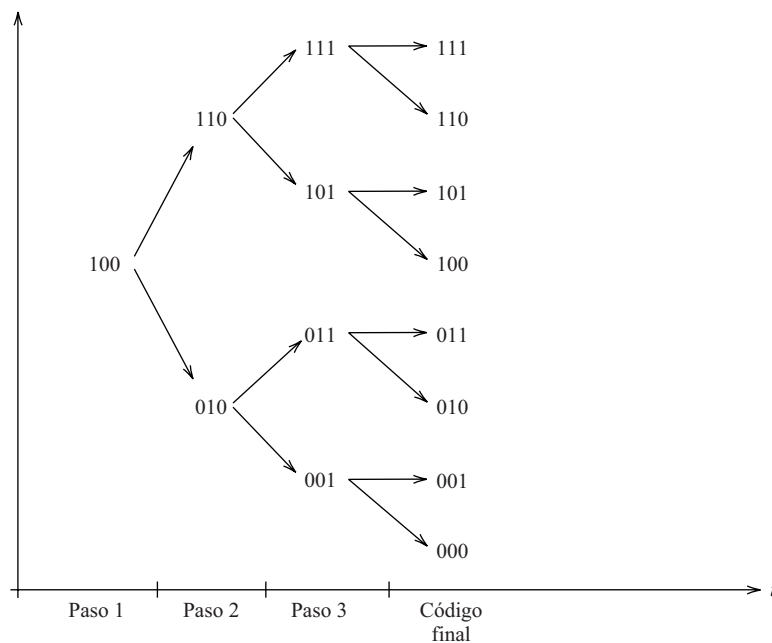
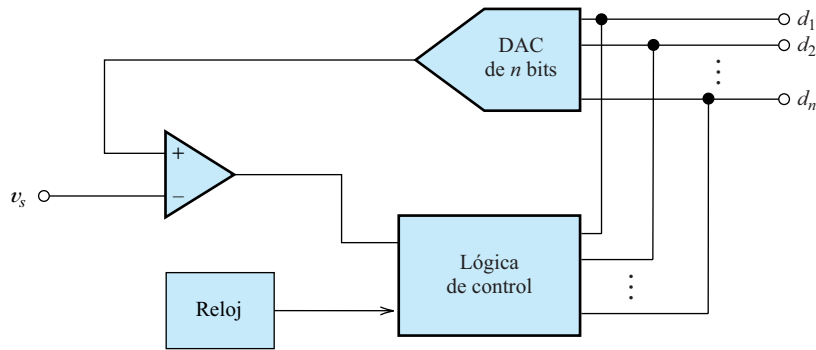


Figura 12.51. ADC de aproximaciones sucesivas.

EJERCICIO

12.21. Un ADC de doble rampa tiene $R = 2 \text{ k}\Omega$, $V_{\text{ref}} = 5 \text{ V}$ y $V_{\text{pico}} = 5 \text{ V}$ para el nivel máximo de entrada, que es $v_s = 5 \text{ V}$. Queremos que el convertidor realice una conversión en 1 ms o menos. ¿Cuál es el mayor valor posible para C ?

Respuesta $C = 250 \text{ nF}$.

EJERCICIO

12.22. ¿Cuál es el tiempo de conversión para un ADC de aproximaciones sucesivas de 12 bits si la frecuencia de reloj es de 5 MHz teniendo en cuenta que se completa un paso por cada ciclo de reloj? ¿Cuántas conversiones pueden realizarse por segundo?

Respuesta $2,4 \mu\text{s}$; 416,6 kHz.

RESUMEN

- Un comparador genera una salida lógica que depende de cuál de sus dos entradas sea mayor.
- Internamente, los comparadores son similares a los amplificadores operacionales, con la diferencia de que los comparadores no necesitan compensación de frecuencia.
- Para evitar un número excesivo de transiciones lógicas debido al ruido o a las oscilaciones, los comparadores se usan con diversos circuitos de realimentación positiva denominados circuitos Schmitt trigger. Dos de estos circuitos se muestran en la Figura 12.9.
- Un multivibrador astable está formado por un comparador y una red de realimentación RC . La salida del comparador conmuta entre niveles de salida, generando una onda cuadrada. El periodo y la frecuencia de la onda pueden determinarse mediante el análisis de la respuesta transitoria de la red de realimentación RC .
- Un multivibrador monoestable genera un impulso de salida cada vez que se dispara la entrada.
- El circuito integrado temporizador 555 es útil en los multivibradores astables y monoestables.
- Pueden implementarse rectificadores de precisión con amplificadores operacionales, resistencias y diodos. Los rectificadores de precisión son útiles en las aplicaciones de procesamiento de señales.
- Idealmente, los detectores de pico producen una tensión de salida igual al valor máximo de la tensión de entrada hasta ese momento.
- Un circuito de muestreo y retención posee dos estados. En el estado de muestreo, la señal de salida es igual que la señal de entrada. En el estado de retención, la salida se mantiene constante en el valor que tenía la entrada en el instante en el que el circuito entró en el estado de retención.
- Idealmente, un circuito fijador añade un valor constante a la señal de entrada para generar la tensión de salida. El valor constante se ajusta para que el pico negativo (o positivo) de la salida sea de un valor predeterminado.
- La mínima frecuencia de muestreo para la cual es teóricamente posible regenerar una señal a partir de sus muestras es el doble de la frecuencia más alta que contenga la señal.
- Un convertidor analógico-digital (ADC) muestrea periódicamente la señal de entrada y genera un código de n bits para cada muestra.
- Cuando se reconstruye una señal con un convertidor digital-analógico, la señal de salida es una aproximación escalonada de la señal original. Los escalones pueden eliminarse mediante un filtro paso bajo apropiado. La señal resultante está retrasada respecto de la señal original y contiene error o ruido de cuantificación. El valor rms del ruido de cuantificación es $\sqrt{(\Delta^2/12)}$, y la relación señal-ruido (S/N) para una señal senoidal de amplitud máxima es

$$S/N \cong 6n + 1,8 \text{ dB}$$

- Los DAC pueden diseñarse usando redes de resistencias ponderadas o redes $R-2R$. Dado que la relación de resistencias necesaria para la red $R-2R$ es mucho menor que para la red de resistencias ponderadas, la red $R-2R$ consume menos área de chip.
- Los DAC de capacidades conmutadas constan de capacidades, conmutadores y amplificadores operacionales. Pueden estar basados en una red de capacidades ponderadas o en una red $C-2C$. Este método es interesante si el circuito se va a implementar con tecnología MOS.
- Los ADC flash son más rápidos que otros tipos de ADC, pero el número de componentes necesarios crece exponencialmente con n . Por tanto, los ADC flash quedan limitados a 8 bits o menos.
- Los ADC de doble rampa son muy precisos, pero muy lentos. Pueden usarse para diseñar convertidores de más de 20 bits.
- Los ADC de aproximaciones sucesivas suponen un buen equilibrio entre precisión, velocidad y número de componentes. Suelen usarse en convertidores de entre 8 y 16 bits.

Problemas

Sección 12.1: Circuitos comparadores y Schmitt trigger

12.1. Describir la función de un comparador de tensión ideal. Dibujar el símbolo de circuito. Dibujar la función de transferencia de tensión de un comparador ideal.

12.2. ¿Por qué se omite la compensación en frecuencia en los comparadores integrados?

12.3. ¿Qué es una salida en colector abierto? ¿Qué es una resistencia de pull-up?

12.4. Describir dos problemas potenciales al comparar una señal de entrada con una tensión de referencia que puedan solucionarse añadiendo realimentación positiva al comparador.

12.5. Dibujar una característica de transferencia de tensión en la que se muestre la histéresis.

12.6. Dibujar el diagrama de un circuito Schmitt trigger no inversor. Dibujar también el diagrama de un Schmitt trigger inversor.

12.7. Considere el circuito Schmitt trigger de la Figura 12.9. En general, ¿qué problemas pueden darse si los valores de las resistencias seleccionadas son muy pequeños? ¿Y si son muy grandes?

12.8. Obtenga las tensiones umbral y dibuje la característica de transferencia de tensión para cada uno de los Schmitt trigger que se muestran en la Figura P12.8. Los niveles de la tensión de salida de los comparadores son de $+10\text{ V}$ y -10 V .

12.9. Repetir el Problema 12.8 si los niveles de la tensión de salida del comparador son 0 V y $+10\text{ V}$.

D12.10. Diseño de un circuito Schmitt trigger inversor. Diseñar un circuito Schmitt trigger inversor con tensiones umbral de -3 V y -5 V (aproximadamente), usando un amplificador operacional $\mu\text{A}741$ y resistencias estándar con un 1% de tolerancia. La tensión de alimentación disponible es $+15\text{ V}$, y el nivel de la tensión de salida para el $\mu\text{A}741$ es de $+14,6\text{ V}$. Escriba y ejecute un programa SPICE para comprobar que el diseño es correcto. *Considere las configuraciones de circuito que se muestran en la Figura 12.9. Utilice el hecho de que la tensión entre las dos entradas del $\mu\text{A}741$ tiende a cero cuando la tensión de entrada se aproxima a la tensión de umbral. Puede ser necesaria una elección arbitraria para una o más resistencias, determinando el valor de las restantes a partir de éstas. Compruebe que las resistencias elegidas no sean demasiado grandes ni demasiado pequeñas.*

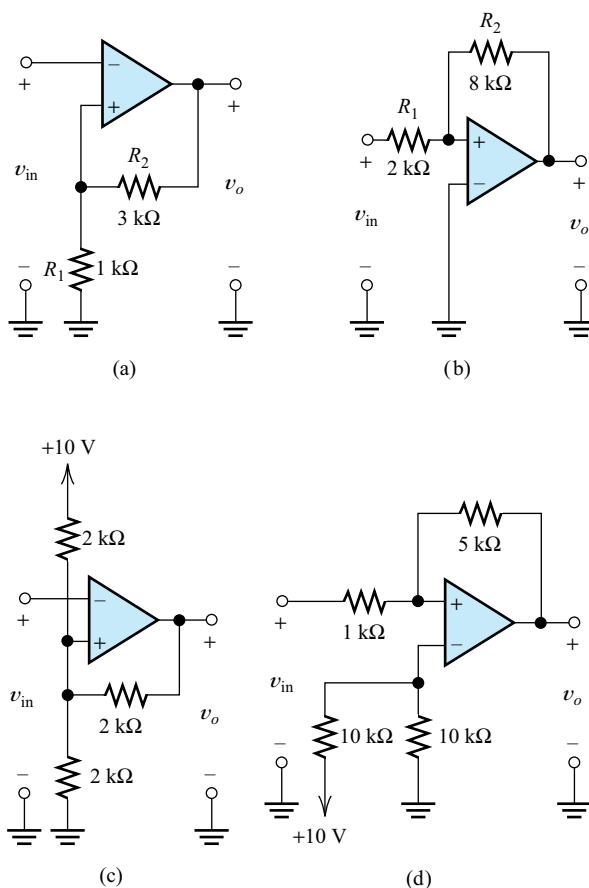


Figura P12.8

D12.11. Diseño de un circuito Schmitt trigger no inversor. Repetir el Problema D12.10 para un circuito Schmitt trigger no inversor.

12.12. Considere el circuito de la Figura P12.12.

- Suponiendo que los amplificadores operacionales son ideales, que la tensión de avalanche es de 4 V y que la tensión directa es de $0,7\text{ V}$ para los diodos zéner, dibuje a escala la característica de transferencia del circuito.
- Simule el circuito usando un $\mu\text{A}741$ y diodos 1N750. Utilice tensión de alimentación de $+15\text{ V}$. Haga un barrido de la tensión de entrada y trace una gráfica de la característica de transferencia de tensión.
- Repita los puntos (a) y (b) si se aplica una tensión de 3 V entre la entrada no inversora y masa.

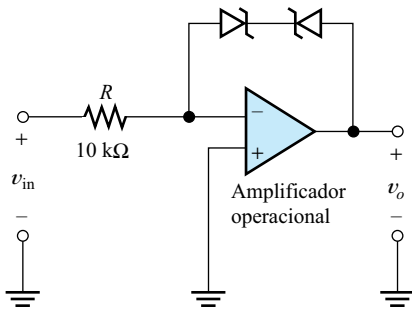


Figura P12.12

D12.13. Diseño de un comparador dual. Diseñar un circuito en el que la tensión de salida esté a nivel alto sólo si la señal de entrada se encuentra entre las tensiones umbral de -1 V y $+2\text{ V}$. Se permite una tolerancia de $\pm 0,1\text{ V}$ para las tensiones umbral. Los niveles de salida nominales son 0 V y 5 V . Utilice solamente comparadores LM111 (puede necesitar más de uno) y resistencias estándar con una tolerancia del 1%. Las tensiones de alimentación disponibles son de $\pm 15\text{ V}$ y $+5\text{ V}$. Use SPICE para verificar el diseño. *Considere la posibilidad de conectar los terminales de salida de los dos circuitos Schmitt trigger a una misma resistencia de pull-up.*

Sección 12.2: Multivibradores estables

12.14. Dibuje el diagrama de un multivibrador estable basado en un comparador. Suponga que los niveles de salida del comparador son $+A$ y $-A$. Dibuje a escala las formas de onda de las tensiones del circuito.

12.15. Considere el multivibrador estable de la Figura 12.16. Suponga que queremos hacer un diseño para una frecuencia de oscilación extremadamente baja (cuanto más baja mejor, supuesto que la frecuencia no varíe por encima de $\pm 20\%$ de una unidad a otra). La capacidad máxima permitida es de $1\ \mu\text{F}$. La resistencia máxima permitida es de $20\ \text{M}\Omega$.

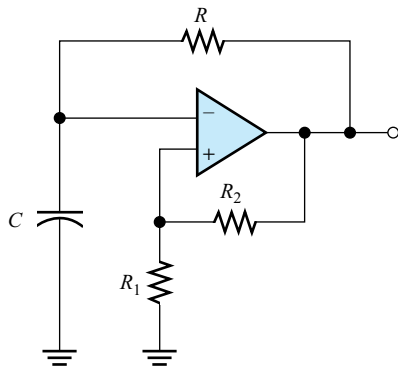


Figura P12.15

- (a) Suponga que tenemos que elegir entre un $\mu\text{A}741$ ó un LF411 para el comparador. ¿Cuál debemos elegir? ¿Por qué? (*Pista:* Las corrientes de polarización de entrada del $\mu\text{A}741$ y del LF411 son de $500\ \text{nA}$ y $200\ \text{pA}$, respectivamente.)
- (b) ¿Cuál es la frecuencia más baja que puede alcanzarse en el circuito mostrado en la Figura 12.16?
- (c) Suponga que modificamos el lazo de realimentación positiva para usar resistencias diferentes, como se indica en la Figura P12.15. ¿Deberíamos hacer que $R_1 > R_2$ o que $R_1 < R_2$? Explíquelo. Suponga que decidimos usar resistencias con una relación de 9:1. ¿Cuál es la frecuencia más baja alcanzable en este caso?
- (d) Explique los problemas potenciales asociados al uso de un valor extremo de relación entre R_1 y R_2 como método para disminuir la frecuencia.

D12.16. Diseño de un astable. Diseñe un multivibrador estable que genere una onda cuadrada simétrica de $20\ \text{kHz}$ con niveles de tensión nominales de $\pm 5\text{ V}$. La carga para la onda cuadrada es una resistencia de $10\ \text{k}\Omega$, uno de cuyos extremos se conecta a masa. Utilice un único comparador LM111 alimentado con $\pm 15\text{ V}$, resistencias, condensadores y diodos (incluyendo diodos zéner) que estén disponibles como modelos en SPICE. Compruebe el diseño usando un programa SPICE. *No olvide que el LM111 necesita una resistencia de pull-up. Considere el uso de diodos zéner para obtener la tensión de salida deseada de $\pm 5\text{ V}$.*

12.17. Se han inventado una gran variedad de circuitos estables que usan componentes discretos. Un ejemplo es el que se muestra en la Figura P12.17. Cuando se aplica la alimentación al circuito, v_c es cero y v_1 es 5 V . Por tanto, la unión emisor-base de Q_1 se polariza en inversa. En consecuencia, Q_1 está al corte y no se suministra corriente a la entrada de Q_2 , por lo que Q_2 también está al corte. Entonces, C se carga a través de R hasta que v_c se haga lo suficientemente alta como para polarizar en directa la unión emisor-base de Q_1 . La corriente fluye por Q_1 hacia la base de Q_2 lo que, a su vez, absorbe corriente de colector, haciendo que disminuya la tensión v_2 . Esto hace que Q_1 se sature aún más (observe el efecto de la realimentación positiva entre Q_1 y Q_2). En consecuencia, Q_1 y Q_2 entran en saturación, haciendo que C se descargue rápidamente. Después de que C se descarga, no queda corriente de base suficiente para mantener a Q_2 en saturación. Los transistores vuelven al estado de corte y comienza un nuevo ciclo de carga.

- (a) Dibuje a escala $v_c(t)$ en función del tiempo, suponiendo que $v_c(0) = 0$.
- (b) Utilice SPICE para verificar la gráfica anterior. Si es necesario, revise de nuevo el funcionamiento del circuito hasta que sea capaz de predecir las principales características de las formas de onda del mismo basándose en sus conocimientos sobre transistores y circuitos.

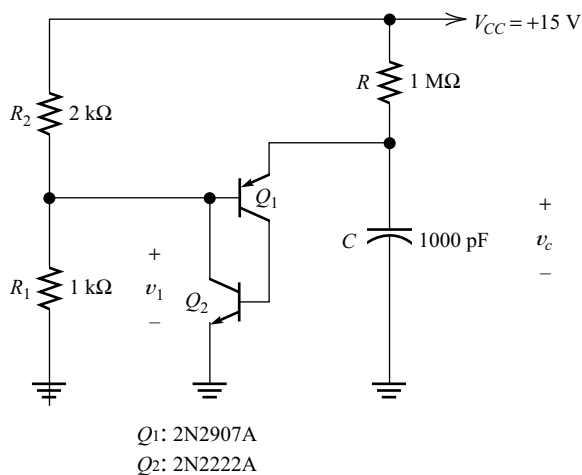


Figura P12.17

- (c) Deduzca una expresión para la frecuencia de oscilación.
- (d) Si se reduce el valor de R , la frecuencia de oscilación aumenta. Sin embargo, si R se hace demasiado pequeña, la oscilación cesa, permaneciendo Q_1 y Q_2 en saturación indefinidamente. Explicar por qué sucede esto y deducir una expresión para el valor mínimo de R en función de β_1 y β_2 de los transistores y del valor de las restantes resistencias. Suponga que β_1 y β_2 son mucho mayores que la unidad.

Sección 12.3: El temporizador 555

12.18. ¿Qué función tiene un multivibrador monoestable? Dibujar formas de onda representativas de entrada y de salida.

12.19. Dibuje el diagrama de bloques funcional del temporizador integrado 555. Etiquete los terminales externos y describa brevemente la función de cada uno.

12.20. Deducir la Ecuación (12.8).

D12.21. Diseño de un multivibrador monoestable con un 555. Diseñar un multivibrador monoestable usando un temporizador 555 que genere un impulso de salida de 1 segundo de duración cada vez que se active la entrada. Dibujar el circuito, etiquetando los terminales del 555 e indicando los valores de todos los componentes que se usen. *La configuración del circuito se muestra en la Figura 12.25.*

D12.22. Diseño de un multivibrador astable con un 555. Diseñar un multivibrador astable usando el temporizador 555, que genere una onda cuadrada de 2 kHz con un ciclo de trabajo del 75%. Dibujar el circuito, etiquetando los terminales del 555 e indicando los valores de todos los componentes que se usen. *La configuración del circuito se muestra en la Figura 12.26.*

Sección 12.4: Rectificadores de precisión

12.23. ¿Para qué tipo de aplicaciones deben utilizarse rectificadores de precisión con amplificadores operacionales? ¿Para qué tipo de aplicaciones sería mejor seleccionar circuitos simples con diodos que no usen amplificadores operacionales?

D12.24. Diseño de un rectificador de precisión. Utilizar amplificadores operacionales LF411 y los componentes que se indican en la Tabla P12.1 para diseñar un rectificador de precisión. Para la tensión de entrada que se muestra en la Figura P12.24(a), la onda de salida debe ser la mostrada en la Figura P12.24(b). La carga es una resistencia de 10 kΩ. Utilizar SPICE para verificar el diseño. *Si está usando la versión para estudiantes de PSpice con más de un amplificador operacional, es necesario usar el modelo lineal del LF411 almacenado en DEVICE.LIB. Si se encuentra en este caso, compruebe el circuito para asegurarse de que la tensión y la corriente de salida no exceden de los límites garantizados por el fabricante. Puesto que el modelo lineal no limita la tensión de salida, puede obtener resultados muy diferentes a los proporcionados por el modelo no lineal o el circuito real.*

Tabla P12.1. Componentes disponibles para los problemas de diseño.

Resistencias estándar con una tolerancia del 5%.
Resistencias estándar con una tolerancia del 1% (no use estas resistencias si puede emplear resistencias del 5%).
Condensadores estándar con una tolerancia del 5%.
Amplificadores operacionales μ A741 ó LF411.
Diodos 1N914 ó 1N4148.
Potenciómetros con valores nominales entre 100 Ω y 1 M Ω , en una secuencia de 1-2-5 (es decir, 100 Ω , 200 Ω , 500 Ω , 1 k Ω , etc.). La tolerancia de la resistencia de los potenciómetros es de $\pm 10\%$. No emplee potenciómetros si puede usar resistencias fijas.

D12.25. Diseño de un rectificador de precisión. Repetir el Problema D12.24 para la tensión de salida que se muestra en la Figura P12.24(c).

D12.26. Diseño de un rectificador de precisión. Repetir el Problema D12.24 para la tensión de salida que se muestra en la Figura P12.24(d).

Sección 12.5: Detectores de pico de precisión

12.27. Explique la función de un detector de pico. Dibujar el diagrama de circuito de un detector de pico de precisión.

12.28. Modifique el diagrama de circuito del detector de pico de precisión de modo que la salida sea igual a la tensión mínima de entrada anterior.

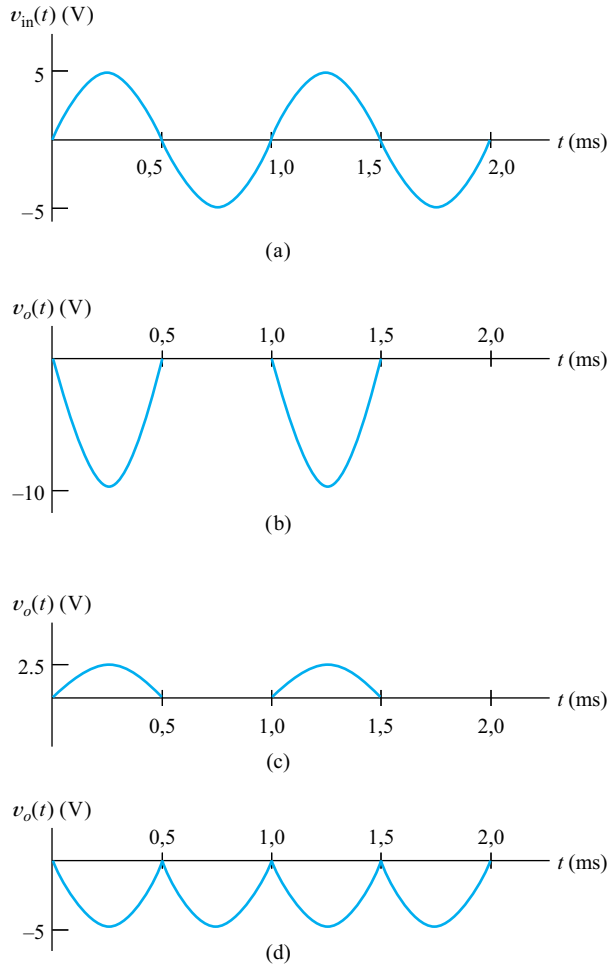


Figura P12.24

D12.29. Detector de pico de magnitud. Diseñar y simular un circuito que tenga una tensión de salida igual al pico de valor absoluto exhibido hasta el momento por la tensión de entrada. Incluya un sistema para que la salida pueda ponerse a cero manualmente. Use el modelo del $\mu A741$ para cualquier amplificador operacional que entre en modo de operación no lineal, y el modelo lineal del LF411 para todos los amplificadores operacionales que permanezcan en la zona lineal de operación. *Considere la conexión en cascada de un rectificador de onda completa (que genera el valor absoluto de la entrada) y un detector de pico.*

Sección 12.6: Circuitos de muestreo y retención

12.30. Explique la función de un circuito de muestreo y retención. Dibuje el diagrama del circuito.

12.31. Queremos diseñar un circuito de muestreo y retención como el mostrado en la Figura 12.36. Suponga

que hemos elegido unos amplificadores operacionales y un FET tales que la corriente de fugas conjunta en el estado de retención sea de 100 pA. (a) Si la tensión en el condensador sólo puede cambiar 2 mV/s, ¿cuál es la restricción en el valor del condensador? (b) Suponga que la magnitud de corriente disponible para cargar o descargar el condensador es de 10 mA y que se usa la mínima capacidad calculada en el punto (a). La tensión de entrada queda comprendida entre -5 V y $+5\text{ V}$. Estime el tiempo máximo de adquisición del circuito.

Sección 12.7: Circuitos fijadores de precisión

12.32. ¿Cuál es la función de un circuito fijador? Dibujar un diagrama típico del circuito.

D12.33. Diseño de un circuito fijador. Diseñe un circuito fijador modificando el circuito mostrado en la Figura 12.37. La señal de entrada es una señal senoidal de 1 kHz y 5 V de pico. Los picos negativos deben fijarse a +2 V. Suponga tensiones de alimentación de $\pm 15\text{ V}$. Utilice SPICE para verificar que el circuito funciona como se espera. *Considere el uso de un divisor de tensión para entregar +2 V al terminal de entrada no inversor de X_p .*

Sección 12.8: Conversión de datos

12.34. ¿Qué factor(es) debe considerar un diseñador de sistemas al elegir la frecuencia de muestreo de un ADC? ¿Y al elegir el número de bits por muestra?

12.35. Se desea convertir una señal analógica a formato digital. La frecuencia más alta de la señal es de 100 Hz. Suponga que se elige una frecuencia de muestreo 1,5 veces mayor que el valor mínimo teóricamente requerido. Los requisitos del sistema establecen que el máximo error de cuantificación debe ser menor que el 0,1 % de la amplitud de la señal pico a pico. Determine la frecuencia de muestreo, el número n mínimo de bits requeridos para el ADC y la tasa de bits de los datos resultantes.

12.36. Una señal senoidal que recorre todo el margen de un ADC va a convertirse a formato digital y, después, otra vez a analógico. El valor de la relación señal-ruido (S/N) que se requiere a la salida debe ser mayor de 50 dB. Determinar el número n de bits que necesita el ADC.

12.37. Otro factor que hay que considerar en la conversión de señales reales es el **factor de forma**, que es la relación entre el valor de pico y el valor rms de la señal. (a) Determinar el factor de forma de una onda senoidal. (b) Suponga que una señal de música tiene un factor de

forma de 0,01 (esto es típico en la música que contiene unos pocos pasajes de alto volumen). La señal se ajusta de forma que la amplitud pico a pico recorra todo el margen de un ADC. Calcular el número n de bits n necesarios para el ADC para que la relación SNR sea mayor que 60 dB.

Sección 12.9: Convertidores digital-analógicos

12.38. Explique la ventaja principal de un DAC de topología $R-2R$ comparado con el DAC de resistencias ponderadas, en lo que se refiere a su implementación en circuitos integrados.

12.39. Considere el DAC de resistencias ponderadas mostrado en la Figura 12.42. Para $d_i = 0$, el conmutador i se conecta a masa. En teoría, el DAC funcionaría igual de bien si los conmutadores fuesen circuitos abiertos para $d = 0$. ¿Cuál es la ventaja de hacer la conexión a masa? Razónelo.

12.40. Considere el DAC de resistencias ponderadas mostrado en la Figura 12.42, con $n = 8$. Suponga que el dato de entrada es 11111111, la tensión de referencia es 10 V, y $R = 1 \text{ k}\Omega$. Determine la tensión de salida y la corriente que entra en el terminal de salida del amplificador operacional.

12.41. Considere los DAC de las Figuras 12.42 y 12.44, con $n = 8$. Suponga que, en cada caso, R es una resistencia integrada, con $W/L = 1$ y con un área de $100 \mu\text{m}^2$. Calcule el área total que se necesita para todas las resistencias en cada DAC. Compare los resultados. (*Pista:* Puede necesitar revisar la explicación acerca de las resistencias integradas proporcionada en el Capítulo 2.)

12.42. Considere el DAC mostrado en la Figura 12.45. Suponga que $|V_{EE}| = 15 \text{ V}$, $R = 1 \text{ k}\Omega$, $R_f = 1 \text{ k}\Omega$, $V_{\text{ref}} = 5 \text{ V}$, $n = 8$, $\alpha = 0,99$, y $V_{BE} = 0,7$. (a) ¿Cuáles son los valo-

res adecuados de V_b ? ¿Por qué? (b) Suponga que elegimos $V_b = -5 \text{ V}$. Entonces, ¿cuáles son los niveles lógicos apropiados para las entradas digitales en estado alto? (c) Suponiendo que se eligen valores apropiados para los niveles lógicos y para V_b , calcule la tensión de salida para la de entrada 11000000.

12.43. Considere el DAC de resistencias ponderadas mostrado en la Figura 12.42, con $n = 8$. Determine el porcentaje de tolerancia de las resistencias necesario de forma que la salida, para cualquier valor de entrada, tome un valor comprendido entre $\pm \Delta/2$ de su valor ideal.

12.44. Determinar las resistencias vistas por las fuentes de referencia de las Figuras 12.42 y 12.44.

Sección 12.10: Convertidores analógico-digitales

12.45. ¿Qué tipo de ADC es necesario cuando la principal restricción es la velocidad? ¿Qué tipo es necesario cuando la principal restricción es la precisión?

12.46. Suponga que queremos diseñar un ADC de 18 bits basándonos en el de la Figura 12.50, usando $V_{\text{ref}} = 5 \text{ V}$ y un reloj de 5 MHz. Suponga, además, que v_s está entre 0 y 10 V, y que el intervalo fijo T_1 corresponde a una cuenta de 2^n . Calcule el tiempo máximo requerido para convertir la tensión de entrada. Si el valor máximo de V_{pico} es de 10 V y $R = 1 \text{ k}\Omega$, determine el valor necesario de C . Si R aumenta de valor, un pequeño porcentaje debido al envejecimiento, ¿cambiará la precisión del convertidor? ¿Aumentará o disminuirá el valor máximo de V_{pico} ?

D12.47. Diseño de un ADC flash. Diseñar un ADC flash de 4 bits. La tensión de entrada varía entre 0 y +5 V. Dibujar el diagrama del circuito y construir realizar la tabla de verdad para la lógica de decodificación. *El diagrama del sistema se muestra en la Figura 12.48.*

UN CONVERTIDOR CA-CC DE PRECISIÓN

En esta sección, vamos a examinar un ejemplo de diseño práctico que emplea muchos de los circuitos y conceptos que se han estudiado en el texto.

En primer lugar, proporcionaremos de forma breve alguna información básica y las especificaciones del circuito que se va a diseñar. Se quiere que el circuito genere una salida de continua proporcional al valor rms de la corriente senoidal de 60 Hz suministrada al motor de una bomba de una central nuclear. Al parecer, esta nueva central recientemente abierta ha estado sufriendo problemas de control, que han ocasionado cortes frecuentes de energía. Los ingenieros de sistemas de control quieren usar el convertidor ca/cc de precisión que vamos a diseñar dentro de un sistema mejorado de control del motor. La corriente alterna de 60 Hz que se va a convertir puede variar de cero a 50 A rms. Además, la corriente fluye por un conductor que está a 1200 V rms con respecto a tierra.

Se necesita que el circuito detecte la corriente alterna y convierta la señal alterna en una tensión continua de 0 a 5 V respecto a tierra. La salida de continua debe ser proporcional al valor rms de la corriente alterna. Una corriente alterna de 50 A debe producir una tensión continua de salida de 5 V. Cualquier zumbido, ruido o imprecisión en la salida debe ser inferior a un 1 % de la salida a fondo de escala (es decir, el error en la salida debe ser menor de 0,05 V). El sistema se muestra en la Figura AD4.1.

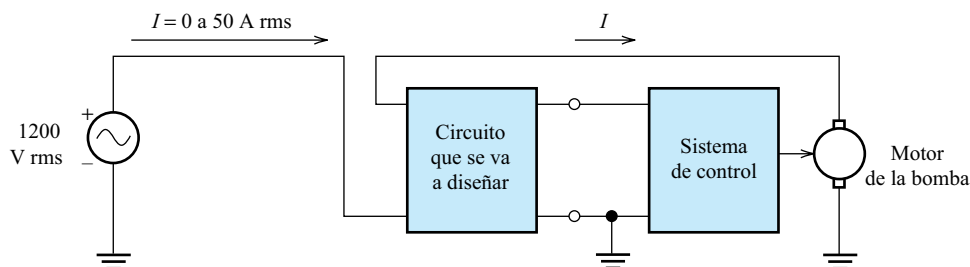


Figura AD4.1. El circuito que hay que diseñar genera una tensión continua de salida que es proporcional al valor rms de la corriente de la bomba.

Una de las características de este problema es el hecho de que la señal de entrada es una corriente de alto valor, comparada con las corrientes que se suelen dar en los circuitos electrónicos. Además, la corriente circula por un conductor con una alta tensión respecto a tierra, pero el circuito debe generar una tensión de salida referenciada a tierra. Una solución es utilizar un transformador de instrumentación y una resistencia paralelo de precisión para convertir la corriente en una pequeña tensión alterna con respecto a tierra. Esto se muestra en la Figura AD4.2. Disponemos de un transformador y una resistencia paralelo para convertir la corriente en una tensión que varíe de 0 a 50 mV rms con respecto a tierra. Por tanto, el circuito electrónico debe convertir la tensión alterna de 0 a 50 mV rms y 60 Hz en una salida continua de 0 a 5 V. Se quiere que el circuito proporcione una corriente menor de 1 mA al sistema de control.

Otro aspecto del diseño global es la necesidad de proporcionar potencia continua a los dispositivos electrónicos (amplificadores operacionales). Suponemos que se dispone de una fuente de continua adecuada. Normalmente, las tensiones continuas de +15 V y -15 V son adecuadas para los amplificadores operacionales.

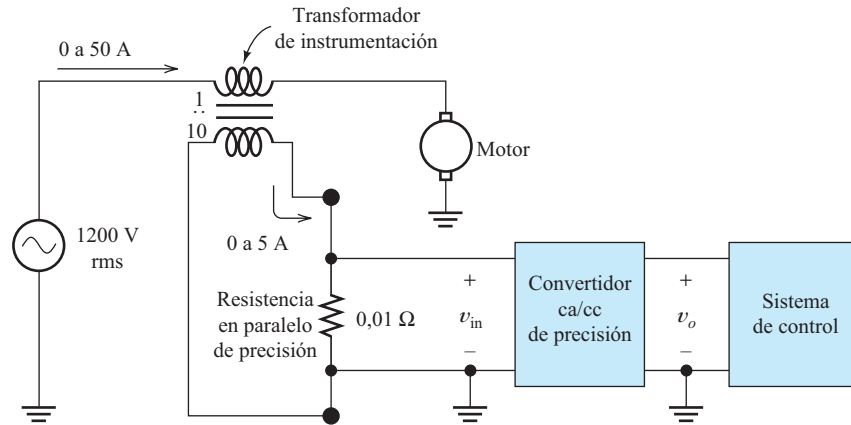


Figura AD4.2. Se emplean un transformador de instrumentación y una resistencia paralelo de precisión para producir v_{in} , que varía entre 0 y 50 mV rms.

Diagrama de bloques

Tras recopilar la información básica y las especificaciones, el diseñador comienza a considerar varias soluciones. Al final, es necesario crear un diagrama de bloques para el sistema que se va a diseñar que incluya las especificaciones para cada bloque. Por ejemplo, en este caso, decidimos usar un rectificador de precisión junto con un filtro paso bajo y amplificadores para convertir la señal alterna en la salida continua deseada. Esto se ilustra en la Figura AD4.3 (son posibles otras soluciones, pero sólo consideraremos ésta).

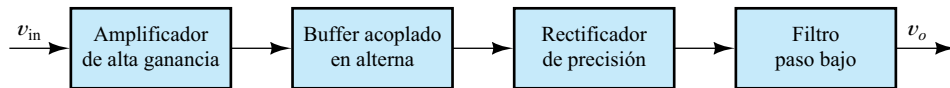


Figura AD4.3. Diagrama de bloques del convertidor ca/cc de precisión que se va a diseñar.

Normalmente, hay varias opciones para implementar cada bloque. Existen numerosos circuitos amplificadores, el rectificador puede ser de media onda o de onda completa, y existen muchos filtros paso bajo de diferentes órdenes. Para ir avanzando, tendremos que hacer alguna elección. A menudo, como diseñadores, encontraremos que la opción elegida no era la adecuada, y tendremos que volver atrás y rehacer algunos pasos. No es posible anticipar todos los problemas asociados con una determinada elección de diseño. En cualquier caso, es necesario elegir alguna opción antes de empezar. Ésta es la naturaleza del diseño: debemos seguir adelante, pero siempre hay que estar preparado para volver al principio y empezar de nuevo.

Ésta es la naturaleza del diseño: debemos seguir adelante, pero siempre hay que estar preparado para volver al principio y empezar de nuevo.

Elección del circuito rectificador

La Figura AD4.4 muestra una onda senoidal con rectificación de onda completa. La serie de Fourier para esta señal de onda completa es

$$v_{FW}(t) = \frac{2V_m}{\pi} - \frac{4V_m}{3\pi} \cos 2\omega_0 t - \frac{4V_m}{15\pi} \cos 4\omega_0 t - \dots \quad (\text{AD4.1})$$

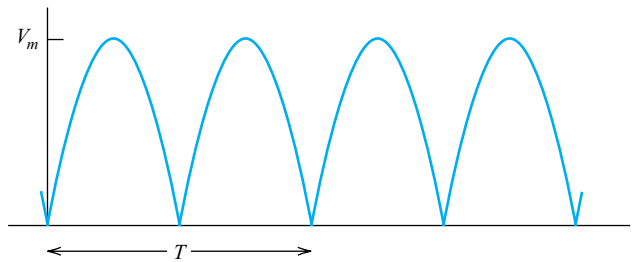


Figura AD4.4. Onda senoidal rectificada en onda completa. T es el período de la onda senoidal antes de ser rectificada. Observe que $\omega_0 = 2\pi/T$.

donde V_m es el valor de pico y ω_0 es la frecuencia angular en radianes de la senoide. Si no ha estudiado las series de Fourier, no se preocupe; sin duda las estudiará en otros cursos. La Ecuación (AD4.1) simplemente indica que la onda senoidal de 60 Hz con rectificación de onda completa está compuesta por una componente continua, una componente de 120 Hz, una componente de 240 Hz, y así sucesivamente.

Además, la ecuación especifica la amplitud de las diferentes componentes. La amplitud de la componente continua es $2V_m/\pi$. El siguiente término corresponde a la componente de 120 Hz, que tiene una amplitud de $4V_m/(3\pi)$. Nuestro objetivo es filtrar las componentes de alterna y amplificar la componente continua.

También puede escribirse una serie de Fourier para una señal con rectificación de media onda. Si estudiáramos el análisis mediante series de Fourier de señales senoidales con rectificación de media onda y de onda completa, veríamos que la señal de media onda contiene una componente de 60 Hz, mientras que, como indica la Ecuación (AD4.1), esto no es así en la señal de onda completa. La componente de frecuencia más baja presente en una senoide de 60 Hz con rectificación de onda completa es de 120 Hz. Por tanto, será más fácil diseñar el filtro paso bajo si se elige un rectificador de onda completa. Por ello, optaremos por usar el circuito rectificador de precisión de onda completa mostrado en la Figura 12.31.

Planificación de la distribución de ganancias

La señal de entrada máxima debe tener 50 mV rms. Por tanto, el pico de la señal de entrada es $V_m = \sqrt{2} \times 50 \text{ mV} = 70,7 \text{ mV}$. En una rectificación de onda completa, esto se convierte en una componente continua de $2V_m/\pi \cong 45,0 \text{ mV}$. Se quiere que la salida sea de 5 V. Por tanto, se necesita una ganancia global de $5/0,045 = 111,1$. Esta ganancia puede obtenerse incluyendo amplificadores antes del rectificador o después del mismo.

Las tensiones de offset en el amplificador son un problema potencial. Las tensiones de offset típicas para amplificadores operacionales son del orden de varios milivoltios. Por ello, podemos esperar que la etapa amplificadora de entrada añada varios milivoltios de continua a la señal de entrada de 50 mV. Puesto que estamos interesados en una precisión global del orden de un 1% a escala completa, esta tensión de offset resulta significativa.

Afortunadamente, puesto que la señal de entrada es alterna, podemos emplear un acoplo en alterna entre el amplificador y el rectificador para eliminar el offset de continua del primer amplificador. Incluyendo la mayor parte de la ganancia en el amplificador de alterna, tendremos señales lo suficientemente grandes en el rectificador y el filtro como para que la tensión de offset no sea un problema. Por tanto, queremos que

el amplificador de alterna tenga la mayor parte de la ganancia y que se acople en alterna al rectificador. El rectificador y el filtro paso bajo deben tener ganancias próximas a la unidad.

Selección del filtro paso bajo

La función del filtro paso bajo es la de permitir el paso de la componente continua y rechazar las componentes alternas. Ahora bien, sucede que un filtro paso bajo necesita algo de tiempo para responder a los cambios de la señal de entrada. Los ingenieros de control necesitan el valor de la corriente para controlar el motor de la bomba. El filtro debe responder rápidamente a una variación en la amplitud de entrada para obtener una estimación precisa de la corriente que hay que generar para el motor de la bomba. Si el tiempo de respuesta del circuito que se va a diseñar no se ha tenido en cuenta en las conversaciones iniciales, debemos volver y preguntar por esta cuestión.

Suponga que investigamos sobre este aspecto y obtenemos la siguiente respuesta: para una variación en escalón de la amplitud de la corriente senoidal, el tiempo de subida de la salida continua no debe ser mayor de 0,1 s; además, la respuesta no debe presentar más que un pequeño porcentaje de sobreoscilaciones y oscilaciones transitorias.

A continuación, debemos elegir un orden para el filtro paso bajo. Para simplificar, ignoraremos todas las componentes de alterna de la onda con rectificación de onda completa, excepto la componente de 120 Hz. Esto se justifica por el hecho de que las componentes de frecuencia más alta son rechazadas más fácilmente por el filtro. Así, la salida del filtro tendrá una componente de continua de $2H_0V_m/\pi$, donde H_0 es la ganancia de continua del filtro. La amplitud de la componente de salida de 120 Hz es $4H_{120}V_m/(3\pi)$, donde H_{120} es la ganancia del filtro para 120 Hz. Recuerde que la serie de Fourier dada en la Ecuación (AD4.1) muestra que la componente continua de la señal rectificadora es $2V_m/\pi$, y que la amplitud de pico de la componente de 120 Hz es $4V_m/(3\pi)$. Puesto que las especificaciones demandan un 1 % de precisión, realizaremos el diseño de forma que el rizado de pico a la salida sea inferior al 0,5 % de la señal continua (para dejar algo de margen para otros ruidos y errores). Por tanto, podemos escribir

$$H_{120} \frac{4V_m}{3\pi} < 0,005H_0 \frac{2V_m}{\pi}$$

En esta desigualdad, podemos despejar la relación de ganancias del filtro, obteniendo

$$\frac{H_{120}}{H_0} < 0,0075$$

En decibelios, resulta

$$20 \log H_{120} - 20 \log H_0 < -42,5 \text{ dB}$$

Por tanto, la componente de 120 Hz debe atenuarse al menos en 42,5 dB respecto de la componente continua.

Considere un filtro de primer orden. Entonces, la ganancia cae con una pendiente de 20 dB/década por encima de la frecuencia de corte. Puesto que la ganancia del filtro debe estar, al menos, 42,5 dB por debajo para 120 Hz, concluimos que la frecuencia de corte debe estar unas dos décadas por debajo. Por tanto, para conseguir la atenuación requerida del rizado, un filtro de primer orden debería tener un ancho de banda de 1 Hz aproximadamente.

Ahora, recuerde que el tiempo de subida y el ancho de banda de un filtro paso bajo se relacionan mediante la Ecuación (1.19), que repetimos a continuación:

$$t_r \cong \frac{0,35}{B}$$

Substituyendo el ancho de banda aproximado de 1 Hz, encontramos que el filtro de primer orden tendría un tiempo de subida de 0,35 s. Este tiempo es demasiado grande para cumplir las especificaciones. Por tanto, debemos pensar en un filtro de orden superior.

Para el filtro de Butterworth de segundo orden estudiado en la Sección 11.1, la ganancia cae con una pendiente de 40 dB/década. En consecuencia, puesto que la ganancia debe ser inferior en al menos 42,5 dB para 120 Hz, llegamos a la conclusión de que necesitamos un ancho de banda de 3 dB menor de unos 10 Hz para conseguir la reducción del rizado necesaria. Para el tiempo de subida especificado de 0,1 s, la Ecuación (1.19) nos da un ancho de banda mínimo de 3,5 Hz. Por tanto, concluimos que un filtro de segundo orden puede cumplir las especificaciones siempre que el ancho de banda esté entre estos límites (3,5 Hz y 10 Hz). Realizaremos el diseño para un valor de ancho de banda intermedio entre los valores necesarios para cumplir con el tiempo de subida y la atenuación del rizado. Por tanto, el objetivo aproximado del diseño para el ancho de banda del filtro es

$$B = \frac{1}{2} (3,5 + 10) = 6,75 \text{ Hz}$$

Por tanto, seleccionamos un filtro de Butterworth de segundo orden, que hemos estudiado en la Sección 11.1.

El diagrama de circuito del filtro se muestra en la Figura AD4.5. Las resistencias $R_{10} = R_{11} = R$ y los condensadores $C_2 = C_3 = C$ se relacionan con el ancho de banda del filtro mediante la Ecuación (11.2), que repetimos a continuación:

$$B = f_b = \frac{1}{2\pi RC} \quad (\text{AD4.2})$$

Hemos usado tanto f_b como B para representar el ancho de banda del filtro.

Puesto que el filtro debe tener un ancho de banda pequeño (es decir, $B = 6,75 \text{ Hz}$), el producto RC debe ser bastante grande. Los condensadores de gran capacidad eléctrica son físicamente grandes y caros. Por tanto, debermos seleccionar un valor grande

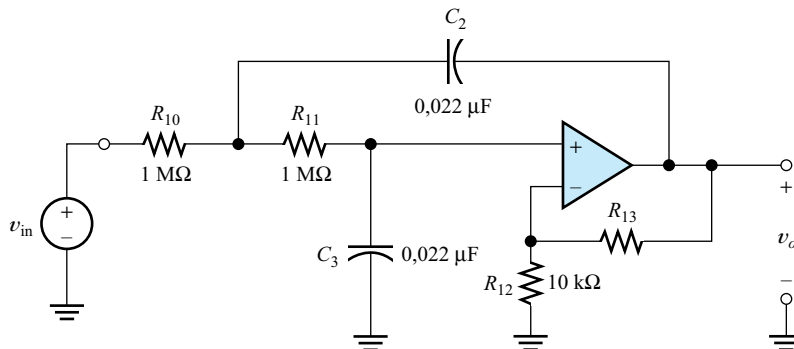


Figura AD4.5. Filtro paso bajo.

para R . De forma arbitraria, seleccionamos $R = 1 \text{ M}\Omega$. Con esto, la Ecuación (11.2) nos da $C = 0,0236 \text{ }\mu\text{F}$. Por tanto, elegimos el valor estándar de $C = 0,022 \text{ }\mu\text{F}$.

Hemos seleccionado un valor grande de R para reducir el tamaño de los condensadores. Sin embargo, esto puede llevar a errores de continua motivados por las corrientes de polarización y de offset. En consecuencia, seleccionamos el amplificador operacional LF411, que tiene una etapa de entrada FET y unas corrientes de polarización muy bajas (normalmente de 10^{-12} A).

De forma arbitraria, seleccionamos $R_{12} = 10 \text{ k}\Omega$. Para un filtro de Butterworth de segundo orden, la Tabla 11.1 da una ganancia de $K = 1,586$. Vemos, por tanto, que la resistencia R_{13} debe ser igual a $(K - 1)R_{12} = 5,86 \text{ k}\Omega$. Por tanto, seleccionaremos inicialmente el valor estándar de $R_{13} = 5,8 \text{ k}\Omega$. Con esto acaba el diseño del filtro de Butterworth de segundo orden.

Para comprobar que el diseño del filtro paso bajo cumple las especificaciones deseadas, usamos SPICE para trazar la magnitud de la función de transferencia en función de la frecuencia (para comprobar el tiempo de subida, los sobrepulsos y las oscilaciones transitorias). Vemos que todos los objetivos del diseño se han cumplido, excepto que la respuesta a un escalón muestra demasiadas sobreoscilaciones y oscilaciones. Aparentemente, un filtro de Butterworth no es una buena opción para este diseño. Sin embargo, puesto que se han cumplido la mayor parte de las especificaciones, intentaremos modificar el diseño empíricamente. Las sobreoscilaciones y las oscilaciones son el resultado de la realimentación positiva a través de la red RC para frecuencias cercanas a la frecuencia de corte. Razonando, vemos que reduciendo la ganancia del amplificador, las oscilaciones transitorias no deseadas pueden disminuir. Esto puede conseguirse reduciendo el valor de R_{13} .

Podríamos probar varios valores para R_{13} , uno cada vez, hasta encontrar un valor apropiado. Sin embargo, en PSpice podemos especificar un valor de resistencia como un parámetro que se puede incrementar de acuerdo con una secuencia de valores, repitiéndose cada tipo de análisis para cada valor de resistencia. Para el filtro mostrado en la Figura AD4.5, vamos variando el valor de R_{13} desde $1 \text{ k}\Omega$ a $6 \text{ k}\Omega$ en incrementos de $1 \text{ k}\Omega$.

Tras ejecutar la simulación y arrancar Probe, aparece un menú en el que podemos seleccionar el tipo de análisis y los valores de R para los que debe mostrarse el resultado. La Figura AD4.6 muestra la magnitud de la función de transferencia en función de

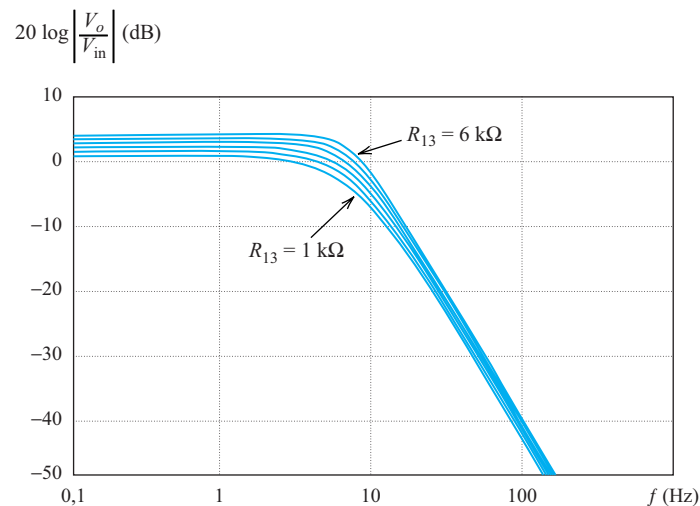


Figura AD4.6. Magnitud de la función de transferencia del filtro paso bajo.

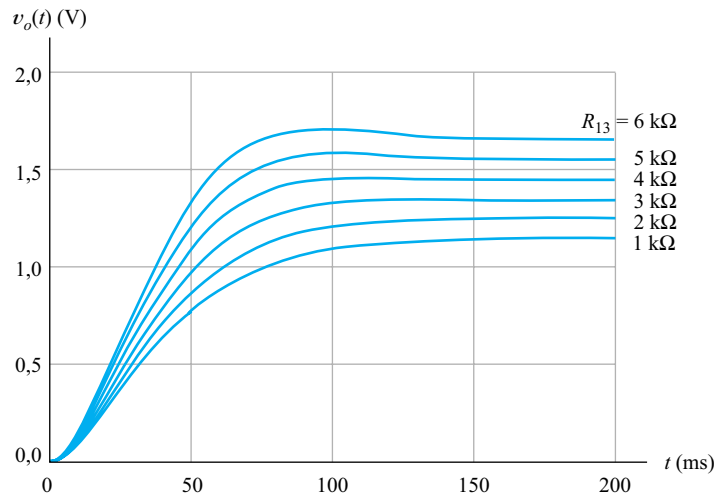


Figura AD4.7. Respuesta del filtro paso bajo para varios valores de R_{13} .

la frecuencia para los seis valores de R_{13} . La curva superior es aproximadamente el caso de Butterworth ($R_{13} = 5,86 \text{ k}\Omega$ para el filtro de Butterworth, mientras que la curva superior es para $R_{13} = 6 \text{ k}\Omega$). Todas estas curvas presentan la atenuación adecuada (49 dB, aproximadamente) para el rizado de 120 Hz en relación con la componente continua.

Volviendo al menú de Probe, elegimos visualizar los resultados del análisis transitorio para todos los valores de R . La gráfica de la respuesta en escalón para los seis valores de R se muestra en la Figura AD4.7. Los tiempos de subida para las seis respuestas cumplen la especificación de tiempo de subida máximo de 0,1 s. Sin embargo, como se esperaba, las curvas superiores (es decir, las de mayor ganancia) presentan sobreoscilación y oscilaciones. La respuesta para $R_{13} = 1 \text{ k}\Omega$ presenta sobreoscilación y oscilaciones despreciables. Además, se cumplen el resto de especificaciones. Por tanto, finalizamos el diseño del filtro tal y como se muestra en la Figura AD4.5, con $R_{13} = 1 \text{ k}\Omega$.

Aunque hemos empleado una técnica de prueba y error para encontrar un valor apropiado de R_{13} , no debe acostumbrarse a comenzar de esta forma. Desafortunadamente, ésta es una tentación frecuente para los diseñadores principiantes. A veces puede llegarse al éxito rápidamente usando el método de prueba y error para diseños muy simples. Conforme los circuitos se hacen más complejos, el número de variables aumenta, y el método de prueba y error se convierte en un gasto inútil de tiempo. Emplee técnicas metódicas basadas en análisis teóricos para formular el grueso del diseño. Al final, puede ser útil un pequeño ajuste mediante el método de prueba y error, pero dicho método es una forma inadecuada de iniciar un diseño complejo.

Diseño del circuito completo

La Figura AD4.8 muestra el diseño completo del convertidor ca/cc de precisión. El rectificador de onda completa es idéntico al del circuito de la Figura 12.31. Los valores seleccionados para las resistencias proporcionan una ganancia unidad (es decir, el valor de pico de la señal con rectificación de onda completa es el mismo que el valor de pico de la entrada de alterna), y hemos seleccionado un diodo 1N4148.

Emplee técnicas metódicas basadas en análisis teóricos para formular el grueso del diseño. Al final, puede ser útil un pequeño ajuste mediante el método de prueba y error, pero dicho método es una forma inadecuada de iniciar un diseño complejo.

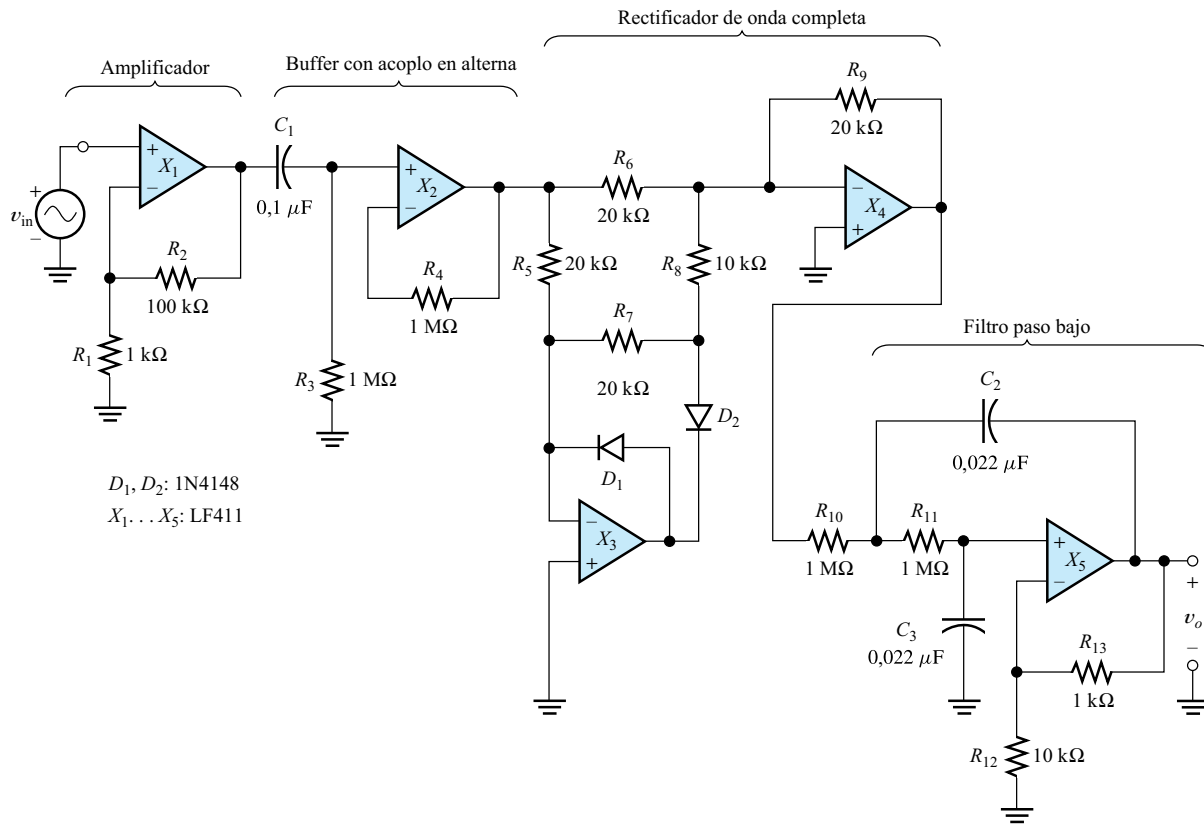


Figura AD4.8. Diseño completo del rectificador de precisión.

Previamente, en el filtro paso bajo, seleccionamos el amplificador operacional LF411. Por tanto, por motivos de uniformidad, hemos usado este tipo en los demás casos. Sin embargo, si el circuito tuviese que fabricarse en grandes cantidades, podríamos seleccionar amplificadores operacionales de entrada bipolar más baratos (excepto para X_5 y X_2 , ya que las altas resistencias de circuito asociadas con estos amplificadores operacionales imponen una corriente de polarización baja).

Anteriormente, hemos establecido que la ganancia global del circuito debía ser de 111,1. El filtro paso bajo tiene una ganancia de continua de 1,1. Por tanto, el amplificador de entrada debe tener una ganancia de $111,1/1,1 = 101$. Esto se consigue en la primera etapa de la Figura AD4.8, que es una configuración estándar de amplificador no inversor.

Hemos incluido un buffer acoplado en alterna entre la entrada del amplificador y el rectificador de onda completa. La función de este circuito es evitar que la tensión de offset de X_1 llegue al rectificador.

Análisis con SPICE del circuito completo

A continuación, mostramos algunos resultados de la simulación con PSpice del circuito completo. Desafortunadamente, la versión para estudiantes de PSpice no es capaz de analizar un circuito de esta complejidad usando macromodelos no lineales para los

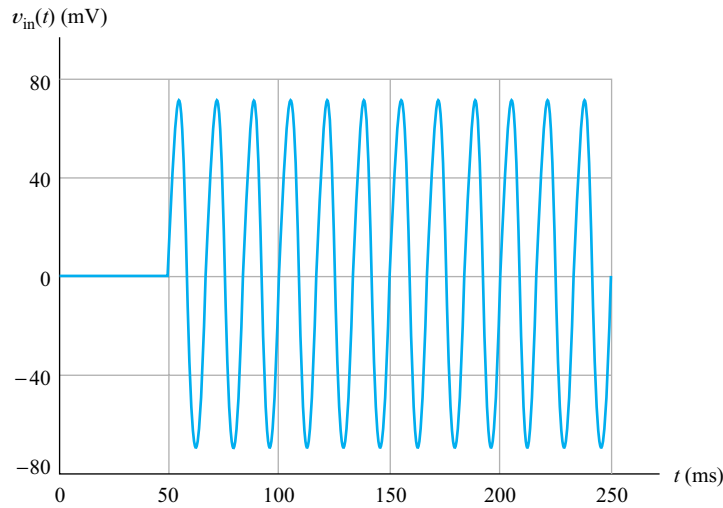


Figura AD4.9. Señal de prueba de entrada para el rectificador de precisión.

amplificadores operacionales. Por tanto, hemos empleado un macromodelo lineal simple para los amplificadores operacionales, por lo que los recortes y las limitaciones de la velocidad de subida no se tienen en cuenta en la simulación. Sin embargo, estas limitaciones no son un factor importante en este circuito, y la simulación lineal proporciona unos resultados que son indistinguibles de las medidas en el circuito real.

La Figura AD4.9 muestra la señal de entrada utilizada en la simulación. La señal con rectificación de onda completa se muestra en la Figura AD4.10. Por último, la señal de salida se muestra en la Figura AD4.11. Puede comprobarse que se han cumplido todas las especificaciones para la señal de salida.

Tolerancias de los componentes

No hemos considerado las tolerancias de los componentes en el diseño. Para conseguir una buena estabilidad, es recomendable usar resistencias con una tolerancia del 1%.

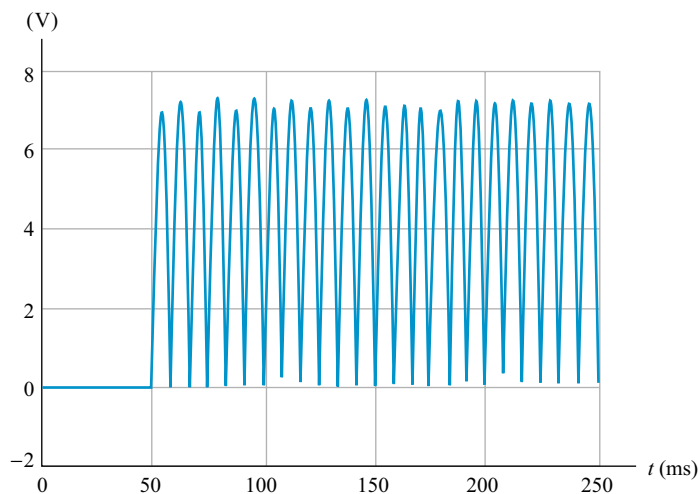


Figura AD4.10. Salida del rectificador de onda completa.

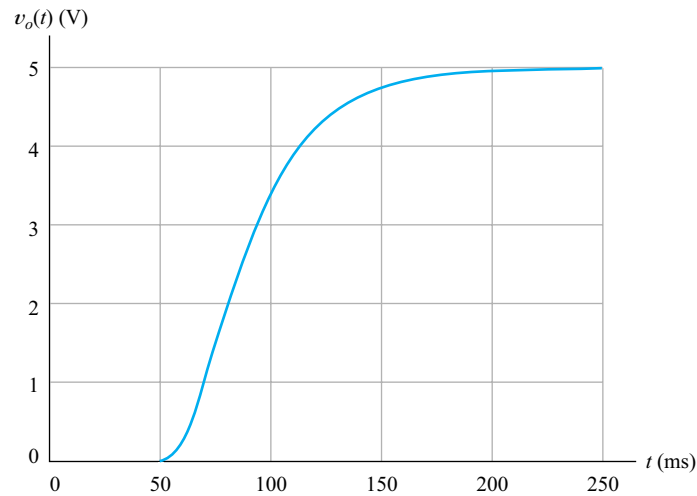


Figura AD4.10. Evolución temporal de la tensión de salida.

Dado que hay muchas resistencias que afectan a la ganancia global, es necesario proporcionar medios de ajuste de la ganancia. Por ejemplo, podríamos usar una resistencia fija de $75\text{ k}\Omega$ en serie con una resistencia ajustable de $50\text{ k}\Omega$ en lugar de la resistencia de $100\text{ k}\Omega$ indicada para R_2 . Esto permitiría un ajuste de $\pm 25\%$ en la ganancia global.

La tolerancia del condensador de acoplo C_1 no es un aspecto básico, siempre que sea lo suficientemente grande como para comportarse como un cortocircuito a 60 Hz (comparada con R_3). Los otros condensadores (C_2 y C_3) afectan a la función de transferencia y a la respuesta a escalón del filtro paso bajo, pero no afectan a la ganancia de continua del circuito. Si lo desea, puede usar un análisis de Monte Carlo en SPICE para determinar los efectos de unas tolerancias del 5% ó 10% en los condensadores.

Para circuitos de los que sólo se vaya a fabricar una unidad, no estaremos normalmente interesados en minimizar el número y coste de los componentes. Por el contrario, para producciones grandes, a veces emplearemos gran parte del tiempo de diseño intentando reducir el coste del circuito.

Podemos decir con toda seguridad que los diseños nunca se terminan. Siempre pueden hacerse mejoras. Sin embargo, en algún momento, las posibles mejoras adicionales dejan de justificar el esfuerzo y se deja de trabajar en el diseño.

Apéndice A

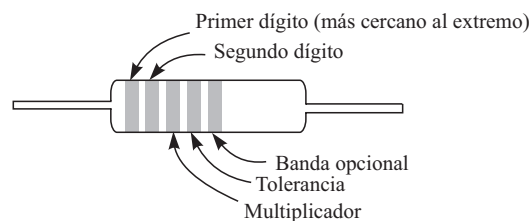
RESISTENCIAS DISCRETAS

Existen distintos tipos de resistencias para circuitos electrónicos. Hay resistencias de película de carbón y de carbón con tolerancias del 5%, 10% ó 20% para distintas potencias nominales (como 1/8, 1/4 y 1/2 W). Estas resistencias se utilizan en aplicaciones no críticas, como por ejemplo los circuitos de polarización.

Las resistencias de película metálica con una tolerancia del 1% se usan en circuitos que requieran una mayor precisión. Por ejemplo, a menudo se eligen resistencias de película metálica para la realimentación de un amplificador operacional o para los elementos determinantes de la frecuencia en un oscilador.

Las resistencias bobinadas permiten altos valores nominales de disipación de potencia. Estas resistencias tienen a menudo inductancias serie significativas, dado que están formadas por un hilo de resistencia devanado sobre un núcleo, por ejemplo cerámico. Por tanto, no son adecuadas para su uso en alta frecuencia.

El valor y la tolerancia se marcan en las resistencias con tolerancias del 5%, 10% y 20% mediante bandas de colores, como se muestra en la Figura A.1. La primera banda es la más próxima al extremo de la resistencia. La primera y segunda banda son los dos dígitos significativos del valor de la resistencia. La tercera banda indica el exponente del multiplicador. La cuarta especifica la tolerancia. La quinta es opcional,



Dígito	Color	Tolerancia	Color
0	Negro	2%	Rojo
1	Marrón	5%	Oro
2	Rojo	10%	Plata
3	Naranja	20%	No hay cuarta banda
4	Amarillo		
5	Verde		
6	Azul		
7	Violeta		
8	Gris		
9	Blanco		

Ejemplos

Amarillo	Violeta	Negro	$= 47 \times 10^0 = 47 \Omega$
Amarillo	Violeta	Rojo	$= 47 \times 10^2 = 4700 \Omega$
Marrón	Negro	Amarillo	$= 10 \times 10^4 = 100 \Omega$

Figura A.1

e indica si la resistencia cumple determinadas especificaciones de fiabilidad para uso en aplicaciones militares.

La Tabla A.1 muestra las combinaciones de los valores significativos disponibles como valores nominales para las resistencias con tolerancias del 5 %, 10 % y 20 %. La Tabla A.2 detalla los dígitos significativos para las resistencias estándar con tolerancia del 1 %.

Tabla A.1. Resistencias estándar con tolerancia del 5%.*

10	16	27	43	68
11	18	30	47	75
12	20	33	51	82
13	22	36	56	91
15	24	39	62	

* Las resistencias con tolerancias del 10% y 20% sólo están disponibles para los valores mostrados en negrita.

Tabla A.2. Valores estándar para las resistencias de película metálica con una tolerancia del 1 %.

100	140	196	274	383	536	750
102	143	200	280	392	549	768
105	147	205	287	402	562	787
107	150	210	294	412	576	806
110	154	215	301	422	590	825
113	158	221	309	432	604	845
115	162	226	316	442	619	866
118	165	232	324	453	634	887
121	169	237	332	464	649	909
124	174	243	340	475	665	931
127	178	249	348	487	681	953
130	182	255	357	499	698	976
133	187	261	365	511	715	
137	191	267	374	523	732	

Apéndice B

HOJAS DE ESPECIFICACIONES PARA EL TRANSISTOR BIPOLAR 2N2222A Copyright de Motorola, Inc. Utilizado con su permiso

MAXIMUM RATINGS

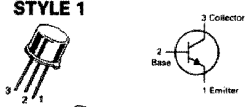
Rating	Symbol	2N2219 2N2222	2N2218A 2N2219A 2N2222A	Unit
Collector-Emitter Voltage	V_{CE0}	30	40	Vdc
Collector-Base Voltage	V_{CBO}	60	75	Vdc
Emitter-Base Voltage	V_{EBO}	5.0	6.0	Vdc
Collector Current — Continuous	I_C	800	800	mAdc
		2N2218A 2N2219,A	2N2222,A	
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	0.8 4.57	0.4 2.28	Watt mW/°C
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	3.0 17.1	1.2 6.85	Watts mW/°C
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-65 to +200		°C

THERMAL CHARACTERISTICS

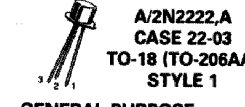
Characteristic	Symbol	2N2218A 2N2219,A	2N2222,A	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	219	145.8	°C/W
Thermal Resistance, Junction to Case	$R_{\theta JC}$	58	437.5	°C/W

**2N2218A, 2N2219,A*
2N2222,A***

**2N2218, A/2N2219,A
CASE 79-04
TO-39 (TO-205AD)
STYLE 1**



**A/2N2222,A
CASE 22-03
TO-18 (TO-206AA)
STYLE 1**



**GENERAL PURPOSE
TRANSISTORS
NPN SILICON**

*2N2218A and 2N2222A
are Motorola designated
preferred devices.

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
OFF CHARACTERISTICS				
Collector-Emitter Breakdown Voltage ($I_C = 10$ mAdc, $I_B = 0$)	$V_{(BR)CEO}$	30 40	—	Vdc
Collector-Base Breakdown Voltage ($I_C = 10$ μ Adc, $I_E = 0$)	$V_{(BR)CBO}$	60 75	—	Vdc
Emitter-Base Breakdown Voltage ($I_E = 10$ μ Adc, $I_C = 0$)	$V_{(BR)EBO}$	5.0 6.0	—	Vdc
Collector Cutoff Current ($V_{CE} = 60$ Vdc, $V_{EB(off)} = 3.0$ Vdc)	I_{CEX}	—	10	nAdc
Collector Cutoff Current ($V_{CB} = 50$ Vdc, $I_E = 0$)	I_{CBO}	—	0.01	μ Adc
($V_{CB} = 60$ Vdc, $I_E = 0$)		—	0.01	
($V_{CB} = 50$ Vdc, $I_E = 0$, $T_A = 150^\circ\text{C}$)		—	10	
($V_{CB} = 60$ Vdc, $I_E = 0$, $T_A = 150^\circ\text{C}$)		—	10	
Emitter Cutoff Current ($V_{EB} = 3.0$ Vdc, $I_C = 0$)	I_{EBO}	—	10	nAdc
Base Cutoff Current ($V_{CE} = 60$ Vdc, $V_{EB(off)} = 3.0$ Vdc)	I_{BL}	—	20	nAdc
ON CHARACTERISTICS				
DC Current Gain ($I_C = 0.1$ mAdc, $V_{CE} = 10$ Vdc)	h_{FE}	20	—	—
		35	—	
($I_C = 1.0$ mAdc, $V_{CE} = 10$ Vdc)		25	—	
		60	—	
($I_C = 10$ mAdc, $V_{CE} = 10$ Vdc)(1)		35	—	
		75	—	
($I_C = 10$ mAdc, $V_{CE} = 10$ Vdc, $T_A = -55^\circ\text{C}$)(1)		15	—	
		35	—	
($I_C = 150$ mAdc, $V_{CE} = 10$ Vdc)(1)		40	120	
		100	300	

2N2218A/19/19A/22/22A

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Max	Unit
$(I_C = 150 \text{ mAdc}, V_{CE} = 1.0 \text{ Vdc})(1)$ 2N2218A 2N2219A, 2N2222A		20	—	
		50	—	
$(I_C = 500 \text{ mAdc}, V_{CE} = 10 \text{ Vdc})(1)$ 2N2219, 2N2222 2N2218A 2N2219A, 2N2222A		30	—	
		25	—	
		40	—	
Collector-Emitter Saturation Voltage(1) $(I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc})$ Non-A Suffix A-Suffix	$V_{CE(sat)}$	—	0.4	Vdc
		—	0.3	
$(I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc})$ Non-A Suffix A-Suffix	$V_{CE(sat)}$	—	1.6	
		—	1.0	
Base-Emitter Saturation Voltage(1) $(I_C = 150 \text{ mAdc}, I_B = 15 \text{ mAdc})$ Non-A Suffix A-Suffix	$V_{BE(sat)}$	0.6	1.3	Vdc
		0.6	1.2	
$(I_C = 500 \text{ mAdc}, I_B = 50 \text{ mAdc})$ Non-A Suffix A-Suffix	$V_{BE(sat)}$	—	2.6	
		—	2.0	
SMALL-SIGNAL CHARACTERISTICS				
Current Gain — Bandwidth Product(2) $(I_C = 20 \text{ mAdc}, V_{CE} = 20 \text{ Vdc}, f = 100 \text{ MHz})$ All Types, Except 2N2219A, 2N2222A	f_T	250 300	—	MHz
Output Capacitance(3) $(V_{CB} = 10 \text{ Vdc}, I_E = 0, f = 1.0 \text{ MHz})$	C_{ob}	—	8.0	pF
Input Capacitance(3) $(V_{EB} = 0.5 \text{ Vdc}, I_C = 0, f = 1.0 \text{ MHz})$ Non-A Suffix A-Suffix	C_{ib}	—	30 25	pF
Input Impedance $(I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{ie}	1.0	3.5	kohms
		2.0	8.0	
$(I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{ie}	0.2	1.0	
		0.25	1.25	
Voltage Feedback Ratio $(I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{re}	—	5.0	$\times 10^{-4}$
		—	8.0	
$(I_C = 10 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{re}	—	2.5	
		—	4.0	
Small-Signal Current Gain $(I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{fe}	30 50	150 300	—
		50 75	300 375	
Output Admittance $(I_C = 1.0 \text{ mAdc}, V_{CE} = 10 \text{ Vdc}, f = 1.0 \text{ kHz})$ 2N2218A 2N2219A, 2N2222A	h_{oe}	3.0 5.0	15 35	μmhos
		10 15	100 200	
Collector Base Time Constant $(I_E = 20 \text{ mAdc}, V_{CB} = 20 \text{ Vdc}, f = 31.8 \text{ MHz})$ A-Suffix	$r_b'C_C$	—	150	ps
Noise Figure $(I_C = 100 \mu\text{Adc}, V_{CE} = 10 \text{ Vdc}, R_S = 1.0 \text{ kohm}, f = 1.0 \text{ kHz})$ 2N2222A	NF	—	4.0	dB
Real Part of Common-Emitter High Frequency Input Impedance $(I_C = 20 \text{ mAdc}, V_{CE} = 20 \text{ Vdc}, f = 300 \text{ MHz})$ 2N2218A, 2N2219A 2N2222A	$\text{Re}(h_{ie})$	—	60	Ohms

(1) Pulse Test: Pulse Width $\leq 300 \mu\text{s}$, Duty Cycle $\leq 2.0\%$.
 (2) f_T is defined as the frequency at which $|h_{fe}|$ extrapolates to unity.
 (3) 2N5581 and 2N5582 are Listed C_{cb} and C_{eb} for these conditions and values.

2N2218A/19/19A/22/22A

ELECTRICAL CHARACTERISTICS (continued) ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic		Symbol	Min	Max	Unit
SWITCHING CHARACTERISTICS					
Delay Time	$V_{CC} = 30\text{ Vdc}, V_{BE(\text{off})} = -0.5\text{ Vdc},$ $I_C = 150\text{ mAdc}, I_{B1} = 15\text{ mAdc}$ (Figure 12)	t_d	—	10	ns
Rise Time		t_r	—	25	ns
Storage Time	$V_{CC} = 30\text{ Vdc}, I_C = 150\text{ mAdc},$ $I_{B1} = I_{B2} = 15\text{ mAdc}$ (Figure 13)	t_s	—	225	ns
Fall Time		t_f	—	60	ns
Active Region Time Constant ($I_C = 150\text{ mAdc}, V_{CE} = 30\text{ Vdc}$) (See Figure 11 for 2N2218A, 2N2219A, 2N2221A, 2N2222A)		T_A	—	2.5	ns

FIGURE 1 – NORMALIZED DC CURRENT GAIN

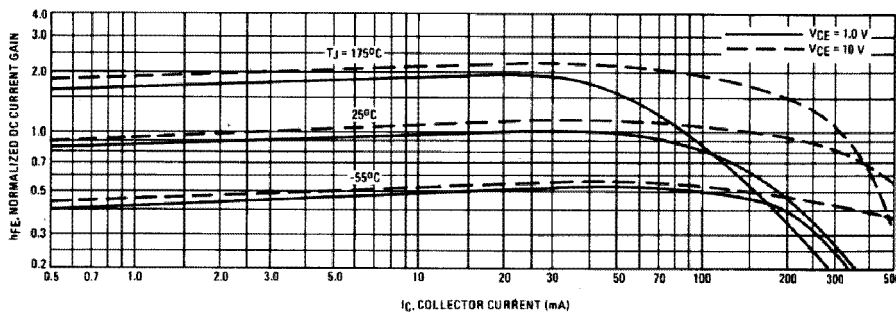
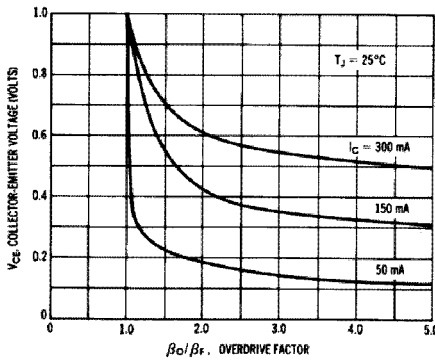


FIGURE 2 – COLLECTOR CHARACTERISTICS IN SATURATION REGION



This graph shows the effect of base current on collector current. β_o (current gain at the edge of saturation) is the current gain of the transistor at 1 volt, and β_s (forced gain) is the ratio of I_C/I_B in a circuit.

EXAMPLE: For type 2N2219, estimate a base current (I_B) to insure saturation at a temperature of 25°C and a collector current of 150 mA.

Observe that at $I_C = 150\text{ mA}$ an overdrive factor of at least 2.5 is required to drive the transistor well into the saturation region. From Figure 1, it is seen that h_{FE} @ 1 volt is approximately 0.62 of h_{FE} @ 10 volts. Using the guaranteed minimum gain of 100 @ 150 mA and 10 V, $\beta_o = 62$ and substituting values in the overdrive equation, we find:

$$\frac{\beta_o}{\beta_s} = \frac{h_{FE} @ 1.0\text{ V}}{I_C/I_B} \quad 2.5 = \frac{62}{150/I_B} \quad I_B \approx 6.0\text{ mA}$$

2N2218A/19/19A/22/22A

FIGURE 3 — "ON" VOLTAGES

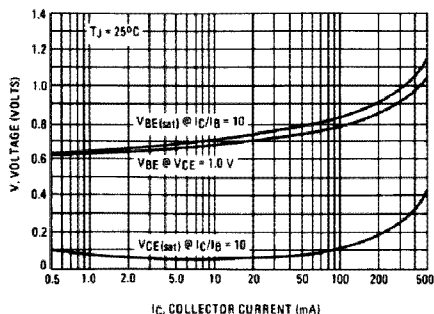
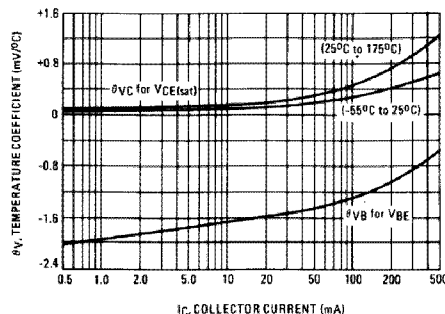


FIGURE 4 — TEMPERATURE COEFFICIENTS



h PARAMETERS

$V_{CE} = 10\text{ Vdc}$, $f = 1.0\text{ kHz}$, $T_A = 25^\circ\text{C}$

This group of graphs illustrates the relationship between h_{FE} and other "h" parameters for this series of transistors. To obtain these curves, a high-gain and a low-gain unit were selected and the same units were used to develop the correspondingly numbered curves on each graph.

FIGURE 5 — INPUT IMPEDANCE

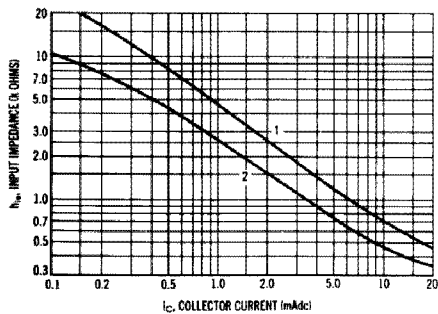


FIGURE 6 — VOLTAGE FEEDBACK RATIO

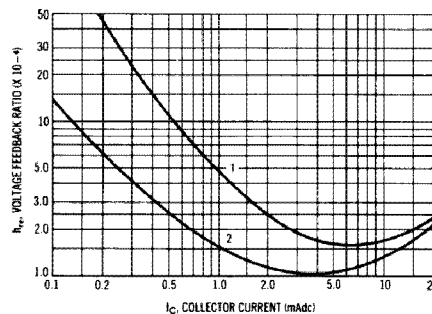


FIGURE 7 — CURRENT GAIN

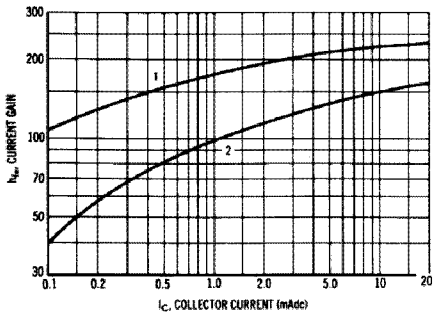
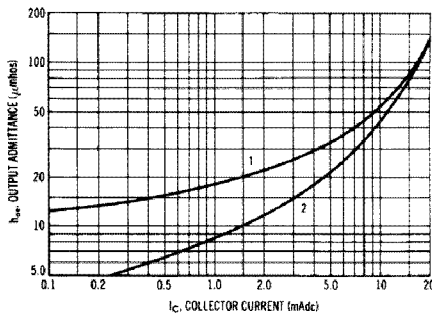
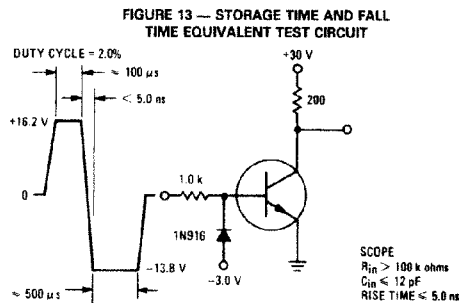
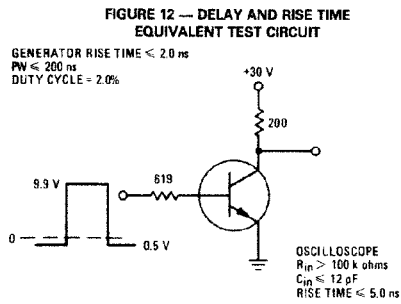
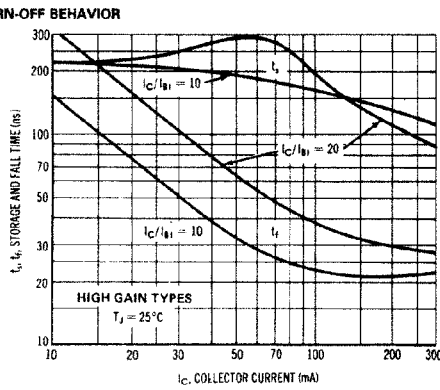
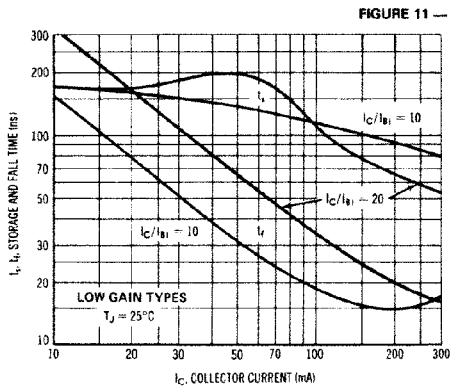
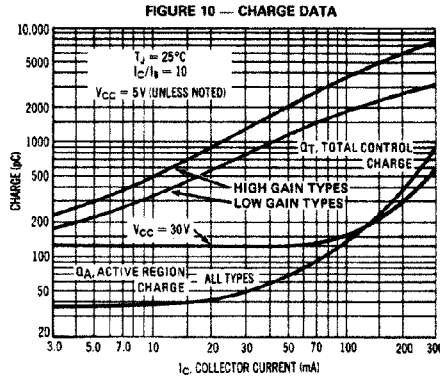
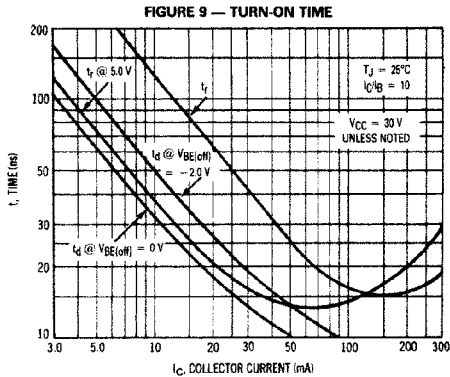


FIGURE 8 — OUTPUT ADMITTANCE



MOTOROLA SMALL-SIGNAL TRANSISTORS, FETs AND DIODES

2N2218A/19/19A/22/22A
SWITCHING TIME CHARACTERISTICS



Referencias

TEXTOS GENERALES SOBRE CIRCUITOS ELECTRÓNICOS

- BOYCE, J. C., *Operational Amplifiers and Linear Integrated Circuits*, 2nd ed., PWS-Kent Publishing Company, Boston, 1988.
- BURNS, S. G. y BOND, P. R., *Principles of Electronic Circuits*, 2nd ed., PWS Publishing Company, Boston, 1997.
- FRANCO, S., *Design with Operational Amplifiers and Analog Integrated Circuits*, McGraw-Hill Book Company, New York, 1988.
- GLASFORD, G. M., *Digital Electronic Circuits*, Prentice Hall, Englewood Cliffs, NJ, 1988.
- HAYT, W. H., Jr. y NEUDECK, G. W., *Electronic Circuit Analysis and Design*, 2.^a ed., Houghton Mifflin, Boston, 1984.
- HORENSTEIN, M. N., *Microelectronic Circuits and Devices*, Prentice Hall, Englewood Cliffs, NJ, 1990.
- HOROWITZ, P. y HILL, W., *The Art of Electronics*, 2nd ed., Cambridge University Press, New York, 1989.
- HOWE, R. T. y SODINI, C. G., *Microelectronics: And Integrated Approach*, Prentice Hall, Upper Saddle River, NJ, 1997.
- JAEGER, R. C., *Microelectronic Circuit Design*, MacGraw Hill, New York, 1997.
- JUNG, W. G., *IC Op-Amp Cookbook*, 3.^a ed., Howard W. Sams & Company, Carmel, IN, 1986.
- JUNG, W. G., *IC Timer Cookbook*, 2.^a ed., Howard W. Sams & Company, Carmel, IN, 1983.
- KRAUSS, H. L., BOSTIAN, C. W. y RAAB, F. H., *Solid State Radio Engineering*, John Wiley & Sons, New York, 1980.
- LANCASTER, D., *Active-Filter Cookbook*, Howard W. Sams & Company, Carmel, IN, 1975.
- MILLMAN, J. y GRABEL, A., *Microelectronics*, 2.^a ed., McGraw-Hill Book Company, New York, 1987.
- MITCHELL, F. H., Jr. y MITCHELL, F. H., Sr., *Introduction to Electronics Design*, 2.^a ed., Prentice Hall, Englewood Cliffs, NJ, 1992.
- MOTCHENBACHER, C. D. y FITCHEN, F. C., *Low-Noise Electronic Design*, John Wiley & Sons, New York, 1973.
- OTT, H., *Noise Reduction Techniques in Electronic Systems*, 2.^a ed., John Wiley & Sons, New York, 1988.
- SAVANT, C. J., Jr., RODEN, M. S. y CARPENTER, G. L., *Electronic Circuit Design*, Benjamin/Cummings Publishing Company, Menlo Park, CA, 1987.
- SCHILLING, D. L., BELOVE, C., APELEWICZ, T. y SACCARDI, R. J., *Electronic Circuits: Discrete and Integrated*, 3rd ed., McGraw-Hill Book Company, New York, 1989.

- SEDRA, A. S. y SMITH, K. C., *Microelectronic Circuits*, 4.^a ed., Oxford University Press, New York 1998.
- SMITH, J., *Modern Communication Circuits*, McGraw-Hill Book Company, New York, 1986.

FÍSICA DE LOS SEMICONDUCTORES

- SZE, S. M., *Physics of Semiconductor Devices*, 2.^a ed., John Wiley & Sons, New York, 1981.
- WARNER, R. M., Jr. y GRUNG, B. L., *Semiconductor-Device Electronics*, Holt, Rinehart, and Winston, Orlando, FL, 1991.

CIRCUITOS INTEGRADOS

- GRAY, P. R. y MEYER, R. G., *Analysis and Design of Analog Integrated Circuits*, 3.^a ed., John Wiley & Sons, New York, 1993.
- HAMILTON, D. J. y HOWARD, W. G., *Basic Integrated Circuit Engineering*, McGraw-Hill Book Company, New York, 1975.
- HERBTS, L. J., *Integrated Circuit Engineering*, Oxford University Press, New York, 1996.
- HODGES, D. A. y JACKSON, H. G., *Analysis and Design of Digital Integrated Circuits*, 2.^a ed., McGraw-Hill Book Company, New York, 1988.

SPICE

- ANTOGNETTI, P. y MASSOBRIO G., *Semiconductor Device Modeling with SPICE*, McGraw-Hill Book Company, New York, 1988.
- BANZHAF, W., *Computer-Aided Circuit Analysis Using SPICE*, Prentice Hall, Englewood Cliffs, NJ, 1989.
- HERNITER, M. E., *Schematic Capture with MicroSim Pspice*, 3.^a ed., Prentice Hall, Upper Saddle River, NJ, 1998.
- MicroSim Staff, *Pspice Users' Manual*, Version 4.03, MicroSim Corporation, Irvine, CA, 1990.
- RASHID, M. H., *SPICE for Circuits and Electronics Using Pspice*, Prentice Hall, Englewood Cliffs, NJ, 1990.
- TUINENGA, P. W., *SPICE: A Guide to Circuits Simulation and Analysis Using Pspice*, 2.^a ed., Prentice Hall, Englewood Cliffs, NJ, 1992.

Índice

1N4001, diodo rectificador, 732
 1N4007, diodo rectificador, 732
 1N4148, diodo, 192
 555, temporizador, 839
 diagrama de bloques, 839
 multivibrador astable con un, 841
 multivibrador monoestable con un, 840

A

Absorción de corriente, 204

Acoplamiento

 condensadores de, 44
 de condensadores, 165
 en alterna, 44
 en continua, 45

Adaptación de impedancias, 785

ADC (Analog-to-Digital Converter), 4

ADC, convertidor analógico-digital.

Véase

 de aproximaciones sucesivas, 868
 de doble rampa, 866
 flash, 864

Aislador óptico, 601

Álgebra booleana, 364

Alimentación, fuente de, 27

ALS TTL, familia lógica, 369

Amplificador

 acoplado en alterna, 44, 112
 acoplado en continua, 45
 cascodo, 541
 con bipolar, 223
 con realimentación, 598
 con polo dominante, 619
 con tres o más polos, 627
 de dos polos, 623
 integrado, 646
 conceptos básicos, 17
 de audio de clase B, 715
 de banda ancha, 47
 de banda de base, 47
 de banda estrecha, 47
 de clase A, 685, 697, 714
 de clase AB, 715
 de clase B, 685, 706, 714

de corriente, 32, 118
 de paso banda, 47
 de potencia

 consideraciones térmicas, 686

de puente, 132

de puerta común, 332

de tensión, 20

de transconductancia, 33

de transresistencia, 35

diferencial, 49, 115

 acoplado por fuente, 472

 bipolar, 446, 453

 con resistencias de
 degeneración del emisor,
 453

 de banda ancha, 542, 650

 de instrumentación, 116

 entrada inversora, 49

 entrada no inversora, 49

 ganancia, 49

diseño, 76

en base común, 273, 539

en cascada, 23, 25

en colector común, 265

en emisor común, 230, 258, 532

en fuente común, 321, 510

 errores, 85

ideal

 características, 40

 de corriente, 39

 de tensión, 39

 de transconductancia, 39

 de transresistencia, 39

 operacional, 64

integrado multietapa, 478

inversor, 19, 112

modelos, 19, 32

NMOS, 306

no inversor, 19, 74, 80, 86, 113

operacional

 análisis de circuitos con, 66

 análisis en gran señal, 92

 ancho de banda, 86

 ancho de banda de potencia
 total, 96

 bipolar, 485

 característica de transferencia, 92

características, 64

circuito equivalente, 64

con realimentación, 646

corriente de offset, 99

corriente de polarización, 99

cortocircuito virtual, 68

derivador, 122

diseño de amplificadores

 con, 80

fuentes de alimentación,

 conexión, 65

 ganancia, 86

 ideal, 64

 impedancias, 85

 imperfecciones en continua, 98

 integrador, 119

 inversor, 66

 limitación de la velocidad de

 subida, 96

 límites de corriente, 93

 LM741 (?A741), 91

 macromodelo, 106

 no inversor, 74, 86

 símbolo, 63

 tensión de offset, 99

real, 40

rendimiento, 28

respuesta en frecuencia, 41

seguidor de emisor, 698

seguidor de fuente, 328

seguidor de tensión, 75

sintonizado, 796

sumador, 71, 112

Amplificadores

 con acoplamiento RC, baja

 frecuencia, 550

 sintonizados, 791

Análisis

 circuitos con diodos ideales,
 143

 de circuitos bipolares, 241

 línea de carga, 140, 230, 306

 línea de carga de circuito

 complejos, 160

 multivibrador astable, 833

 por computadora de circuitos con

 diodos, 189



898 Índice

Ancho de banda
 amplificador operacional inversor,
 90
 de ganancia unidad, 90
 de potencia total, 96
 AND, puerta, 362
 Área de funcionamiento seguro, 694
 ASIC, 361
 Atenuador controlador por tensión,
 165

B

Banda de valencia, 168
 Barkhausen, criterio de, 654
 Base
 terminal bipolar, 220
 bipolar (bipolar junction transistor),
 13, 219
 amplificación, 223
 circuito equivalente de pequeña
 señal, 257
 circuitos de continua para gran
 señal, 241
 circuitos de polarización, 248
 como interruptor lógico digital,
 275
 comparado con FET, 427
 conmutación del, 279
 curva característica, 222
 de potencia, 692
 ecuaciones, 224, 237
 efectos de la temperatura, 692
 funcionamiento básico, 220
 modelo híbrido en π para, 525
 modulación de la anchura de la
 base, 225
 pequeña señal y de potencia, 693
pnp, 236
 puerta NOR RTL, 279
 región activa, 220, 239
 ruptura de colector, 227
 seguidor de emisor, 265
 Boltzmann, constante de, 164
 Bootstrap, amplificador, 114
 Butterworth, función de
 transferencia, 748
 Byte, 362

C

Capacidad de difusión, 184
 Capacitancia de vaciamiento, 182
 Característica de transferencia
 amplificador operacional, 93
 Carga
 efectos de, 23
 resistencia de, 18

Cascada, amplificador en, 23, 25
 Cero, respuesta en frecuencia, 499
 CI. Véase Circuitos integrados (CI)
 Ciclo de trabajo, 843
 Circuito
 atenuador controlado por tensión,
 165
 comparador, 822
 con diodos ideales, 143
 conformador de onda, 150, 152
 de autopolarización fija, 309
 de continua para gran señal, 238
 de muestreo y retención, 851
 de polarización, 242, 309
 de protección de polaridad
 inversa, 198
 de seguimiento/almacenamiento,
 851
 Delyiannis-Friend, 759
 detector de pico de precisión, 849
 discreto, 7, 426
 diseño, 10
 doblador de tensión, 200
 equivalente en pequeña señal,
 162, 255
 amplificador en emisor común,
 260
 dibujar, 271
 par diferencial acoplado por
 emisor, 457
 par diferencial acoplado por
 fuente, 475
 seguidor de emisor, 265
 espejo de corriente, 441
 fijador de precisión, 852
 inversor, 363
 inversor RTL, 276, 279
 limitador, 152
 lógicos con diodos, 156
 Multiplicador de V_{BE} , 710
 multivibrador a estable, 832
 oscilador, 797
 oscilador de cristal, 807
 RC paso bajo, 498
 recortador, 150
 rectificador, 145, 148
 rectificador de precisión, 844
 regulador de tensión, 157, 719
 resonante paralelo, 771
 resonante serie, 763
 Sallen-Key, 748
 Schmitt trigger, 822
 seguidor de emisor, 265, 544, 698
 seguidor de fuente, 328
 Circuitos
 de polarización
 bipolares de cuatro resistencias,
 248

con fuentes de corriente, 252
 de base fija, 246
 de circuitos integrados, 252
 discretos, 251
 implicaciones de diseño, 245
 para circuitos integrados, 441
 integrados
 555, temporizador, 839
 ASIC, 361
 integrados (CI), 7, 12
 fabricación, 426
 polarización, 428, 441
 resonantes
 aplicaciones, 785
 paralelo, 771
 serie, 763
 simplificación, 779
 transformaciones
 serie-paralelo, 773
 y amplificadores sintonizados,
 791
 Clase A, amplificador de, 697
 CMOS
 puerta de transmisión, 414
 (complementary metal-oxide
 semiconductor logic), 361
 CMRR (Factor de rechazo de modo
 común), 51, 462, 465
 medida, 52
 Coeficiente de emisión, 164
 Colector, terminal, 220
 Colpitts, oscilador, 804
 Comparadores, 822
 con salida en colector abierto, 823
 imperfecciones, 822
 Condensador
 de aceleración, 283
 de acoplamiento, 44, 165
 de amortiguamiento, 146
 de desacoplo, 258
 de filtro, 730
 electrolítico, 731
 Conformador de onda, 150, 152
 circuito, 74
 Conmutación, intervalo de, 282
 Consideraciones térmicas de diseño,
 686, 737
 Constante dieléctrica, 181
 Convertidor analógico digital
 (ADC), 4
 Convertidor ca-cc de precisión, 877
 Convertidor digital analógico
 (DAC), 4
 Convertidor/conversión
 analógico-digital, 854
 corriente a tensión, 117
 digital-analógico, 856



- onda cuadrada en sinusoidal, 767
- tensión a corriente, 117
- Corriente
 - amplificador, 118
 - convertidor de corriente a tensión, 117
 - convertidor de tensión, 117
 - de difusión, 174
 - de fugas, 227
 - de offset, 99
 - de polarización (amplificador operacional), 99
 - de saturación, 164, 221
 - decibelios, 31
 - ganancia, 20
 - sumidero de, 439
- Cortocircuito virtual, 68
- Cristal, 805
 - circuito equivalente, 807
- Curva característica
 - bipolar, 222
- Curva característica, diodo, 140
- D**
- DAC (Digital-to-Analog Converter), 4
- DAC, convertidor digital-analógico, 856
 - de condensadores conmutados, 862
 - de resistencias ponderadas, 859
 - implementación en circuito integrado bipolar, 861
 - R-2R, 860
- Darlington, configuración, 718
- Decibelios
 - corrientes, 31
 - ganancia en, 31
 - notación, 30
 - tensiones, 31
- Delyiannis-Friend, circuito de, 759
- Deriva, 174
- Derivador, 122
- Detector de pico de precisión, 849
- Diagrama de Bode, 498
 - comprobaciones, 505
 - fase, 502
 - magnitud, 501
- Diodo
 - 1N4148, 192
 - características, 138
 - circuito lineal en pequeña señal, 185
 - circuitos lógicos, 156
 - curva característica, 140
 - de avalancha, 140
 - de pequeña señal, 184
 - de unión, 185
 - de unión, física del, 176
 - fijador Schottky, 283
 - ideal, 143
 - pequeña señal, 138
 - tensión inversa de pico (PIV), 730
 - zener, 140, 150, 158
- Diseño
 - amplificador con acoplamiento capacitivo, 557
 - amplificador no inversor, 80
 - amplificador realimentado, 598, 599
 - amplificador sintonizado, 792
 - circuito de autopolarización fija, 312
 - circuito equivalente en pequeña señal, 271
 - circuitos de polarización, 245
 - consideraciones térmicas, 691, 737
 - convertidor ca-cc de precisión, 877
 - convertidor de onda cuadrada en senoidal, 767
 - de amplificadores, 76
 - filtro de paso bajo, 750
 - filtro de paso de banda (o pasabanda), 757
 - fuelle de alimentación, 718, 727, 731
 - fuelle de corriente Wilson, 442
 - generador de funciones, 207
 - Hartley, oscilador, 801
 - marcapasos cardíaco, 675
 - multivibrador a estable, 835
 - par diferencial acoplado por emisor, 463
 - proceso, 8
 - reglas, 426
 - Schmitt trigger, 827
 - termómetro electrónico, 205
- Disipador, 685, 686, 689
 - acoplable, 690
- Dispositivos de potencia
 - bipolar, 692
 - cálculo de la potencia, 700
 - comparación bipolar y MOSFET de potencia, 696
 - rendimiento, 702
 - MOSFET, 695
- Distorsión, 577
 - cruzada, 578
- Documentación, necesidad de la, 12
- Donantes, 170
- Dopaje, 13
- Drenador, 14, 296
 - resistencia de, 318
- E**
- ECL (emitter-coupled logic), 361
- Efecto Miller, 518
- Efecto piezoeléctrico, 805
- Efectos de carga, 23
- Electrones
 - libres, 13, 169
- Electrónica de potencia, 3
- Emisor, terminal bipolar, 220
- Enlace covalente, 168
- Error de cuantificación, 5
- Errores del amplificador operacional
 - en continua, 98
 - margen lineal, 85
- Espejo de corriente, 429, 441
 - como carga, 455
- Estrangulamiento, 334
- F**
- Factor
 - de calidad, 760, 764
 - aproximaciones para alto Q , 774
 - de inductancia, 777
 - de realimentación, 587, 595
 - de rechazo del modo común. Véase CMRR
- Fan-out, 370
- FET (field effect transistor), 295
 - circuito equivalente de pequeña señal, 316
 - circuito equivalente para alta frecuencia, 510
 - comparado con bipolar, 427
 - de canal p , 340
 - de unión de canal n , 333
 - ecuaciones, 316
 - polarización de CI, 441
 - resumen, 341
- Fijador
 - circuito, 201
 - de precisión, 852
- Filtro
 - paso alto, 755
 - de Butterworth, 755
 - paso bajo
 - Butterworth, función de transferencia, 748
 - diseño, 750
 - Sallen-key, circuito, 748
 - pasabanda, 757
 - Delyiannis-Friend, circuito de, 759



900 Índice

- diseño, 757, 761
 - resonancia, 763
 - Filtros
 - activos, 748
 - ancho de banda, 766
 - sensibilidad de los componentes, 753
 - Fourier
 - análisis de, 4, 41
 - serie de, 41
 - Frecuencia
 - angular fundamental, 41
 - compensación de, 86
 - de corte, 500
 - de oscilación, 798
 - de resonancia, 764
 - de transición, 528
 - ganancia como función de, 44
 - márgenes de, 41
 - región de alta, 45
 - Fuente, 14
 - común, amplificador, 321
 - de alimentación
 - consideraciones térmicas, 686
 - diseño, 718, 731
 - lineal, diseño, 727
 - y regulador de tensión, 719
 - de corriente, 369
 - combinadas, 439
 - espejo de corriente, 429
 - JFET como, 441
 - Wildar, 437
 - Wilson, 436, 442
 - Fuentes de alimentación
 - con amplificadores operacionales, 65
 - rendimiento, 27
- G**
- Ganancia
 - ancho de banda, producto, 90
 - compleja, 43
 - de corriente, 20
 - de corriente en cortocircuito, 32
 - de corriente, en dB, 31
 - de potencia, 21
 - de tensión, 18, 261
 - de tensión en circuito abierto, 20
 - de tensión, en dB, 31
 - de transconductancia en cortocircuito, 34
 - de transresistencia en circuito abierto, 35
 - diferencial, 50
 - ecuaciones, 589
 - en bucle abierto, 64, 572
 - en bucle cerrado, 572, 610
 - en dB, 500
 - en función de la frecuencia, 44
 - estabilización, 573
 - y realimentación, 572, 588
 - Generación, 170
 - Generador de funciones, diseño, 207
 - GPS (Global Positioning System), 2
 - Gran señal
 - circuitos de continua, 238
- H**
- Hartley , oscilador, 797
 - Histéresis, 825
 - Howland, circuito, 117, 118
 - Huecos, 13, 169
- I**
- Impedancia
 - amplificador operacional, 85
 - característica, 39
 - de entrada, 20, 36, 261
 - de salida, 37, 262
 - de Thévenin, 36
 - Impedancias, adaptación de, 785
 - Inductancia, 776
 - modelo de circuito, 778
 - valores prácticos, 779
 - Integrador, 119
 - Interruptor
 - analógico, 414
 - lógico digital, 275
 - Intervalo de conmutación, 282
 - Inversor, 363
 - alimentación, 371
 - amplificador, 68, 112
 - característica de transferencia, 367
 - Inversor
 - CMOS, 393
 - NMOS con resistencia de pull-up, 377
 - área del chip, 388
 - dinámica, 384
 - RTL, 276
 - SPICE, 279
- J**
- JFET (junction field effect transistor), 295, 333
- L**
- Lámina de goma, analogía, 613
 - Laplace, transformada de, 498
 - Ley de acción de masas, 171
 - Limitador, circuito, 152
 - Línea
 - de carga, 141
 - de circuito complejos, 160
 - de polarización, 310
 - Lista de redes, 104
 - LM111, comparador, 822, 824
 - LM741 (?A741), 91
 - LM78L15AC, regulador, 726
 - LM78LXX, regulador, 726
 - Lógica
 - del transistor de paso, 414
 - dinámica, 411
 - negativa, 367
 - positiva, 367
 - resistencia-transistor (RTL), 275
 - variable, 362
- M**
- Macromodelo
 - amplificador operacional, 106
 - no lineal, 108
 - Marcapasos, diseño, 675
 - Margen
 - de fase, 631
 - de ganancia, 631
 - Materiales para resistencia integradas, 79
 - Medidor de beta, 287
 - Miller, efecto, 518
 - Modelo
 - del diodo ideal, 143
 - híbrido en π , 525, 526
 - $r_{\pi} - \beta$, 525
 - Modo
 - directo, 240
 - inverso, 240
 - Modos de vibración, cristal, 805
 - Modulación
 - de la anchura de la base en el bipolar, 227
 - de la longitud del canal, parámetro, 302
 - Monoestable, 840
 - MOSFET (metal oxide semiconductor field effect transistor), 13, 219
 - de acumulación, 295
 - de deplexión, 295, 339
 - de potencia, 695
 - Muestreo
 - señales analógicas, 5
 - y retención, circuito de, 851
 - Multiplicador de V_{BE} , 710
 - Multivibrador



- estable, 832
 con un 555, 841
 monoestable, 840
- N**
- NAND, puerta, 364
 Neutralización, 796
 Nibble, 362
 NMOS (MOSFET de canal n), 296
 regiones de funcionamiento, 297
 NMOS, amplificador, 306
 No inversor
 amplificador, 113
 NOR, puerta, 364
 NOT, operación, 363
 Notación de señales, 165, 255
- O**
- Offset
 corriente de, 99
 tensión de, 74, 99
 OR
 exclusiva, puerta, 364
 puerta, 363
 Oscilaciones transitorias, 47
 Oscilador
 criterio de Barkhausen, 654
 en puente de Wien, 658
 estabilización de la amplitud, 660
 lineal, 653
 multivibrador a estable, 832
 principios, 652
 Osciladores
 análisis, 800
 análisis con SPICE, 802
 Colpitts, 804
 de cristal, 805
 efecto piezoeléctrico, 805
 frecuencia de oscilación, 798
 Hartley, 797
 Hartley, diseño, 801
 Pierce, 807
- P**
- Par diferencial acoplado por emisor
 análisis en gran señal, 446
 circuito equivalente en pequeña
 señal, 457
 diseño, 463
 Par diferencial acoplado por fuente,
 472
 Parámetros híbridos, 526
 Pequeña señal
 circuito equivalente de, 162
- circuito FET, circuito equivalente
 de, 316
 circuitos equivalentes, 255
 diodo, 138
 relaciones tensión-corriente,
 255
 Pierce. oscilador, 807
 Polarización
 corriente de, amplificador
 operacional, 99
 corriente de, cancelación, 102
 directa, 138
 inversa, 138
 unión pn , 180
 Polo
 dominante, 86
 respuesta en frecuencia, 499
 Portadores
 mayoritarios, 170
 minoritarios, 170
 Potencia
 amplificadores clase B, 711
 curva de degradación, 688
 dinámica, 372
 dispositivos de. *Véase*
 Dispositivos de potencia
 electrónica de., 3
 en reposo, 371
 estática, 371
 ganancia de, 21, 30
 rendimiento, 28
 Procesamiento de la información, 3
 Producto
 ganancia-ancho de banda, 90
 velocidad-potencia, 375
 PSpice. *Véase* SPICE
 Puente
 amplificador de, 132
 Puerta, 13, 296
 común, amplificador, 332
 NOR RTL, 279
 Puertas
 AND, 362
 CMOS estáticas, 411
 especificaciones eléctricas,
 366
 fan-out, 370
 NAND, 364, 403
 NOR, 364, 403, 412
 NOT, 362
 retardo de propagación, 373
 XOR, 364
 Pulso de ruido, 375
 Punto
 de reposo, 163
 de trabajo, 141
 suma, restricción, 65, 574
- R**
- Radio AM, 3
 Realimentación, 571
 amplificador con polo dominante,
 619
 amplificadores con, 598
 amplificadores integrados con,
 646
 capacidad de, 522
 diseño de un amplificador con,
 599
 e impedancia de salida, 591
 e impedancia de entrada, 589
 efecto Miller, 522
 efectos sobre los polos, 619
 factor de, 587, 595
 formas de conexión, 587
 identificación, 595
 impedancia de, 519
 métodos de compensación, 638
 modelado de la red de, 587
 modelos, 590, 591, 592
 negativa, 65
 positiva, 72, 572, 825
 redes prácticas, 593
 regulador de tensión como
 sistema de, 722
 respuesta en frecuencia, 609
 respuesta transitoria, 609
 restricción del punto suma, 65
 tipos, 585
 y distorsión, 575
 y ganancia, 572, 588
 y ruido, 575
 Realimentación
 y neutralización, 796
 Recombinación, 170
 Recortador, 150, 200
 Rectificador, 145
 de media onda, 146, 200
 de media onda con condensador
 de amortiguamiento, 146
 de onda completa, 148, 200
 de precisión, 844
 de media onda, 844
 de onda completa, 847
 Región
 activa del bipolar, 220, 239
 de corte del bipolar, 240
 de saturación del bipolar, 240
 Regulación de la fuente, 157
 Regulador
 de conmutación, 719
 de tensión, 157, 202, 719, 722
 integrado, 726
 lineal, 719, 720



902 Índice

paralelo, 722
 serie, 722
 Rendimiento, 702
 Resistencia
 de capa, 77
 de carga, 18
 de conducción, 378
 de drenador, 318
 de entrada, 20
 de pull-up, 275, 823
 de salida, 20
 dinámica, 163
 integrada, diseño, 78
 integrada, materiales, 79
 negativa, 794
 térmica, 687
 térmica disipador-ambiente, 689
 térmica encapsulado-disipador, 689
 térmica unión-encapsulado, 687
 valores prácticos, 77

Respuesta
 en frecuencia
 amplificador, 41
 diagrama de Bode, 498
 diferenciador, 122
 integrador, 122
 polos y ceros, 499
 realimentación, 609
 transitoria
 realimentación, 609

Retardo de propagación, 373, 398, 405

Rizado, 146, 719

RTL (transistor resistor logic), 275

Ruido, 6
 de cuantificación, 857
 márgenes, 368
 reducción del, 582
 y realimentación, 575

Ruptura
 de colector en el BJT, 227
 inversa, 138
 por avalancha, 227
 segunda, 693

S

Salida
 asimétrica, 454
 diferencial, 454
 Sallen-Key, circuito, 748
 Schmitt trigger, 824
 inversor, 826
 no inversor, 826
 Schmitt-trigger, circuito, 73, 74
 Seguidor

de emisor, 265, 431, 544
 clase A, 698
 de fuente, 328
 de tensión, amplificador, 75
 Semiconductores
 conceptos básicos, 168
 de tipo *n*, 170
 de tipo *p*, 172
 extrínseco, 170
 Señal
 analógica, 4
 de entrada de modo común, 460
 de entrada diferencial, 457
 de modo común, 64, 447
 diferencial, 50, 64, 447
 digital, 4
 escalón, 47
 ruido, relación, 583, 857
 amplificador realimentado, 584
 Shockley, ecuación de, 164, 221
 Shockley-Haynes, experimento de, 174
 Siemens, unidad de
 transconductancia, 34
 Simetría complementaria, 706
 S/N. Véase Señal-ruido, relación
 Sistema
 analógico, 4, 6
 de posicionamiento global (GPS), 2
 digital, 4, 6
 electrónico, 2
 proceso de diseño, 8
 Slew-rate. Véase Velocidad de subida
 Sobreoscilación, 47
 SPICE, 283
 amplificador cascode, 542
 amplificador con realimentación, 635
 amplificador sintonizado, 792
 análisis de osciladores, 802
 análisis en alterna, 104
 bipolar (bipolar junction transistor), 228
 circuito descompensado, 647
 circuitos con diodos, 189
 curvas características de drenador, 302
 filtro de Butterworth, 752
 fuente de corriente, 433
 inversor CMOS.
 inversor lógico, 381
 inversor RTL, 279
 márgenes de ruido, 382
 modelos de alta frecuencia para MOSFET, 516

puerta NAND CMOS, 406
 y análisis manual, 548
 Sumador, amplificador, 71, 112
 Sumidero de corriente, 369, 439
 Sustrato, 296

T

Tabla de verdad, 362
 Tarjeta de circuito impreso, 426
 Temperatura de la unión, 686
 Tensión
 amplificador de, 20
 atenuador controlado por, 165
 convertidor de corriente a, 117
 convertidor de tensión a corriente, 117
 de avalancha, 139
 de estrangulamiento, 334
 de exceso de la puerta, 298
 de offset, 74, 99, 474
 de pico inversa, 148
 de rizado, 719
 de umbral, 297
 decibelios, 31
 ganancia de, 18, 261
 seguidor de, 75
 térmica, 164
 Termistor, 710
 Thévenin, impedancia de, 36
 Tiempo
 de adquisición, 852
 de almacenamiento, 283
 de caída, 283
 de recuperación inverso, 187
 de retardo, 283
 de subida, 47, 283
 de transición, 187
 Transconductancia, 317
 del FET, 317
 ganancia en cortocircuito, 33
 modelo de amplificador, 33
 Transductor, 4
 Transformaciones serie-paralelo, 773
 Transformadores, 727
 Transistor
 bipolar, 13
 configuración Darlington, 718
 de efecto de campo (FET), 295
 MOS, 13
 MOSFET, 13
 NMOS, 296, 378
 Transistor de efecto de campo.
 Véase FET
 Transistor de efecto de campo de metal-óxido-semiconductor.
 Véase MOSFET





Transistor de unión bipolar. *Véase*
bipolar
Transistor de unión de efecto de
campo. *Véase* JFET
Transmisión
línea de, 38
Transresistencia, amplificador de, 35
TTL (transistor-transistor logic), 361

U

Unión *pn*, 176
comportamiento en alta
frecuencia, 181
conmutación, 181
polarización directa, 180
polarización inversa, 178

V

Variable lógica, 362
Velocidad de subida, 96

X

XOR, puerta, 364

Z

Zéner, diodo, 140
regulador de tensión con, 158
zona de carga espacial, 177

